



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I530089 B

(45)公告日：中華民國 105 (2016) 年 04 月 11 日

(21)申請案號：099136532

(22)申請日：中華民國 99 (2010) 年 10 月 26 日

(51)Int. Cl. : H03F3/45 (2006.01)

H03F1/08 (2006.01)

(30)優先權：2009/10/27 日本

2009-246029

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：伊藤良明 ITO, YOSHIAKI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200846862A1

TW 200937160A1

TW 200941878A1

JP 2000-293244A

JP 2003-051721A

JP 2006-262103A

JP 2006-324975A

JP 2009-200701A

審查人員：劉明諭

申請專利範圍項數：14 項 圖式數：7 共 27 頁

(54)名稱

誤差放大器

ERROR AMPLIFIER

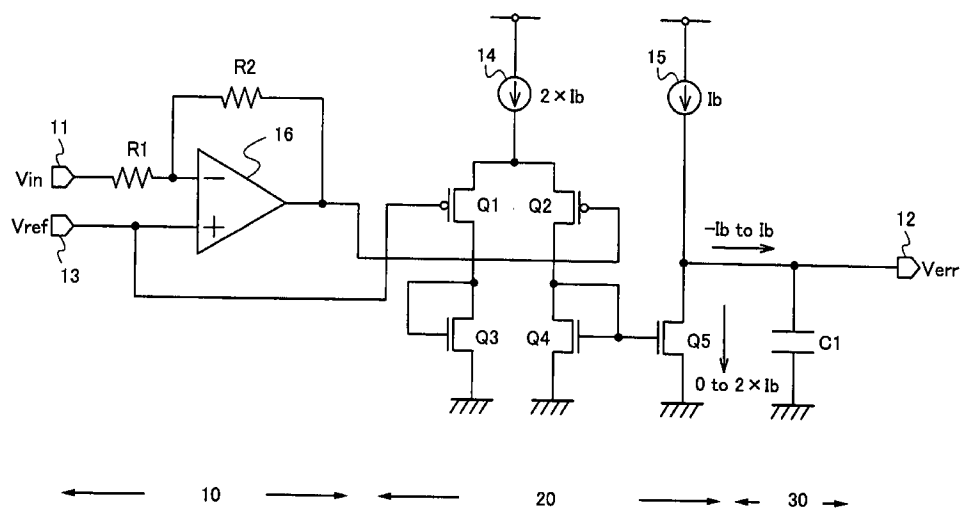
(57)摘要

本發明目的之一在於抑制由於誤差放大器中被動元件的值的變動所造成的回饋電路之頻率響應之變動。本發明之實施例之一提供一種組構，其允許誤差放大器中之回饋電路之頻率響應不僅由被動元件的值所決定，且由主動元件之增益所決定。該誤差放大器包含電壓至電流轉換器，其為主動元件。此外，第一終端、第二終端、操作放大器、第一電阻器、第二電阻器、第一至第四電晶體、第一電流源、以及第二電流源可被建構於積體電路之中，而且電容器可設置於外部。

One of the objects of the present invention is to suppress variations in the frequency response of a feedback circuit due to variations in the value of a passive element in an error amplifier. One of the embodiments of the present invention provides a configuration allowing the frequency response of a feedback circuit in an error amplifier to be determined by not only the value of a passive element but the gain of an active element. This error amplifier includes a voltage-to-current converter which is an active element. In addition, a first terminal, a second terminal, an operational amplifier, a first resistor, a second resistor, first to fifth transistors, a first current source, and a second current source can be built into an integrated circuit, and a capacitor can be externally provided.

指定代表圖：

圖 1



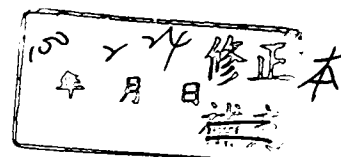
- 符號簡單說明：
- 10 . . . 放大級
 - 11 . . . 輸入終端
 - 12 . . . 輸出終端
 - 13 . . . 終端
 - 14 . . . 電流源
 - 15 . . . 電流源
 - 16 . . . 操作放大器
 - 20 . . . 電壓至電流轉換器
 - 30 . . . 積分器
 - C1 . . . 電容器
 - Q1 . . . 電晶體
 - Q2 . . . 電晶體
 - Q3 . . . 電晶體
 - Q4 . . . 電晶體
 - Q5 . . . 電晶體
 - R1、R2 . . . 電阻器

公告本

779342

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)



※申請案號：099136532

※申請日：099年10月26日

※IPC分類：

一、發明名稱：(中文／英文)

H03F 3/65 (2006.01)
H03F 1/08 (2006.01)

誤差放大器

Error amplifier

二、中文發明摘要：

本發明目的之一在於抑制由於誤差放大器中被動元件的值的變動所造成的回饋電路之頻率響應之變動。本發明之實施例之一提供一種組構，其允許誤差放大器中之回饋電路之頻率響應不僅由被動元件的值所決定，且由主動元件之增益所決定。該誤差放大器包含電壓至電流轉換器，其為主動元件。此外，第一終端、第二終端、操作放大器、第一電阻器、第二電阻器、第一至第四電晶體、第一電流源、以及第二電流源可被建構於積體電路之中，而且電容器可設置於外部。

三、英文發明摘要：

One of the objects of the present invention is to suppress variations in the frequency response of a feedback circuit due to variations in the value of a passive element in an error amplifier. One of the embodiments of the present invention provides a configuration allowing the frequency response of a feedback circuit in an error amplifier to be determined by not only the value of a passive element but the gain of an active element. This error amplifier includes a voltage-to-current converter which is an active element. In addition, a first terminal, a second terminal, an operational amplifier, a first resistor, a second resistor, first to fifth transistors, a first current source, and a second current source can be built into an integrated circuit, and a capacitor can be externally provided.

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件代表符號簡單說明：

10：放大級

11：輸入終端

12：輸出終端

13：終端

14：電流源

15：電流源

16：操作放大器

20：電壓至電流轉換器

30：積分器

C1：電容器

Q1：電晶體

Q2：電晶體

Q3：電晶體

Q4：電晶體

Q5：電晶體

R1、R2：電阻器

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明技術領域係關於誤差放大器，其可用於電源電路（交換式調整器）或類似者。

【先前技術】

圖4表示電源電路之組態的範例。該電源電路包括誤差放大器40、產生三角波之振盪器50、PWM（脈波寬度調變）比較器60、電感器L1、電晶體Q6、二極體D1、電容器C3以及電阻器R6及R7。

誤差放大器40是一種重要元件，用以決定電源電路中的回饋電路之頻率響應。輸入電壓 V_{in} 係輸入至誤差放大器40之反向輸入終端，而且參考電壓 V_{ref} 係輸入至誤差放大器40之非反向輸入終端。

振盪器50是一種電路，其產生用於產生PWM訊號所需之三角波 V_{osc} 。

誤差放大器40之輸出訊號 V_{err} 係輸入至PWM比較器60之反向輸入終端，而且振盪器50產生之三角波 V_{osc} 係輸入至PWM比較器60之非反向輸入終端。

PWM比較器60比較誤差放大器40之輸出訊號 V_{err} 與三角波 V_{osc} 。當三角波 V_{osc} 之訊號位準高於誤差放大器40之輸出訊號 V_{err} 之位準時，H（高位準）訊號會被輸出當成PWM訊號至電晶體Q6。另一方面，當三角波 V_{osc} 之訊號位準低於誤差放大器40之輸出訊號 V_{err} 之位準時，L（低位準

) 訊號會被輸出當成 PWN 訊號至電晶體 Q6。

電晶體 Q6 之源極與汲極其中之一個係連接至電感器 L1 之一個終端與二極體 D1 之陽極。電晶體 Q6 之源極與汲極其中之另一個係連接至參考電位 (GND)。

電感器 L1 之另一個終端係連接至電力輸入終端 65。

二極體 D1 之陰極係連接至輸出終端 70。電容器 C3 係與輸出終端 70 與 GND 間的電阻器 R6 及 R7 之串聯電路並聯。電阻器 R6 及 R7 間之連接點的電壓係被輸入當作回饋電壓 V_{fb} 至誤差放大器 40 之非反向輸入終端。

圖 3 表示習知誤差放大器之組態的範例。電阻器 R4 係連接於操作放大器 16 之輸入終端 11 與反向輸入終端之間。此外，電阻器 R5 與電容器 C2 係連接於輸出終端 12 與非反向輸入終端之間。

代表在這個誤差放大器中的輸入訊號與輸出訊號間之關係之轉換函數係以公式 1 來表示。

[公式 1]

$$V_{err} = V_{ref} - \frac{R5}{R4} \left(1 + \frac{1}{sR5C2} \right) (V_{in} - V_{ref})$$

專利文件 1 提出一種誤差放大器，其中在輸出終端與反向輸入終端之間，電阻器及電容器係連接成相位補償器。

[專利文件 1] 日本公開專利申請案第 2006-238062 號

由公式 1 可知，在如圖 3 所示之包含諸如電阻器及電容

器的被動元件之誤差放大器中，回饋電路之頻率響應係由被動元件的值所決定。

然而，設計積體電路中之電源電路的問題在於：回饋電路之頻率響應並不會被決定成為所設計之頻率響應，這是因為被動元件的值變動範圍相當大。藉由使置於操作放大器16之輸入終端11與反向輸入終端之間的電阻器R4為可變電阻器，回饋電路之頻率響應可被決定成為所設計之頻率響應。然而，於積體電路中建構可變電阻器一直是件困難的事，且因此製作積體誤差放大器一直是件困難的事。

【發明內容】

本發明目的之一在於提供一種結構，其可允許誤差放大器中之回饋電路之頻率響應不僅由被動元件的值所決定，且由主動元件之增益所決定。

本發明之實施例之一是誤差放大器，包含：第一電阻器，電連接於操作放大器之第一終端與反向輸入終端之間；第二電阻器，電連接於該操作放大器之該反向輸入終端與該操作放大器之輸出終端之間；第一電晶體，該第一電晶體之閘極電連接於該操作放大器之第二終端與非反向輸入終端之間，而且該第一電晶體之源極與汲極其中之一電連接於第一電流源；第二電晶體，該第二電晶體之閘極電連接於該操作放大器之該輸出終端，而且該第二電晶體之源極與汲極其中之一電連接於該第一電流源；第三電晶體，該第三電晶體之源極與汲極其中之一電連接於該第三電

晶體之閘極且電連接於該第二電晶體之該源極與該汲極其中另一個，且該第三電晶體之該源極與該汲極其中另一個電連接於參考電位；第四電晶體，該第四電晶體之閘極電連接於該第三電晶體之該閘極，該第四電晶體之源極與汲極其中之一電連接於第二電流源與第三終端，且該第四電晶體之源極與汲極其中之另一個電連接於該參考電位；以及電容器，該電容器之一個終端電連接於該第三終端，且該電容器之另一個終端電連接於該參考電位。

該誤差放大器可包含電連接於第三終端與該電容器之該一個終端之間的第三電阻器。

於該誤差放大器中，該第一終端、該第二終端、該操作放大器、該第一電阻器、該第二電阻器、該第一至第四電晶體、該第一電流源、以及該第二電流源可被建構於積體電路之中。

根據本發明，可抑制由於誤差放大器中被動元件的值的變動所造成的回饋電路之頻率響應之變動，進而可允許該誤差放大器被整合。

【實施方式】

以下參照圖式說明所揭示的本發明實施例。必須注意者為，本發明不限於以下說明內容，熟知本項技術者可輕易地瞭解：於不背離本發明目的及範疇下，可以各種不同方式改變本發明之模式及細節。因此，必須注意者為，本發明不可被認定為受限於以下實施例之說明。

(實施例 1)

圖 1 是根據這個實施例之誤差放大器之電路圖。誤差放大器包含放大級 10、電壓至電流轉換器 20 以及積分器 30。

放大級 10 包含操作放大器 16 及電阻器 R1 及 R2。電阻器 R1 連接於操作放大器 16 之輸入終端 11 與反向輸入終端之間。此外，電阻器 R2 連接於該操作放大器 16 之輸出終端與該操作放大器 16 之該反向輸入終端之間。

電壓至電流轉換器 20 包含 PMOS 電晶體 Q1 及 Q2 與 NMOS 電晶體 Q3、Q4 及 Q5（以下這種“PMOS 電晶體”或“NMOS 電晶體”亦簡稱為“電晶體”）。

於此處，電晶體是具有矽通道層之薄膜電晶體。必須注意者為，該電晶體並不限於單閘極電晶體，且可為諸如雙閘極電晶體之多閘極電晶體。

此外，電晶體之通道層不限於矽層，且可為氧化物半導體層或類似者。

電晶體 Q1 及 Q3 係彼此串聯於電流源 14 與參考電位 GND 之間。電晶體 Q2 與 Q4 亦直接彼此串聯於電流源 14 與參考電位 GND 之間。

必須注意者為，參考電位 GND 並不限於 0V，且可為任意電位，只要其可用作電路之參考電位即可。

電晶體 Q1 之閘極係連接於終端 13 與操作放大器 16 之非反向輸入終端之間，參考電壓 V_{ref} 係輸入至該終端 13。

電晶體 Q2 之閘極係連接於操作放大器 16 之輸出終端。

電晶體 Q3 之閘極係連接於電晶體 Q3 之汲極。

電晶體 Q4 之閘極係連接於電晶體 Q4 之汲極與電晶體 Q5 之閘極，亦即電晶體 Q4 與電晶體 Q5 構成電流鏡電路。

電晶體 Q5 連接於電流源 15 與參考電位 GND 之間。

必須注意者為，電壓至電流轉換器 20 之組態並不限於此。例如，電晶體 Q1 及 Q2 可為 NMOS 電晶體。再例如，可使用諸如電阻器之被動元件或其它之主動元件，以取代電晶體 Q3。此外，即使當電晶體 Q3 之位置不設任何元件時，亦可達成這個目的。

此外，於電壓至電流轉換器 20 中，電晶體之導電型式與圖 1 之電晶體之導電型式相反，如圖 7 所示。圖 7 所示之電壓至電流轉換器 20 包含電晶體 Q7、Q8 及 Q9（其為 PMOS 電晶體）及電晶體 Q10 及 Q11（其為 NMOS 電晶體）。

於此例中，電壓至電流轉換器 20 之組態亦不限於此。例如，電晶體 Q10 及 Q11 可為 PMOS 電晶體。再例如，可使用諸如電阻器之被動元件或其它之主動元件，以取代電晶體 Q7。此外，即使當電晶體 Q7 之位置不設任何元件時，亦可達成這個目的。

圖 1 及圖 7 所示之積分器 30 包含電容器 C1。

電容器 C1 可設於外部。藉由將電容器 C1 設於外部，可減少積體電路之面積。

圖 6 表示一種狀態，其中包含誤差放大器 210 電路的晶片 200 係經由 FPC 230 連接至基板 240。此處，設於外部之

電容器 C1 係置放於包含於基板 240 內之區域 220 之中。

假設在本發明的誤差放大器中，參考電流 I_b 從電流源 15 流至輸出終端 12。那麼電流源 14 可饋入參考電流 I_b 的兩倍。使用這種電流及電容器 C1 來形成積分器 30。

如果電壓至電流轉換器 20 的電壓增益是 $-A$ ，則這個誤差放大器之轉換函數可以公式 2 來表示。

[公式 2]

$$V_{err} = \frac{1}{sC1} \times A \times \frac{R2}{R1} (V_{in} - V_{ref})$$

由公式 2 可知，在這個誤差放大器中，可藉由改變電壓至電流轉換器 20 的參考電流，使回饋電路之頻率響應最佳化。

換言之，即使在被動元件電容器 C1、電阻器 R1 及電阻器 R2 之間的值有了變動（製造誤差），仍可藉由最佳化 A 的值而獲得所需增益。

（實施例 2）

圖 2 表示根據這個實施例之誤差放大器之電路圖。這個誤差放大器與圖 1 所示之誤差放大器不同之處在於這個誤差放大器具有額外設置於積分器 30 中之電阻器 R3。

電阻器 R3 是傾卸電阻器。

積分器 30 可設置於外部，如實施例 1 所示者。

圖 2 所示之誤差放大器之轉換函數可以公式 3 來表示。

[公 式 3]

$$V_{err} = \left(R3 + \frac{1}{sC1} \right) \times A \times \frac{R2}{R1} (V_{in} - V_{ref})$$

將公式3與公式2做比較可看出：增加電阻器R3（相位補償器）提高了相位邊限，進而使誤差放大器中之回饋電路之頻率響應最佳化得到了較佳的控制。

（實施例3）

圖5A表示可變電流源的結構之範例。圖5B是電路圖，具體表示圖5A所示之部份100。於圖1與圖2中，於部份100中使用該元件（並非電晶體Q5）可使來自電流源15之參考電流Ib為可變。

於圖5B的部份100中之元件中，位元訊號B1[1]及B1[0]改變了導通的電晶體數量，進而改變了參考電流。必須注意者為，來自Iout之參考電流可於I₀、I₀×2、I₀×3之間變化。

使參考電流為可變有利於誤差放大器中之回饋電路之頻率響應最佳化。

本申請案係根據2009年10月27日在日本專利局申請之日本專利申請案第2009-246029號，在此以引用方式將其整體內容併入參考。

【圖式簡單說明】

圖 1 是誤差放大器之電路圖。

圖 2 是誤差放大器之電路圖。

圖 3 是電路圖，表示習知誤差放大器的組態之範例。

圖 4 是電路圖，表示電源電路的組態之範例。

圖 5 A 及 5 B 是可變電流源的電路圖。

圖 6 表示設於外部的電容器 C1。

圖 7 是誤差放大器之電路圖。

【主要元件符號說明】

10：放大級

11：輸入終端

12：輸出終端

13：終端

14：電流源

15：電流源

16：操作放大器

20：電壓至電流轉換器

30：積分器

40：誤差放大器

50：振盪器

60：PWM比較器

65：電力輸入終端

70：輸出終端

100：部份

200 : 晶 片

210 : 誤 差 放 大 器

220 : 區 域

230 : FPC

240 : 基 板

C1 : 電 容 器

C2 : 電 容 器

C3 : 電 容 器

D1 : 二 極 體

L1 : 電 感 器

Q1 : 電 晶 體

Q2 : 電 晶 體

Q3 : 電 晶 體

Q4 : 電 晶 體

Q5 : 電 晶 體

Q6 : 電 晶 體

Q7 : 電 晶 體

Q8 : 電 晶 體

Q9 : 電 晶 體

Q10 : 電 晶 體

Q11 : 電 晶 體

R1 : 電 阻 器

R2 : 電 阻 器

R3 : 電 阻 器

R 4 : 電 阻 器

R 5 : 電 阻 器

R 6 : 電 阻 器

R 7 : 電 阻 器

七、申請專利範圍：

1. 一種誤差放大器，包含：

放大級，包含操作放大器、第一電阻器及第二電阻器；

電壓至電流轉換器，至少包含第一電晶體、第二電晶體、第三電晶體及第四電晶體，

其中該第一電晶體的閘極電極電連接於該誤差放大器的終端以及該操作放大器的非反向輸出終端，並且

其中該第二電晶體的閘極電極電連接於該操作放大器的輸出終端，該第二電晶體的源極電極與汲極電極的其中之一電連接於該第一電晶體的源極電極與汲極電極的其中之一以及第一電流源，並且該第二電晶體的該源極電極與汲極電極的其中另一個電連接於該第三電晶體的源極電極與汲極電極的其中之一以及該第四電晶體的閘極電極；以及

積分器，包含電容器，該電容器的一個終端電連接於該第四電晶體的源極電極和汲極電極的其中之一、第二電流源及該誤差放大器的輸出終端，

其中該第四電晶體的該閘極電極電連接於該第三電晶體的閘極電極。

2. 一種誤差放大器，包含：

放大級，包含操作放大器、第一電阻器及第二電阻器；

電壓至電流轉換器，至少包含第一電晶體、第二電晶

體、第三電晶體及第四電晶體，

其中該第一電晶體的閘極電極電連接於該誤差放大器的終端以及該操作放大器的非反向輸出終端，

其中該第二電晶體的閘極電極電連接於該操作放大器的輸出終端，該第二電晶體的源極電極與汲極電極的其中之一電連接於該第一電晶體的源極電極和汲極電極的其中之一以及第一電流源，並且該第二電晶體的該源極電極與汲極電極的其中另一個電連接於該第三電晶體的源極電極與汲極電極的其中之一以及該第四電晶體的閘極電極，並且

其中該第三電晶體及該第四電晶體構成電流鏡電路；以及

積分器，包含電容器，該電容器的一個終端電連接於該第四電晶體的源極電極與汲極電極的其中之一、第二電流源，以及該誤差放大器的輸出終端，

其中該第四電晶體的該源極電極與該汲極電極的其中之一另一個電連接於參考電位。

3.根據申請專利範圍第 1 或 2 項之誤差放大器，其中該放大級及該電壓至電流轉換器係建構於積體電路之中。

4.根據申請專利範圍第 1 或 2 項之誤差放大器，進一步包含在該積分器中之第三電阻器。

5.根據申請專利範圍第 1 或 2 項之誤差放大器，其中該第一電流源及該第二電流源是包含在該電壓至電流轉換器中。

6.根據申請專利範圍第 2 項之誤差放大器，其中該操作放大器、該第一電阻器、該第二電阻器、該第一電晶體、該第二電晶體、該第三電晶體、該第四電晶體、該第一電流源以及該第二電流源被建構於積體電路之中。

7.一種誤差放大器，包含：

放大級，包含操作放大器、第一電阻器及第二電阻器；

其中該第一電阻器，電連接於第一終端與該操作放大器之反向輸入終端之間，以及

其中該第二電阻器，電連接於該操作放大器之該反向輸入終端與該操作放大器之輸出終端之間；

電壓至電流轉換器，至少包含第一電晶體、第二電晶體、第三電晶體及第四電晶體，

其中該第一電晶體之閘極電極電連接於第二終端與該操作放大器之非反向輸入終端之間，而且該第一電晶體之源極電極與汲極電極其中之一電連接於第一電流源，

其中該第二電晶體之閘極電極電連接於該操作放大器之該輸出終端，而且該第二電晶體之源極電極與汲極電極其中之一電連接於該第一電流源，

其中該第三電晶體之源極電極與汲極電極其中之一電連接於該第三電晶體之閘極電極且電連接於該第二電晶體之該源極電極與該汲極電極其中之一另一個，且該第三電晶體之該源極電極與該汲極電極其中之一另一個電連接於參考電位，以及

其中該第四電晶體之閘極電極電連接於該第三電晶體之該閘極電極，該第四電晶體之源極電極與汲極電極其中之一電連接於第二電流源與該誤差放大器的輸出終端，且該第四電晶體之該源極電極與該汲極電極其中之另一個電連接於該參考電位；以及

積分器，包含電容器，該電容器之一個終端電連接於該第四電晶體之該源極電極與該汲極電極其中之一以及該誤差放大器的該輸出終端，且該電容器之另一個終端電連接於該參考電位。

8.根據申請專利範圍第 7 項之誤差放大器，其中該第一終端、該第二終端、該操作放大器、該第一電阻器、該第二電阻器、該第一電晶體、該第二電晶體、該第三電晶體、該第四電晶體、該第一電流源以及該第二電流源被建構於積體電路之中。

9.根據申請專利範圍第 7 項之誤差放大器，進一步包含第三電阻器，電連接於該誤差放大器的該輸出終端與該電容器之該一個終端之間。

10.根據申請專利範圍第 1、2、及 7 項中的任一項之誤差放大器，其中該第一電晶體、該第二電晶體、該第三電晶體及該第四電晶體為薄膜電晶體。

11.根據申請專利範圍第 10 項之誤差放大器，其中該薄膜電晶體之通道層包含矽半導體及氧化物半導體其中之一。

12.根據申請專利範圍第 2 或 7 項之誤差放大器，其

中該第一電晶體及該第二電晶體係為 P 型電晶體，而且該第三電晶體及該第四電晶體係為 N 型電晶體。

13. 根據申請專利範圍第 2 或 7 項之誤差放大器，其中該第一電晶體及該第二電晶體係為 N 型電晶體，而且該第三電晶體及該第四電晶體係為 P 型電晶體。

14. 一種電源電路，具有申請專利範圍第 1、2、及 7 項中的任一項之誤差放大器。

100年2月24日修正本

圖1

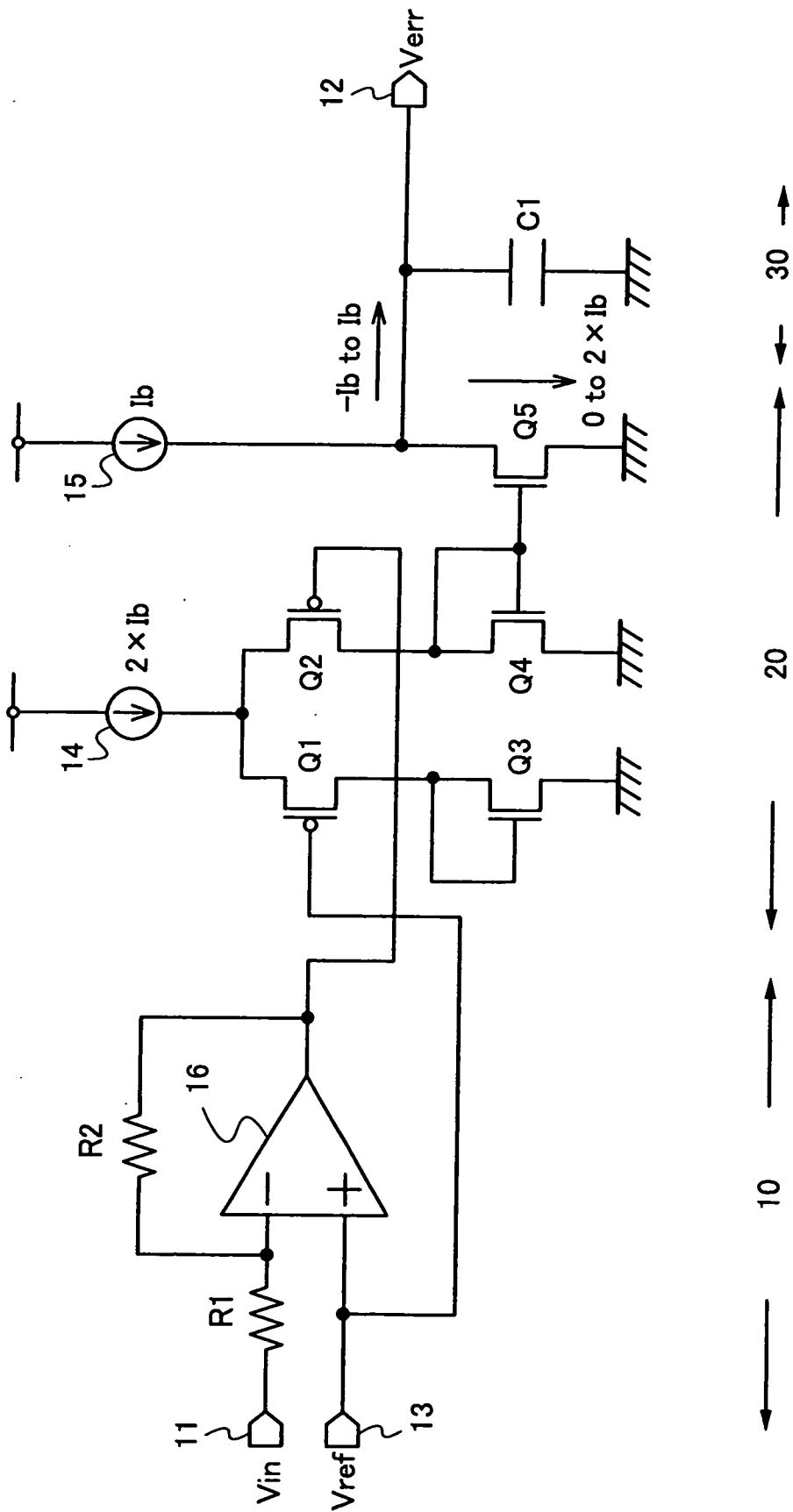
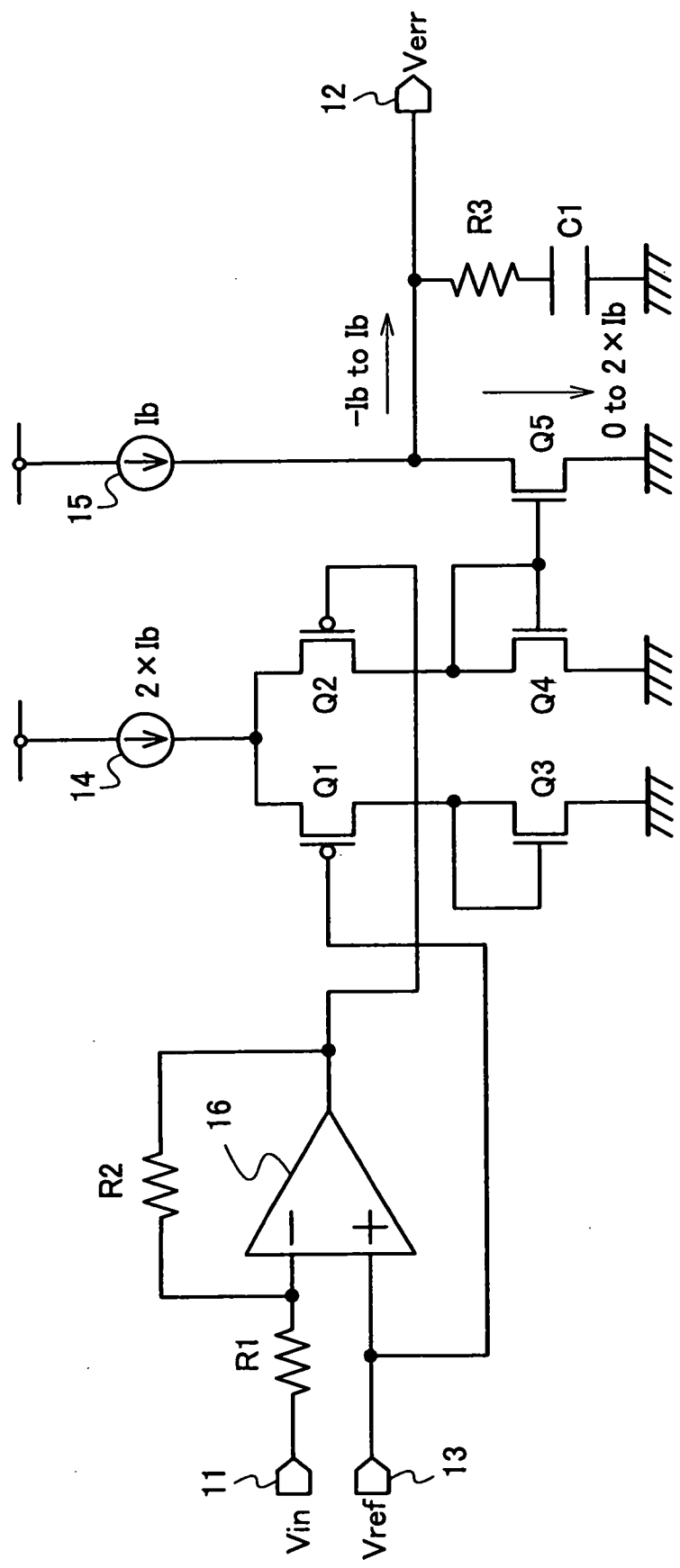


圖2



10 20 30

圖3

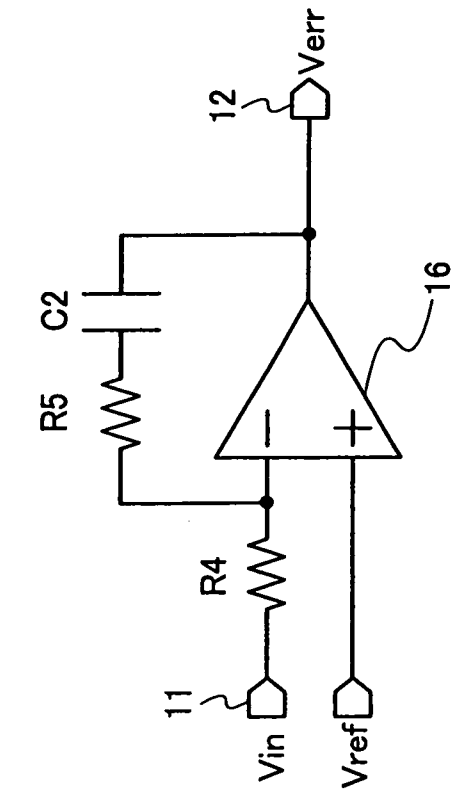


圖4

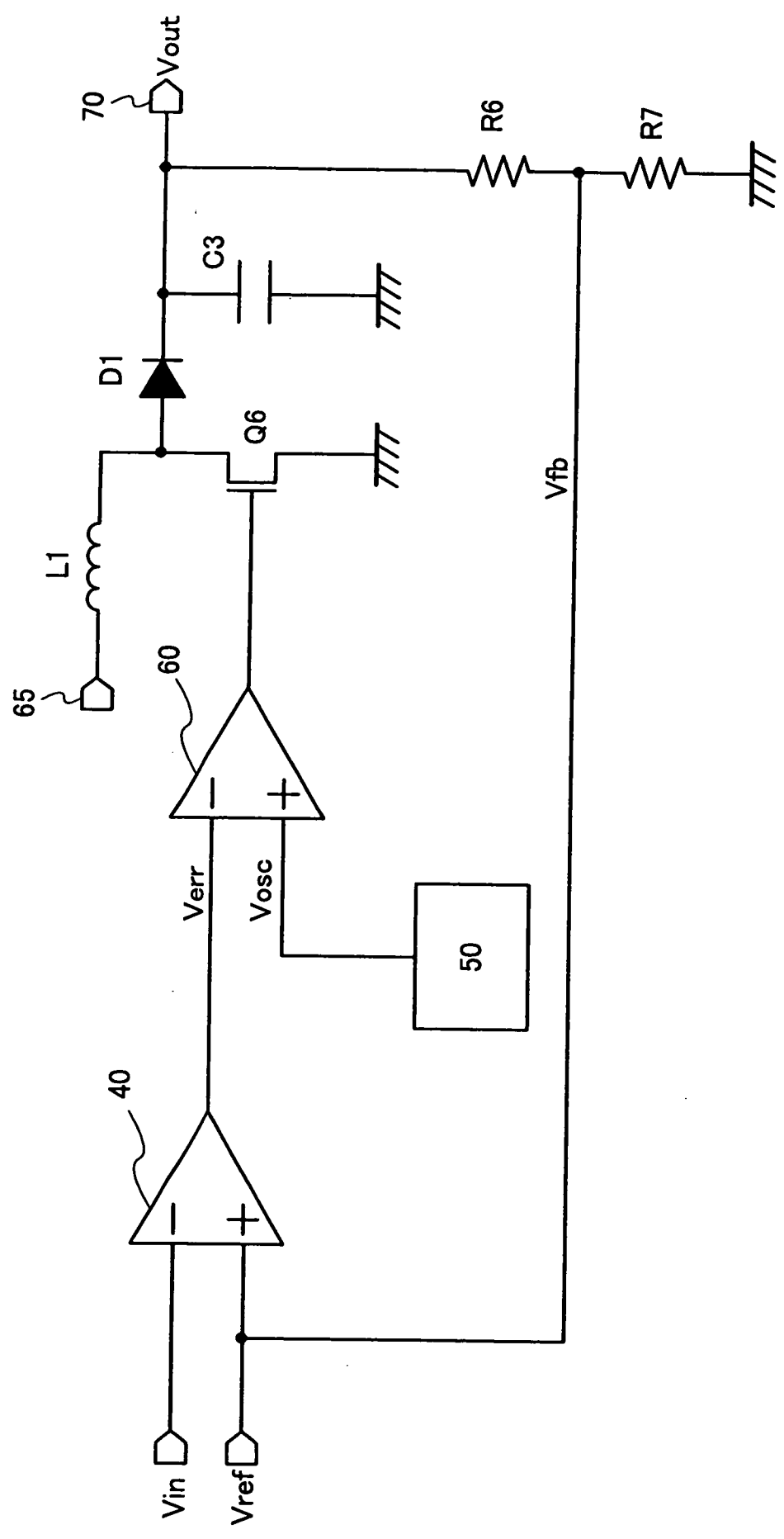


圖5A

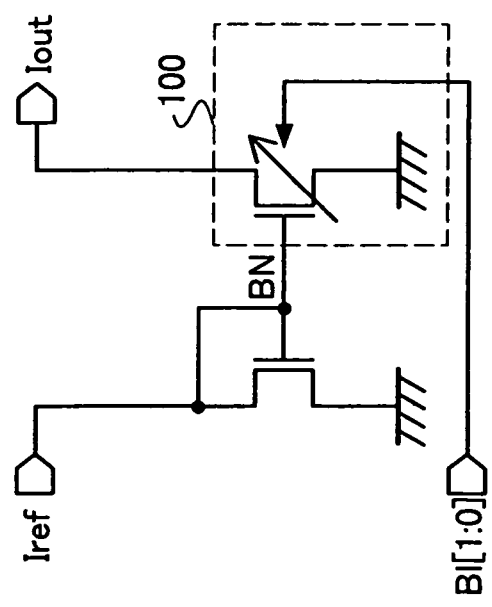


圖5B

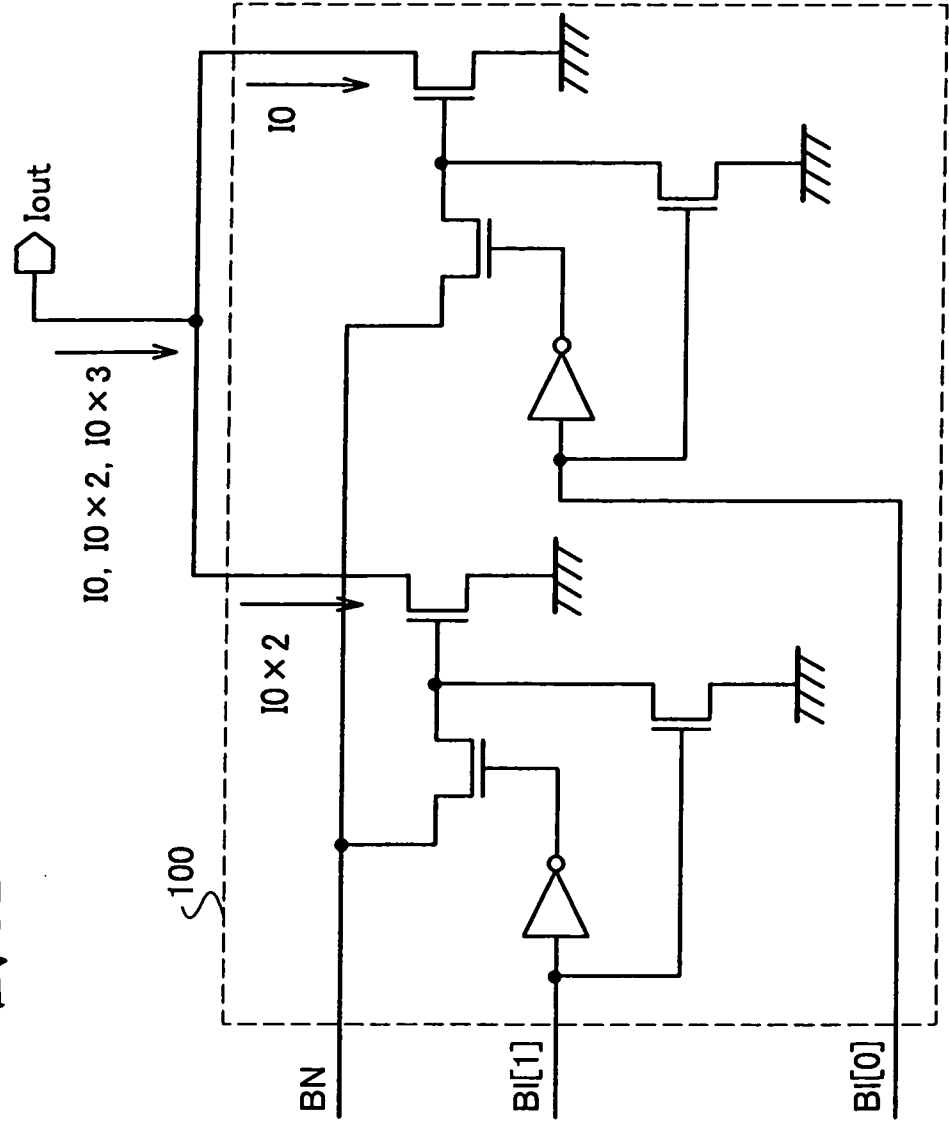


圖6

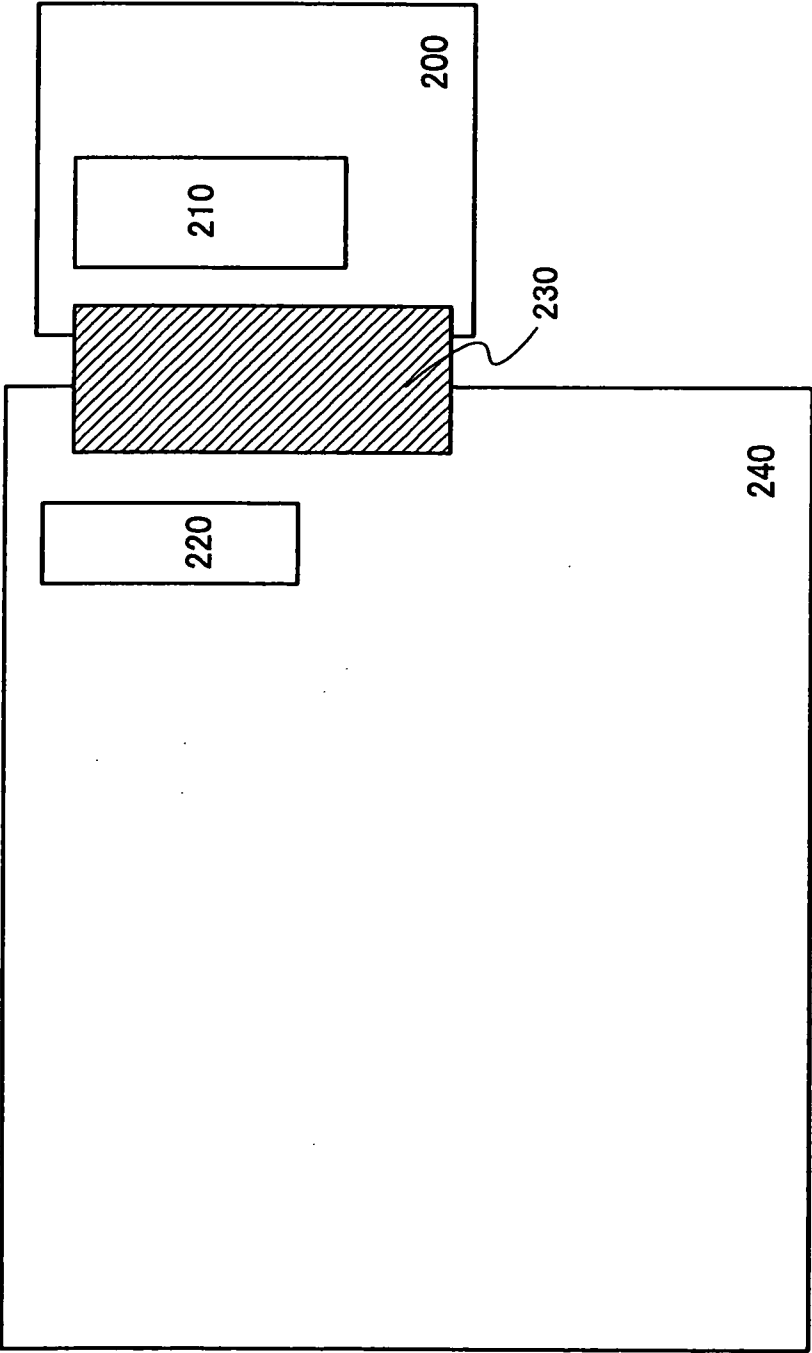


圖7

