

公告本

申請日期	81.7.29
案 號	P1116866
類 別	Heil / C-58760

A4
C4

559901

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	供於積體電路製造中金屬電解及無電式電鍍之表面處理之裝置及方法
	英 文	APPARATUS AND METHOD OF SURFACE TREATMENT FOR ELECTROLYTIC AND ELECTROLESS PLATING OF METALS IN INTEGRATED CIRCUIT MANUFACTURING
二、發明 人	姓 名	1. 芬內 B. 奇卡曼 VINAY B. CHIKARMANE 2. 奇華 張 CHI-HWA TSANG
	國 籍	1. 2. 皆美國 U.S.A.
	住、居所	1. 美國俄勒岡州波特蘭市西北米爾史東路5061號 5061 N.W. MILLSTONE WAY, PORTLAND, OREGON 97229, U.S.A. 2. 美國俄勒岡州比佛頓市西南利爵路18550號 18550 S.W. RIGERT ROAD, BEAVERTON, OREGON 97007, U.S.A.
三、申請人	姓 名 (名 稱)	美商英特爾公司 INTEL CORPORATION
	國 籍	美國 U.S.A.
	住、居所 (事務所)	美國加州聖塔卡拉瓦市米遜大學路2200號 2200 MISSION COLLEGE BOULEVARD, SANTA CLARA, CALIFORNIA 95052, U.S.A.
	代 表 人 名 姓	湯姆士 C. 雷納德 THOMAS C. REYNOLDS

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權
美國 2001年08月14日09/929,213 ☒有 ☐無 主張優先權

有關微生物已寄存於：

寄存日期：

，寄存號碼：

裝

訂

線

五、發明說明 (1)

發明背景

發明領域

本發明係關於積體電路(IC)製造，更明確地說，係關於金屬或其它導體材料電解或無電式電鍍之基板表面處理之裝置及方法。

相關技藝說明

現代的積體電路都使用導電連接線來連接晶片中個別的元素，或是傳送信號至該晶片外部以及接收該晶片外部的信號。常見的連接線類型包括透過連接線鑿穿通道耦合至個別元件，包含其它的連接線，的鋁(Al)合金連接線及銅(Cu)連接線。為增強連接速度及可靠度，半導體製造工業正逐漸捨棄對Al基礎的金屬線進行覆蓋沉積及蝕刻，而採用以Cu基礎金屬線形成單鑲嵌及雙鑲嵌連接結構。

鑲嵌結構會在介電質中形成一通道及一上蓋溝渠通往下方的電路元件，如電晶體或連接線。接著便會利用耐火材料製成的屏障層對該通道及溝渠進行劃線處理。該屏障層通常都係用以防止通道中所形成的連接材料擴散至該介電質中。接著，便會在該通道的側壁及基底中沉積適當的晶種材料。可供沉積銅連接線材料作為適當晶種的材料包括銅及鎳。在沉積晶種材料之後，便可能會在含氫氣或氮氣的環境中對該晶圓進行冷卻。接著，便會利用電鍍方法沉積足量的連接材料，如銅，以填充該通道及溝渠。沉積連接材料之後，便會使用化學-機械研磨或蝕刻方法移除在該溝渠以外的任何連接材料。如果以連接材料同時填充溝渠

五、發明說明 (2)

及下方通道的話，該方法便係吾人熟知的雙鑲嵌方法。

當IC設計進入次微米的範圍時，例如0.18微米甚至更小，銅及銅基礎合金連接線的可靠度對於IC元件是否能正常操作便會變得非常重要。慣用的銅基礎金屬化方法所製造出來的晶圓充滿凹痕缺陷，其最終都會降低IC元件的可靠度。

圖式之簡單說明

本發明將透過隨附圖式中的實例，但是並非限制，予以說明：

圖1a所示的係一半導體元件的連接結構剖面圖，圖中有兩條溝渠用以擺放電線線路，而且在其中一條溝渠中有一通往下方金屬層的連接線下方通道開孔，其會與由層際介電(ILD)層所構成的溝渠相隔離。

圖1b所示的係圖1a結構的剖面圖，其中已經在該ILD之上及該溝渠開孔與該通道開孔中形成一屏障層。

圖1c所示的係圖1b結構的剖面圖，其中已經在該ILD之上及該溝渠開孔與該通道開孔中所形成的屏障層之上形成一金屬晶種層，如Cu晶種層。

圖1d所示的係圖1c結構的剖面圖，其係在屏障-晶種沉積反應箱中對該結構進行表面處理以便鈍化金屬晶種層表面之後的結果。

圖1e所示的係圖1d結構的剖面圖，其係在與電鍍工具連接之退火反應箱中對該結構進行晶種退火以便移除該金屬晶種層之上的任何污染物之後的結果。

五、發明說明 (3)

圖 1f 所示的係圖 1e 結構的剖面圖，其係在該經過退火的金屬晶種層之上以無電式或電解式沉積一金屬或其它導體材料之後的結果。

圖 1g 所示的係圖 1f 結構的剖面圖，其中已經將以無電式或電解式沉積在該 ILD 之上的多餘的金屬，例如銅，移除。

圖 2a 所示的係根據本發明一具體實施例在沉積一金屬晶種層之後用於處理已經過圖樣處理及/或裸基板表面的方法。

圖 2b 所示的係根據本發明一具體實施例在進行圖 2a 的處理方法之後，對已經過圖樣處理及/或裸基板表面進行整合晶種退火及電鍍的方法。

圖 3a 所示的係根據本發明用於在原處進行基板表面處理的裝置之示範具體實施例示意圖。

圖 3b 所示的係根據本發明用於對金屬或其它導體材料進行整合晶種退火/電解或無電式電鍍的裝置之示範具體實施例示意圖。

發明之詳細說明

本發明所述的係一種金屬或其它導體材料電解或無電式電鍍之基板表面處理之裝置及方法。與目前 Cu 基礎的金屬化方法比較起來，本發明之裝置及方法的優點包括，舉例來說，大幅地降低或消除後電解或無電式電鍍缺陷，改良潤溼及提昇高長寬比通道與溝渠中無空隙之電解或無電式電鍍之間隙填充，對金屬晶種層執行原處處理降低 IC 處理成本，及增強可靠度。

五、發明說明(4)

在後面詳細的說明中，將會提及各種細節，如明確的材料，結構，化學物質，方法等，以便能夠更澈底地瞭解本發明。不過，顯而易見的係，對於熟習本技藝的人士而言，即使沒有該些細節說明亦有可能實踐本發明。在其它的實例中，並未對熟知的元件，方法，程序，及個別的組件作詳細的說明以免混淆本發明的觀點。

現在參考圖式，其中相同的元件具有相同的參考符號，圖1a至1g及圖2a與2b所示的便係在製造一具有金屬連接之積體電路時，用於對金屬或其它導體材料電解或無電式電鍍之基板表面處理之本發明的具體實施例。圖1a-1g所示的係在圖2a與2b之製造方法具體實施例期間，不同階段之半導體結構剖面圖。圖2a，其係與圖1a-1d相關聯，所示的係本發明方法的一種具體實施例，其係用以在沉積一金屬晶種層之後處理一經過圖樣處理及/或裸基板表面，因而可以在該金屬晶種層之上形成一鈍化保護層，舉例來說，金屬晶種氧化物層或金屬晶種氮化物層。圖2b，其係與圖1e-1g相關聯，所示的係本發明方法的一種具體實施例，其係用以在圖2a的處理方法之後對經過圖樣處理及/或裸基板表面進行整合晶種退火及電鍍。

原處表面處理

圖1a所示的係一示範的半導體基板結構10，其在矽基板20之上具有一金屬層11，並且覆蓋著一ILD層12。金屬層11代表的係多重金屬層半導體元件中的其中一層金屬層。層12通常係一ILD層，其可用以隔離不同的金屬層。ILD層12

五、發明說明 (5)

可能係利用化學氣相沉積(CVD)，物理氣相沉積(PVD)或其它適當的方法形成於該結構10之上，其材料可能係，硼磷矽酸鹽玻璃(BPSG)，磷矽酸鹽玻璃(PSG)，硼矽酸鹽玻璃(BSG)，二氧化矽，摻雜氟的氧化物，低k介電材料，或旋塗介電材料。

可以瞭解的係結構10僅係半導體晶圓之上各種結構的一部份。溝渠14及15會與溝渠14下方的通道開孔13一起形成於結構10中，用以連接至下方金屬層11。結構10或類似的結構可使用本技藝中熟知的單或雙鑲嵌方法製造而成。

參考圖1a及2a，該方法剛開始會供應一基板結構10給半導體元件處理的第一工具310(如圖3a所示)，如銅屏障晶種沉積工具310(圖2a中的方塊210)，以便在該基板結構上形成一屏障層。如稍後的詳細討論，該銅屏障晶種沉積工具通常包括好幾個反應箱用以進行基板處理，但卻不會破壞真空狀態。該基板結構10的表面可能係裸露的，舉例來說，基板結構10可能僅包括基板20。在另一具體實施例中，基板結構10可能包括一具有金屬層11及/或在ILD層12之上經過圖樣處理後的溝渠14，15及通道13之中至少一項的基板20。本發明的範圍當然涵蓋基板結構10的其它結構或配置。

參考圖1b及2a，在其中一種具體實施例中，會在ILD層12之上及溝渠開孔14，15及通道開孔13之上形成一屏障層16，使得屏障層16能夠覆蓋ILD層12及溝渠14，15及通道13內部的襯裡(圖2a中的方塊220)。屏障層，如屏障層16，通常

五、發明說明(6)

會與金屬連接線材料一起使用，以便最佳化該金屬連接線的效能並且防止該金屬連接線材料擴散至該基板中。

屏障層16可能係由下面的材料所構成：鉭(Ta)，氮化鉭(TaN)，鈦(Ti)，氮化鈦(TiN)，氮化鎢(WN)，鉭化鎢(WTa)，氮化矽鉭，或其它三元素化合物。不過，可以發現到在本發明中可能會使用其它的材料當作屏障層16。屏障層16可使用熟知的膜沉積技術以構成，如CVD，PVD，電解電鍍或無電式電鍍。如果該屏障層16係TiN的話，那麼便可使用CVD或PVD來沉積TiN。如果該屏障層16係Ta的話，那麼便可使用PVD來沉積Ta。用以進行PVD的其中一種常見的方式係濺鍍。一般來說，屏障層16的沉積厚度約在150-300埃(Å)之間，不過在本發明的範圍亦可能涵蓋其它的屏障厚度。在其中一種具體實施例中，該屏障層16的沉積厚度約為200Å。

參考圖1c及2a，該方法會在該屏障層16之上繼續形成一金屬晶種層17，如銅晶種層17，用以覆蓋ILD層12及溝渠14，15及通道13內部的襯裡(圖2a中的方塊230)。金屬晶種層17可利用下面的材料沉積而成：金屬，金屬合金，金屬化合物，多層金屬堆疊，或能夠讓欲用以形成該溝渠及該通道內的連接線的金屬進行集結及成長的任何基板。一般來說，金屬晶種層17都係由金屬或金屬合金所構成，並且可能包括，但不限於，銅，銅合金，鎳，銀，金，及鈷。

當該基板結構10還在該第一半導體元件處理工具310，例如銅屏障晶種沉積工具310(如圖3a所示)，的時候，便

五、發明說明(7)

可利用有向性的沉積技術沉積/構成該金屬晶種層17。本技藝中所熟知的有向性的沉積技術包括：準直濺鍍，離子增強化學氣相沉積，及具偏壓或不具偏壓之離子物理氣相沉積。一般來說，晶種層17的沉積厚度約在1000-3000埃(Å)之間。在其中一種具體實施例中，晶種層17的沉積厚度約為2000Å。

參考圖1d及2a，該方法會在基板上電解/無電式電鍍導體材料之前繼續對該金屬晶種層進行物理或化學處理。一般來說，金屬晶種層17的物理及/或化學處理可能會在電解/無電式電鍍導體材料之前利用液體，或化學活性或惰性氣體於原處或非原處進行。舉例來說，在其中一種具體實施例中，該金屬晶種層表面17可能會在本技藝所熟知的溫度及濃度範圍下曝露在下面的氣體中：氬(Ar)，氦(He)，氧(O₂)，氫(H₂)，H₂與He混合，H₂與氮(N₂)混合，H₂與Ar混合等。在另一種具體實施例中，該金屬晶種層表面17可能會在電解/無電式電鍍基板結構10之溝渠14，15及通道13中的導體材料之前曝露在下面的液體中：酸液，鹽基溶劑，及雙離子水。

在本發明的其中一種具體實施例中，係對於其上具有金屬晶種層17及屏障層16的基板結構10進行原處晶種表面鈍化(或金屬晶種層處理)達到對金屬晶種層17處理的效果，以便在該金屬晶種層17之上形成一晶種鈍化層18，舉例來說，金屬氧化物層18(圖2a中的方塊240)。當該基板結構10還在該金屬屏障晶種沉積工具310(如圖3a所示)的時候，便可

五、發明說明 (8)

執行該原處晶種表面鈍化(或晶種處理)。為執行本發明的原處晶種表面鈍化(或晶種處理)，必須在含有基板結構10的該第一基板處理工具中，例如銅屏障晶種沉積工具，填充氣體保持一段第一特定時間， t_1 。該氣體環境包括，但不限於，惰性氣體，氫氣，含氟氣體，成形氣體，氧氣，氮氣等。接著便會在溫度T下，次大氣壓的反應箱中，於該氣體(如氧氣)環境下對於其上具有金屬晶種層17及屏障層16的基板結構10進行冷卻一段第二特定時間， t_2 ，以便在該金屬晶種層17之上形成一鈍化層18，例如，金屬氧化物層18。一般來說，在該金屬晶種層17之上所形成的鈍化層18的厚度可能約在5-100埃(Å)之間。

根據本發明的具體實施例，在該銅屏障晶種沉積工具的次大氣壓反應箱中會充滿純氧氣，其壓力高達約2 torr，欲保持的第一特定時間， t_1 則約為15-25秒，較佳的係約為20秒。接著便會在純氧氣的環境中對於其上具有金屬晶種層17及屏障層16的基板結構10進行冷卻，其流入該次大氣壓反應箱的壓力約2 torr，而溫度T則在15-20°C範圍之間，欲保持的第二特定時間， t_2 則約為5-15秒，較佳的係約為10秒。一般來說，在上述的條件下，所形成的金屬氧化物層18，例如銅氧化物層18，的厚度可能約在5-100埃(Å)之間。熟習本技藝的人士將可瞭解該方法配方所採用的特徵值/參數，如第一特定時間 t_1 ，第二特定時間 t_2 ，溫度T，該銅屏障晶種沉積工具反應箱中的壓力等，都有可能依照所使用的金屬晶種層材料，導入該反應箱中的氣體類型，設備規格

五、發明說明 (9)

，製造優先序，及其它考量，而加以修改。

在該銅屏障晶種沉積工具中進行原處基板表面處理之後，便會將該基板/晶圓曝露於空氣中等待後續的電鍍工具處理。

應該注意的係，當使用銅構成該屏障層16之上的金屬晶種層時，在對Cu晶種層17進行原處晶種鈍化(或晶種表面處理)時，會使用氧氣作為該反應箱中的氣體以便形成一層氧化銅(CuO_2)。因為 CuO_2 係在高度真空的屏障晶種沉積工具中形成，例如成長，所以在 CuO_2 層18底下不會有任何的污染。當從該金屬屏障晶種沉積工具中移開該基板結構10並且曝露在大氣條件下時，通常都會在於真空下所形成的 CuO_2 層18頂端中沉基污染物(其可能包括額外的 CuO_2 層)。所以，於真空下所形成的 CuO_2 層18可作為該基板結構10及其金屬晶種層17的保護覆蓋層。

整合晶種退火-無電式/電解電鍍

現在參考圖1e-1g及2b，所示的係本發明方法的一種具體實施例，其係用以在圖2a的基板表面處理方法之後對經過圖樣處理及/或裸基板表面進行整合晶種退火及電鍍。因為下面章節(圖2b中的方塊250-270)即將敘述的工作都係在同一個處理工具320，例如電鍍工具320(如圖3b所示)，所以可以將該方法整合起來。

參考圖1e及2b，在對該金屬晶種層進行原處(非原處)晶種表面鈍化(或晶種表面處理)之後，舉例來說，在銅屏障晶種沉積工具中該Cu基礎晶種層進行原處表面鈍化，便會將在

五、發明說明(10)

結構ILD 12之溝渠14, 15及通道13之中具有屏障層16, 金屬晶種層17, 例如Cu基礎晶種層17, 及金屬晶種鈍化層18, 例如Cu基礎氧化物層18(CuO_2), 的基板結構10送入第二半導體元件處理工具320, 例如電鍍工具320, 的污染物移除反應箱322, 例如退火反應箱322(如圖3b所示)(圖2b中的方塊250)。當放置在電鍍工具的污染物移除或退火反應箱時, 該基板結構10會在成形氣體中進行退火以便消除或減少該晶種鈍化層18, 例如金屬晶種氧化物層18, 以及消除或減少該基板上的任何污染物(圖2b中的方塊260)。

一般來說, 該金屬晶種退火的方法包括流入成形氣體或其它混合氣體至該電鍍工具的污染物移除或退火反應箱中, 保持一段第三特定時間 t_3 , 而晶種退火溫度為 $T_{\text{seed anneal}}$ 。在本發明的其中一種具體實施例中, 該晶種退火所使用的成形氣體會以95%的氮氣(N_2)及5%的氫氣(H_2)流入該晶種退火反應箱中, 晶種退火溫度 $T_{\text{seed anneal}}$ 約為 250°C , 而第三特定時間 t_3 則約為30秒。在其中一種具體實施例中, 流入該退火反應箱中的 N_2 的流速約為每分鐘19個標準公升(slm), 而流入該退火反應箱中的 H_2 的流速則約為1個slm。

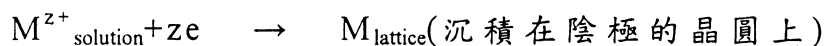
該晶種退火方法(圖2b中的方塊260)進一步包括在成形氣體或其它混合氣體中對已經退火的基板結構10進行冷卻, 保持一段第四特定時間 t_4 , 而晶種退火冷卻溫度為 $T_{\text{seed anneal cooling}}$ 。在本發明的其中一種具體實施例中, 在95%的 N_2 及5%的 H_2 的成形氣體中冷卻該基板結構時流入該晶種退火反應箱中的成形氣體條件為晶種退火溫度

五、發明說明 (11)

$T_{\text{seed anneal cooling}}$ 約為 15-25°C，而第四特定時間 t_4 則約為 25 秒。流入該退火反應箱中的 N_2 的流速通常約為每分鐘 19 個 slm，而流入該退火反應箱中的 H_2 的流速則約為 1 個 slm。

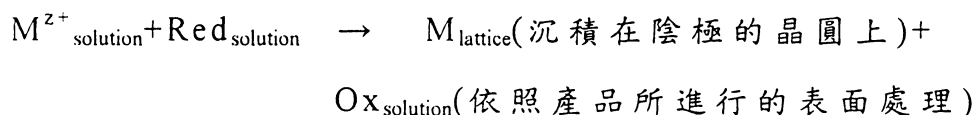
參考圖 1f 及 2b，在進行金屬晶種退火程序之後，該整合晶種退火/電鍍方法便會繼續進行基板結構 10 的無電式或電解電鍍以便在溝渠 14，15，通道 13 之上沉積一導體材料 19，例如金屬或合金，及形成該基板結構 10 的被覆層 21 (圖 2b 中的方塊 270)。沉積後的導體材料將會形成一金屬連接線 22 用以連接至該下方金屬層 11。

可能用以形成金屬連接線 22 的無電式及電解電鍍方法係本技藝中所熟知的。根據下面的一般原理，電解電鍍係利用陰極還原從電解液中沉積金屬：



一般來說，該基板/晶圓便係發生金屬沉積的負電端(陰極)。陰極的電子係由外部的電源供應。

無電式電鍍係利用化學還原從電解液中沉積金屬。該電解液中的還原劑(例如紅鉛)便係電子來源。根據下面的一般原理，該基板/晶圓便係發生金屬沉積的催化表面：



在本發明的具體實施例中，在溝渠 14，15，通道 13 之上沉積一導體材料及形成該基板結構 10 的被覆層 21，用以形成一金屬連接線的作法可能係電解電鍍或無電式電鍍技術。該電鍍可能利用硫酸銅溶液(產生鍍銅)，硝酸銀(產生鍍

五、發明說明 (12)

銀)或氰化金溶液(產生鍍金)來進行。舉例來說，在慣用的銅電鍍方法中，可以在晶種材料層17及該溶液電解電池的陽極之間施加電流便可以將pH中性值的銅基礎溶液中，如硫酸銅溶液，的金屬離子還原成金屬狀態。銅金屬便可沉積在晶種材料層17之上填滿溝渠14，15及通道13並且形成銅連接線22。

舉例來說，在無電式的銅電鍍方法中，可以將基板結構/晶圓10曝露於第一電鍍液中，其方式包括將該基板結構/晶圓10浸泡在電鍍槽，或噴灑該基板結構/晶圓10。該第一電鍍液係一種酸性水溶液，如氫氟酸或硫酸，並且會使用到可溶解於該酸中的金屬鹽或複合物。在該溶液的金屬離子，如銅離子(Cu^{2+})，及造成金屬離子還原的還原劑之間會發生氧還原反應，隨即便會在該銅晶種層17之上發生電鍍。該反應通常可以在室溫下持續一段時間直到形成導體連接線/層為止。必要時，時間及溫度都可能調整以改變反應速率，其係本技藝中所熟知的。

參考圖1g及2b，其係一項非必要的工作，在對基板結構10進行無電式或電解電鍍之後，便可能進行化學研磨(CMP)方法或化學蝕刻移除方法。CMP或化學蝕刻移除可以將ILD層12之上過多的銅材料19及屏障層17磨除或移除，使得僅有在溝渠14，15及通道13中才會有銅及屏障層材料(如圖1g所示)。

參考圖3a及3b，所示的係根據本發明用以執行原處或非原表面處理晶種表面處理(圖3a中的系統310)及用以執行金

五、發明說明 (13)

屬或其它導體材料之整合晶種退火及電解或無電式電鍍(圖3b中的系統320)的系統的示範具體實施例。

參考圖3a，一般來說，系統310係一種金屬晶種沉積工具310，舉例來說，銅屏障晶種沉積工具310。該銅屏障晶種沉積工具310可能具有各種結構及配置，端看所採用的基板製造方法，製造優先序等來決定。在其中一個示範具體實施例中，該銅屏障晶種沉積工具310包括複數個反應箱312，314，316，318，其可能係供圖2a所示方法中的各階段使用。舉例來說，該銅屏障晶種沉積工具310的反應箱312可能係作為屏障層沉積反應箱，而真空反應箱314則可能作為金屬晶種層，如Cu晶種層，的沉積反應箱。反應箱316可能係該CBS工具310中的冷卻反應箱，其可能用以執行該晶種層的原處表面處理以便在真空狀態下形成一鈍化層，如金屬晶種氧化層。反應箱318可能當作該銅屏障晶種沉積工具310的裝載閉鎖反應箱。

參考圖3b，一般來說，系統320係一種電鍍工具320。該電鍍工具320亦可能具有各種結構及配置，端看所採用的基板製造方法，製造優先序等來決定。在其中一個示範具體實施例中，該電鍍工具320包括複數個反應箱322，324，326，其可能係供圖2b所示方法中的各階段使用。舉例來說，電鍍工具320的反應箱322可能係一污染物移除反應箱，如晶種退火反應箱，用以降低或消除在該銅屏障晶種沉積工具310的反應箱316中所形成的晶種鈍化層，如金屬晶種氧化物層。輸送氣體系統350可能會連結至該電鍍工具320

五、發明說明 (14)

用以將成形氣體送入反應箱322中以移除或降低該晶種鈍化層及任何被吸附的污染物。反應箱324可能係一示範電鍍箱，而反應箱326則可能當作裝載/卸載晶圓匣反應箱。如上所示，電鍍工具320的配置可以對個別的晶圓/基板執行整合的金屬晶種退火/電鍍處理。

至此，已經說明使用於金屬或其它導體材料之電解或無電式電鍍之基板表面處理的方法及裝置。雖然已經說明特定的具體實施例，其包括特定的設備，參數，方法及材料，不過當熟習本技藝的人士瀏覽過本揭露之後將可輕易地對所揭露的具體實施例進行各種修改。所以，可以瞭解的係該些具體實施例僅係解釋本發明而非予以限制，因此，本發明並不受限於圖示及所敘述的特定具體實施例中。

四、中文發明摘要(發明之名稱： 供於積體電路製造中金屬電解及無電式電鍍之表面處理之裝置及方法)

本發明提供一種於積體電路製造中金屬電解及無電式電鍍之基板表面處理之裝置及方法。在其中一種具體實施例中，本方法包括在基板上形成一屏障層。接著便在該屏障層之上形成一金屬晶種層。隨即本方法會對該金屬晶種層進行表面處理以便在該金屬晶種層上形成一鈍化保護層。

在本發明的另一種具體實施例中，則會將基板放進一電鍍反應箱中。該基板會在其上形成一屏障層，在該屏障層之上形成一金屬晶種層，以及在該金屬晶種層之上形成一鈍化保護層。隨即本方法會在成形氣體中對該基板進行退火以去除該鈍化保護層。最後，會利用電解電鍍或無電式電鍍方法在該基板上沉積體電路一導體材料。

英文發明摘要(發明之名稱：

APPARATUS AND METHOD OF SURFACE TREATMENT
FOR ELECTROLYTIC AND ELECTROLESS PLATING OF
METALS IN INTEGRATED CIRCUIT MANUFACTURING

Apparatus and method for treating a surface of a substrate for electrolytic or electroless plating of metals in integrated circuit manufacturing. In one embodiment the method includes forming a barrier layer on a substrate. A metal-seed layer is then formed on the barrier layer. The method continues by performing in situ surface treatment of the metal-seed layer to form a passivation layer on the metal-seed layer.

In another embodiment of a method of this invention, a substrate is provided into an electroplating tool chamber. The substrate has a barrier layer formed thereon, a metal seed layer formed on the barrier layer and a passivation layer formed over the metal seed layer. The method continues by annealing the substrate in forming gas to reduce the passivation layer. A conductive material is deposited on the substrate using an electrolytic plating or electroless plating process.

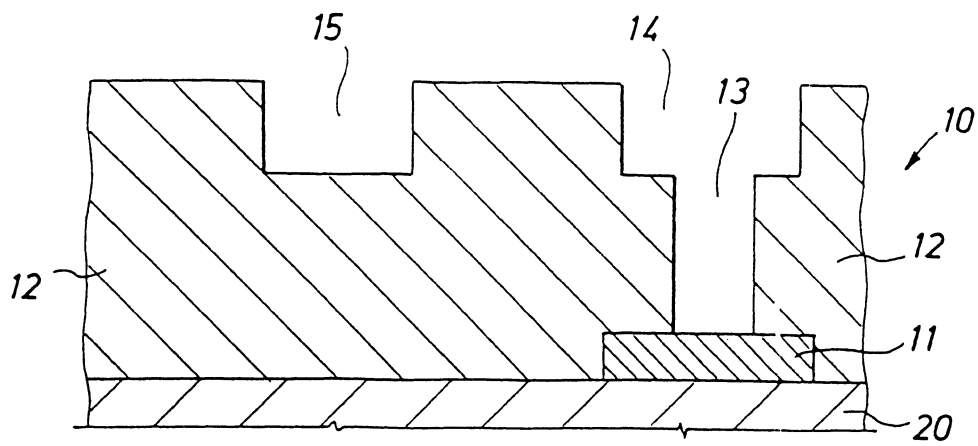


圖 1a

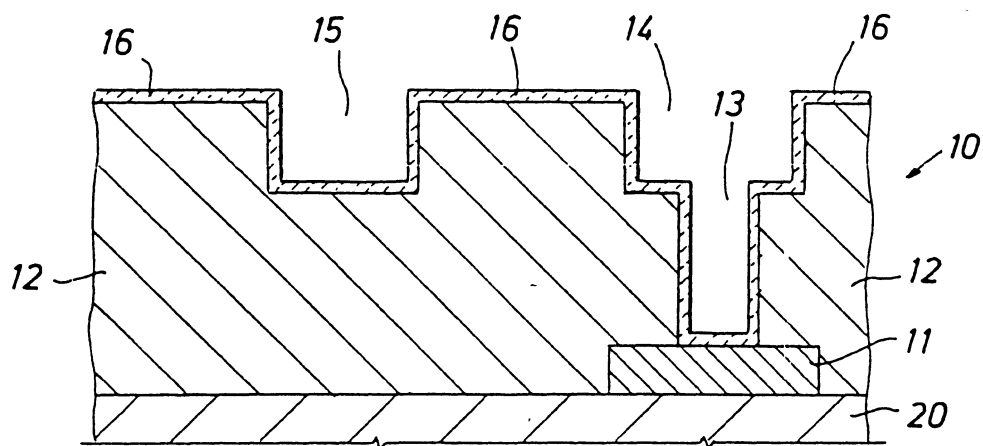


圖 1b

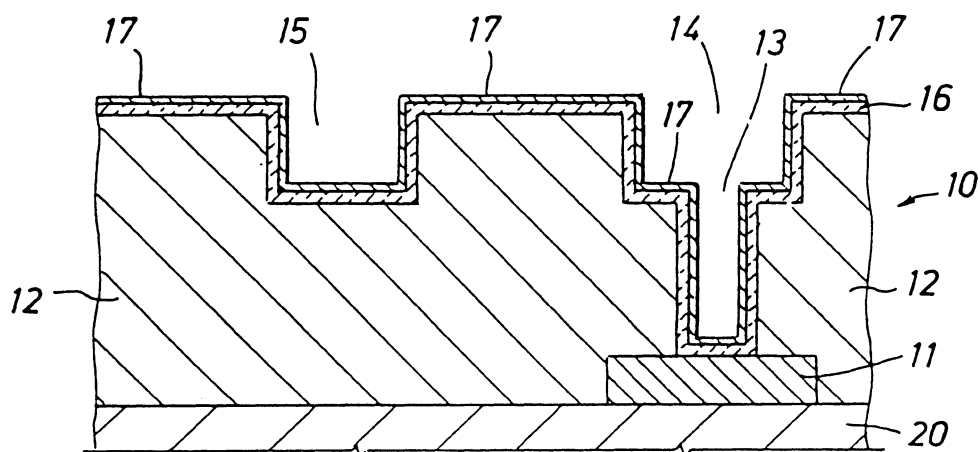


圖 1c

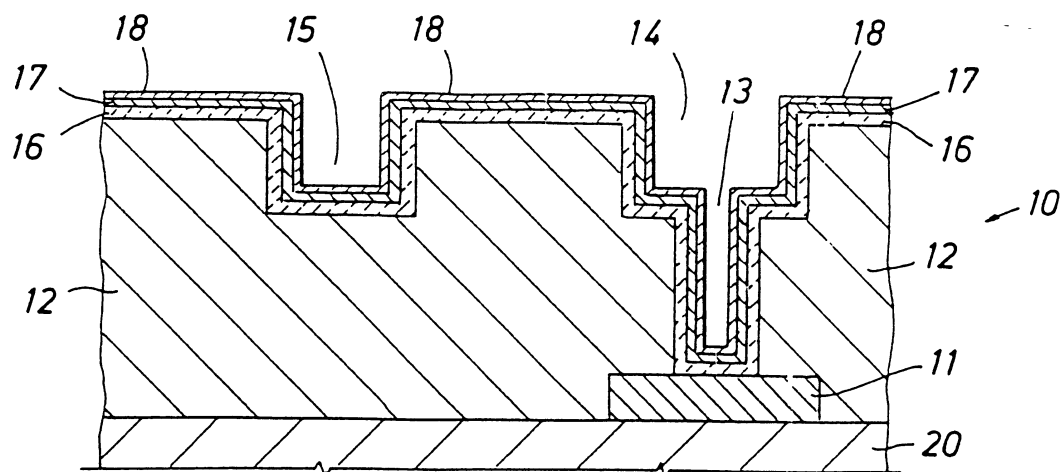


圖 1d

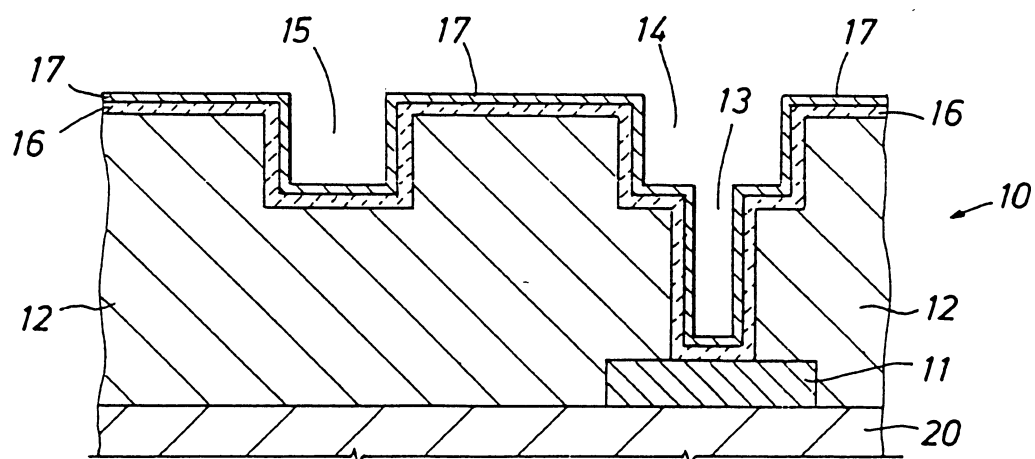


圖 1e

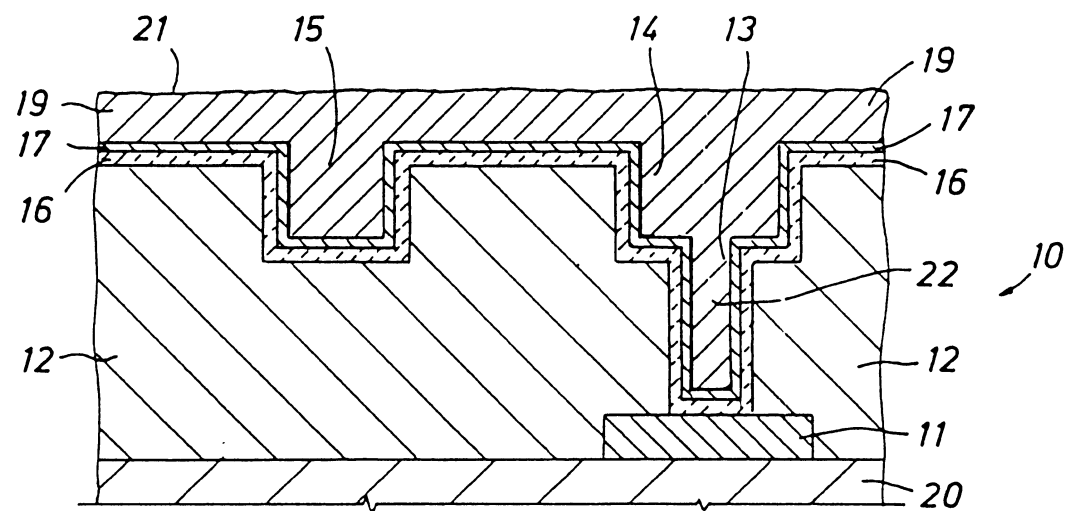


圖 1f

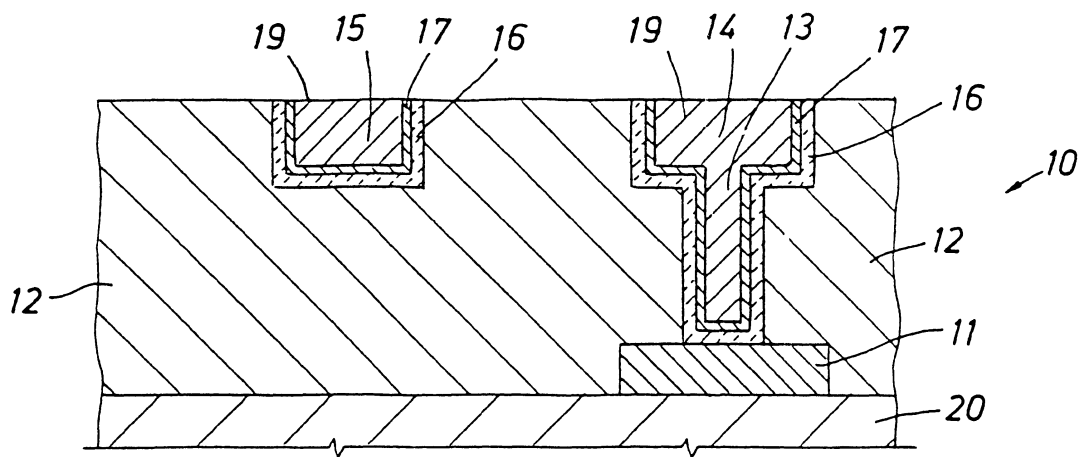


圖 1g

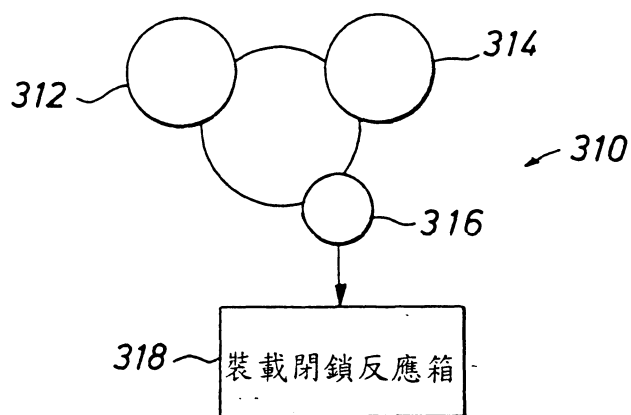


圖 3a

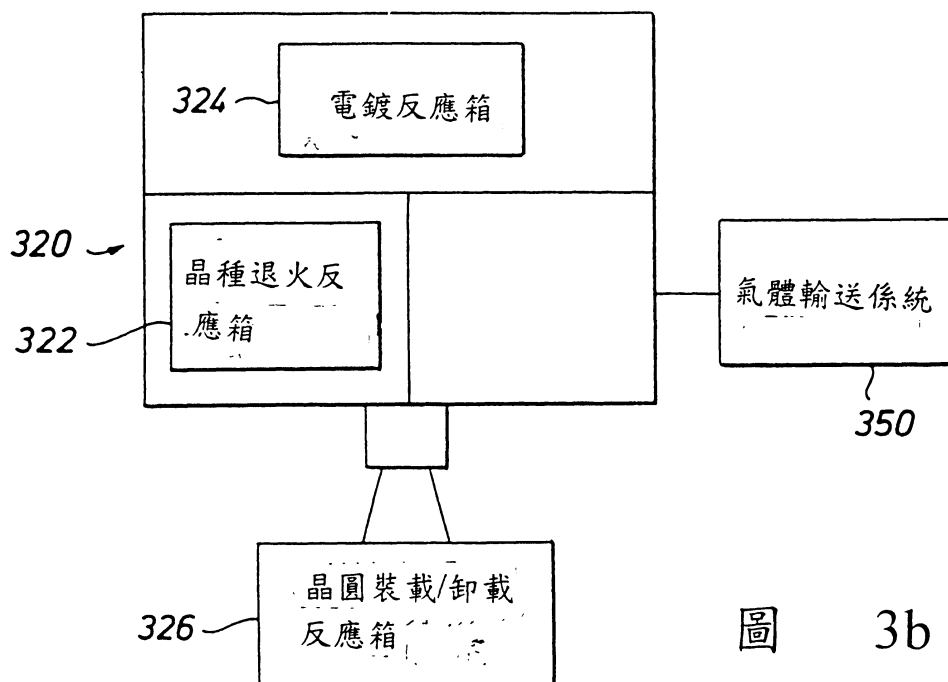


圖 3b

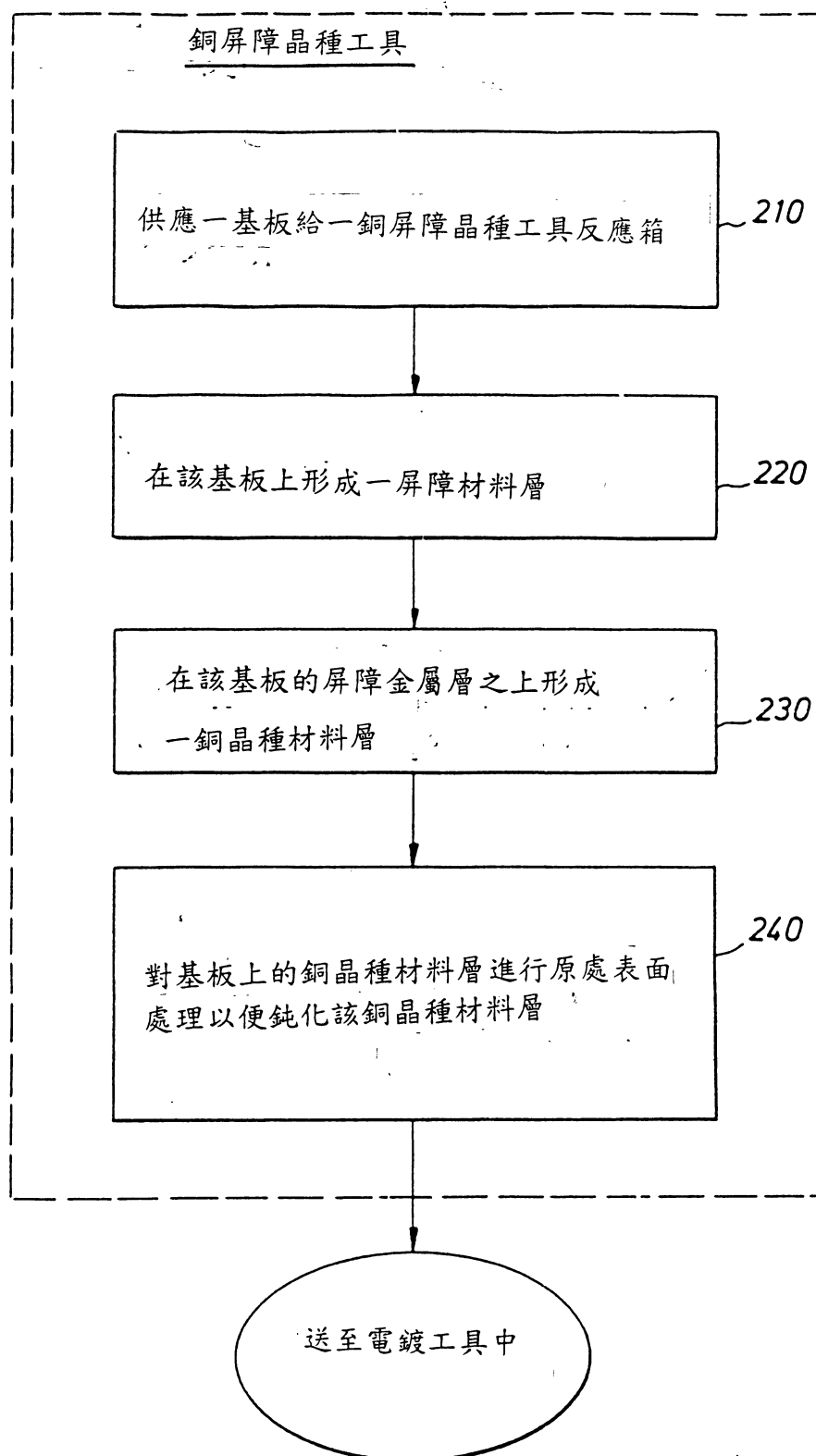
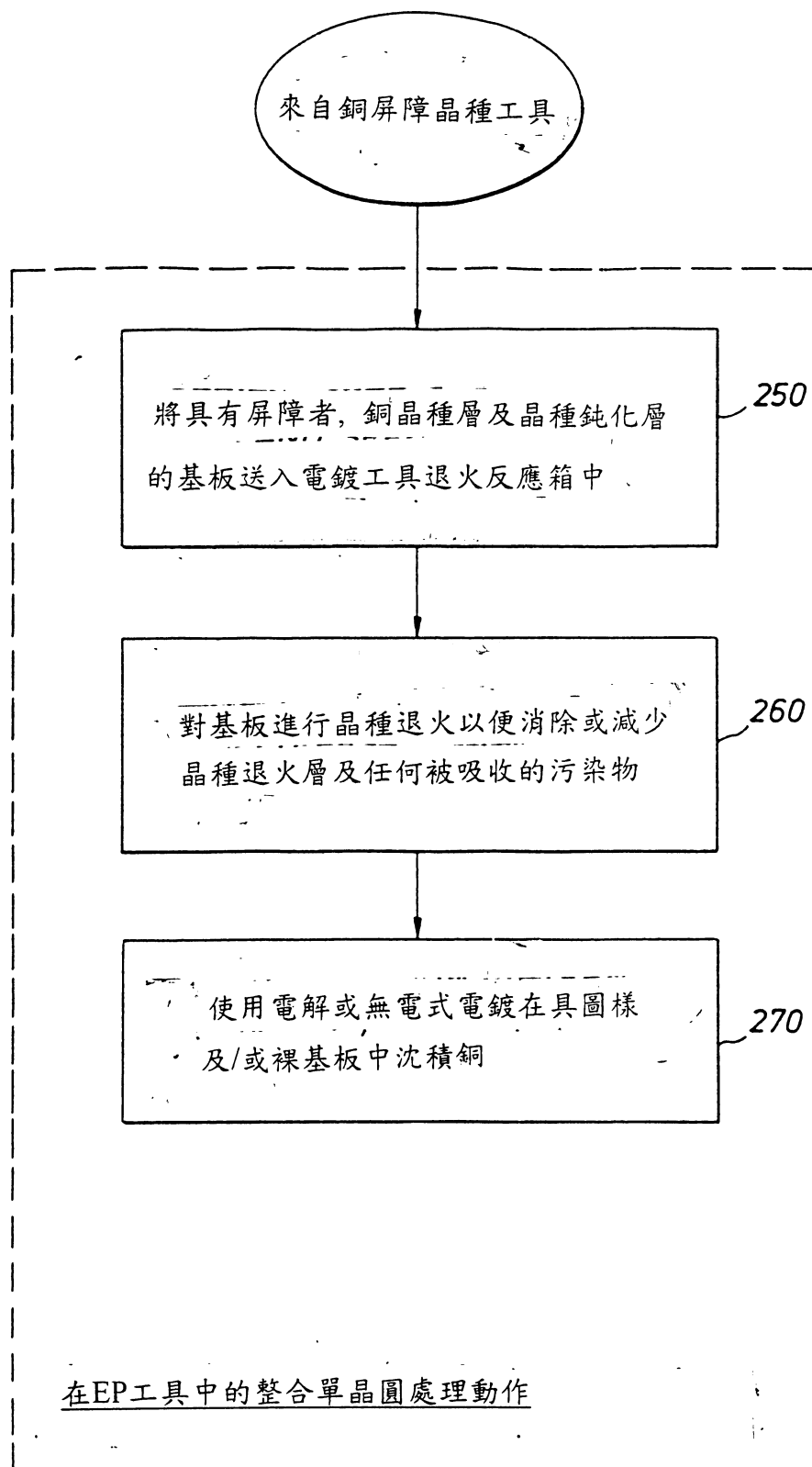


圖 2a



六、申請專利範圍

92.8.1 修正

1. 一種表面處理之方法，其包括：
供應一基板結構給第一工具的其中一個反應箱；
在該基板結構上形成一屏障層；
在該屏障層上形成一金屬晶種層；
對於其上具有該金屬晶種層及該屏障層的基板結構進行原處表面處理以便在該金屬晶種層之上形成一鈍化層。
2. 如申請專利範圍第1項之方法，其中該原處表面處理係在由下列各物所組成之群中選出的氣體環境中進行：惰性氣體，氫氣，含氟氣體，成形氣體，氧氣，氮氣等。
3. 如申請專利範圍第1項之方法，其中該原處表面處理係在由下列各物所組成之群中選出的液體中進行：酸液，鹽基溶劑，及雙離子水。
4. 如申請專利範圍第2項之方法，其中該原處表面處理係在氧氣的環境中於該金屬晶種層之上形成一金屬氧化層。
5. 如申請專利範圍第1項之方法，其中該金屬晶種層係由下列各物所組成之群中選出的：銅，銅合金，鎳，銀，金，及鈷。
6. 如申請專利範圍第1項之方法，其中該屏障層係由下列各物所組成之群中選出的：鈮，氮化鈮，鈦，氮化鈦，氮化鎢，鈮化鎢及氮化矽鈮。
7. 如申請專利範圍第1項之方法，其中該第一工具係一金屬屏障晶種沉積工具。

六、申請專利範圍

8. 如申請專利範圍第1項之方法，其中該原處表面處理包括：

以氣體填充該第一工具之反應室維持一段第一特定時間，及

於特定的溫度下在該反應室中對於其上具有該金屬晶種層及該屏障層的基板結構進行冷卻一段第二特定時間以便在該金屬晶種層之上形成一鈍化層。

9. 如申請專利範圍第8項之方法，其中該第一特定時間的範圍約介於15-25秒之間。
10. 如申請專利範圍第8項之方法，其中該第二特定時間的範圍約介於5-15秒之間。
11. 如申請專利範圍第8項之方法，其中該特定溫度的範圍約介於15-20℃之間。
12. 如申請專利範圍第8項之方法，其中該氣體包括壓力高達2個torr的氧氣。
13. 如申請專利範圍第1項之方法，進一步包括將具有該屏障層，金屬晶種層及該鈍化層的基板結構放入一電鍍工具的污染物移除反應箱中。
14. 如申請專利範圍第13項之方法，進一步包括在成形氣體中對該結構進行退火以減少該鈍化層。
15. 如申請專利範圍第14項之方法，其中退火包括在晶種退火溫度約為250℃下將成形氣體流入該退火反應箱中維持一段第三特定時間。
16. 如申請專利範圍第15項之方法，其中退火進一步包括於

六、申請專利範圍

- 約15-20℃之間的晶種退火冷卻溫度下，於成形氣體中對該已經退火的基板進行冷卻維持一段第四特定時間。
17. 如申請專利範圍第15項之方法，其中該第三特定時間約為30秒。
18. 如申請專利範圍第16項之方法，其中該第四特定時間約為25秒。
19. 如申請專利範圍第14項之方法，其中該成形氣體包括約百分之95的氮氣及約百分之5的氫氣。
20. 如申請專利範圍第14項之方法，進一步包括使用由下列各方法所組成之群中選出的電鍍方法在該基板之上經過圖樣處理所形成的至少一溝渠及一通道中沉積一導體材料：電解電鍍及無電式電鍍。
21. 如申請專利範圍第20項之方法，其中該導體材料係由下列各物所組成之群中選出的：銅，銀及金。
22. 一種表面處理之方法，其包括：
- 將基板放入一電鍍工具中，該基板於其上具有經過圖樣處理後之至少一溝渠及至少一通道，在該溝渠中及該通道中形成一屏障層，在該屏障層之上形成一金屬晶種層，及在該金屬晶種層之上形成一鈍化層；
- 在成形氣體中對該結構進行退火以減少該鈍化層；及
- 使用由下列各方法所組成之群中選出的電鍍方法在該基板的至少一溝渠及一通道中沉積一導體材料：電解電鍍及無電式電鍍。
23. 如申請專利範圍第22項之方法，其中退火及沉積係在該

六、申請專利範圍

電鍍工具中於真空條件下對基板批中的每片基板依序進行。

24. 如申請專利範圍第22項之方法，其中退火包括在晶種退火溫度約為250℃下將成形氣體流入該電鍍工具之污染物移除反應箱中維持一段第三特定時間。
25. 如申請專利範圍第22項之方法，其中退火進一步包括於約15-20℃之間的溫度下，於成形氣體中對該已經退火的基板進行冷卻維持一段第四特定時間。
26. 如申請專利範圍第24項之方法，其中該第三特定時間約為30秒。
27. 如申請專利範圍第25項之方法，其中該第四特定時間約為25秒。
28. 一種表面處理之系統，其包括：

至少一污染物移除反應箱，用以執行基板的晶種退火，該基板於其上具有經過圖樣處理後之至少一溝渠及一通道，在該溝渠中及該通道中形成一屏障層，在該屏障層之上形成一金屬晶種層，及在該金屬晶種層之上形成一晶種鈍化層；

一連結至該至少一污染物移除反應箱的氣體輸送系統，用以將成形氣體導入該污染物移除反應箱中以便減少該晶種鈍化層；及

連結至該至少一污染物移除反應箱及連結至該氣體輸送系統的至少一電鍍反應箱，該至少一電鍍反應箱係用以使用由下列各方法所組成之群中選出的電鍍方法在

六、申請專利範圍

該基板的至少一溝渠及一通道中沉積一導體材料：電解電鍍及無電式電鍍。

29. 如申請專利範圍第28項之系統，其中晶種退火及沉積導體材料係在該電鍍工具中於真空條件下對基板批中的每片基板依序進行。
30. 如申請專利範圍第28項之系統，其中該氣體輸送系統會在約為250℃的第三溫度下將高溫成形氣體流入該污染物移除反應箱中維持約30秒的時間，接著會於約20℃的第四溫度下，導入低溫成形氣體維持約25秒。

裝

訂

線