

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成21年3月19日(2009.3.19)

【公開番号】特開2006-352082(P2006-352082A)

【公開日】平成18年12月28日(2006.12.28)

【年通号数】公開・登録公報2006-051

【出願番号】特願2006-96616(P2006-96616)

【国際特許分類】

H 01 L 27/105 (2006.01)

H 01 L 45/00 (2006.01)

【F I】

H 01 L 27/10 4 4 8

H 01 L 45/00 A

【手続補正書】

【提出日】平成21年1月30日(2009.1.30)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

プラグと、

前記プラグ上の相変化材料層と、

前記相変化材料層上の電極とを有し、

前記相変化材料層の内の前記プラグと前記電極とに挟まれる領域の相状態でデータを記憶する半導体記憶装置であって、

前記プラグと前記相変化材料層との間に、トンネル電流が流れる厚さの絶縁体により構成される界面層を備えることを特徴とする半導体記憶装置。

【請求項2】

前記相変化材料層はカルコゲナイト材料を含むことを特徴とする請求項1記載の半導体記憶装置。

【請求項3】

前記界面層の膜厚が、0.5nm以上であることを特徴とする請求項1記載の半導体記憶装置。

【請求項4】

前記界面層の膜厚が、5nm以下であることを特徴とする請求項1記載の半導体記憶装置。

【請求項5】

前記界面層が、Ti酸化膜、Zr酸化膜、Hf酸化膜、Ta酸化膜、Nb酸化膜、Cr酸化膜、Mo酸化膜、W酸化膜、Al酸化膜のいずれかから選ばれた少なくとも一種類以上からなる請求項1記載の半導体記憶装置。

【請求項6】

プラグと、

前記プラグ上の相変化材料層と、

前記相変化材料層上の電極とを有し、

前記相変化材料層の内の前記プラグと前記電極とに挟まれる領域の相状態でデータを記憶する半導体記憶装置であって、

前記プラグと前記相変化材料層との間に、トンネル電流が流れる厚さの半導体により構成される界面層を備えることを特徴とする半導体記憶装置。

【請求項 7】

前記相変化材料層はカルコゲナイト材料を含むことを特徴とする請求項 6 記載の半導体記憶装置。

【請求項 8】

前記界面層の膜厚が、0.5 nm 以上であることを特徴とする請求項 6 記載の半導体記憶装置。

【請求項 9】

前記界面層の膜厚が、5 nm 以下であることを特徴とする請求項 6 記載の半導体記憶装置。

【請求項 10】

前記界面層が、Si を含む材料からなる請求項 6 記載の半導体記憶装置。

【請求項 11】

プラグと、

前記プラグ上の相変化材料層と、

前記相変化材料層上の電極とを有し、

前記相変化材料層の内に前記プラグと前記電極とに挟まれる領域の相状態でデータを記憶する半導体記憶装置であって、

前記プラグと前記相変化材料層との間に、半導体材料と前記プラグに用いられる材料との合金により構成される界面層を備えることを特徴とする半導体記憶装置。

【請求項 12】

前記相変化材料層はカルコゲナイト材料を含むことを特徴とする請求項 11 記載の半導体記憶装置。

【請求項 13】

前記界面層が、Si を含む材料からなる請求項 11 記載の半導体記憶装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体記憶装置