(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2015년12월21일
(11) 등록번호 10-1579396
(24) 등록일자 2015년12월15일

(51) 국제특허분류(Int. Cl.)
G09G 3/20 (2006.01)
(21) 출원번호 10-2014-7019388
(22) 출원일자(국제) 2013년05월20일
심사청구일자 2014년07월11일
(85) 번역문제출일자 2014년07월11일
(65) 공개번호 10-2014-0126300
(43) 공개일자 2014년10월30일
(86) 국제출원번호 PCT/CN2013/075915
(87) 국제공개번호 WO 2014/153821
국제공개일자 2014년10월02일
(30) 우선권주장
201310100375.0 2013년03월26일 중국(CN)
(56) 선행기술조사문헌
KR1020110079038 A*
KR1020070077379 A
KR1020060043380 A
KR1020070099145 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
보에 테크놀로지 그룹 컴퍼니 리미티드
중국 베이징 100016, 차오양 디스트릭트, 지우시 앙치아오 로드 10호
베이징 보에 디스플레이 테크놀로지 컴퍼니 리미티드
중국 베이징 100176 비디에이 징하이일루 118호
(72) 발명자
우, 싱지
중국 100176 베이징 비디에이 디저로드 9호
이, 승 민
중국 100176 베이징 비디에이 디저로드 9호
(뒷면에 계속)
(74) 대리인
양영준, 김성운, 백만기

전체 청구항 수 : 총 5 항 심사관 : 신영교

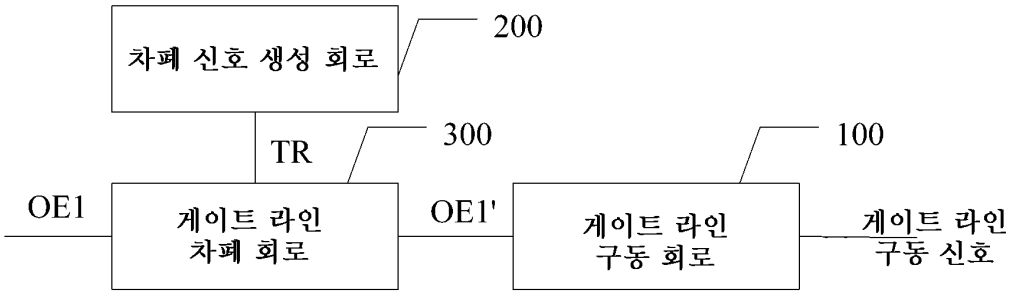
(54) 발명의 명칭 **표시 구동 회로 및 이의 구동 방법, 표시 장치**

(57) 요 약

본 공개는 표시 기법에 관한 것이다. 표시 구동 회로가 공개되며, 이 표시 구동 회로는 제1 출력 이네이블 신호에 따라서 인접 행들의 게이트 라인 구동 신호들을 분리하도록 구성된 게이트 라인 구동 회로; 상기 게이트 라인 구동 신호가 턴오프될 필요가 있을 때 차폐 신호를 트리거하고 생성하도록 구성된 차폐 신호 생성 회로; 및 상기

(뒷면에 계속)

대 표 도 - 도3



게이트 라인 구동 신호를 턴오프하기 위해서 상기 차폐 신호에 따라서 상기 제1 출력 이네이블 신호를 차폐하도록 구성되어 있는 게이트 라인 차폐 회로를 포함하며, 상기 제1 출력 이네이블 신호는 상기 게이트 라인 차폐 회로의 제1 입력단에서 입력되고, 상기 차폐 신호는 상기 게이트 라인 차폐 회로의 제2 입력단에서 입력되며, 상기 게이트 라인 차폐 회로의 출력단은 상기 게이트 라인 구동 회로에 연결되어 있다. 본 공개의 실시 예들에 따른 표시 구동 회로, 이의 구동 방법 및 표시 장치는 게이트 라인 구동 신호를 턴오프하고 대응하는 게이트 라인들 상의 데이터를 차폐하기 위해서 차폐 신호에 따라서 직접 제1 출력 이네이블 신호를 차폐할 수 있으며, 그럼으로써 이들은 제1 출력 이네이블 신호에 따른 비정상적인 상황의 발생을 피할 수 있고 또한 회로의 코스트 및 공간을 절감할 수 있다.

(72) 발명자

슈, 이젠

중국 100176 베이징 비디에이 디저로드 9호

장, 리앙

중국 100176 베이징 비디에이 디저로드 9호

명 세 서

청구범위

청구항 1

표시 구동 회로로서,

제1 출력 이네이블 신호에 따라서 인접 행들의 게이트 라인 구동 신호들을 분리하도록(separate) 구성된 게이트 라인 구동 회로;

상기 게이트 라인 구동 신호가 턴오프될 필요가 있을 때 차폐 신호를 트리거하고 생성하도록 구성된 차폐 신호 생성 회로; 및

상기 게이트 라인 구동 신호를 턴오프하기 위해서 상기 차폐 신호에 따라서 상기 제1 출력 이네이블 신호를 차폐하도록 구성되어 있는 게이트 라인 차폐 회로

를 포함하며,

상기 제1 출력 이네이블 신호는 상기 게이트 라인 차폐 회로의 제1 입력 단에서 입력되고, 상기 차폐 신호는 상기 게이트 라인 차폐 회로의 제2 입력단에서 입력되며, 상기 게이트 라인 차폐 회로의 출력단은 상기 게이트 라인 구동 회로에 연결되어 있으며,

상기 게이트 라인 차폐 회로는 제1 트랜지스터, 제2 트랜지스터, 제1 저항기, 제2 저항기 및 제3 저항기를 포함하고,

상기 제1 트랜지스터의 게이트는 상기 제1 출력 이네이블 신호를 수신하기 위한 제1 입력단으로 작용하고, 상기 제1 트랜지스터의 소스는 전원에 연결되어 있고 상기 제1 트랜지스터의 드레인은 상기 제1 저항기의 한 단에 연결되어 있으며;

상기 제2 트랜지스터의 게이트는 상기 차폐 신호를 수신하기 위한 제2 입력단으로 작용하고, 상기 제2 트랜지스터의 소스는 전원에 연결되어 있고 상기 제2 트랜지스터의 드레인은 상기 제3 저항기의 한 단에 연결되어 있고 출력단으로 작용하며;

상기 제1 저항기의 다른 단은 상기 제2 저항기의 한 단과 상기 제3 저항기의 다른 단에 연결되어 있고;

상기 제2 저항기의 상기 다른 단은 접지되어 있는, 표시 구동 회로.

청구항 2

삭제

청구항 3

제1항에 있어서, 상기 차폐 신호는 타이밍 제어기에 의해서 트리거되어 생성되는, 표시 구동 회로.

청구항 4

제1항 또는 제3항의 표시 구동 회로를 포함하는 표시 장치.

청구항 5

제1항의 표시 구동 회로를 구동하기 위한 방법으로서,

상기 제1 출력 이네이블 신호에 따라서 상기 인접 행들의 게이트 라인 구동 신호들을 격리하는(insulating) 단계;

상기 게이트 라인 구동 신호가 턴오프될 필요가 있을 때 상기 차폐 신호 생성 회로가 상기 차폐 신호를 트리거해서 생성하는 단계; 및

상기 게이트 라인 차폐 회로가 상기 차폐 신호를 검출할 때 상기 제1 출력 이네이블 신호를 차폐하여 상기 게이

트 라인 구동 신호를 턴오프하는 단계

를 포함하는 표시 장치 구동 방법.

청구항 6

제5항에 있어서, 상기 제1 출력 이네이블 신호는 상기 차폐 신호의 전압이 하이 레벨에 있을 때 하이 레벨로 풀업(pull up)되는 표시 장치 구동 방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 표시 기술 분야에 관한 것이며, 특히 표시 구동 회로 및 이의 구동 방법, 및 표시 장치에 관한 것이다.

배 경 기 술

[0002] 표시 장치는 스페셜 구동 신호를 출력하는 타이밍 제어기에 의해 작동하도록 패널을 구동하며, 일반적으로 타이밍 제어기는 다음의 신호: 프레임 시작 신호(STV), 게이트 라인 클럭 신호(CPV), 제1 출력 이네이블 신호(OE1), 게이트 라인 전압 베벨(beveled) 신호(OE2), 데이터 판독 및 출력 신호(TP), 픽셀 극성 제어 신호(POL) 및 데이터 이네이블 신호(DE)를 출력한다. 여기서 신호 STV, CPV, OE1 및 OE2는 협력하여 표시 장치의 어레이 기판상의 게이트 라인들을 제어 및 구동하며; 신호 CPV의 상승 에지는 각 게이트 라인들을 트리거하고 구동하며, 각 게이트 라인들에 대한 게이트 라인 구동 신호들은 시프트 레지스터들에 의해 순차적으로 트리거되며; 신호 OE1은 크로스토크(crosstalk)를 피하기 위해서 인접 행들에 대한 게이트 라인 구동 신호들을 격리하는데 이용된다.

[0003] 도 1은 알려져 있는 표시 구동 회로를 보여주는 개략도이다. 도 1에 도시된 바와 같이, 알려져 있는 표시 구동 회로에서, 게이트 라인 구동 회로는 게이트 라인 클럭 신호에 따라서 게이트 라인 구동 신호를 트리거하며, 제1 출력 이네이블 신호에 따라서 인접 행들에 대한 게이트 라인 구동 신호들을 분리하고, 이후 분리된 게이트 라인 구동 신호를 게이트 라인에 출력한다. 도 2는 알려져 있듯이 제1 출력 이네이블 신호와 게이트 라인 구동 신호 간의 관계의 개략도이다. 도 2에 도시된 바와 같이, 게이트 라인 클럭 신호 CPV의 상승 에지에서, 대응 게이트 라인 구동 신호는 하이 레벨이 되도록 트리거되고; 제1 출력 이네이블 신호 OE1의 상승 에지에서, 대응 게이트 라인 구동 신호는 로우 레벨로 풀다운(pull down)되며, 게이트 라인 구동 신호, 예를 들어, 신호 Gate1 또는 신호 Gate2는 턴오프된다. 제1 출력 이네이블 신호 OE1의 하이 레벨 영역에서, 인접 행들에 대한 게이트 라인 구동 신호들은 로우 레벨에 있고 차폐되며 그래서 게이트 라인 구동 신호들 간에 복수의 인터벌이 형성되고, 대응 게이트들은 이 인터벌 영역들 동안 턴오프되도록 강제되며, 그 결과 구동될 때 인접 게이트들 간의 크로스토크 현상이 방지됨을 알 수 있다.

[0004] 그러나 기존 기법들의 단점은 특정 상황들, 예를 들어, 잔상 제거 기법에서 POL 반전에 의해 생기는 플리커 현상을 해결하기 위해서 프레임 내에 플리커 현상을 낳는 프레임 데이터가 차폐될 필요가 있는 특정 상황에 따라서 제1 출력 이네이블 신호를 이용해 게이트 라인 구동 신호를 차폐할 수 없다는 점에 있다. 기존 기법들은 단지 제1 출력 이네이블 신호 OE1에 따라서만 인접 행들에 대한 게이트 라인 구동 신호들을 분리할 수 있지만, 특정 상황에 따라서 차폐 신호를 트리거하고 생성하고, 차폐 신호에 따라서 제1 출력 이네이블 신호를 차폐하고 대응 게이트 라인 구동 신호를 턴오프할 수 없어, 비정상적인 표시로 이어질 수 있는 데이터를 제거할 수가 없다.

발명의 내용

해결하려는 과제

[0005] 본 공개는 기존 기법들은 차폐 신호에 따라서 제1 출력 이네이블 신호를 차폐할 수 없고 그래서 비정상적인 표시로 이어질 수 있는 데이터를 제거할 수 없다는 문제점을 해결하기 위해서, 표시 구동 회로, 이의 구동 방법 및 표시 장치를 제공한다.

과제의 해결 수단

[0006] 본 공개의 한 양태에 따르면, 표시 구동 회로가 제공되고, 이 표시 구동 회로는:

[0007] 제1 출력 이네이블 신호에 따라서 인접 행들의 게이트 라인 구동 신호들을 분리하도록(separate) 구성된 게이트 라인 구동 회로;

[0008] 상기 게이트 라인 구동 신호가 턴오프될 필요가 있을 때 차폐 신호를 트리거하고 생성하도록 구성된 차폐 신호 생성 회로; 및

[0009] 상기 게이트 라인 구동 신호를 턴오프하기 위해서 상기 차폐 신호에 따라서 상기 제1 출력 이네이블 신호를 차폐하도록 구성되어 있는 게이트 라인 차폐 회로

를 포함하며,

상기 제1 출력 이네이블 신호는 상기 게이트 라인 차폐 회로의 제1 입력 단에서 입력되고, 상기 차폐 신호는 상기 게이트 라인 차폐 회로의 제2 입력단에서 입력되며, 상기 게이트 라인 차폐 회로의 출력단은 상기 게이트 라인 구동 회로에 연결되어 있다.

[0010] 대안으로, 본 공개의 실시 예들에 따른 표시 구동 회로에서, 상기 게이트 라인 차폐 회로는 제1 트랜지스터, 제2 트랜지스터, 제1 저항기, 제2 저항기 및 제3 저항기를 포함하고,

[0011] 상기 제1 트랜지스터의 게이트는 상기 제1 출력 이네이블 신호를 수신하기 위한 제1 입력단으로 작용하고, 상기 제1 트랜지스터의 소스는 전원에 연결되어 있고 상기 제1 트랜지스터의 드레인은 상기 제1 저항기의 한 단에 연결되어 있으며;

[0012] 상기 제2 트랜지스터의 게이트는 상기 차폐 신호를 수신하기 위한 제2 입력단으로 작용하고, 상기 제2 트랜지스터의 소스는 전원에 연결되어 있고 상기 제2 트랜지스터의 드레인은 상기 제3 저항기의 한 단에 연결되어 있고 출력단으로 작용하며;

[0013] 상기 제1 저항기의 다른 단은 상기 제2 저항기의 한 단과 상기 제3 저항기의 다른 단에 연결되어 있고;

[0014] 상기 제2 저항기의 상기 다른 단은 접지되어 있다.

[0015] 대안으로, 본 공개의 실시 예들에 따른 표시 구동 회로에서, 상기 차폐 신호는 타이밍 제어기에 의해서 트리거되어 생성된다.

[0016] 본 공개의 다른 양태에 따르면, 본 공개에 따른 표시 구동 회로를 포함하는 표시 장치가 제공된다.

[0017] 본 공개의 또 다른 양태에 따르면, 본 공개에 따른 표시 구동 회로를 구동하기 위한 구동 방법이 제공되며, 이 구동 방법은:

[0018] 상기 제1 출력 이네이블 신호에 따라서 상기 인접 행들의 게이트 라인 구동 신호들을 격리하는(insulating) 단계;

[0019] 상기 게이트 라인 구동 신호가 턴오프될 필요가 있을 때 상기 차폐 신호 생성 회로가 차폐 신호를 트리거해서 생성하는 단계; 및

[0020] 상기 게이트 라인 차폐 회로가 차폐 신호를 검출할 때 제1 출력 이네이블 신호를 차폐하여 상기 게이트 라인 구동 신호를 턴오프하는 단계를 포함한다.

[0021] 대안으로, 본 공개의 실시 예들에 따른 구동 방법에서, 상기 제1 출력 이네이블 신호는 상기 차폐 신호의 전압이 하이 레벨에 있을 때 하이 레벨로 풀업(pull up)된다.

[0022] 본 공개는 게이트 라인 구동 신호를 턴오프하고 각 게이트 라인들 상의 데이터를 차폐하기 위해서 차폐 신호에 따라서 직접 제1 출력 이네이블 신호를 차폐할 수 있는, 표시 구동 회로, 이의 구동 방법 및 표시 장치를 제공하며, 그러므로 이들은 제1 출력 이네이블 신호에 따른 비정상적인 상황의 발생을 피할 수 있고 또한 회로의 코스트 및 공간을 절감할 수 있으며, 이들은 간단한 구조를 가지므로 구현하기가 용이하다.

도면의 간단한 설명

[0023] 도 1은 알려져 있는 표시 구동 회로를 보여주는 개략도이다.

도 2는 알려져 있는 제1 출력 이네이블 신호와 게이트 라인 구동 신호 간의 관계를 보여주는 개략도이다.

도 3은 본 공개의 실시 예에 따른 표시 구동 회로의 회로도이다.

도 4는 본 공개의 실시 예들에 따른 게이트 라인 차폐 회로의 회로도이다.

도 5는 본 공개의 실시 예들에 따른 구동 방법의 흐름도이다.

도 6은 본 공개의 실시 예들에 따른 차폐 신호, 제1 출력 이네이블 신호 및 게이트 라인 구동 신호에 대한 신호 파형 도를 보여주고 있다.

발명을 실시하기 위한 구체적인 내용

[0024] 본 공개를 잘 이해하기 위해서, 본 공개는 도면과 이하의 상세한 구현들에 연관지어서 기술될 것이다.

[0025] 제1 실시 예

[0026] 도 3은 본 공개의 실시 예들에 따른 표시 구동 회로의 회로도이고, 도 3에 도시된 바와 같이, 본 공개의 실시 예들에 따른 표시 구동 회로는:

[0027] 제1 출력 이네이블 신호 OE1에 따라서 인접 행들의 게이트 라인 구동 신호들을 분리하도록 구성된, 게이트 라인 구동 회로(100);

[0028] 를 포함하고, 또한

[0029] 게이트 라인 구동 신호가 턴오프될 필요가 있을 때 차폐 신호 TR을 트리거하고 생성하도록 구성된, 차폐 신호 생성 회로(200); 및

[0030] 게이트 라인 차폐 회로(300)를 포함하며, 그의 제1 입력단에는 제1 출력 이네이블 신호 OE1이 입력되고, 그의 제2 입력단에는 차폐 신호 TR이 입력되며, 그의 출력단에서는 게이트 라인 구동 회로(100)가 연결되어 있다. 게이트 라인 차폐 회로(300)는 게이트 라인 구동 신호를 턴오프하기 위해서 차폐 신호 TR에 따라서 제1 출력 이네이블 신호 OE1을 차폐하도록 구성되어 있다.

[0031] 제1 출력 이네이블 신호 OE1을 게이트 라인 차폐 회로(300)에 입력함으로써, 게이트 라인 차폐 회로(300)의 출력단으로부터 출력된 신호 OE1'는, 차폐 신호 TR이 트리거되고 생성되지 않은 때, 즉 차폐 신호 TR이 로우 레벨에 있을 때의 제1 출력 이네이블 신호 OE1의 파형과 같은 파형을 갖는다. 말하자면, 게이트 라인 차폐 회로(300)의 출력단으로부터 출력된 신호 OE1'는 제1 출력 이네이블 신호 OE1을 따르고, 게이트 라인 차폐 회로(300)는 제1 출력 이네이블 신호 OE1에 영향을 주지 않으며, 이 신호는 정상적으로 동작하여 게이트 라인 구동 회로(100)에 입력되고, 게이트 라인 구동 회로(100)는 정상적으로 동작하도록 대응 게이트를 제어하기 위해서 게이트 라인 구동 신호를 분리해서 출력한다.

[0032] 차폐 신호 TR이 트리거되고 생성될 때, 즉, 차폐 신호 TR이 하이 레벨일 때, 게이트 라인 차폐 회로(300)의 출력단에서 출력된 신호 OE1'는 하이 레벨을 유지하며 제1 출력 이네이블 신호 OE1을 차폐한다. 차폐 신호 TR의 지속기간 동안, 모든 제1 출력 이네이블 신호들 OE1은 차폐되고 차례로 게이트 라인 구동 신호들도 차폐되어, 모든 게이트들이 구동 정지된다.

[0033] 본 공개의 실시 예들에 따른 표시 구동 회로를 통해서, 게이트 라인 구동 신호는 차폐 신호에 따라서 직접 제1 출력 이네이블 신호에 의해 차폐되고, 대응 게이트 라인은 턴오프되도록 제어되며, 이는 회로의 코스트 및 공간을 절감할 수 있고 간단한 구조가 쉽게 구현될 수 있게 해준다. 차폐 신호 생성 회로(200)는, 예를 들어, POL 반전에 의해 생기는 플리커 문제에 관한 특정 필요조건에 따라서 비정상적인 신호를 검출할 수 있고, POL 반전 시에 생긴, 플리커로 귀결되는 프레임 데이터는 타이밍 제어기에 의해 발견될 수 있고, 차폐 신호는 트리거되고 생성될 수 있으며, 이후 대응 게이트 라인 구동 신호들을 턴오프하기 위해서 제1 출력 이네이블 신호가 차폐 신호에 따라서 제어되며, 그 결과 비정상적인 표시로 귀결되는 프레임 데이터가 제거될 수 있다. 또한, 비정상적인 신호들로 귀결되는 특정 행들의 데이터를 발견해서 제거하기 위해 한 프레임 내의 특정 행들에 대한 게이트 라인 구동 신호들에 대한 검출을 실행할 수 있다.

[0034] 대안으로, 본 공개의 실시 예들에 따른 표시 구동 회로에서, 본 공개의 실시 예들에 따른 게이트 라인 차폐 회로의 회로도가 도 4에 도시되어 있다. 도 4에 도시된 바와 같이, 게이트 라인 차폐 회로(300)는 제1 트랜지스터 T1, 제2 트랜지스터 T2, 제1 저항기 R1, 제2 저항기 R2 및 제3 저항기 R3를 포함하며, 여기서,

[0035] 제1 트랜지스터 T1의 게이트는 제1 출력 이네이블 신호 OE1을 수신하기 위한 제1 입력단으로 작용하고, 제1 트랜지스터 T1의 소스는 전원 VDD에 연결되어 있고, 제1 트랜지스터 T1의 드레인은 제1 저항기 R1의 한 단에 연결되어 있고;

[0036] 제2 트랜지스터 T2의 게이트는 차폐 신호 TR을 수신하기 위한 제2 입력단으로 작용하고, 제2 트랜지스터 T2의 소스는 전원 VDD에 연결되어 있고, 제2 트랜지스터 T2의 드레인은 제3 저항기 R3의 한 단에 연결되어 있고 신호 OE1'을 출력하기 위한 출력단으로 작용하며;

[0037] 제1 저항기 R1의 다른 단은 제2 저항기 R2의 한 단과 제3 저항기 R3의 다른 단에 연결되어 있고;

[0038] 제2 저항기 R2의 다른 단은 접지되어 있다.

[0039] 위의 실시 예에서, 저항기들의 구성에는 제한이 없으며, 예를 들어, 제1 저항기는 수 개의 저항기들과 동등할 수 있고 직렬 또는 병렬로 연결된 수 개의 저항기로 형성될 수 있다. 위의 실시 예는 다른 실시 예들보다 단지 우선되는 실시 예이다.

[0040] 위의 회로는 본 공개의 실시 예들에 따른 게이트 라인 차폐 회로의 상세한 구현이고, 그의 원리는 다음과 같이 기술될 수 있다.

[0041] 차폐 신호 TR이 하이 레벨에 있을 때, 제2 트랜지스터 T2는 턴온되고, 제2 트랜지스터 T2의 드레인의 전압은 전원 전압까지 풀업되고, 게이트 라인 차폐 회로(300)의 출력단에서 출력된 신호 OE1'는 하이 레벨에 있으며, 모든 제1 출력 이네이블 신호들 OE1은 차폐되고 이어서 게이트 라인 구동 신호들도 차폐되며, 게이트 라인들 모두가 구동 정지된다.

[0042] 차폐 신호 TR이 로우 레벨에 있을 때, 제2 트랜지스터 T2는 턴오프되고, 제1 트랜지스터 T1은 제1 출력 이네이블 신호 OE1에 따라서 턴온 또는 턴오프되고, 그 결과 게이트 라인 차폐 회로(300)의 출력단에서 출력된 신호 OE1'는 제1 출력 이네이블 신호 OE1의 파형과 같은 파형을 가지며, 특히; 제1 출력 이네이블 신호 OE1이 하이 레벨에 있을 때, 제1 트랜지스터 T1은 턴온되고, 출력단에서 출력된 신호 OE1'의 전압은 하이 레벨로 풀업되고, 따라서 이때 게이트 라인 구동 신호들은 차폐되며 인접 행들에 대한 게이트 라인 구동 신호들은 분리되고; 제1 출력 이네이블 신호 OE1이 로우 레벨에 있을 때, 제1 트랜지스터 T1은 턴오프되고, 출력단에서 출력된 신호 OE1'의 전압은 접지 전압, 즉 로우 레벨로 풀다운되며, 따라서 이때 게이트 라인 구동 신호는 차폐되지 않고 대응 게이트 라인을 구동한다. 제1 출력 이네이블 신호 OE1은 클럭 신호로부터 생성된 동일 인터벌을 갖는 전기 신호이기 때문에, 그 때에 게이트 라인 구동 신호는 제1 출력 이네이블 신호 OE1이 하이 레벨에 있을 때 차폐되고, 그 결과 게이트 라인 구동 신호는 제1 출력 이네이블 신호의 인터벌에 대응하는 인터벌들을 생성하고, 그래서 인접 행들의 게이트 라인 구동 신호들이 분리되고 크로스토크가 방지되며; 게이트 라인 차폐 회로(300)로부터 출력된 신호 OE1'는 제1 출력 이네이블 신호 OE1에 따라서 정상적으로 동작하고, 그의 후단에 있는 게이트 라인 구동 회로를 정상적으로 동작하도록 제어한다.

[0043] 대안으로, 본 공개의 실시 예들에 따른 표시 구동 회로에서, 차폐 신호는 타이밍 제어기에 의해서 트리거되고 생성된다.

[0044] 잠상 제거 기법에서 POL 반전에 의해 생기는 플리커 문제를 해결하기 위해서, 타이밍 제어기는 POL이 반전될 때 차폐 신호 TR를 트리거 및 생성하는데 왜냐하면 POL 반전은 타이밍 제어기에 의해 제어되기 때문이며, 이 차폐 신호 TR은 제1 출력 이네이블 신호 OE1과 함께 게이트 라인 구동 신호들을 턴오프하며, 그래서 POL 반전과 같이 플리커로서 귀결될 수 있는 프레임 데이터가 제거될 수 있다.

[0045] 제2 실시 예

[0046] 본 공개는 또한 본 공개에 따른 표시 구동 회로를 포함하는 표시 장치를 제공한다.

[0047] 본 공개에 따른 표시 구동 회로를 표시 장치에 적용함으로써, 게이트 라인 구동 신호는 제1 출력 이네이블 신호와 게이트 라인 구동 회로에 의해 차폐될 수 있고, 따라서 대응 게이트 라인이 제어될 수 있으며, 그 결과 비정상적인 표시로 귀결될 수 있는 데이터가 제거될 수 있다. 표시 구동 회로는 간단한 구조를 취하고 있어 표시 장치에 배치하기가 용이하다.

[0048] 제3 실시 예

[0049] 도 5는 본 공개의 실시 예들에 따른 구동 방법의 흐름도이다. 도 5에 도시된 바와 같이, 본 공개의 제3 실시 예에 따른, 본 공개의 제1 실시 예에 예시된 표시 구동 회로와 같은 표시 구동 회로를 구동하는 구동 방법은 제1 출력 이네이블 신호에 따라서 인접 행들에 대한 게이트 라인 구동 신호들을 분리하며, 다음과 같은 프로세스를 더 포함한다:

[0050] 단계 S101에서, 차폐 신호 생성 회로는 게이트 라인 구동 신호가 턴오프될 필요가 있을 때 차폐 신호를 트리거

하고 생성하며;

[0051] 단계 S102에서, 제1 출력 이네이블 신호는 게이트 라인 차폐 회로가 차폐 신호를 검출할 때 차폐되며 그럼으로써 게이트 라인 구동 신호가 턴오프된다.

[0052] 대안으로, 본 공개의 실시 예들에 따른 구동 방법에서, 제1 출력 이네이블 신호는 차폐 신호의 전압이 하이 레벨에 있을 때 하이 레벨로 풀업된다.

[0053] 도 6은 본 공개의 실시 예들에 따른 차폐 신호, 제1 출력 이네이블 신호 및 게이트 라인 구동 신호의 신호 파형도이다. 도 6에 도시된 바와 같이, Gate1, Gate2, Gate3, Gate4 또는 Gate5는 각각 게이트 라인 구동 신호이다. 차폐 신호가 게이트 라인 구동 신호 Gate3 및 Gate4의 턴온 인터벌들 동안 하이 레벨에 있을 때, 제1 출력 이네이블 신호는 하이 레벨로 풀업되고 차폐되며, 한편 대응 게이트 라인 구동 회로들의 게이트 라인 구동 신호들 Gate3 및 Gate4는 로우 레벨로 설정되어 차폐되며; 차폐 신호가 로우 레벨에 있을 때, 제1 출력 이네이블 신호는 그의 정상적인 출력 파형을 재개하며 인접 행들에 대한 게이트 라인 구동 신호들을 분리하고, 게이트 라인 구동 회로의, 게이트 라인 구동 신호들 Gate1, Gate2 또는 Gate5와 같은, 각 게이트 라인 구동 신호들도 또한 정상적으로 동작한다.

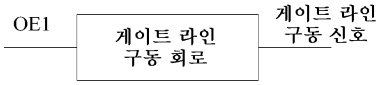
[0054] 본 공개의 제3 실시 예에 따른 구동 방법의 단계 S101에서, 차폐 신호 생성 회로는 게이트 라인 구동 신호가 턴오프될 필요가 있을 때 차폐 신호를 트리거하고 생성한다.

[0055] 예를 들어, 잠상 제거 기법에서 POL의 반전에 의해 생기는 프레임 내의 플리커 문제의 관점에서, 프레임 데이터는 POL 반전이 실행될 때 영향을 받을 수 있고, 이로 인해 프레임 내에 플리커가 나타나며; 프레임 데이터는 표시 장치에서 복수의 행의 게이트 라인들을 통해서 전송되고; 다수의 대응하는 행의 게이트 라인들 상의 데이터는 게이트 라인 구동 신호들을 턴오프하는 수단에 의해 제거될 수 있고, 그래서 프레임 내의 플리커가 방지될 수 있다. 그러므로 게이트 라인 구동 신호는 POL 반전이 실행될 때 턴오프될 필요가 있다. 프레임 내에 플리커를 유도할 수 있는 데이터는, 차폐 신호를 트리거하고 생성하고, 제1 출력 이네이블 신호를 차폐하고, 그리고 대응하는 게이트 라인 구동 신호(들)를 턴오프시킴으로써 제거될 수 있고; 그렇지 않으면, 차폐 신호가 트리거되지 않고, 제1 출력 이네이블 신호는 정상적으로 전송되고 게이트 라인 구동 신호들도 정상적으로 동작한다. 여기서 POL 반전은 타이밍 제어기에 의해서 제어되며, 그래서 차폐 신호 TR은 POL 반전의 상세 상황에 따라서 타이밍 제어기에 의해 트리거되어 생성될 수 있다.

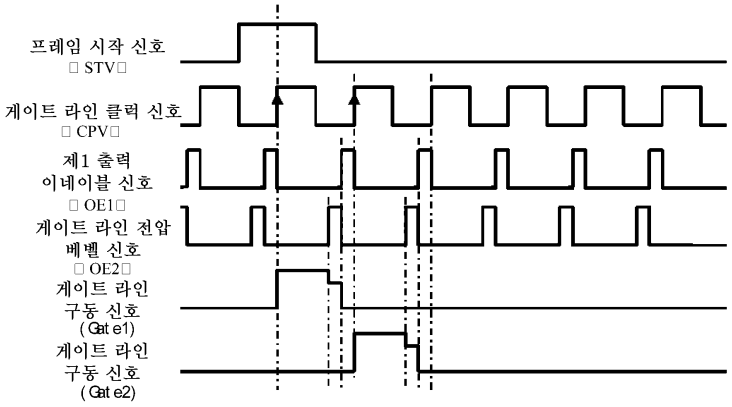
[0056] 위의 기술은 단지 본 공개의 선택적인 실시 예들을 예시하고 있으며, 물론 본 공개는 다른 다양한 실시 예들로 구현될 수 있다. 이 분야에 속하는 숙련된 자는 본 공개의 사상 및 핵심을 벗어남이 없이 본 공개를 기반으로 다양한 수정 및 변형을 행할 수 있고, 그러한 수정 및 변형은 첨부 특허청구범위로 정의되는 본 공개의 보호 범위에 속하는 것으로 본다.

도면

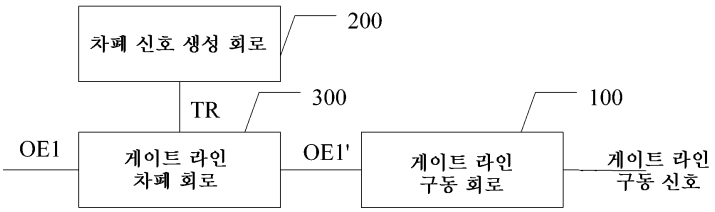
도면1



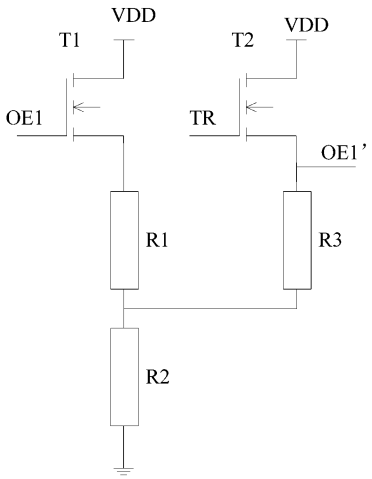
도면2


프레임 시작 신호
□ STV□
게이트 라인 클럭 신호
□ CPV□
제1 출력
이네이블 신호
□ OE1□
게이트 라인 전압
베벨 신호
□ OE2□
게이트 라인
구동 신호
(Gate1)
게이트 라인
구동 신호
(Gate2)

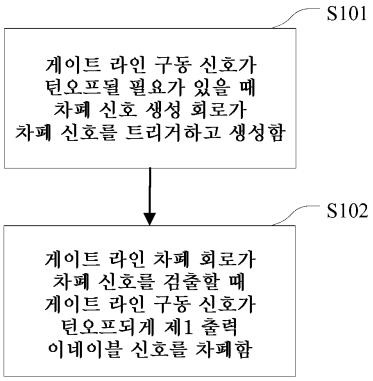
도면3


차폐 신호 생성 회로
200
TR
300
100
OE1
게이트 라인
차폐 회로
OE1'
게이트 라인
구동 회로
게이트 라인
구동 신호

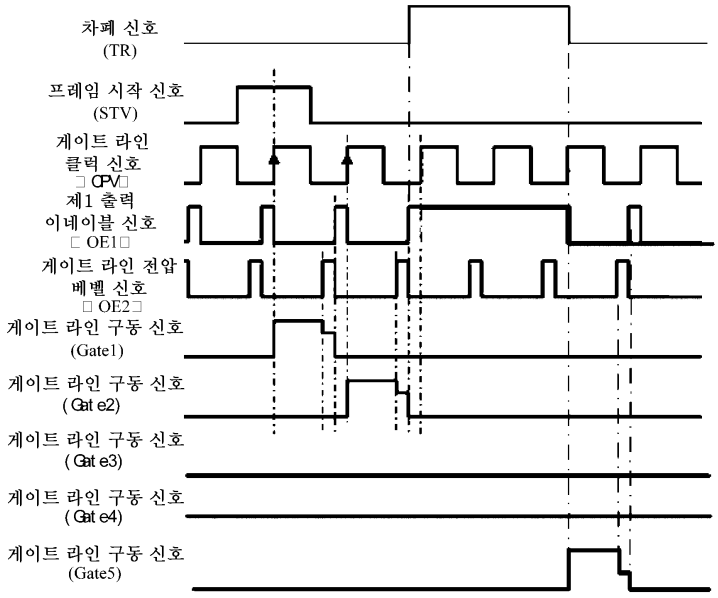
도면4


VDD
T1
T2
VDD
OE1
TR
OE1'
R1
R3
R2

도면5


S101
게이트 라인 구동 신호가
턴오프될 필요가 있을 때
차폐 신호 생성 회로가
차폐 신호를 트리거하고 생성함
S102
게이트 라인 차폐 회로가
차폐 신호를 검출할 때
게이트 라인 구동 신호가
턴오프되게 제1 출력
이네이블 신호를 차폐함

도면6


차폐 신호
(TR)
프레임 시작 신호
(STV)
게이트 라인
클럭 신호
□ CPV□
제1 출력
이네이블 신호
□ OE1□
게이트 라인 전압
베벨 신호
□ OE2□
게이트 라인 구동 신호
(Gate1)
게이트 라인 구동 신호
(Gate2)
게이트 라인 구동 신호
(Gate3)
게이트 라인 구동 신호
(Gate4)
게이트 라인 구동 신호
(Gate5)