【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】令和7年2月26日(2025.2.26)

【国際公開番号】WO2023/243464
【出願番号】特願2024-528727(P2024-528727)
【国際特許分類】
H01L 25/07(2006.01)
H01L 21/60(2006.01)
H01L 23/40(2006.01)
【FI】
H01L 25/04 C
H01L 21/60 321E
H01L 23/40 C
H01L 23/40 Z

【手続補正書】
【提出日】令和6年11月19日(2024.11.19)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
半導体素子と、前記半導体素子を覆う封止部と、前記封止部の厚さ方向において前記封止部から突出し且つ前記半導体素子に導通する信号端子とを各々が備える複数の半導体装置と、
前記複数の半導体装置を繋ぐ連結部と、
を備え、
前記複数の半導体装置は、前記厚さ方向に直交する第１方向において、互いに隣り合う第１装置および第２装置を含み、
前記連結部は、前記第１方向において前記第１装置および前記第２装置の間に位置し且つ前記第１装置と前記第２装置とを繋ぐ第１接続部を含む、半導体モジュール。
【請求項２】
前記複数の半導体装置の各々の前記半導体素子に非導通である延出部をさらに備え、
前記複数の半導体装置は、前記第１方向の一方側において最も外側に位置する第１外方装置と、前記第１方向の他方側において最も外側に位置する第２外方装置と、を含み、
前記延出部は、前記第１外方装置から前記第１方向の前記一方側に突き出た第１延出部と、前記第２外方装置から前記第１方向の前記他方側に突き出た第２延出部を含む、請求項１に記載の半導体モジュール。
【請求項３】
前記第１延出部は、前記厚さ方向に貫通する第１貫通孔を有し
前記第２延出部は、前記厚さ方向に貫通する第２貫通孔を有する、請求項２に記載の半導体モジュール。
【請求項４】
前記第１貫通孔および前記第２貫通孔のいずれか一方は、前記厚さ方向に見て真円に開口し、
前記第１貫通孔および前記第２貫通孔のいずれか他方は、前記厚さ方向に見て長孔に開口する、請求項３に記載の半導体モジュール。

【請求項５】
前記連結部は、前記厚さ方向に貫通する第３貫通孔を有する、請求項３に記載の半導体モジュール。
【請求項６】
前記複数の半導体装置の各々は、前記半導体素子に導通する電力端子をさらに備え、
前記複数の半導体装置の各々において、前記電力端子は、前記封止部から前記厚さ方向および前記第１方向に直交する第２方向に突き出る、請求項１ないし請求項５のいずれかに記載の半導体モジュール。
【請求項７】
前記複数の半導体装置の各々において、前記半導体素子は、第１素子および第２素子を含み、且つ、前記電力端子は、前記第１素子に導通する第１電力端子および前記第２素子に導通する第２電力端子を含む、請求項６に記載の半導体モジュール。
【請求項８】
前記複数の半導体装置の各々は、前記第１素子を搭載する第１搭載部と前記第２素子を搭載する第２搭載部とを備え、
前記複数の半導体装置の各々において、前記第１搭載部は、前記第２搭載部に対して前記第２方向の一方側に位置し、且つ、前記第１電力端子および前記第２電力端子は、前記封止部から前記第２方向の前記一方側に突き出す、請求項７に記載の半導体モジュール。
【請求項９】
前記第２電力端子と前記第２素子とを電気的に接続する導通部材をさらに備え、
前記導通部材の一部は、前記厚さ方向に見て、前記第１搭載部の前記第２方向の前記一方側の端縁から前記第２方向の他方側の端縁まで延びる、請求項８に記載の半導体モジュール。
【請求項１０】
前記連結部は、前記複数の半導体装置の各々の前記半導体素子に非導通である、請求項９に記載の半導体モジュール。
【請求項１１】
前記連結部は、導電性材料からなり、
前記第１接続部は、前記第１装置の前記封止部に覆われた第１被覆部と前記第２装置の前記封止部に覆われた第２被覆部とを含む、請求項１０に記載の半導体モジュール。
【請求項１２】
前記第１接続部は、前記第１装置の前記封止部および前記第２装置の前記封止部の各々から露出する露出部を含み、
前記露出部は、前記第１方向において、前記第１被覆部と前記第２被覆部との間に介在する、請求項１１に記載の半導体モジュール。
【請求項１３】
前記連結部は、絶縁性材料からなる、請求項１０に記載の半導体モジュール。
【請求項１４】
前記連結部は、前記複数の半導体装置の各々の前記封止部と一体的に形成されている、請求項１３に記載の半導体モジュール。
【請求項１５】
前記連結部は、前記複数の半導体装置の各々の前記半導体素子に導通し、
前記第１接続部は、前記第１方向に沿って延び、且つ前記第１装置の前記第２電力端子と前記第２装置の前記第２電力端子とに繋がる、請求項９に記載の半導体モジュール。
【請求項１６】
前記第１接続部は、前記第２方向において間隔を空けて配置された第１帯状部および第２帯状部を含み、
前記第１帯状部は、前記第２帯状部よりも前記第２方向の前記一方側に位置する、請求項９に記載の半導体モジュール。
【請求項１７】

前記第２帯状部は、前記複数の半導体装置の各々の前記半導体素子に非導通であり、
前記第２帯状部は、前記厚さ方向に見て前記第２搭載部に重なり、且つ前記厚さ方向に見て前記導通部材に重ならない、請求項１６に記載の半導体モジュール。
【請求項１８】
前記第１帯状部は、前記複数の半導体装置の各々の前記半導体素子に非導通であり、
前記第１帯状部は、前記厚さ方向に見て前記第１搭載部および前記導通部材に重なり、且つ前記厚さ方向において前記第１搭載部と前記導通部材との間に前記第１搭載部および前記導通部材から離間して配置される、請求項１７に記載の半導体モジュール。
【請求項１９】
前記複数の半導体装置は、前記第１方向において前記第２装置を挟んで前記第１装置と反対側に配置された第３装置を含み、
前記第２装置と前記第３装置とは、前記第１方向において互いに隣り合い、
前記連結部は、前記第１方向において前記第２装置および前記第３装置の間に位置し且つ前記第２装置と前記第３装置とを繋ぐ第２接続部を含む、請求項１ないし請求項５のいずれかに記載の半導体モジュール。
【請求項２０】
請求項１ないし請求項５のいずれかに記載の半導体モジュールと、
前記半導体モジュールが取り付けられ、且つ前記複数の半導体装置の各々に接するヒートシンクと、を備える半導体モジュールの取付構造。