

公告本

申請日期: 89. 6. 9

案號: 89111278

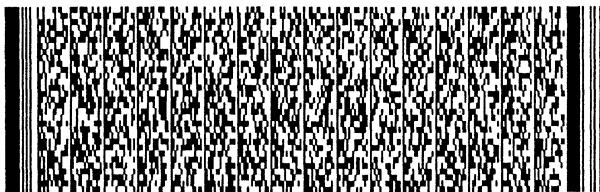
類別: B32B (9%), 405K 3/46

(以上各欄由本局填註)

發明專利說明書

495436

一、 發明名稱	中文	半導體裝置用形成插入物用包層板、半導體裝置用插入物及該等之製造方法
	英文	CLAD PLATE OF INTERPOSER FORMATION FOR SEMICONDUCTOR DEVICE, INTERPOSER FOR SEMICONDUCTOR DEVICE, AND THEIR MANUFACTURING METHODS
二、 發明人	姓名 (中文)	1. 西條 謹二 2. 吉田 一雄
	姓名 (英文)	1. SAIJO KINJI 2. YOSHIDA KAZUO
	國籍	1. 日本JP 2. 日本
	住、居所	1. 日本國山口縣下松市東豐井1296番地之1 東洋鋼鈹股份有限公司技術研究所內 2. 日本國山口縣下松市東豐井1296番地之一 東洋鋼鈹股份有限公司技術研究所內
三、 申請人	姓名 (名稱) (中文)	1. 東洋鋼鈹股份有限公司
	姓名 (名稱) (英文)	1. TOYO KOHAN Co., Ltd.
	國籍	1. 日本JP
	住、居所 (事務所)	1. 日本國東京都千代田區四番町 2番地12
	代表人 姓名 (中文)	1. 田邊 博一
	代表人 姓名 (英文)	1. TANABE HIROKAZU



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

日本 JP

1999/06/10 特願平11-164454

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

發明所屬的技術領域

本發明係有關供形成成為載置半導體晶片之基板的半導體裝置用插入物(interposer)而用之包層(clad)板、採用該包層材製造的半導體裝置用插入物及該等之製造方法。

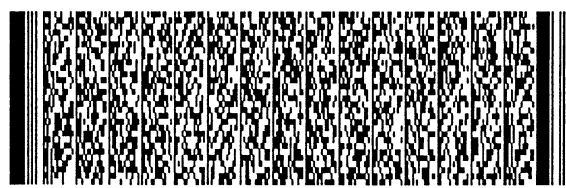
習知技術

近年，隨著電子機器之小型、質輕化、高功能化，於其上載置的半導體封裝裝置亦被要求小型化，小型的半導體封裝裝置乃被開發出。因此與晶片尺度約略相同程度尺度之半導體裝置正被提出著。

於日本特開平10-74807號公報內揭示著此種半導體裝置之製造方法，其概略圖如第12圖所示。於插入物100(基板)之單面上載置有半導體晶片101，正與基板上之配線圖案102連接著。又，配線係通過經予形成於基板之厚度上的貫穿孔(via hole)103而予導通至安裝基板側，於貫穿孔之安裝基板側上形成有外部連接用之焊接隆起物104。

發明欲解決的課題

於以上構成之半導體裝置，插入物兩面之導通係在形成貫穿孔後，藉由鍍著等方式填充導電物質。然而微細的貫穿孔之形成及對該處之形成鍍著的步驟，在技術上伴隨困難度，加上需進行較厚的鍍著，有成本變高的課題存在。



五、發明說明 (2)

本發明係欲解決此課題而完成者，以提供可價廉的製造且具有良好的特性之半導體裝置用形成插入物用包層板、採用該包層板之半導體裝置用插入物及該等之製造方法為課題。

解決課題而採用的手段

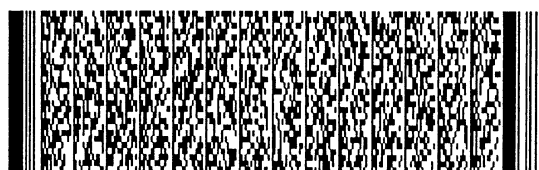
申請專利範圍第1項之半導體裝置用形成插入物用包層板，係以0.1~3%輥軋率加壓焊接銅箔材及鎳箔材予以製造為特徵。

申請專利範圍第2項之包層板，係以0.1~3%輥軋率加壓焊接於單面或兩面上具備鍍鎳之銅箔材及於其他的銅箔材或單面上具備鍍鎳之銅箔材予以製造為特徵。

申請專利範圍第3項之包層板，係以銅/鎳/銅/鎳/銅之五層為特徵。

申請專利範圍第4項之半導體裝置用插入物，係以選擇性的蝕刻申請專利範圍第1至3項之任一項之包層板、形成與半導體晶片間之連接用隆起物、配線層，採用異向性導電接著劑經由半導體晶片連接用隆起物進行半導體晶片與配線層之連接，介由利用蝕刻所形成的柱狀導體對插入物之厚度方向進行導通為特徵。

申請專利範圍第5項之半導體裝置用插入物之製造方法，係以將形成導體層等的銅箔材及形成停止蝕刻層之鎳箔材或鍍鎳予以層合，同時以0.1~3%之輥軋率加壓焊接並形成半導體裝置用形成插入物用包層板，選擇性的蝕刻包



五、發明說明 (3)

層板並形成柱狀導體，於形成配線層之銅箔材上形成絕緣層，於包層板之柱狀導體形成面及相對側上形成半導體晶片連接用之隆起物及配線層為特徵。

申請專利範圍第6項之製造方法，係以包層板在真空槽內事先對銅箔及鎳箔或鍍鎳之接合面進行活性化處理後，將銅箔及鎳箔材或鍍鎳層合並以0.1~3%之輥軋率進行冷壓焊予以形成，該時活性化處理係(1)於 $1 \times 10^{-1} \sim 1 \times 10^{-4}$ Torr之極低壓惰性氣圍中，(2)以具有接合面之銅箔與鍍鎳作為各自接地的一側之電極A，於經予絕緣支持的其他電極B之間施加1~50MHz之交流電並使進行輝光放電，(3)且使曝露於由輝光放電生成的電漿中之電極，其面積在電極B之面積之1/3以下，(4)藉由濺鍍蝕刻處理予以進行為特徵。

發明之實施形態

以下，參閱第1圖~第10圖所示的一實施形態，具體的說明本發明。首先，參閱第10圖說明與本發明之一實施形態有關的半導體裝置之構造。

如圖示，於由銅箔而成的配線層10（厚度10~100 μm 較合適）之兩面上接合有由鍍鎳而成的停止蝕刻層11、12（厚度0.5~3 μm 較合適）。於配線層10之半導體晶片1載置側前端上，形成有與半導體晶片1間之連接用隆起物18（厚度10~100 μm 較合適）。又於配線層之安裝基板側上形成有絕緣樹脂13，利用柱狀導體17（厚度10~100 μm 較合



五、發明說明 (4)

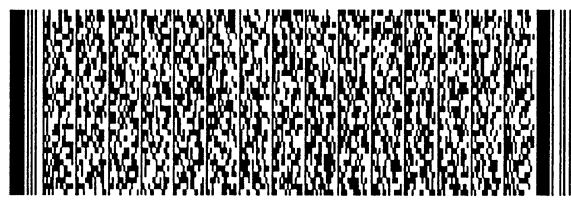
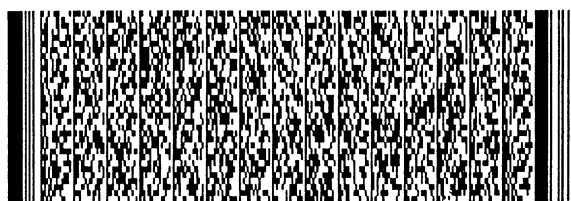
適)使與安裝面間進行導通，於安裝面上形成有焊接隆起物2。

其次，說明上述的半導體裝置用插入物之製造方法。首先，於已製造半導體裝置用插入物之際，在成為內部導體層10之銅箔19(厚度厚度 $10\sim 100\ \mu\text{m}$ 較適合)之兩面上施加成為停止蝕刻層11、12之鍍鎳層20、21並製造鍍鎳銅箔材22(參閱第1圖)。

接著，將鍍鎳銅箔材22捲繞於第11圖所示的包層板製造裝置之回繞捲軸23上。又，將成為柱狀導體17之銅箔材24捲繞於回繞捲軸25上。由回繞捲軸23、25同時回繞鍍鎳銅箔材22及銅箔材24，將其一部分捲繞於蝕刻室26內突出的滾動電極27、28上，於蝕刻室26內，進行濺鍍蝕刻處理並予活性化。

此時，活性化處理係如本申請人先前於日本特開平1-224184號公報揭示，以(1)於 $1\times 10^{-1}\sim 1\times 10^{-4}$ Torr之極低壓惰性氣圍中，(2)以具有接合面之鍍鎳銅箔材22與銅箔材24作為各自接地的一側之電極A，於經予絕緣支持的其他電極B之間施加 $1\sim 50\text{MHz}$ 之交流電並使進行輝光放電，(3)且使曝露於由輝光放電生成的電漿中之電極，其面積在電極B之面積之 $1/3$ 以下，(4)藉由濺鍍蝕刻處理予以進行。

其後，利用已設於真空槽29內之輥軋單位30進行冷壓焊，將具有三層構造之半導體裝置用形成插入物用包層板31捲取於捲取輥輪32上。



五、發明說明 (5)

其次，將具有此三層構造之半導體裝置用形成插入物用包層板31再度捲繞於回繞捲軸23上。又將成為連接用隆起物18之銅箔材33（參閱第1圖）捲繞於回繞捲軸25上。由回繞捲軸23、25各自回繞包層板31及銅箔材33，將其一部分捲繞於已突出於蝕刻室26內之滾動電極27、28上，並在蝕刻室26內，使進行濺鍍蝕刻處理並予活性化。

此情形，活性化處理亦同樣的，(1)於 $1 \times 10^{-1} \sim 1 \times 10^{-4}$ Torr之極低壓惰性氣體氣圍氣中，(2)以具有接合面之半導體裝置用包層板31與銅箔材33作為各自接地的一側之電極A，於經予絕緣支持的其他電極B之間施加1~50MHz之交流電並使進行輝光放電、(3)且使曝露於由前述輝光放電生成的電漿中之電極，其面積在電極B之面積之1/3以下，(4)藉由濺鍍蝕刻處理予以進行，如第1圖所示，製造具有五層構造之半導體裝置用包層板34。

且，於上述，雖已說明將已事先鍍鎳於銅箔材者予以加壓焊接之例子，然而亦可採用上述設備已加壓焊接鎳箔至銅箔材上者以取代鍍鎳。此時亦可適用於銅箔材之兩面上已加壓焊接鎳箔者。

又，藉由使用上述設備並重複進行加壓焊接，以銅/鎳/銅/鎳/銅之順序，將銅層設於表裏層，可製造中間層內已介有鎳層之多層包層板。

再者，於設有上述回繞捲軸三台以上的此等捲軸上設置銅箔材或鎳箔材等，由三台以上的捲軸藉由可同時承受箔材之供給，以一次的加壓焊接可製造多層構造之包層



五、發明說明 (6)

板。

將半導體裝置用插入物用包層板34裁切成所期待的大小後，參閱第2圖~第9圖並經過下述步驟，製造半導體裝置用插入物。首先如第2圖所示，於銅箔材24之表面上形成光阻膜35後，曝光、顯影。

其次，如第3圖所示，進行銅箔材24之選擇蝕刻，殘存著柱狀導體並去除銅箔材24。以採用硫酸+過氧化氫水溶液或過硫酸銨液等作為蝕刻液為佳。

因此，如第4圖所示，藉由選擇蝕刻去除鎳層20。至於蝕刻液，以採用市售的Ni蝕刻液（例如Mertex公司製造、Melstrip N-950）為佳。

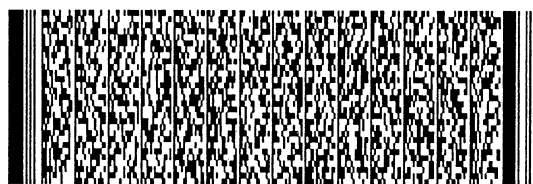
其次，如第5圖所示，塗布絕緣樹脂39。至於絕緣樹脂39，例如以採用環氧或聚醯亞胺樹脂等為佳。

因此，如第6圖所示，為使樹脂39之表面均勻而進行研磨。此時，作成使柱狀導體17之頭部露出表面。

再者，如第7圖所示，進行銅箔材33之選擇蝕刻，殘存著柱狀導體18並去除銅箔材33。以採用硫酸+過氧化氫水溶液或過硫酸銨液等作為蝕刻液為佳。

其次，如第8圖所示，去除鎳層21。以採用市售的Ni蝕刻液（例如Mertex公司製造，Melstrip N-950）為佳。於是，如第9圖所示，於銅箔材之表面上形成光阻膜37，同時進行曝光、顯影，採用氯化鐵或硫酸+過氧化氫等對銅箔19進行蝕刻處理。由而形成配線層。

如第10圖所示，藉由含有導電粒子3之異向性導電接



五、發明說明 (7)

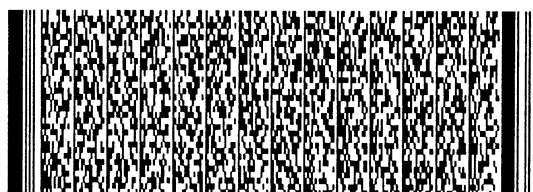
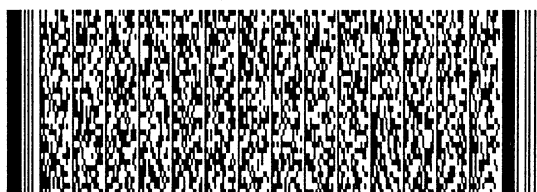
著劑4，將半導體晶片1連接至配線層之表面上。又，於在對應於安裝基板側之柱狀導體17的位置上，形成焊接隆起物2。

發明之功效

如上述般，於申請專利範圍第1項至第3項之半導體裝置用形成插入物用包層材，係以0.1~3%之低輥軋率加壓焊接銅箔材及鎳箔材，又在單面或兩面上具有鍍鎳之銅箔材、與在其他銅箔材或單面上具備鍍鎳之其他銅箔材經予層合的狀態，以0.1~3%之低輥軋率進行加壓焊接。因此，藉由抑低接合界面之應力可保持接合界面之平坦度，且亦不需要為恢復加工性而作的熱處理，故於界面上不生成合金層，故可製造選擇蝕刻性優越的半導體裝置用形成插入物用包層板。

於申請專利範圍第4項之半導體裝置用插入物，選擇性的蝕刻上述半導體裝置用形成插入物用包層板，並形成與半導體晶片間之連接用隆起物、配線層，介由蝕刻所形成的柱狀導體作成能於插入物之厚度方向導通，故可有效率的且價廉的製造可對應於小型半導體裝置之半導體裝置用插入物。又採用含有導電粒子之異向性導電接著劑並通過半導體晶片連接用隆起物作成可進行半導體晶片及配線層之連接，故於半導體晶片上並無形成隆起物之必要，可謀求半導體裝置之低成本化。

於申請專利範圍第5項之半導體裝置用插入物之製造



五、發明說明 (8)

方法，係將形成導體層之銅箔及形成停止蝕刻層之鍍鎳予以層合，同時加壓焊接並形成半導體裝置用包層板，選擇性的蝕刻包層板並形成粒狀導體，於形成配線層之銅箔材上形成絕緣層，藉由於包層板之粒狀導體形成面及反對側上形成半導體晶片連接用隆起物及配線層，作成可製造半導體裝置用插入物，故可有效率的且價廉的製造出可對應於小型半導體裝置之半導體裝置用插入物。

於申請專利範圍第6項之半導體裝置用形成插入物用包層板之製造方法，係在真空槽內事先將銅箔及鍍鎳之接合面進行活性化處理後，將銅箔與鍍鎳予以層合，以0.1~3%之低輥軋率進行冷壓焊作成能形成包層板，故藉由可抑低接合界面之應力，可保持接合界面之平坦度，且亦不需為恢復加工性而用的熱處理，於界面上並不生成合成層，故可製造選擇蝕刻性優越的半導體裝置用形成插入物用包層板。

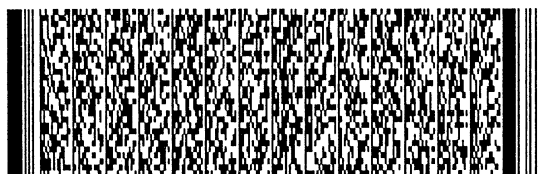
圖式之簡單說明

第1圖為與本發明之一實施形態有關的半導體裝置用插入物之製造方法的步驟說明圖。

第2圖為與本發明之一實施形態有關的半導體裝置用插入物之製造方法的步驟說明圖。

第3圖為與本發明之一實施形態有關的半導體裝置用插入物之製造方法的步驟說明圖。

第4圖為與本發明之一實施形態有關的半導體裝置用



五、發明說明 (9)

插入物之製造方法的步驟說明圖。

第5圖為與本發明之一實施形態有關的半導體裝置用插入物之製造方法的步驟說明圖。

第6圖為與本發明之一實施形態有關的半導體裝置用插入物之製造方法的步驟說明圖。

第7圖為與本發明之一實施形態有關的半導體裝置用插入物之製造方法的步驟說明圖。

第8圖為與本發明之一實施形態有關的半導體裝置用插入物之製造方法的步驟說明圖。

第9圖為與本發明之一實施形態有關的半導體裝置用插入物之製造方法的步驟說明圖。

第10圖為與本發明之一實施形態有關的半導體裝置插入物之製造方法的步驟說明圖。

第11圖為包層板之製造裝置之截面正面圖。

第12圖為習用的半導體裝置用插入物之截面圖。

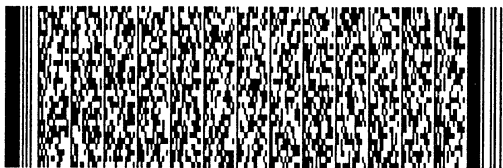
圖號之說明

- 1 半導體晶片
- 2 焊接隆起物
- 3 導電粒子
- 4 異向性導電接著劑
- 10 配線層
- 11, 12 停止蝕刻層
- 13 絕緣層



五、發明說明 (10)

- 17 粒狀導體
- 18 連接用隆起物
- 19, 24, 33 銅箔材
- 20, 21 鍍鎳
- 22 鍍鎳銅箔材
- 23, 25 回繞捲軸
- 26 蝕刻室
- 27, 28 滾動電極
- 29 真空槽
- 30 輥軋單位
- 31, 34 半導體裝置用形成插入物用包層板
- 32 捲取輥輪
- 35, 37 光阻膜
- 39 樹脂
- 100 插入物
- 101 半導體晶片
- 102 配線圖案
- 103 貫穿孔
- 104 焊接隆起物



四、中文發明摘要 (發明之名稱：半導體裝置用形成插入物用包層板、半導體裝置用插入物及該等之製造方法)

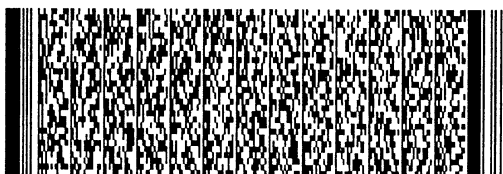
提供可價廉的製造且具有良好的特性之半導體裝置用形成插入物用包層板、半導體裝置用插入物及該等之製造方法。

將形成導體層等10、17、18之銅箔材19、24、33與形成停止蝕刻層11、12之鍍鎳20、21予以多層層合、同時加壓焊接而形成半導體裝置用形成插入物用包層板34，選擇性的蝕刻此包層板34並形成柱狀導體17，於形成配線層10之銅箔材上形成絕緣層13、藉由在包層板之柱狀導體17形成面及相對側上形成半導體晶片連接用之隆起物18及配線層10，製造半導體裝置用插入物。

英文發明摘要 (發明之名稱：CLAD PLATE OF INTERPOSER FORMATION FOR SEMICONDUCTOR DEVICE, INTERPOSER FOR SEMICONDUCTOR DEVICE, AND THEIR MANUFACTURING METHODS)

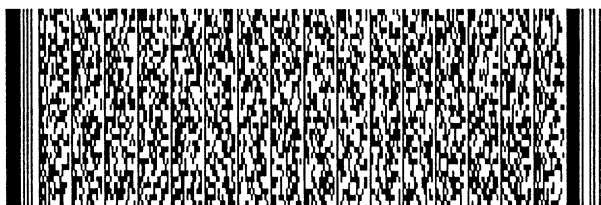
六、申請專利範圍

1. 一種半導體裝置用形成插入物用包層板，係以0.1~3%輥軋率加壓焊接銅箔材及鎳箔材予以製造而成。
2. 一種半導體裝置用形成插入物用包層板，係以0.1~3%輥軋率加壓焊接於單面或兩面上具備鍍鎳之銅箔材及於其他的銅箔材或單面上具備鍍鎳之銅箔材予以製造而成。
3. 如申請專利範圍第1或2項之半導體裝置用形成插入物用包層板，其中前述包層板係銅/鎳/銅/鎳/銅之五層。
4. 一種半導體裝置用插入物，係選擇性的蝕刻申請專利範圍第1至3項之任一項之包層板、形成與半導體晶片間之連接用隆起物、配線層，採用異向性導電接著劑經由半導體晶片連接用隆起物進行半導體晶片與配線層之連接，介由利用蝕刻所形成的柱狀導體對插入物之厚度方向進行導通而成。
5. 一種半導體裝置用插入物之製造方法，其特徵在於將形成導體層等的銅箔材及形成停止蝕刻層之鎳箔材或鍍鎳予以層合，同時以0.1~3%之輥軋率加壓焊接並形成半導體裝置用形成插入物用包層板，選擇性的蝕刻包層板並形成柱狀導體，於形成配線層之銅箔材上形成絕緣層，於該包層板之柱狀導體形成面及相對側上形成半導體晶片連接用之隆起物及配線層而成。

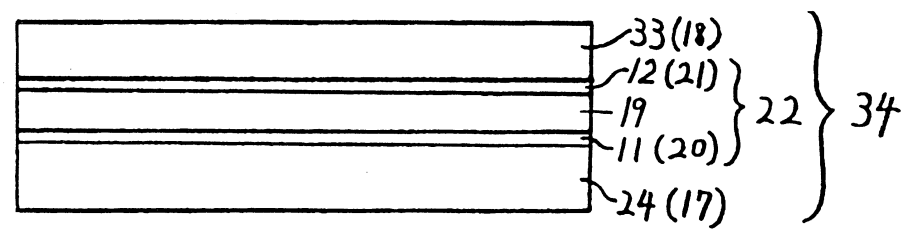


六、申請專利範圍

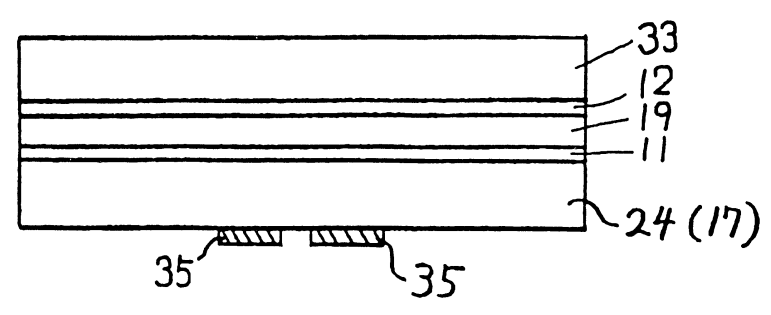
6. 一種半導體裝置用形成插入物用包層板之製造方法，其特徵在於申請專利範圍第1至3項之半導體裝置用形成插入物用包層板在真空槽內事先對前述銅箔及前述鎳箔或鍍鎳之接合面進行活性化處理後，將前述銅箔及前述鎳箔材或鍍鎳層合並以0.1~3%之輥軋率進行冷壓焊予以形成，該時活性化處理係(1)於 $1 \times 10^{-1} \sim 1 \times 10^{-4}$ Torr之極低壓惰性氣圍中，(2)以具有接合面之前述銅箔與前述鍍鎳作為各自接地的一側之電極A，於經予絕緣支持的其他電極B之間施加1~50MHz之交流電並使進行輝光放電，(3)且使曝露於由輝光放電生成的電漿中之電極，其面積在電極B之面積之1/3以下，(4)藉由濺鍍蝕刻處理予以進行而成。



圖式

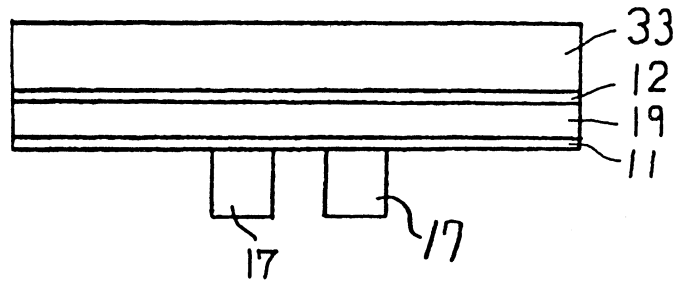


第 1 圖

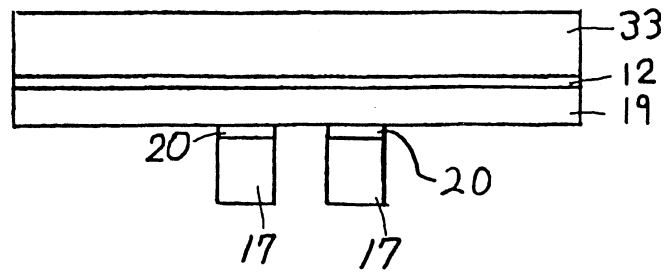


第 2 圖

圖式

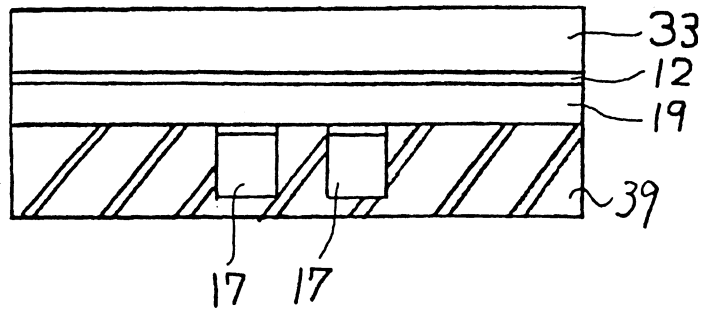


第 3 圖

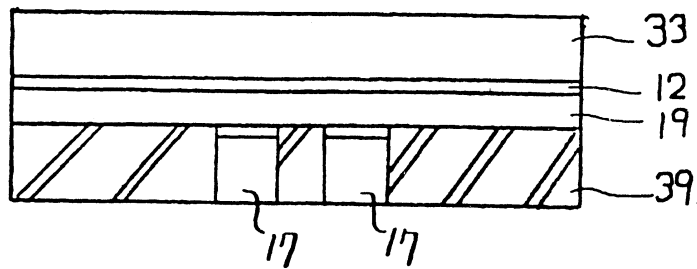


第 4 圖

圖式

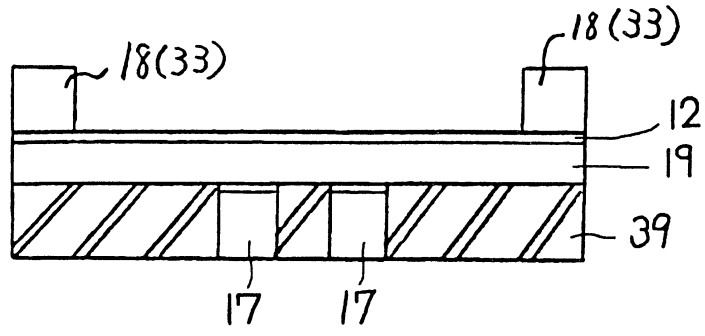


第 5 圖

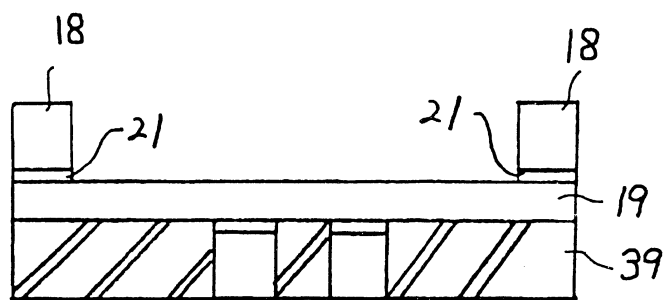


第 6 圖

圖式

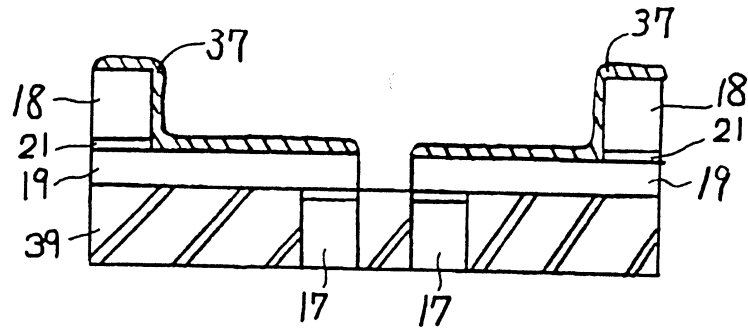


第 7 圖

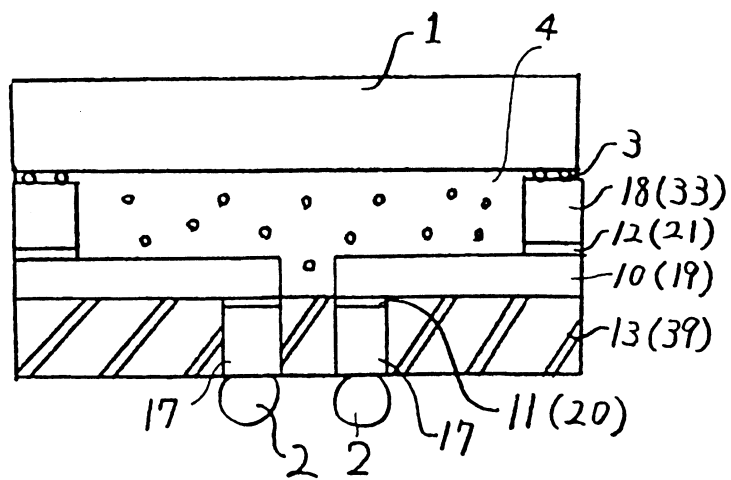


第 8 圖

圖式

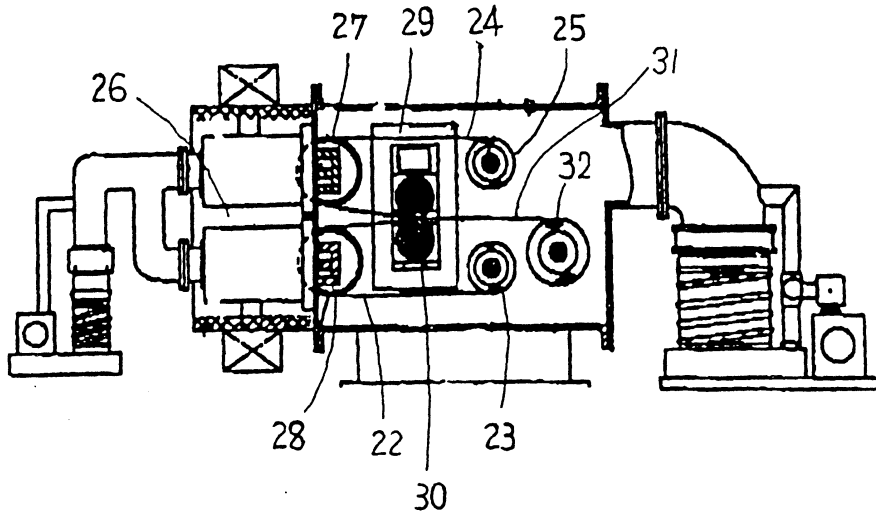


第 9 圖

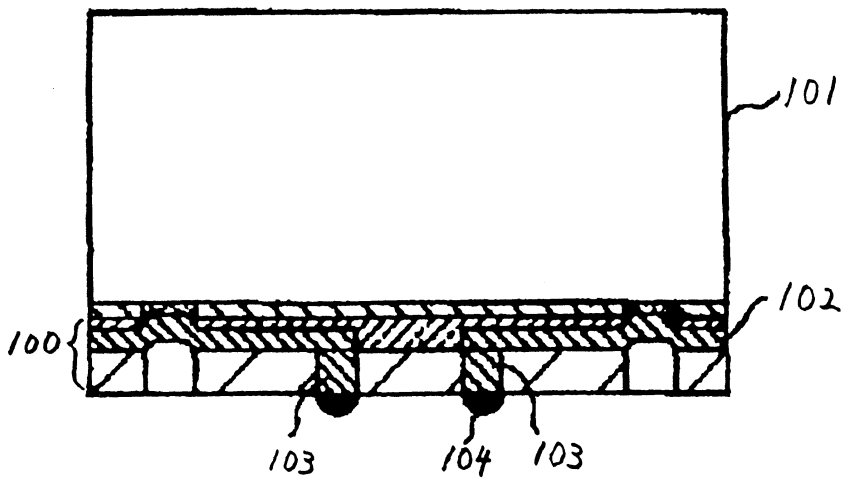


第 10 圖

圖式



第 11 圖



第 12 圖