(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년09월23일
(11) 등록번호 10-1427527
(24) 등록일자 2014년07월31일

(51) 국제특허분류(Int. Cl.)
H04L 7/00 (2006.01)
(21) 출원번호 10-2013-0063276
(22) 출원일자 2013년06월03일
심사청구일자 2013년06월03일
(56) 선행기술조사문헌
KR1020130054887 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
김철우
서울 성북구 길음로 16, 605동 1301호 (길음동, 삼성래미안3차아파트)
송준영
서울 동대문구 약령시로 25, 103동 902호 (제기동, 벽산아파트)
이연호
경기 부천시 소사구 부광로15번길 9, 102동 505호 (괴안동, 역곡현대아파트7차)
(74) 대리인
송인호, 민영준, 최관락

전체 청구항 수 : 총 4 항 심사관 : 황철규

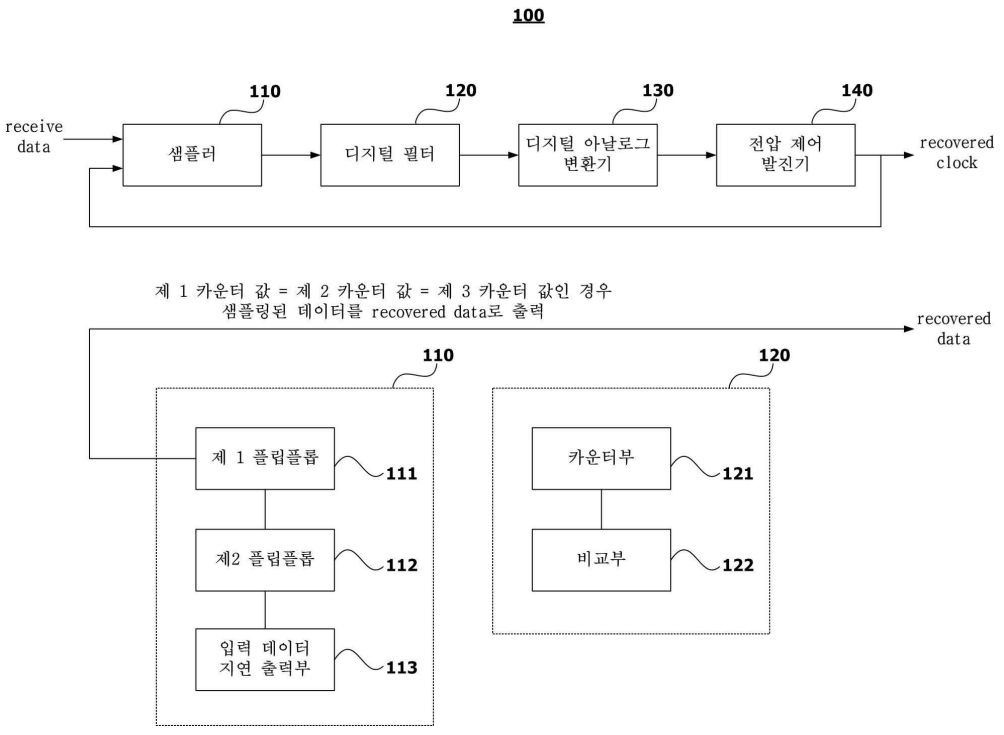
(54) 발명의 명칭 **클록 및 데이터 복원 장치**

(57) 요 약

클록 및 데이터 복원 장치가 제공된다. 본 발명의 클록 및 데이터 복원 장치는, 소정 주파수를 가지는 클록(clock) 신호를 출력하는 전압 제어 발진기(Voltage Controlled Oscilator), 상기 전압 제어 발진기로부터 피드백 되는 클록 신호를 이용하여 입력 데이터를 샘플링하여 복수의 샘플링 데이터를 출력하는 샘플러(sampler)

(뒷면에 계속)

대 표 도 - 도1



및 상기 샘플러에서 출력된 복수의 샘플링 데이터를 이용하여 상기 전압 제어 발진기의 주파수 조절을 위한 제어 코드를 출력하는 디지털 필터(digital filter)를 포함하되, 상기 복수의 샘플링 데이터는 제 1, 제 2 및 제 3 데이터를 포함하며, 상기 제1 데이터는 상기 클록 신호의 라이징 엣지(rising edge) 및 폴링 엣지(falling edge) 중 하나에서 상기 입력 데이터를 샘플링한 데이터이고, 상기 제2 데이터는 상기 클록 신호의 라이징 엣지 및 폴링 엣지에서 상기 입력 데이터를 샘플링한 데이터이며, 상기 제3 데이터는 상기 입력 데이터를 지연시킨 데이터이다.

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

소정 주파수를 가지는 클록(clock) 신호를 출력하는 전압 제어 발진기(Voltage Controlled Oscillator);

상기 전압 제어 발진기로부터 피드백 되는 클록 신호를 이용하여 입력 데이터를 샘플링하여 제 1, 제 2 및 제 3 데이터를 포함하는 복수의 샘플링 데이터를 출력하는 샘플러(sampler); 및

상기 샘플러에서 출력된 복수의 샘플링 데이터를 이용하여 상기 전압 제어 발진기의 주파수 조절을 위한 제어 코드를 출력하는 디지털 필터(digital filter)

를 포함하되,

상기 샘플러는

상기 제 1 데이터를 샘플링하는 제 1 플립플롭(flip-flop), 상기 제 2 데이터를 샘플링하는 제 2 플립플롭 및

상기 제 3 데이터를 출력하는 입력 데이터 지연 출력부를 포함하고,

상기 제 1 데이터는 상기 클록 신호의 라이징 엣지(rising edge) 및 폴링 엣지(falling edge) 중 하나에서 상기 입력 데이터를 샘플링한 데이터, 상기 제2 데이터는 상기 클록 신호의 라이징 엣지 및 폴링 엣지에서 상기 입력 데이터를 샘플링한 데이터, 상기 제 3 데이터는 상기 입력 데이터를 지연시킨 데이터이며,

상기 디지털 필터는

상기 제 1 데이터의 라이징 엣지의 수인 제 1 카운트 값, 상기 제 2 데이터의 라이징 엣지와 폴링 엣지의 수를 합한 결과인 제 2 카운트 값 및 상기 제 3 데이터의 라이징 엣지의 수인 제 3 카운트 값을 카운트하여 출력하는 카운터(counter)부 및 상기 제 1 카운트 값, 제 2 카운트 값 및 제 3 카운트 값을 비교하고, 상기 비교 결과에 대응하는 특정 조건에 따라서 상기 제어 코드를 생성하는 비교부를 포함하는, 클록 및 데이터 복원 장치.

청구항 4

제 3 항에 있어서,

상기 비교부는

상기 제 1 카운트 값, 제 2 카운트 값 및 제 3 카운트 값의 비교 결과,

상기 제 1 카운트 값 = 상기 제 2 카운트 값 = 상기 제 3 카운트 값인 경우, 상기 클록 신호의 주파수를 고정시키고,

상기 제 1 카운트 값 > 상기 제 2 카운트 값 = 상기 제 3 카운트 값인 경우, 상기 클록 신호의 주파수가 고정하고자 하는 주파수보다 높은 것으로 판단하며,

상기 제 3 카운트 값 > 상기 제 2 카운트 값 > 상기 제 1 카운트 값인 경우, 상기 클록 신호의 주파수가 상기 고정하고자 하는 주파수보다 낮은 것으로 판단하는, 클록 및 데이터 복원 장치.

청구항 5

제 4 항에 있어서,

상기 비교부는

상기 클록 신호의 주파수가 고정하고자 하는 주파수보다 높은 것으로 판단되면, 상기 클록 신호의 주파수를 현재 보다 낮게 조절하는 제어 코드를 생성하고,

상기 클록 신호의 주파수가 상기 고정하고자 하는 주파수보다 낮은 것으로 판단되면, 상기 클록 신호의 주파수를 현재 보다 높게 조절하는 제어 코드를 생성하는, 클록 및 데이터 복원 장치.

청구항 6

제 4 항에 있어서,

상기 샘플러는

상기 제 1 카운트 값, 제 2 카운트 값 및 제 3 카운트 값의 비교 결과, 제 1 카운트 값 = 제 2 카운트 값 = 제 3 카운트 값인 경우, 상기 제 1 데이터를 복원 데이터(recovered data)로 출력하는, 클록 및 데이터 복원 장치.

명 세 서

기 술 분 야

[0001] 본 발명은 클록 및 데이터 복원 장치에 관한 것으로서, 더욱 상세하게는 랜덤한 데이터를 이용하여 기준 클록 없이도 클록의 주파수를 조절하는 장치에 관한 것이다.

배 경 기 술

[0002] 클록 및 데이터 복원 회로는 수신기에서 데이터를 에러 없이 수신하기 위해서 필요한 블록이다.

[0003] 송신기에서 데이터를 전송할 때 사용한 클록과 수신기에서 데이터를 복원할 때 사용되는 클록의 위상이 다르기 때문에 수신기에서는 자체 클록을 생성한 후 이를 이용하여 데이터를 복원해야 한다.

[0004] 클록 및 데이터 복원 회로는 크게 기준 클록이 있는 경우와 없는 경우로 분류할 수 있다.

[0005] 먼저, 기준 클록이 있을 경우에는 클록을 복원하는 회로와 데이터와의 위상을 맞추는 회로로 구성을 하여 데이터를 복원할 수 있다.

[0006] 이때, 클록을 복원하는 회로에서는 기준 클록을 이용하여 원하는 주파수의 클록을 만들어 내고 데이터와의 위상을 맞추는 회로에서는 데이터를 가장 잘 샘플링 할 수 있는 위상에 클록이 위치하도록 클록의 위상을 조절한다.

[0007] 이 경우, 기준이 되는 클록이 있기 때문에 원하는 주파수를 맞추기에 용이하다는 장점이 있지만, 별도의 기준 클록을 수신기에 제공해야 하므로 추가적인 핀이 필요하고, 또한 기준 클록을 만들기 위한 외부의 발진기가 필요하게 된다.

[0008] 또한 외부의 발진기는 대체로 낮은 주파수를 가지고 있기 때문에 클록을 복원하는 회로에 넓은 면적을 차지하는 커패시터(capacitor)를 필요로 하게 되며, 이는 경제적인 측면에서 불이익을 가져올 수 있다.

[0009] 이에 비해서, 기준 클록이 없이 클록 및 데이터를 복원하는 회로는 커패시터가 불필요하므로 전술한 기준 클록이 있는 경우에 비해서 제작 비용의 감소와 설계 상의 이점이 있다.

[0010] 이에, 기준 클록이 없는 클록 및 데이터 복원 회로로서, 발진기의 주파수를 맞추기 위하여 아날로그 방식으로 주파수를 고정시키는 방식과, 디지털 방식으로 주파수를 고정시키는 방안이 제안되었다.

[0011] 그러나, 아날로그 방식으로 구현하는 경우, 데이터의 패턴과 위상 차이를 이용하여 주파수를 고정시킬 수 있으나, 고속 데이터를 수신할 경우 클록의 한 주기가 짧아짐으로 인하여 정확한 위상 차이를 얻어낼 수 힘들다는 점이 생기고, 이로 인하여 주파수를 맞추기 힘들어진다는 문제가 있다.

[0012] 또한, 고속 데이터를 이용하기 위해서 디지털 방식으로 구현하는 경우, 랜덤한 데이터를 입력 받아 이를 여러 차례 분주하여 클록과 같은 일정한 패턴을 갖는 신호로 데이터를 변경한 후, 일반적인 위상 고정 루프에서 사용하는 위상 및 주파수 검출기를 이용하여 주파수를 검출할 수 있으나, 입력 데이터가 분주되기 때문에 발진기를 조절하는 전압의 업데이트 시간이 길어져 Locking time을 증가시키는 문제가 있다.

발명의 내용

해결하려는 과제

[0013] 본 발명은 전술한 종래 기술의 문제점을 해결하기 위한 것으로, 랜덤한 데이터를 이용하여 기준 클록 없이도 클록의 주파수를 조절할 수 있는 클록 및 데이터 복원 장치를 제공하고자 한다.

[0014] 또한, 종래의 디지털로 구현한 주파수 검출 방식이 가지고 있던 주파수 오프셋 문제와 고속 동작 시 발생하는 아날로그 방식의 문제를 해결할 수 있는 클록 및 데이터 복원 장치를 제공하고자 한다.

과제의 해결 수단

[0015] 상기와 같은 목적을 달성하기 위해, 본 발명의 일 실시예에 따른 클록 및 데이터 복원 장치는, 소정 주파수를 가지는 클록(clock) 신호를 출력하는 전압 제어 발진기(Voltage Controlled Oscilator), 상기 전압 제어 발진기로부터 피드백 되는 클록 신호를 이용하여 입력 데이터를 샘플링하여 복수의 샘플링 데이터를 출력하는 샘플러(sampler) 및 상기 샘플러에서 출력된 복수의 샘플링 데이터를 이용하여 상기 전압 제어 발진기의 주파수 조절을 위한 제어 코드를 출력하는 디지털 필터(digital filter)를 포함하되, 상기 복수의 샘플링 데이터는 제 1, 제 2 및 제 3 데이터를 포함하며, 상기 제1 데이터는 상기 클록 신호의 라이징 엣지(rising edge) 및 폴링 엣지(falling edge) 중 하나에서 상기 입력 데이터를 샘플링한 데이터이고, 상기 제2 데이터는 상기 클록 신호의 라이징 엣지 및 폴링 엣지에서 상기 입력 데이터를 샘플링한 데이터이며, 상기 제3 데이터는 상기 입력 데이터를 지연 시킨 데이터이다.

[0016] 본 발명의 일 측면에서, 상기 샘플러는 상기 제 1 데이터를 샘플링하는 제 1 플립플롭(flip-flop), 상기 제 2 데이터를 샘플링하는 제 2 플립플롭 및 상기 제 3 데이터를 출력하는 입력 데이터 지연 출력부를 포함한다.

[0017] 또한, 본 발명의 일 측면에서, 상기 디지털 필터는 상기 제 1 데이터의 라이징 엣지의 수인 제 1 카운트 값, 상기 제 2 데이터의 라이징 엣지와 폴링 엣지의 수를 합한 결과인 제 2 카운트 값 및 상기 제 3 데이터의 라이징 엣지의 수인 제 3 카운트 값을 카운트하여 출력하는 카운터(counter)부 및 상기 제 1 카운트 값, 제 2 카운트 값 및 제 3 카운트 값을 비교하고, 상기 비교 결과에 대응하는 특정 조건에 따라서 상기 제어 코드를 생성하는 비교부를 포함한다.

[0018] 또한, 본 발명의 일 측면에서, 상기 비교부는 상기 제 1 카운트 값, 제 2 카운트 값 및 제 3 카운트 값의 비교 결과 상기 제 1 카운트 값 = 상기 제 2 카운트 값 = 상기 제 3 카운트 값인 경우, 상기 클록 신호의 주파수를 고정시키고, 상기 제 1 카운트 값 > 상기 제 2 카운트 값 = 상기 제 3 카운트 값인 경우 상기 클록 신호의 주파수가 고정하고자 하는 주파수보다 높은 것으로 판단하며, 상기 제 3 카운트 값 > 상기 제 2 카운트 값 > 상기 제 1 카운트 값인 경우, 상기 클록 신호의 주파수가 상기 고정하고자 하는 주파수보다 낮은 것으로 판단한다.

[0019] 또한, 본 발명의 일 측면에서, 상기 비교부는 상기 클록 신호의 주파수가 고정하고자 하는 주파수보다 높은 것으로 판단되면, 상기 클록 신호의 주파수를 현재 보다 낮게 조절하는 제어 코드를 생성하고, 상기 클록 신호의 주파수가 상기 고정하고자 하는 주파수보다 낮은 것으로 판단되면, 상기 클록 신호의 주파수를 현재 보다 높게 조절하는 제어 코드를 생성한다.

[0020] 또한, 본 발명의 일 측면에서, 상기 샘플러는 상기 제 1 카운트 값, 제 2 카운트 값 및 제 3 카운트 값의 비교 결과, 제 1 카운트 값 = 제 2 카운트 값 = 제 3 카운트 값인 경우, 상기 제 1 데이터를 복원 데이터(recovered data)로 출력한다.

발명의 효과

[0021] 본 발명의 일 실시예에 따르면, 랜덤한 데이터를 이용하여 기준 클록 없이도 클록의 주파수를 조절할 수 있다.

[0022] 또한, 고속 데이터를 수신하는 경우에도 클록의 주파수를 조절할 수 있으며, locking time을 감소시킬 수 있다.

[0023] 본 발명의 효과는 상기한 효과로 한정되는 것은 아니며, 본 발명의 상세한 설명 또는 특허청구범위에 기재된 발명의 구성으로부터 추론가능한 모든 효과를 포함하는 것으로 이해되어야 한다.

도면의 간단한 설명

[0024] 도 1은 본 발명의 일 실시예에 따른 클록 및 데이터 복원 장치의 구성을 도시한 블록도이다.

도 2 내지 도 4는 본 발명의 일 실시예에 따른 클록 및 데이터 복원 장치의 시뮬레이션 결과를 도시한 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0025] 이하에서는 첨부한 도면을 참조하여 본 발명을 설명하기로 한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며, 따라서 여기에서 설명하는 실시예로 한정되는 것은 아니다.

[0026] 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[0027] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 부재를 사이에 두고 "간접적으로 연결"되어 있는 경우도 포함한다.

[0028] 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 구비할 수 있다는 것을 의미한다.

[0029] 이하 첨부된 도면을 참고하여 본 발명의 실시예를 상세히 설명하기로 한다.

[0030] 도 1은 본 발명의 일 실시예에 따른 클록 및 데이터 복원 장치의 구성을 도시한 블록도이다.

[0031] 본 발명의 일 실시예에 따른 클록 및 데이터 복원 장치(100)는 샘플러(sampler)(110), 디지털 필터(digital filter)(120), 디지털 아날로그 변환기(Digital Analog Convertor;DAC)(130) 및 전압 제어 발진기(Voltage Controlled Oscilator;VCO)(140)를 포함할 수 있다.

[0032] 각 구성 요소를 설명하면, 샘플러(110)는 전압 제어 발진기(140)로부터 출력되어 피드백(feed-back)된 클록 신호를 이용하여 입력 데이터를 샘플링하고, 복수의 샘플링 데이터를 출력할 수 있다.

[0033] 이를 위해 샘플러(110)는 제 1 플립플롭(flip-flop)(111), 제 2 플립플롭(112) 및 입력 데이터 지연(delay) 출력부(113)를 포함할 수 있다.

[0034] 여기서, 제 1 플립플롭(111)은 클록 신호의 라이징 엣지(rising edge) 및 폴링 엣지(falling edge) 중 하나에서 입력 데이터를 샘플링(이하, '제 1 데이터'라 칭함)할 수 있고, 제 2 플립플롭(112)은 클록 신호의 라이징 엣지 및 폴링 엣지에서 입력 데이터를 샘플링(이하, '제 2 데이터'라 칭함)할 수 있으며, 입력 데이터 지연 출력부(113)는 입력 데이터를 지연시킨 '제 3 데이터'를 출력할 수 있다.

[0035] 한편, 디지털 필터(120)는 샘플러(110)에서 출력된 복수의 샘플링 데이터, 즉, 제 1, 제 2 및 제 3 데이터를 이용하여 전압 제어 발진기(140)의 주파수 조절을 위한 제어 코드를 출력할 수 있다.

[0036] 구체적으로 설명하면, 디지털 필터(120)는 샘플러(110)에서 출력된 제 1, 제 2 및 제 3 데이터의 엣지 수를 각각 카운트하여 비교하고, 비교 결과에 대응하는 특정 조건에 따라 제어 코드를 생성할 수 있다.

[0037] 후술하겠지만, 디지털 필터(120)로부터 생성된 제어 코드는 디지털 아날로그 변환기(130)로 전달되며, 전압 제어 발진기(140)는 디지털 아날로그 변환기(130)로부터 수신된 제어 코드에 근거하여 클록 신호의 주파수를 조절함으로써, 원하는 주파수로 고정할 수 있다.

[0038] 이를 위해, 디지털 필터(120)는 카운터(counter)부(121) 및 비교부(122)를 포함할 수 있다.

[0039] 여기서, 카운터부(121)는 제 1 데이터의 라이징 엣지의 수를 카운트한 제 1 카운트 값과, 제 2 데이터의 라이징 엣지와 폴링 엣지의 수를 각각 카운트하여 합한 결과인 제 2 카운트 값, 그리고 제 3 데이터의 라이징 엣지의 수를 카운트한 제 3 카운트 값을 출력할 수 있다.

[0040] 또한, 비교부(122)는 제 1 카운트 값, 제 2 카운트 값 및 제 3 카운트 값을 비교하고, 비교 결과에 대응하는 특정 조건에 따라서 제어 코드를 생성할 수 있다.

[0041] 참고로, 비교부(122)가 상기 각 카운트 값의 비교 결과에 따라 제어 코드를 생성하는 특정 조건은 아래와 같다.

[0042] 1. 카운터부(121)로부터 출력된 제 1 카운트 값 = 제 2 카운트 값 = 제 3 카운트 값인 경우 - 클록 신호의 주파수를 고정.

[0043] 2. 카운터부(121)로부터 출력된 제 1 카운트 값 > 제 2 카운트 값 = 제 3 카운트 값인 경우 - 클록 신호의 주파수가 원하는 주파수보다 높으므로(빠름), 클록 신호의 주파수를 낮게 조절하기 위한 제어 코드 생성.

[0044] 3. 카운터부(121)로부터 출력된 제 3 카운트 값 > 제 2 카운트 값 = 제 1 카운트 값인 경우 - 클록 신호의 주파수가 원하는 주파수보다 낮으므로(느림), 클록 신호의 주파수를 높게 조절하기 위한 제어 코드 생성.

[0045] 즉, 디지털 필터(120)는 입력된 데이터의 엣지 수와, 클록 신호로부터 샘플링된 데이터의 엣지 수를 비교하여 클록 신호의 주파수가 원하는 주파수로 설정되었는지 확인할 수 있다.

[0046] 확인 결과, 샘플링된 데이터의 라이징 엣지의 수가 입력된 데이터의 라이징 엣지의 수보다 큰 경우, 디지털 필터(120)는 클록 신호의 주파수가 원하는 주파수보다 높게 설정되어 있다고 판단하고, 클록 신호의 주파수를 낮게 조절하기 위한 제어 코드 생성할 수 있다.

[0047] 또한, 샘플링된 데이터의 라이징 엣지의 수가 입력된 데이터의 라이징 엣지의 수보다 작은 경우, 디지털 필터(120)는 클록 신호의 주파수가 원하는 주파수보다 낮게 설정되어 있다고 판단하고, 클록 신호의 주파수를 높게 조절하기 위한 제어 코드 생성할 수 있다.

[0048] 디지털 필터(120)는 입력된 데이터의 엣지 수와 클록 신호로부터 샘플링된 데이터의 엣지 수가 같아지도록(즉, 상기 특정 조건 1의 경우가 되도록) 클록 신호의 주파수를 조절하는 제어 코드를 생성함으로써, 클록 신호의 주파수가 원하는 주파수로 조절되도록 할 수 있다.

[0049] 여기서, '원하는 주파수'는 입력 데이터를 에러 없이 샘플링하여 복원 데이터를 생성할 수 있는 클록 신호의 주파수로 정의될 수 있다.

[0050] 참고로, 샘플러(110)는 클록 신호의 주파수가 원하는 주파수로 조절되는 경우, 제 1 플립플롭(111)에서 샘플링된 제 1 데이터를 복원 데이터(recovered data)로 출력할 수 있다.

[0051] 한편, 디지털 아날로그 변환기(130)는 디지털 필터(120)로부터 제어 코드를 수신하여 전압 제어 발진기(140)를 조절하는 전압을 발생시킬 수 있다.

[0052] 한편, 전압 제어 발진기(140)는 디지털 아날로그 변환기(130)로부터 수신된 제어 코드에 근거하여 클록 신호의 주파수를 조절함으로써, 주파수를 고정할 수 있다.

[0053] 참고로, 전압 제어 발진기(140)는 제어 코드에 근거하여 특정 주파수의 클록 신호를 출력하며, 상기한 바와 같이 제1 카운트 값 내지 제3 카운트 값이 같아지는 경우, 해당 클록 신호를 복원 클록(recovered clock)으로서 출력할 수 있다.

[0054] 도 2 내지 도 4는 본 발명의 일 실시예에 따른 클록 및 데이터 복원 장치의 시뮬레이션 결과를 도시한 그래프이다.

[0055] 먼저, 도 2는 클록 신호의 주파수가 고정된 경우, 클록 및 데이터 복원 장치의 시뮬레이션 결과를 도시한 그래프이다.

[0056] 제 1 카운트 값, 제 2 카운트 값 및 제 3 카운트 값이 모두 동일하며, 이 경우 클록 신호의 주파수는 고정될 수 있다.

[0057] 참고로 도 2의 경우, 제 1 플립플롭(111)에서 샘플링된 데이터는 복원 데이터(recovered data)로 출력될 수

있다.

[0058] 도 3은 클록 신호의 주파수가 원하는 주파수보다 높은(빠른) 경우, 클록 및 데이터 복원 장치의 시뮬레이션 결과를 도시한 그래프이다.

[0059] 도 3에서, 클록 신호의 주파수가 원하는 주파수보다 높은(빠른) 경우 제 1 카운트 값은 제 2 카운트 값 보다 크고, 제 2 카운트 값과 제 3 카운트 값은 동일함을 알 수 있으며, 디지털 필터(120)는 클록 신호의 주파수가 원하는 주파수보다 높게 설정되어 있다고 판단하고, 클록 신호의 주파수를 낮게 조절하기 위한 제어 코드를 생성할 수 있다.

[0060] 도 4는 클록 신호의 주파수가 복원하고자 하는 주파수보다 낮은(느린) 경우, 클록 및 데이터 복원 장치의 시뮬레이션 결과를 도시한 그래프이다.

[0061] 도 4에서, 클록 신호의 주파수가 원하는 주파수보다 낮은(느린) 경우, 제 3 카운트 값이 제일 크고, 그 다음이 제 2 카운트 값, 그리고 제 1 카운트 값 순서인 것을 알 수 있으며, 디지털 필터(120)는 클록 신호의 주파수가 원하는 주파수보다 낮게 설정되어 있다고 판단하고, 클록 신호의 주파수를 높게 조절하기 위한 제어 코드를 생성할 수 있다.

[0062] 전술한 바와 같이, 본 발명은 입력된 데이터의 엣지 수와, 클록 신호로부터 샘플링된 데이터의 엣지 수를 비교하여 클록 신호의 주파수가 원하는 주파수로 설정되었는지를 확인함으로써, 클록 신호의 주파수를 원하는 주파수로 조절할 수 있다.

[0063] 따라서, 본 발명이 구현한 디지털 방식의 클록 및 데이터 복원 장치는 반도체 공정, 동작 전압, 동작 온도의 변화와 무관하게 일정한 성능을 보정할 수 있으며, 종래의 디지털로 구현한 주파수 검출 방식이 가지고 있던 주파수 오프셋 문제(즉, 입력 데이터가 분주되기 때문에 발진기를 조절하는 전압의 업데이트 시간이 길어지고 이는 locking time을 증가시키는 단점)와 고속으로 동작하며 발생하는 아날로그 방식의 문제(즉, 데이터의 패턴과 위상 차이를 이용하여 주파수를 고정시킬 수 있었으나, 고속 데이터를 수신할 경우 클록의 한 주기가 짧아짐으로 인하여 정확한 위상 차이를 얻어낼 수 힘들다는 점이 생기고, 이로 인하여 주파수를 맞추기 힘들어진다는 단점)를 해결할 수 있다.

[0064] 전술한 본 발명의 설명은 예시를 위한 것이며, 본 발명이 속하는 기술분야의 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 쉽게 변형이 가능하다는 것을 이해할 수 있을 것이다.

[0065] 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

[0066] 예를 들어, 단일형으로 설명되어 있는 각 구성 요소는 분산되어 실시될 수도 있으며, 마찬가지로 분산된 것으로 설명되어 있는 구성 요소들도 결합된 형태로 실시될 수 있다.

[0067] 본 발명의 범위는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

[0068] 100 : 클록 및 데이터 복원 장치

110 : 샘플러(sampler)

111 : 제 1 플립플롭(flip-flop)

112 : 제 2 플립플롭

113 : 입력 데이터 지연(delay) 출력부

120 : 디지털 필터(digital filter)

121 : 카운터(counter)부

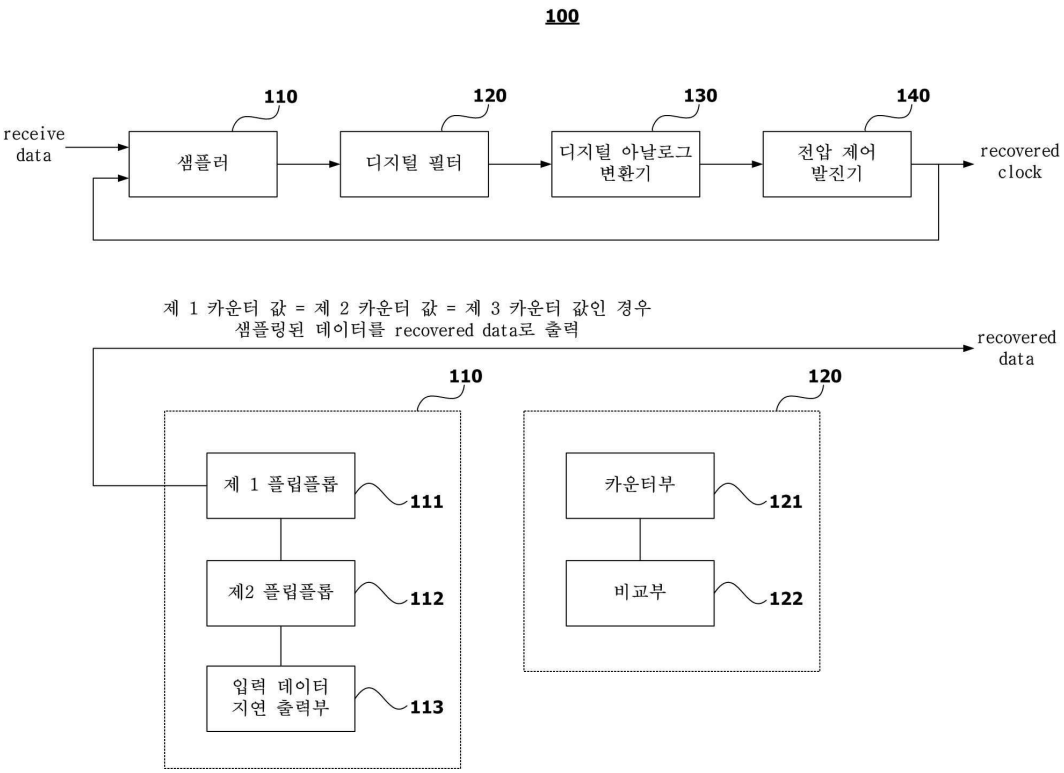
122 : 비교부

130 : 디지털 아날로그 변환기(Digital Analog Convertor;DAC)

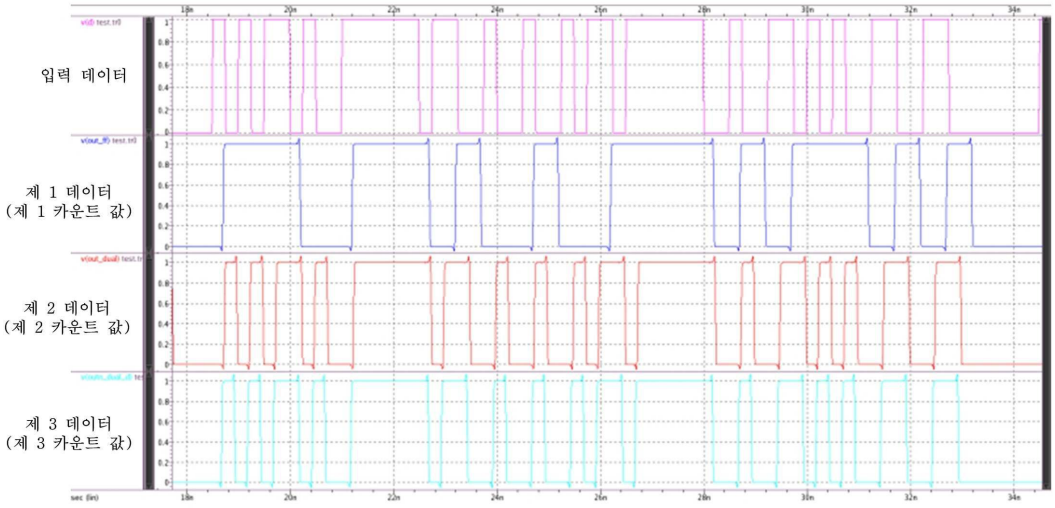
140 : 전압 제어 발진기(Voltage Controlled Oscilator;VCO)

도면

도면1

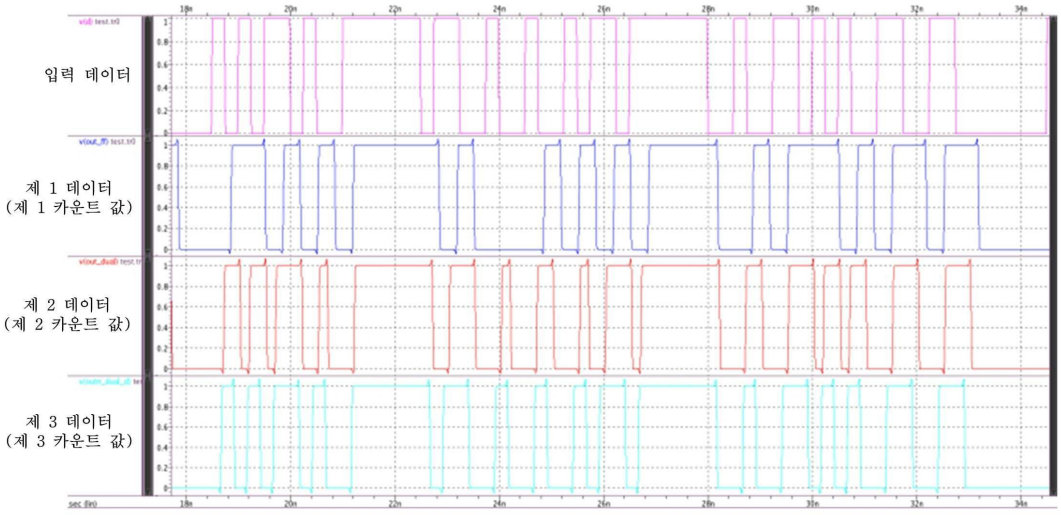


도면2



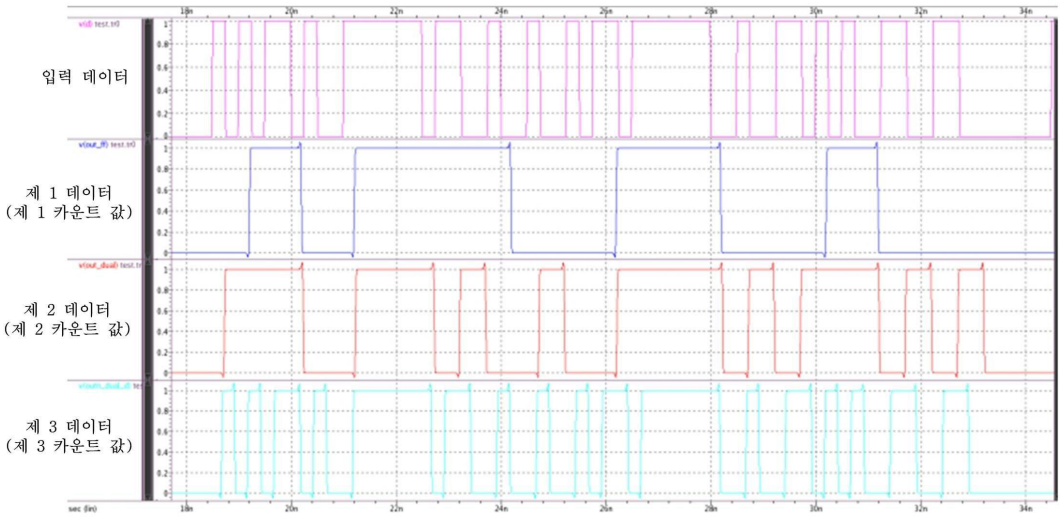
제 1 카운트 값 = 제 2 카운트 값 = 제 3 카운트 값

도면3



제 1 카운트 값 > 제 2 카운트 값 = 제 3 카운트 값

도면4



제 1 카운트 값 < 제 2 카운트 값 < 제 3 카운트 값

【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 제3항 마지막줄

【변경전】

클록 및 데이터 복원 장치..

【변경후】

클록 및 데이터 복원 장치.