

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5775289号
(P5775289)

(45) 発行日 平成27年9月9日 (2015.9.9)

(24) 登録日 平成27年7月10日 (2015.7.10)

(51) Int. Cl.

F I

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 2 F 1/1335 (2006.01)

G O 2 F 1/1335

G O 2 F 1/1333 (2006.01)

G O 2 F 1/1333 5 O 5

請求項の数 9 (全 71 頁)

(21) 出願番号 特願2010-260837 (P2010-260837)
 (22) 出願日 平成22年11月24日 (2010.11.24)
 (65) 公開番号 特開2011-133874 (P2011-133874A)
 (43) 公開日 平成23年7月7日 (2011.7.7)
 審査請求日 平成25年10月18日 (2013.10.18)
 (31) 優先権主張番号 特願2009-266231 (P2009-266231)
 (32) 優先日 平成21年11月24日 (2009.11.24)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷 3 9 8 番地
 (72) 発明者 久保田 大介
 神奈川県厚木市長谷 3 9 8 番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 石谷 哲二
 神奈川県厚木市長谷 3 9 8 番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 山下 晃央
 神奈川県厚木市長谷 3 9 8 番地 株式会社
 半導体エネルギー研究所内

審査官 廣田 かおり

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

第 1 の基板と第 2 の基板との間に、ブルー相を示す液晶材料を含む液晶層を有し、
 前記第 2 の基板と前記液晶層との間に設けられた第 2 の電極層と、
 前記第 2 の電極層と重畳し、前記第 1 の基板と前記液晶層との間に設けられた第 3 の電
 極層と、
 前記第 1 の基板の前記液晶層側の面から前記液晶層中に突出する構造体と、
 前記構造体の上部に設けられた第 1 の電極層と、
 を有し、
 前記第 2 の電極層は、開口パターンを有し、
 前記第 3 の電極層は、開口パターンを有し、
 前記構造体は、前記第 3 の電極層の開口パターンの間に設けられ、
 前記第 1 の電極層は、開口パターンを有し、
 前記第 1 の電極層は、前記液晶層中において、前記第 2 の電極層と前記第 3 の電極層と
 の間に配置され、
 前記構造体は、錐形の先端が丸いドーム状であり、
 前記構造体の側面は、前記液晶層と接し、
 セルギャップは 5 μm 未満であることを特徴とする液晶表示装置。

【請求項 2】

第 1 の基板と第 2 の基板との間に、ブルー相を示す液晶材料を含む液晶層を有し、

前記第 2 の基板の前記液晶層側の面から前記液晶層中に突出する第 2 の構造体と、
前記第 2 の構造体の上部に設けられた第 2 の電極層と、
前記第 2 の電極層と重畳し、前記第 1 の基板と前記液晶層との間に設けられた第 3 の電極層と、

前記第 1 の基板の前記液晶層側の面から前記液晶層中に突出する第 1 の構造体と、
前記第 1 の構造体の上部に設けられた第 1 の電極層と、
を有し、
前記第 2 の電極層は、開口パターンを有し、
前記第 3 の電極層は、開口パターンを有し、
前記構造体は、前記第 3 の電極層の開口パターンの間に設けられ、
前記第 1 の電極層は、前記液晶層中において、前記第 2 の電極層と前記第 3 の電極層との間に配置され、

10

前記第 1 の構造体は、錐形の先端が丸いドーム状であり、
前記第 1 の構造体の側面は、前記液晶層と接し、
前記第 2 の構造体は、錐形の先端が丸いドーム状であり、
前記第 2 の構造体の側面は、前記液晶層と接し、
セルギャップは 5 μ m 未満であることを特徴とする液晶表示装置。

【請求項 3】

第 1 の基板と第 2 の基板との間に、ブルー相を示す液晶材料を含む液晶層を有し、
前記第 2 の基板の前記液晶層側の面から前記液晶層中に突出する第 2 の構造体と、
前記第 2 の構造体の上部に設けられた第 2 の電極層と、
前記第 1 の基板の前記液晶層側の面から前記液晶層中に突出する第 3 の構造体と、
前記第 2 の電極層と重畳し、前記第 3 の構造体の上部に設けられた第 3 の電極層と、
前記第 1 の基板の前記液晶層側の面から前記液晶層中に突出する第 1 の構造体と、
前記第 1 の構造体の上部に設けられた第 1 の電極層と、
を有し、
前記第 2 の電極層は、開口パターンを有し、
前記第 3 の電極層は、開口パターンを有し、
前記構造体は、前記第 3 の電極層の開口パターンの間に設けられ、
前記第 1 の電極層は、前記液晶層中において、前記第 2 の電極層と前記第 3 の電極層との間に配置され、

20

30

前記第 1 の構造体は、錐形の先端が丸いドーム状であり、
前記第 1 の構造体の側面は、前記液晶層と接し、
前記第 2 の構造体は、錐形の先端が丸いドーム状であり、
前記第 2 の構造体の側面は、前記液晶層と接し、
前記第 3 の構造体は、錐形の先端が丸いドーム状であり、
前記第 3 の構造体の側面は、前記液晶層と接し、
セルギャップは 5 μ m 未満であることを特徴とする液晶表示装置。

【請求項 4】

請求項 1 乃至 3 のいずれか一項において、
前記第 1 の電極層と前記第 2 の電極層との間の距離と、前記第 1 の電極層と前記第 3 の電極層との間の距離は等しいことを特徴とする液晶表示装置。

40

【請求項 5】

請求項 1 乃至 4 のいずれか一項において、
前記第 1 の電極層、前記第 2 の電極層、及び前記第 3 の電極層は、それぞれ前記液晶層に接していることを特徴とする液晶表示装置。

【請求項 6】

請求項 1 乃至 5 のいずれか一項において、
前記第 1 の電極層、前記第 2 の電極層、及び前記第 3 の電極層は櫛歯状であることを特徴とする液晶表示装置。

50

【請求項 7】

請求項 1 乃至 6 のいずれか一項において、
前記液晶層は、カイラル剤を含むことを特徴とする液晶表示装置。

【請求項 8】

請求項 1 乃至 7 のいずれか一項において、
前記液晶層は、光硬化樹脂及び光重合開始剤を有することを特徴とする液晶表示装置。

【請求項 9】

請求項 1 乃至 8 のいずれか一項において、
前記第 1 の基板と、前記第 1 の電極層及び前記第 3 の電極層との間にトランジスタを有し、
前記第 1 の電極層は前記トランジスタと電氣的に接続されており、
前記トランジスタは酸化物半導体層を含むことを特徴とする液晶表示装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

液晶表示装置及びその作製方法に関する。

【背景技術】

【0002】

薄型、軽量化を図った表示装置（所謂フラットパネルディスプレイ）には液晶素子を有する液晶表示装置、自発光素子を有する発光装置、フィールドエミッションディスプレイ（FED）などが競合し、開発されている。

20

【0003】

液晶表示装置においては、液晶分子の応答速度の高速化が求められている。液晶の表示モードは種々あるが、中でも高速応答可能な液晶モードとして FLC (Ferroelectric Liquid Crystal) モード、OCB (Optical Compensated Birefringence) モード、ブルー相を示す液晶を用いるモードがあげられる。

【0004】

特にブルー相を示す液晶を使用するモードは配向膜が不要であり、かつ広視野角化が得られるので、実用化に向けてより研究が行われている（例えば特許文献 1 参照）。特許文献 1 は、ブルー相の出現する温度範囲を広げるために、液晶に高分子安定化処理を行う報告である。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】国際公開第 05 / 090520 号パンフレット

【発明の概要】

【発明が解決しようとする課題】

【0006】

液晶表示装置における問題として高いコントラストを実現するためには、白透過率（白表示時の光の透過率）が大きいことが必要である。

40

【0007】

従って、より高コントラスト化に向けて、ブルー相を示す液晶を用いた液晶表示モードに適した液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

ブルー相を示す液晶層を含む液晶表示装置において、ブルー相を示す液晶層を開口パターンを有する画素電極層（第 1 の電極層）と開口パターン（スリット）を有する一対の共通電極層（第 1 の共通電極層（第 2 の電極層）及び第 2 の共通電極層（第 3 の電極層））とで挟持する。共通電極層は第 1 の基板上、及び第 2 の基板上にそれぞれ形成され、液晶層

50

を介して対向するように配置される。

【0009】

画素電極層は第1の基板の液晶層側の面（液晶層に面している方の面）から液晶層中に突出して設けられた構造体の上部に形成され、液晶層の膜厚方向において画素電極層は第1の共通電極層と第2の共通電極層との間に配置される。画素電極層が第1の共通電極層と第2の共通電極層との間に配置されるのであれば、第1の共通電極層及び第2の共通電極層も構造体の上部に形成してもよい。この場合、同じ第1の基板上に形成される画素電極層及び第2の共通電極層において、下に形成される構造体の高さ（厚さ）は、画素電極層下の構造体（第1の構造体）の方が、第2の共通電極層下の構造体（第3の構造体）より高い。

10

【0010】

液晶表示装置において液晶層の厚さであるセルギャップは5 μm 未満（好ましくは1 μm 以上）とする。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ（膜厚）の最大値とする。セルギャップの厚さ（液晶層の厚さ）は第1の基板及び第2の基板間隔を保持するスペーサやシール材によって制御することができる。よって、セルギャップの厚さ（液晶層の厚さ）を5 μm 未満とするため、液晶層中に設けられる画素電極層、第1の共通電極層、第2の共通電極層、及び構造体の膜厚も5 μm 未満となる。

【0011】

第1の基板（素子基板ともいう）に形成された画素電極層及び第2の共通電極層と、第2の基板（対向基板ともいう）に形成された第1の共通電極層は液晶層を間に挟んでシール材によって固持されている。画素電極層、第1の共通電極層及び第2の共通電極層は平板状でなく、様々な開口パターンを有し、屈曲部や枝分かれした櫛歯状を含む形状である。また、第1の共通電極層及び第2の共通電極層は少なくとも画素領域において同形状であり液晶層を介して重畳するように配置される。

20

【0012】

開口パターンを有し、かつ液晶を挟持するように設けられた画素電極層と、第1の共通電極層及び第2の共通電極層の間に電界を加えることで、液晶には斜め方向（基板に対して斜めの方向）の電界が加わるため、その電界を用いて液晶分子を制御できる。また画素電極層は液晶層の膜厚方向において、第1の共通電極層と第2の共通電極層との間に配置されているため、液晶には画素電極層と第1の共通電極層との電界、及び画素電極層と第2の共通電極層との電界を加えることができ、液晶層全体に電界を形成することができる。

30

【0013】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率（黒表示時の光の透過率）との比であるコントラスト比も高くすることができる。また、粘度の高いブルー相を示す液晶材料（液晶混合物）であっても、効果的に電界を印加することができるため、低消費電力化も達成できる。ブルー相を示す液晶層では、液晶分子にかかる電界の、液晶層の膜厚方向の成分に対する膜厚方向と垂直な方向の成分の割合が大きくなるほど、液晶分子一つあたりの白透過率が高くなる。したがって、セルギャップを5 μm 未満とすることで、画素電極層と第1の共通電極層及び第2の共通電極層にかかる電界の、液晶層の膜厚方向の成分に対する膜厚方向と垂直な方向の成分の割合を高くすることができ、たとえ駆動電圧が低くても液晶層の白透過率を大きくすることができる。よって白透過率と黒透過率（黒表示時の光の透過率）との比であるコントラスト比も高くすることができる。

40

【0014】

構造体は絶縁性材料（有機材料及び無機材料）を用いた絶縁体、及び導電性材料（有機材料及び無機材料）を用いた導電体で形成することができる。代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。例えば、アクリル樹脂、エポキシ樹脂、アミン樹脂などを用いることができる。また、導電性樹脂や金属材料で形成してもよい。なお、構造体は複数の薄膜の積層構造であってもよい。構造体の形状は、柱状、錐形の先端が平面である断面が台形の形状、錐形の先端が丸いドーム状などを用いること

50

ができる。また、構造体は基板の液晶層側の面から液晶層中に突出する部分であればよいので、層間膜を加工して液晶層側の表面を凹凸形状とし、突出する構造体としてもよい。よって、構造体は複数の突出した凸部を有する連続膜であってもよい。

【 0 0 1 5 】

本明細書において、画素電極層、第 1 の共通電極層及び第 2 の共通電極層が有する開口パターン（スリット）とは、閉空間に開口されたパターンの他、一部開かれた櫛歯状のようなパターンも含まれるものとする。

【 0 0 1 6 】

本明細書では、半導体素子（例えばトランジスタ）、画素電極層、第 2 の共通電極層及び層間膜が形成されている基板を素子基板（第 1 の基板）といい、該素子基板と液晶層を介して対向する第 1 の共通電極層が形成されている基板を対向基板（第 2 の基板）という。

【 0 0 1 7 】

液晶層には、ブルー相を示す液晶材料を用いる。なお、液晶材料とは、液晶層に用いる液晶を含む混合物をさす。ブルー相を示す液晶材料は、応答速度が 1 m s e c 以下と短く高速応答が可能であるため、液晶表示装置の高性能化が可能になる。

【 0 0 1 8 】

ブルー相を示す液晶材料として液晶及びカイラル剤を含む。カイラル剤は、液晶を螺旋構造に配向させ、ブルー相を発現させるために用いる。例えば、数重量 % 以上のカイラル剤を混合させた液晶材料を液晶層に用いればよい。

【 0 0 1 9 】

液晶は、サーモトロピック液晶、低分子液晶、高分子液晶、強誘電液晶、反強誘電液晶等を用いる。

【 0 0 2 0 】

カイラル剤は、液晶に対する相溶性が良く、かつ擦れ力の強い材料を用いる。また、R 体、S 体のどちらか片方の材料が良く、R 体と S 体の割合が 5 0 : 5 0 のラセミ体は使用しない。

【 0 0 2 1 】

上記液晶材料は、条件により、コレステリック相、コレステリックブルー相、スメクチック相、スメクチックブルー相、キュービック相、カイラルネマチック相、等方相等を示す。

【 0 0 2 2 】

ブルー相であるコレステリックブルー相及びスメクチックブルー相は、螺旋ピッチが 5 0 0 n m 以下とピッチの比較的短いコレステリック相またはスメクチック相を有する液晶材料にみられる。液晶材料の配向は二重ねじれ構造を有する。可視光の波長以下の秩序を有しているため、透明であり、電圧印加によって配向秩序が変化して光学的変調作用が生じる。ブルー相は光学的に等方であるため視野角依存性がなく、配向膜を形成しなくとも良いため、表示画像の質の向上及びコスト削減が可能である。

【 0 0 2 3 】

また、ブルー相は狭い温度範囲でしか発現が難しく、温度範囲を広く改善するために液晶材料に、光硬化樹脂及び光重合開始剤を添加し、高分子安定化処理を行うことが好ましい。高分子安定化処理は、液晶、カイラル剤、光硬化樹脂、及び光重合開始剤を含む液晶材料に、光硬化樹脂、及び光重合開始剤が反応する波長の光を照射して行う。この高分子安定化処理は、温度制御を行い、等方相を示した状態で光照射して行っても良いし、ブルー相を示した状態で光照射して行ってもよい。

【 0 0 2 4 】

例えば、液晶層の温度を制御し、ブルー相を発現した状態で液晶層に光を照射することにより高分子安定化処理を行う。但し、これに限定されず、ブルー相と等方相間の相転移温度から + 1 0 以内、好ましくは + 5 以内の等方相を発現した状態で液晶層に光を照射することにより高分子安定化処理を行ってもよい。ブルー相と等方相間の相転移温度とは、昇温時にブルー相から等方相に転移する温度又は降温時に等方相からブルー相に相転移

10

20

30

40

50

する温度をいう。高分子安定化処理の一例としては、液晶層を等方相まで加熱した後、徐々に降温させてブルー相にまで相転移させ、ブルー相が発現する温度を保持した状態で光を照射することができる。他にも、液晶層を徐々に加熱して等方相に相転移させた後、ブルー相と等方相間の相転移温度から+10 以内、好ましくは+5 以内状態（等方相を発現した状態）で光を照射することができる。また、液晶材料に含まれる光硬化樹脂として、紫外線硬化樹脂（UV硬化樹脂）を用いる場合、液晶層に紫外線を照射すればよい。なお、ブルー相を発現させなくとも、ブルー相と等方相間の相転移温度から+10 以内、好ましくは+5 以内状態（等方相を発現した状態）で光を照射して高分子安定化処理を行えば、応答速度が1 m s e c 以下と短く高速応答が可能である。

【0025】

10

本明細書で開示する発明の構成の一形態は、ブルー相を示す液晶材料を含む液晶層を挟持する第1の基板及び第2の基板と、第2の基板と液晶層との間に設けられた開口パターンを有する第2の電極層と、第2の電極層と重畳し第1の基板と液晶層との間に設けられた開口パターンを有する第3の電極層と、第3の電極層の開口パターンの間に設けられ、第1の基板の液晶層側の面から液晶層中に突出する構造体と、構造体の上部に設けられ、液晶層中において第2の電極層と第3の電極層との間に配置される開口パターンを有する第1の電極層とを有し、セルギャップは5 μ m未満である液晶表示装置である。

【0026】

本明細書で開示する発明の構成の他の一形態は、ブルー相を示す液晶材料を含む液晶層を挟持する第1の基板及び第2の基板と、第2の基板の液晶層側の面から液晶層中に突出する第2の構造体と、第2の構造体の上部に設けられた開口パターンを有する第2の電極層と、第2の電極層と重畳し第1の基板と液晶層との間に設けられた開口パターンを有する第3の電極層と、第3の電極層の開口パターンの間に設けられ、第1の基板の液晶層側の面から液晶層中に突出する第1の構造体と、第1の構造体の上部に設けられ、液晶層中において第2の電極層と第3の電極層との間に配置される開口パターンを有する第1の電極層とを有し、セルギャップは5 μ m未満である液晶表示装置である。

20

【0027】

本明細書で開示する発明の構成の他の一形態は、ブルー相を示す液晶材料を含む液晶層を挟持する第1の基板及び第2の基板と、第2の基板の液晶層側の面から液晶層中に突出する第2の構造体と、第2の構造体の上部に設けられた開口パターンを有する第2の電極層と、第1の基板の液晶層側の面から液晶層中に突出する第3の構造体と、第2の電極層と重畳し第3の構造体の上部に設けられた開口パターンを有する第3の電極層と、第3の電極層の開口パターンの間に設けられ、第1の基板の液晶層側の面から液晶層中に突出する第1の構造体と、第1の構造体の上部に設けられ、液晶層中において第2の電極層と第3の電極層との間に配置される開口パターンを有する第1の電極層とを有し、セルギャップは5 μ m未満である液晶表示装置である。

30

【0028】

ブルー相を示す液晶層を用いるため、配向膜を形成する必要がないため、画素電極層（第1の電極層）と液晶層とは接し、かつ第2の電極層（第1の共通電極層）及び第3の電極層（第2の共通電極層）と液晶層とも接する構成となる。

40

【0029】

なお、第1、第2として付される序数詞は便宜上用いるものであり、工程順又は積層順を示すものではない。また、本明細書において発明を特定するための事項として固有の名称を示すものではない。

【0030】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【発明の効果】

【0031】

ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることがで

50

きる。

【0032】

また、粘度の高いブルー相を示す液晶層であっても、効果的に電界を印加することができるため、液晶表示装置の低消費電力化も達成できる。

【図面の簡単な説明】

【0033】

【図1】液晶表示装置の電界モードを説明する図。

【図2】液晶表示装置を説明する図。

【図3】液晶表示装置を説明する図。

【図4】液晶表示装置を説明する図。

10

【図5】液晶表示装置を説明する図。

【図6】液晶表示装置を説明する図。

【図7】液晶表示装置の作製方法を説明する図。

【図8】液晶表示装置の電極層を説明する図。

【図9】液晶表示装置を説明する図。

【図10】液晶表示装置を説明する図。

【図11】液晶表示装置を説明する図。

【図12】液晶表示装置を説明する図。

【図13】テレビジョン装置およびデジタルフォトフレームの例を示す外観図。

【図14】遊技機の例を示す外観図。

20

【図15】携帯電話機の一例を示す外観図。

【図16】液晶表示モジュールを説明する図。

【図17】液晶表示装置の作製方法を説明する図。

【図18】液晶表示装置を説明する図。

【図19】液晶表示装置を説明する図。

【図20】印加電圧と透過光強度の関係を示す図。

【図21】実施例1の試料1乃至3の構造を示す図。

【図22】実施例1の比較試料の構造を示す図。

【図23】液晶表示装置を説明するブロック図。

【図24】液晶表示装置を説明するタイミングチャート。

30

【図25】液晶表示装置に適用できるトランジスタ及びトランジスタの作製方法を説明する図。

【図26】液晶表示装置に適用できるトランジスタ及びトランジスタの作製方法を説明する図。

【図27】液晶表示装置に適用できるトランジスタ及びトランジスタの作製方法を説明する図。

【発明を実施するための形態】

【0034】

実施の形態について、図面を用いて詳細に説明する。但し、以下の説明に限定されず、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。また、一つの層が断面図において複数の層として示される時、複数の層のそれぞれ、またはいくつかは異なった参照番号を付すことがある。

40

【0035】

(実施の形態1)

液晶表示装置を、図1、図19を用いて説明する。

【0036】

図1、図19は液晶表示装置の断面図である。

50

【0037】

図1(A)は、第1の基板200と第2の基板201とが、ブルー相を示す液晶材料を用いた液晶層208を間に挟持して対向するように配置された液晶表示装置である。第1の基板200と液晶層208との間には第1の構造体233a、233b、画素電極層230a、230b、及び第2の共通電極層232a、232b、232cが設けられており、第2の基板201と液晶層208との間には第1の共通電極層231a、231b、231cが形成されている。第1の構造体233a、233bは第1の基板200の液晶層208側の面から液晶層208中に突出して設けられている。

【0038】

第2の共通電極層232a、232b、232cは第1の基板200上、第1の共通電極層231a、231b、231cは第2の基板201上にそれぞれ形成され、液晶層208を介して対向するように配置される。第1の共通電極層231a、231b、231c及び第2の共通電極層232a、232b、232cは少なくとも画素領域において同形状であり液晶層を介して重畳するように配置されると、画素の開口率を低下させないために好ましい。

10

【0039】

画素電極層230a、230bは第1の基板200上に設けられた第1の構造体233a、233b上に形成され、液晶層208の膜厚方向において画素電極層230a、230bは第1の共通電極層231a、231b、231cと第2の共通電極層232a、232b、232cとの間に配置される。また、図1の断面図において、第1の共通電極層231a、231b、231c及び第2の共通電極層232a、232b、232cと、画素電極層230a、230bとは重畳せず互い違いに設けられている。

20

【0040】

画素電極層(230a、230bを含む)、第1の共通電極層(231a、231b、231cを含む)及び第2の共通電極層(232a、232b、232cを含む)は平板状ではなく、開口パターンを有する形状であるために、断面図においては分断された複数の電極層として示される。

【0041】

画素電極層が第1の共通電極層と第2の共通電極層との間に配置されるのであれば、第1の共通電極層及び第2の共通電極層も構造体上に形成してもよい。図1(B)は、第1の共通電極層231a、231b、231cと第2の基板201との間に第2の構造体234a、234b、234cが設けられる例である。第2の構造体234a、234b、234cは第2の基板201の液晶層208側の面から液晶層208中に突出して設けられている。

30

【0042】

また、図1(C)は、さらに第2の共通電極層232a、232b、232c下に第3の構造体235a、235b、235cが設けられる例である。第3の構造体235a、235b、235cは第1の基板200の液晶層208側の面から液晶層208中に突出して設けられている。この場合、同じ第1の基板200上に形成される画素電極層230a、230b及び第2の共通電極層232a、232b、232cにおいて、下に形成される構造体の高さは、画素電極層230a、230b下の第1の構造体233a、233bの方が、第2の共通電極層232a、232b、232c下の第3の構造体235a、235b、235cより高い。このように構造体の厚さ(高さ)や、数を制御することによって、第1の共通電極層、第2の共通電極層、及び画素電極層の液晶層中における配置位置を設定することができる。

40

【0043】

液晶表示装置において液晶層の厚さであるセルギャップ(Dcg)は5 μ m未満(好ましくは1 μ m以上)とする。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ(膜厚)の最大値とする。よって、図1(A)乃至(C)においてセルギャップ(Dcg)は矢印で示す第1の基板200と第2の基板201との距離となる。

50

【0044】

セルギャップの厚さ（液晶層の厚さ）は第1の基板及び第2の基板間隔を保持するスペーサやシール材によって制御することができる。セルギャップの厚さ（液晶層の厚さ）を5 μm 未満とするため、液晶層中に設けられる画素電極層、第1の共通電極層、第2の共通電極層、及び構造体の膜厚も5 μm 未満となる。

【0045】

図1(A)(B)(C)の液晶表示装置において、開口パターンを有し、かつ液晶を挟持するように設けられた画素電極層230a、230bと、第1の共通電極層231a、231b、231c及び第2の共通電極層232a、232b、232cとの間に電界を加えることで、液晶層208には斜め方向（基板に対して斜め方向）の電界が加わるため、その電界を用いて液晶分子を制御できる。また画素電極層230a、230bは液晶層208の膜厚方向において、第1の共通電極層231a、231b、231cと第2の共通電極層232a、232b、232cとの間に配置されているため、液晶には画素電極層230a、230bと第1の共通電極層231a、231b、231cとの電界、及び画素電極層230a、230bと第2の共通電極層232a、232b、232cとの電界を加えることができ、液晶層全体に電界を形成することができる。

10

【0046】

例えば、図1(A)(B)(C)においては画素電極層230aと第1の共通電極層231aとの間に矢印202aに示す斜め方向の電界が、画素電極層230aと第1の共通電極層231bとの間に矢印202bに示す斜め方向の電界が、画素電極層230aと第2の共通電極層232aとの間に矢印202cに示す斜め方向の電界が、画素電極層230aと第2の共通電極層232bとの間に矢印202dに示す斜め方向の電界がそれぞれ加わる。また、第1の共通電極層231a、231bと第2の基板201との間に第2の構造体234a、234b、第2の共通電極層232a、232bと第1の基板200との間に第3の構造体235a、235bを設ける構成であっても、電位線は円状に回り込むため、液晶層全体に電界が形成される。

20

【0047】

構造体上に設けられ、液晶層中において、第1の共通電極層及び第2の共通電極層の間に配置された画素電極層と、第2の基板に設けられた第1の共通電極層及び第1の基板に設けられた第2の共通電極層それぞれと斜め電界を形成することによって、液晶層全体に斜め電界を形成することが可能となる。

30

【0048】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率（黒表示時の光の透過率）との比であるコントラスト比も高くすることができる。

【0049】

また、比較的粘度の高いブルー相を示す液晶材料においても、より低電圧で効果的に電界を印加することができるため、液晶表示装置の低消費電力化も達成できる。

【0050】

構造体は絶縁性材料（有機材料及び無機材料）を用いた絶縁体、及び導電性材料（有機材料及び無機材料）を用いた導電体で形成することができる。代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。例えば、アクリル樹脂、エポキシ樹脂、アミン樹脂などを用いることができる。また、導電性樹脂や金属材料で形成してもよい。なお、構造体は複数の薄膜の積層構造であってもよい。構造体の形状は、柱状、錐形の先端が平面である断面が台形の形状、錐形の先端が丸いドーム状などを用いることができる。また、構造体は基板の液晶層側の面から液晶層中に突出する部分であればよいので、層間膜を加工して液晶層側の表面を凹凸形状とし、突出する構造体としてもよい。よって、構造体は複数の突出した凸部を有する連続膜であってもよい。

40

【0051】

なお、構造体上に形成される画素電極層、第1の共通電極層及び第2の共通電極層の形状

50

は、該構造体の形状が反映され、またエッチング加工方法にも影響をうける。構造体及び該構造体上に形成される画素電極層の形状例を図19(A)(B)に示す。なお、図19では第1の構造体及び画素電極層を例として示すが、第2の構造体及び第1の共通電極層と、第3の構造体及び第2の共通電極層も同様に様々な形状を適用することができる。

【0052】

図19(A)は、第1の構造体241a、241b上に画素電極層240a、240bがそれぞれ形成される例であり、図19(B)は、第1の構造体243a、243b上に画素電極層242a、242bがそれぞれ形成される例である。第1の構造体241a、241b、243a、243bは錐形の先端が丸いドーム形状の構造体である。第1の構造体241a、241b上に設けられた画素電極層240a、240bは、第1の構造体241a、241b側面を覆うように形成され、部分的に第1の基板200に接している例である。一方、第1の構造体243a、243b上に設けられた画素電極層242a、242bは第1の構造体243a、243bの側面上方部分にのみ形成されている例である。このように画素電極層が構造体側面(全部、又は部分的に)を覆う形状であってもよいし、画素電極層が不均一な膜厚分布を有していてもよい。この場合でも、液晶層において画素電極層は第1の共通電極層と第2の共通電極層の間に存在する領域を有するため、第1の共通電極層及び第2の共通電極層と斜め電界を液晶層全体にわたって形成する効果を奏する。よって、画素電極層は少なくとも液晶の厚さ方向の該画素電極層の最も高い位置(画素電極層の上面)において、第1の共通電極層及び第2の共通電極層の間に配置されるものとする。

【0053】

液晶層208を形成する方法として、ディスペンサ法(滴下法)や、第1の基板200と第2の基板201とを貼り合わせてから毛細管現象を用いて液晶を注入する注入法を用いることができる。

【0054】

液晶層208には、ブルー相を示す液晶材料を用いる。ブルー相を示す液晶材料は、応答速度が1msec以下と短く高速応答が可能であるため、液晶表示装置の高性能化が可能になる。

【0055】

ブルー相を示す液晶材料として液晶及びカイラル剤を含む。カイラル剤は、液晶を螺旋構造に配向させ、ブルー相を発現させるために用いる。例えば、数重量%以上のカイラル剤を混合させた液晶材料を液晶層に用いればよい。

【0056】

液晶は、サーモトロピック液晶、低分子液晶、高分子液晶、強誘電液晶、反強誘電液晶等を用いる。

【0057】

カイラル剤は、液晶に対する相溶性が良く、かつ擦れ力の強い材料を用いる。また、R体、S体のどちらか片方の材料が良く、R体とS体の割合が50:50のラセミ体は使用しない。

【0058】

上記液晶材料は、条件により、コレステリック相、コレステリックブルー相、スメクチック相、スメクチックブルー相、キュービック相、カイラルネマチック相、等方相等を示す。

【0059】

ブルー相であるコレステリックブルー相及びスメクチックブルー相は、螺旋ピッチが500nm以下とピッチの比較的短いコレステリック相またはスメクチック相を有する液晶材料にみられる。液晶材料の配向は二重ねじれ構造を有する。可視光の波長以下の秩序を有しているため、透明であり、電圧印加によって配向秩序が変化して光学的変調作用が生じる。ブルー相は光学的に等方であるため視野角依存性がなく、配向膜を形成しなくとも良いため、表示画像の質の向上及びコスト削減が可能である。

【0060】

また、ブルー相は狭い温度範囲でしか発現が難しく、温度範囲を広く改善するために液晶材料に、光硬化樹脂及び光重合開始剤を添加し、高分子安定化処理を行うことが好ましい。高分子安定化処理は、液晶、カイラル剤、光硬化樹脂、及び光重合開始剤を含む液晶材料に、光硬化樹脂、及び光重合開始剤が反応する波長の光を照射して行う。この高分子安定化処理は、温度制御を行い、等方相を示した状態で光照射して行っても良いし、ブルー相を示した状態で光照射して行ってもよい。

【0061】

例えば、液晶層の温度を制御し、ブルー相を発現した状態で液晶層に光を照射することにより高分子安定化処理を行う。但し、これに限定されず、ブルー相と等方相間の相転移温度から+10 以内、好ましくは+5 以内の等方相を発現した状態で液晶層に光を照射することにより高分子安定化処理を行ってもよい。ブルー相と等方相間の相転移温度とは、昇温時にブルー相から等方相に転移する温度又は降温時に等方相からブルー相に相転移する温度をいう。高分子安定化処理の一例としては、液晶層を等方相まで加熱した後、徐々に降温させてブルー相にまで相転移させ、ブルー相が発現する温度を保持した状態で光を照射することができる。他にも、液晶層を徐々に加熱して等方相に相転移させた後、ブルー相と等方相間の相転移温度から+10 以内、好ましくは+5 以内の状態（等方相を発現した状態）で光を照射することができる。また、液晶材料に含まれる光硬化樹脂として、紫外線硬化樹脂（UV硬化樹脂）を用いる場合、液晶層に紫外線を照射すればよい。なお、ブルー相を発現させなくとも、ブルー相と等方相間の相転移温度から+10 以内、好ましくは+5 以内の状態（等方相を発現した状態）で光を照射して高分子安定化処理を行えば、応答速度が1 m s e c 以下と短く高速応答が可能である。

【0062】

光硬化樹脂は、アクリレート、メタクリレートなどの単官能モノマーでもよく、ジアクリレート、トリアクリレート、ジメタクリレート、トリメタクリレートなどの多官能モノマーでもよく、これらを混合させたものでもよい。また、液晶性のものでも非液晶性のものでもよく、両者を混合させてもよい。光硬化樹脂は、用いる光重合開始剤の反応する波長の光で硬化する樹脂を選択すれば良く、代表的には紫外線硬化樹脂を用いることができる。

【0063】

光重合開始剤は、光照射によってラジカルを発生させるラジカル重合開始剤でもよく、酸を発生させる酸発生剤でもよく、塩基を発生させる塩基発生剤でもよい。

【0064】

具体的には、液晶材料として、JC-1041XX（チッソ株式会社製）と4-シアノ-4'-ペンチルビフェニルの混合物を用いることができ、カイラル剤としては、ZLI-4572（メルク株式会社製）を用いることができ、光硬化樹脂は、2-エチルヘキシルアクリレート、RM257（メルク株式会社製）、トリメチロールプロパントリアクリレートを用いることができ、光重合開始剤としては2,2-ジメトキシ-2-フェニルアセトフェノンを用いることができる。

【0065】

また、図1では図示しないが、偏光板、位相差板、反射防止膜などの光学フィルムなどは適宜設ける。例えば、偏光板及び位相差板による円偏光を用いてもよい。また、光源としてバックライトなどを用いることができる。

【0066】

本明細書において、液晶表示装置は光源の光を透過することによって表示を行う透過型の液晶表示装置である（又は半透過型の液晶表示装置）場合、少なくとも画素領域において光を透過させる必要がある。よって光が透過する画素領域に存在する第1の基板、第2の基板、絶縁膜、導電膜などの薄膜はすべて可視光の波長領域の光に対して透光性とする。

【0067】

画素電極層、第1の共通電極層及び第2の共通電極層においては透光性が好ましいが、開

10

20

30

40

50

口パターンを有するために金属膜などの非透光性材料を用いてもよい。

【0068】

画素電極層、第1の共通電極層及び第2の共通電極層は、インジウム錫酸化物（ITO）、酸化インジウムに酸化亜鉛（ZnO）を混合したIZO（indium zinc oxide）、酸化インジウムに酸化珪素（SiO₂）を混合した導電材料、有機インジウム、有機スズ、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、またはタングステン（W）、モリブデン（Mo）、ジルコニウム（Zr）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、タンタル（Ta）、クロム（Cr）、コバルト（Co）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、アルミニウム（Al）、銅（Cu）、銀（Ag）等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

10

【0069】

第1の基板200、第2の基板201にはバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板、石英基板、プラスチック基板などを用いることができる。

【0070】

以上のように、ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることができる。

【0071】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

20

【0072】

（実施の形態2）

本明細書に開示する発明は、パッシブマトリクス型の液晶表示装置でもアクティブマトリクス型の液晶表示装置にも適用することができる。アクティブマトリクス型の液晶表示装置の例を、図2、図8及び図18を用いて説明する。

【0073】

図2（A）は液晶表示装置の平面図であり1画素分の画素を示している。図2（B）は図2（A）の線X1 - X2における断面図である。

【0074】

30

図2（A）において、複数のソース配線層（配線層405aを含む）が互いに平行（図中上下方向に延伸）かつ互いに離間した状態で配置されている。複数のゲート配線層（ゲート電極層401を含む）は、ソース配線層に概略直交する方向（図中左右方向）に延伸し、かつ互いに離間するように配置されている。容量配線層408は、複数のゲート配線層それぞれに隣接する位置に配置されており、ゲート配線層に概略平行な方向、つまり、ソース配線層に概略直交する方向（図中左右方向）に延伸している。ソース配線層と、容量配線層408及びゲート配線層とによって、概略長方形の空間が囲まれているが、この空間に液晶表示装置の画素電極層、第1の共通電極層及び第2の共通電極層が液晶層444を介して配置されている。画素電極層を駆動するトランジスタ420は、図中左上の角に配置されている。画素電極層及びトランジスタは、マトリクス状に複数配置されている。

40

【0075】

図2の液晶表示装置において、トランジスタ420に電気的に接続する第1の電極層447が画素電極層として機能し、第2の電極層446が第1の共通電極層、第3の電極層448が第2の共通電極層として機能する。なお、第1の電極層447と容量配線層408によって容量が形成されている。第1の共通電極層及び第2の共通電極層とはフローティング状態（電気的に孤立した状態）として動作させることも可能だが、固定電位、好ましくはコモン電位（データとして送られる画像信号の中間電位）近傍でフリッカーの生じないレベルに設定してもよい。なお、第1の共通電極層及び第2の共通電極層は等電位が好ましい。

【0076】

50

画素電極層である第1の電極層447は第1の基板441（素子基板ともいう）上の層間膜413の液晶層444側の面から液晶層444に突出して設けられた第1の構造体449上に形成され、液晶層444の膜厚方向において画素電極層である第1の電極層447は第1の共通電極層である第2の電極層446と第2の共通電極層である第3の電極層448との間に配置される。また、図2（B）の断面図において、第1の電極層447と、第2の電極層446及び第3の電極層448とは重畳せず互い違いに設けられている。第2の電極層446及び第3の電極層448は少なくとも画素領域において同形状であり液晶層444を介して重畳するように配置されると、画素の開口率を低下させないために好ましい。

【0077】

10

液晶表示装置において液晶層の厚さであるセルギャップ（Dcg）は5 μ m未満（好ましくは1 μ m以上）とする。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ（膜厚）の最大値とする。よって、図2（B）においてセルギャップ（Dcg）は矢印で示す層間膜413と第2の基板442との距離となる。

【0078】

セルギャップの厚さ（液晶層の厚さ）は層間膜413及び第2の基板442の間隔を保持するスペーサやシール材によって制御することができる。セルギャップの厚さ（液晶層の厚さ）を5 μ m未満とするため、液晶層中に設けられる画素電極層、第1の共通電極層、第2の共通電極層、及び構造体の膜厚も5 μ m未満となる。

【0079】

20

第1の電極層447、第2の電極層446及び第3の電極層448は平板状ではなく、様々な開口パターンを有し、屈曲部や枝分かれした櫛歯状を含む形状である。

【0080】

第1の電極層447が第2の電極層446と第3の電極層448との間に配置されるのであれば、実施の形態1で示したように第2の電極層446及び第3の電極層448とも液晶層中に突出して設けられた構造体上に形成してもよい。

【0081】

開口パターンを有し、かつ液晶を挟持するように設けられた第1の電極層447と、第2の電極層446及び第3の電極層448との間に電界を加えることで、液晶層444には斜め方向（基板に対して斜めの方向）の電界が加わるため、その電界を用いて液晶分子を制御できる。また第1の電極層447は液晶層444の膜厚方向において、第2の電極層446と第3の電極層448との間に配置されているため、液晶には第1の電極層447と第2の電極層446との電界、及び第1の電極層447と第3の電極層448との電界を加えることができ、液晶層444全体に電界を形成することができる。

30

【0082】

従って、液晶層444全体に形成された斜め電界によって、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率（黒表示時の光の透過率）との比であるコントラスト比も高くすることができる。

【0083】

構造体は絶縁性材料（有機材料及び無機材料）を用いた絶縁体、及び導電性材料（有機材料及び無機材料）を用いた導電体で形成することができる。代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。例えば、アクリル樹脂、エポキシ樹脂、アミン樹脂などを用いることができる。また、導電性樹脂や金属材料で形成してもよい。なお、構造体は複数の薄膜の積層構造であってもよい。構造体の形状は、柱状、錐形の先端が平面である断面が台形の形状、錐形の先端が丸いドーム状などを用いることができる。また、構造体は基板の液晶層側の面から液晶層中に突出する部分であればよいので、層間膜を加工して液晶層側の表面を凹凸形状とし、突出する構造体としてもよい。よって、構造体は複数の突出した凸部を有する連続膜であってもよい。

40

【0084】

構造体の形成方法は特に限定されず、材料に応じて、蒸着法、スパッタ法、CVD法など

50

の乾式法、又はスピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法）、ナノインプリント、各種印刷法（スクリーン印刷、オフセット印刷）等などの湿式法を用い、必要に応じてエッチング法（ドライエッチング又はウエットエッチング）により所望のパターンに加工すればよい。

【0085】

図2（B）のように、第1の電極層447が形成される構造体449は、端部に曲率を有するテーパ形状であると第1の電極層447の被膜性が向上するために好ましい。本実施の形態では、第1の電極層447はトランジスタ420の配線層405bと接し、構造体449上にまで連続的に成膜される例であるが、配線層405bと接する電極層を形成し、その電極層を介して第1の電極層447を形成してもよい。

10

【0086】

また、トランジスタを覆って層間膜を形成し、層間膜上に構造体を形成する場合、構造体をエッチング加工によって形成した後、層間膜にトランジスタと接続するためのコンタクトホールを開口してもよい。なお図2は、層間膜及び構造体となる絶縁膜にコンタクトホールを形成した後、絶縁膜をエッチング加工して構造体を形成する例である。

【0087】

第1の電極層447、第2の電極層446、及び第3の電極層448の他の例を図8に示す。図中では省略しているが第1の電極層447と第2の電極層446とは液晶層444を間に挟持しており、第2の共通電極層である第3の電極層448は第1の共通電極層である第2の電極層446と対向して配置されている。図8（A）乃至（D）の上面図に示すように、第1の電極層447a乃至447d及び第2の電極層446a乃至446dが互い違いとなるように形成されており、図8（A）では第1の電極層447a及び第2の電極層446aはうねりを有する波形状であり、図8（B）では第1の電極層447b及び第2の電極層446bは同心円状の開口部を有する形状であり、図8（C）では第1の電極層447c及び第2の電極層446cは櫛歯状であり一部重なっている形状であり、図8（D）では第1の電極層447d及び第2の電極層446dは櫛歯状であり電極同士がかみ合うような形状である。

20

【0088】

なお、図8（A）乃至（C）のように、第1の電極層447a、447b、447c、と第3の電極層448a、448b、448cとが重なる場合は、第1の電極層447と第3の電極層448との間には絶縁膜を形成し、異なる膜上に第1の電極層447と第3の電極層448とを形成する。

30

【0089】

図18の液晶表示装置は、図18（B）の断面図に示すように、画素電極層である第1の電極層447と、第2の共通電極層である第3の電極層448とが別の膜上（別レイヤー上）にそれぞれ設けられている。

【0090】

図18においては、第2の共通電極層である第3の電極層448が層間膜413上に形成されており、第3の電極層448上には絶縁膜416が積層され、絶縁膜416上に画素電極層である第1の電極層447が形成されている。なお、図18においては、第1の電極層と共通配線層とによって容量が形成されている。

40

【0091】

トランジスタ420は逆スタガ型の薄膜トランジスタであり、絶縁表面を有する基板である第1の基板441上に、ゲート電極層401、ゲート絶縁層402、半導体層403、ソース電極層又はドレイン電極層として機能する配線層405a、405bを含む。

【0092】

トランジスタ420を覆い、半導体層403に接する絶縁膜407が設けられている。絶縁膜407上に層間膜413が設けられ、層間膜413上に第1の電極層447が形成され、液晶層444を介して第2の電極層446が形成されている。

【0093】

50

液晶表示装置にカラーフィルタ層として機能する着色層を設けることができる。カラーフィルタ層は、第1の基板441及び第2の基板442より外側（液晶層444と反対側）に設けてもよいし、第1の基板441及び第2の基板442より内側に設けてもよい。

【0094】

カラーフィルタは、液晶表示装置をフルカラー表示とする場合、赤色（R）、緑色（G）、青色（B）を呈する材料から形成すればよく、モノカラー表示とする場合、着色層を無くす、もしくは少なくとも一つの色を呈する材料から形成すればよい。なお、バックライト装置にRGBの発光ダイオード（LED）等を配置し、時分割によりカラー表示する継時加法混色法（フィールドシーケンシャル法）を採用するときには、カラーフィルタを設けない場合もある。

10

【0095】

図2の液晶表示装置は、層間膜413に、カラーフィルタ層として機能する有彩色の透光性樹脂層417を用いる例である。

【0096】

カラーフィルタ層を対向基板側に設ける場合、トランジスタが形成される素子基板との、正確な画素領域の位置合わせが難しく、画質を損なう恐れがあるが、層間膜をカラーフィルタ層として直接素子基板側に形成するのでより精密な形成領域の制御ができ、微細なパターンの画素にも対応することができる。また、層間膜とカラーフィルタ層を同一の絶縁層で兼ねるので、工程が簡略化し、より低コストで液晶表示装置を作製することができる。

20

【0097】

有彩色の透光性樹脂としては、感光性、非感光性の有機樹脂を用いることができる。感光性の有機樹脂層を用いるとレジストマスク数を削減することができるため、工程が簡略化し好ましい。また、層間膜に形成するコンタクトホールも曲率を有する開口形状となるために、コンタクトホールに形成される電極層などの膜の被覆性も向上させることができる。

【0098】

有彩色は、黒、灰、白などの無彩色を除く色であり、着色層はカラーフィルタとして機能させるため、その着色された有彩色の光のみを透過する材料で形成される。有彩色としては、赤色、緑色、青色などを用いることができる。また、シアン、マゼンダ、イエロー（黄）などを用いてもよい。着色された有彩色の光のみを透過するとは、着色層において透過する光は、その有彩色の光の波長にピークを有するということである。

30

【0099】

有彩色の透光性樹脂層417は、着色層（カラーフィルタ）として機能させるため、含ませる着色材料の濃度と光の透過率の関係に考慮して、最適な膜厚を適宜制御するとよい。層間膜413を複数の薄膜で積層する場合、少なくとも一層が有彩色の透光性樹脂層であれば、カラーフィルタとして機能させることができる。

【0100】

有彩色の色によって有彩色の透光性樹脂層の膜厚が異なる場合や、遮光層、トランジスタに起因する凹凸を有する場合は、可視光の波長領域の光を透過する（いわゆる無色透明）絶縁層を積層し、層間膜表面を平坦化してもよい。層間膜の平坦性を高めるとその上に形成される画素電極層や第2の共通電極層の被覆性もよく、かつ液晶層のギャップ（膜厚）を均一にすることができるため、より液晶表示装置の視認性を向上させ、高画質化が可能になる。

40

【0101】

層間膜413（有彩色の透光性樹脂層417）の形成法は、特に限定されず、その材料に応じて、スピコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）等の方法、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等のツール（設備）を用いることができる。

【0102】

50

第1の電極層447及び第3の電極層448上には液晶層444が設けられ、第2の電極層446が形成された対向基板である第2の基板442で封止されている。

【0103】

第1の基板441及び第2の基板442は透光性基板であり、それぞれ外側（液晶層444と反対側）に偏光板443a、443bが設けられている。

【0104】

図7（A）乃至（D）を用いて図2に示す液晶表示装置の作製工程を説明する。図7（A）乃至（D）は液晶表示装置の作製工程の断面図である。なお、図7（A）乃至（D）では含まれる画素電極層、第1の共通電極層及び第2の共通電極層は省略している。画素電極層、第1の共通電極層及び第2の共通電極層は図2の構造を用いることができ、液晶層において構造体上の画素電極層が第1の共通電極層及び第2の共通電極層間に配置されて生じる斜め電界モードを適用することができる。

10

【0105】

図7（A）において、素子基板である第1の基板441上に素子層451が形成され、素子層451上に層間膜413が形成されている。

【0106】

層間膜413は、有彩色の透光性樹脂層454a、454b、454c及び遮光層455a、455b、455c、455dを含み、遮光層455a、455b、455c、455dの間に有彩色の透光性樹脂層454a、454b、454cがそれぞれ形成される構成である。なお、図7（A）乃至（D）では含まれる画素電極層、第1の共通電極層及び第2の共通電極層は省略している。

20

【0107】

図7（B）に示すように、第1の基板441と対向基板である第2の基板442とを、液晶層458を間に挟持させてシール材456a、456bで固着する。液晶層458を形成する方法として、ディスペンサ法（滴下法）や、第1の基板441と第2の基板442とを貼り合わせてから毛細管現象を用いて液晶を注入する注入法を用いることができる。

【0108】

液晶層458には、ブルー相を示す液晶材料を用いることができる。液晶層458は、液晶、カイラル剤、光硬化樹脂、及び光重合開始剤を含む液晶材料を用いて形成する。

【0109】

30

シール材456a、456bとしては、代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。代表的には、アクリル樹脂、エポキシ樹脂、アミン樹脂などを用いることができる。また、光（代表的には紫外線）重合開始剤、熱硬化剤、フィラー、カップリング剤を含んでもよい。

【0110】

図7（C）に示すように、液晶層458に、光457を照射して高分子安定化処理を行い、液晶層444を形成する。光457は、液晶層458に含まれる光硬化樹脂、及び光重合開始剤が反応する波長の光とする。この光照射による高分子安定化処理により、液晶層444がブルー相を示す温度範囲を広く改善することができる。

【0111】

40

シール材に紫外線などの光硬化樹脂を用い、滴下法で液晶層を形成する場合など、高分子安定化処理の光照射工程によってシール材の硬化を行ってもよい。

【0112】

図7のように、素子基板上にカラーフィルタ層及び遮光層を作り込む液晶表示装置の構成であると、カラーフィルタ層及び遮光層によって対向基板側から照射される光が吸収、遮断されることがないために、液晶層全体に均一に照射することができる。よって、光重合の不均一による液晶の配向乱れやそれに伴う表示ムラなどを防止することができる。また、遮光層によってトランジスタも遮光でき、光照射における電気特性の不良を防止することができる。

【0113】

50

図7(D)に示すように、第1の基板441の外側(液晶層444と反対側)に偏光板443aを、第2の基板442の外側(液晶層444と反対側)に偏光板443bを設ける。また、偏光板の他、位相差板、反射防止膜などの光学フィルムなどを設けてもよい。例えば、偏光板及び位相差板による円偏光を用いてもよい。以上の工程で、液晶表示装置を完成させることができる。

【0114】

また、大型の基板を用いて複数の液晶表示装置を作製する場合(所謂多面取り)、その分断工程は、高分子安定化処理の前か、偏光板を設ける前に行うことができる。分断工程による液晶層への影響(分断工程時にかかる力などによる配向乱れなど)を考慮すると、第1の基板と第2の基板とを貼り合わせた後、高分子安定化処理の前が好ましい。

10

【0115】

図示しないが、光源としてバックライト、サイドライトなどを用いればよい。光源は素子基板である第1の基板441側から、視認側である第2の基板442へと透過するように照射される。

【0116】

第1の電極層447、第2の電極層446、及び第3の電極層448は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

20

【0117】

また、第1の電極層447、第2の電極層446、及び第3の電極層448はタングステン(W)、モリブデン(Mo)、ジルコニウム(Zr)、ハフニウム(Hf)、バナジウム(V)、ニオブ(Nb)、タンタル(Ta)、クロム(Cr)、コバルト(Co)、ニッケル(Ni)、チタン(Ti)、白金(Pt)、アルミニウム(Al)、銅(Cu)、銀(Ag)等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

【0118】

また、第1の電極層447、第2の電極層446、及び第3の電極層448として、導電性高分子(導電性ポリマーともいう)を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した画素電極は、シート抵抗が $10000 \text{ } \Omega/\square$ 以下、波長 550 nm における透光率が70%以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が $0.1 \text{ } \Omega/\square$ 以下であることが好ましい。

30

【0119】

導電性高分子としては、いわゆる電子共役系導電性高分子を用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはこれらの2種以上の共重合体などがあげられる。

【0120】

下地膜となる絶縁膜を第1の基板441とゲート電極層401の間に設けてもよい。下地膜は、第1の基板441からの不純物元素の拡散を防止する機能があり、窒化珪素膜、酸化珪素膜、窒化酸化珪素膜、又は酸化窒化珪素膜から選ばれた一又は複数の膜による積層構造により形成することができる。ゲート電極層401の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。ゲート電極層401に遮光性を有する導電膜を用いることで、バックライトからの光(第1の基板441から入射する光)が、半導体層403へ入射することを防止することができる。

40

【0121】

例えば、ゲート電極層401の2層の積層構造としては、アルミニウム層上にモリブデン層が積層された2層の積層構造、または銅層上にモリブデン層が積層された2層の積層構

50

造、または銅層上に窒化チタン層若しくは窒化タンタル層が積層された2層の積層構造、窒化チタン層上にモリブデン層が積層された2層の積層構造とすることが好ましい。3層の積層構造としては、タングステン層または窒化タングステン層と、アルミニウムとシリコンの合金層またはアルミニウムとチタンの合金層と、窒化チタン層またはチタン層とを積層した積層構造とすることが好ましい。

【0122】

ゲート絶縁層402は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層又は窒化酸化シリコン層を単層で又は積層して形成することができる。また、ゲート絶縁層402として、有機シランガスを用いたCVD法により酸化シリコン層を形成することも可能である。有機シランガスとしては、珪酸エチル(TEOS:化学式 $\text{Si}(\text{OC}_2\text{H}_5)_4$)、テトラメチルシラン(TMS:化学式 $\text{Si}(\text{CH}_3)_4$)、テトラメチルシクロテトラシロキサン(TMCTS)、オクタメチルシクロテトラシロキサン(OMCTS)、ヘキサメチルジシラザン(HMDS)、トリエトキシシラン($\text{SiH}(\text{OC}_2\text{H}_5)_3$)、トリスジメチルアミノシラン($\text{SiH}(\text{N}(\text{CH}_3)_2)_3$)等のシリコン含有化合物を用いることができる。

10

【0123】

半導体層、配線層の作製工程において、薄膜を所望の形状に加工するためにエッチング工程を用いる。エッチング工程は、ドライエッチングやウェットエッチングを用いることができる。

【0124】

ドライエッチングに用いるエッチング装置としては、反応性イオンエッチング法(RIE法)を用いたエッチング装置や、ECR(Electron Cyclotron Resonance)やICP(Inductively Coupled Plasma)などの高密度プラズマ源を用いたドライエッチング装置を用いることができる。また、ICPエッチング装置と比べて広い面積に渡って様な放電が得られやすいドライエッチング装置としては、上部電極を接地させ、下部電極に13.56MHzの高周波電源を接続し、さらに下部電極に3.2MHzの低周波電源を接続したECCP(Enhanced Capacitively Coupled Plasma)モードのエッチング装置がある。このECCPモードのエッチング装置であれば、例えば基板として、第10世代の3mを超えるサイズの基板を用いる場合にも対応することができる。

20

30

【0125】

所望の加工形状にエッチングできるように、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節する。

【0126】

所望の加工形状にエッチングできるように、材料に合わせてエッチング条件(エッチング液、エッチング時間、温度等)を適宜調節する。

【0127】

配線層405a、405bの材料としては、Al、Cr、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等が挙げられる。また、熱処理を行う場合には、この熱処理に耐える耐熱性を導電膜に持たせることが好ましい。例えば、Al単体では耐熱性が劣り、また腐蝕しやすい等の問題点があるので耐熱性導電性材料と組み合わせて形成する。Alと組み合わせる耐熱性導電性材料としては、チタン(Ti)、タンタル(Ta)、タングステン(W)、モリブデン(Mo)、クロム(Cr)、ネオジム(Nd)、スカンジウム(Sc)から選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜、または上述した元素を成分とする窒化物で形成する。

40

【0128】

ゲート絶縁層402、半導体層403、配線層405a、405bを大気に触れさせることなく連続的に形成してもよい。大気に触れさせることなく連続成膜することで、大気成分や大気中に浮遊する汚染不純物元素に汚染されることなく各積層界面を形成することが

50

できるので、トランジスタ特性のばらつきを低減することができる。

【0129】

なお、半導体層403は一部のみがエッチングされ、溝部（凹部）を有する半導体層である。

【0130】

トランジスタ420を覆う絶縁膜407、絶縁層409は、乾式法や湿式法で形成される無機絶縁膜、有機絶縁膜を用いることができる。例えば、CVD法やスパッタ法などを用いて得られる窒化シリコン膜、酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、酸化タンタル膜などを用いることができる。また、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。

10

【0131】

なおシロキサン系樹脂とは、シロキサン系材料を出発材料として形成されたSi-O-Si結合を含む樹脂に相当する。シロキサン系樹脂は置換基としては有機基（例えばアルキル基やアリール基）やフルオロ基を用いても良い。また、有機基はフルオロ基を有していても良い。シロキサン系樹脂は塗布法により成膜し、焼成することによって絶縁膜407として用いることができる。

【0132】

なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁膜407、絶縁層409を形成してもよい。例えば、無機絶縁膜上に有機樹脂膜を積層する構造としてもよい。

20

【0133】

また、多階調マスクにより形成した複数（代表的には二種類）の厚さの領域を有するレジストマスクを用いると、レジストマスクの数を減らすことができるため、工程簡略化、低コスト化が図れる。

【0134】

以上のように、ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることができる。

【0135】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

30

【0136】

（実施の形態3）

実施の形態2において、カラーフィルタを液晶層を挟持する基板の外側に設ける例を図4に示す。なお、実施の形態1及び実施の形態2と同様なものに関しては同様の材料及び作製方法を適用することができ、同一部分又は同様な機能を有する部分の詳細な説明は省略する。

【0137】

図4（A）は液晶表示装置の平面図であり1画素分の画素を示している。図4（B）は、図4（A）の線X1-X2における断面図である。

40

【0138】

図4（A）の平面図においては、実施の形態2と同様に、複数のソース配線層（配線層405aを含む）が互いに平行（図中上下方向に延伸）かつ互いに離間した状態で配置されている。複数のゲート配線層（ゲート電極層401を含む）は、ソース配線層に概略直交する方向（図中左右方向）に延伸し、かつ互いに離間するように配置されている。容量配線層408は、複数のゲート配線層それぞれに隣接する位置に配置されており、ゲート配線層に概略平行な方向、つまり、ソース配線層に概略直交する方向（図中左右方向）に延伸している。ソース配線層と、容量配線層408及びゲート配線層とによって、概略長方形の空間が囲まれているが、この空間に液晶表示装置の画素電極層及び第2の共通電極層

50

と、第1の共通電極層が液晶層444を介して配置されている。画素電極層を駆動するトランジスタ420は、図中左上の角に配置されている。画素電極層及びトランジスタは、マトリクス状に複数配置されている。

【0139】

液晶表示装置において液晶層の厚さであるセルギャップ(Dcg)は5 μ m未満(好ましくは1 μ m以上)とする。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ(膜厚)の最大値とする。よって、図4(B)においてセルギャップ(Dcg)は矢印で示す層間膜413と第2の基板442との距離となる。

【0140】

図4においては、トランジスタ420を覆って層間膜413を形成し、層間膜413上に構造体449を形成する際、構造体449をエッチング加工によって形成した後、層間膜413、絶縁膜407及び絶縁層409にトランジスタ420に接続するためのコンタクトホールを開口する例である。画素電極層である第1の電極層447は、層間膜413、絶縁膜407及び絶縁層409に形成したコンタクトホール及び構造体449を覆って連続的に形成されている。

【0141】

図4の液晶表示装置は、カラーフィルタ450が第2の基板442と偏光板443bの間に設けられている。このように、液晶層444を挟持する第1の基板441及び第2の基板442の外側にカラーフィルタ450を設けてもよい。

【0142】

図4の液晶表示装置の作製工程を図17(A)乃至(D)に示す。

【0143】

なお、図17(A)乃至(D)では含まれる画素電極層、第1の共通電極層及び第2の共通電極層は省略している。例えば、画素電極層、第1の共通電極層及び第2の共通電極層は実施の形態1及び実施の形態2の構造を用いることができ、液晶層において突出して設けられた構造体上の画素電極層が第1の共通電極層及び第2の共通電極層間に配置されて生じる斜め電界モードを適用することができる。

【0144】

図17(A)に示すように、第1の基板441と対向基板である第2の基板442とを、液晶層458を間に挟持させてシール材456a、456bで固着する。液晶層458を形成する方法として、ディスペンサ法(滴下法)や、第1の基板441と第2の基板442とを貼り合わせてから毛細管現象を用いて液晶を注入する注入法を用いることができる。

【0145】

液晶層458には、ブルー相を示す液晶材料を用いる。液晶層458は、液晶、カイラル剤、光硬化樹脂、及び光重合開始剤を含む液晶材料を用いて形成する。

【0146】

図17(B)に示すように、液晶層458に、光457を照射して高分子安定化処理を行い、液晶層444を形成する。光457は、液晶層458に含まれる光硬化樹脂、及び光重合開始剤が反応する波長の光とする。この光照射による高分子安定化処理により、液晶層458がブルー相を示す温度範囲を広く改善することができる。

【0147】

シール材に紫外線などの光硬化樹脂を用い、滴下法で液晶層を形成する場合など、高分子安定化処理の光照射工程によってシール材の硬化も行ってもよい。

【0148】

次に図17(C)に示すように、視認側である第2の基板442側にカラーフィルタ450を設ける。カラーフィルタ450は、一对の基板459a及び基板459bの間に、カラーフィルタ層として機能する有彩色の透光性樹脂層454a、454b、454c及びブラックマトリクス層として機能する遮光層455a、455b、455c、455dを含み、遮光層455a、455b、455c、455dの間に有彩色の透光性樹脂層45

10

20

30

40

50

4 a、4 5 4 b、4 5 4 c がそれぞれ形成される構成である。

【0149】

図17(D)に示すように、第1の基板441の外側(液晶層444と反対側)に偏光板443aを、カラーフィルタ450の外側(液晶層444と反対側)に偏光板443bを設ける。また、偏光板の他、位相差板、反射防止膜などの光学フィルムなどを設けてもよい。例えば、偏光板及び位相差板による円偏光を用いてもよい。以上の工程で、液晶表示装置を完成させることができる。

【0150】

また、大型の基板を用いて複数の液晶表示装置を作製する場合(所謂多面取り)、その分断工程は、高分子安定化処理の前か、偏光板を設ける前に行うことができる。分断工程による液晶層への影響(分断工程時にかかる力などによる配向乱れなど)を考慮すると、第1の基板と第2の基板とを貼り合わせた後、高分子安定化処理の前が好ましい。

【0151】

図示しないが、光源としてバックライト、サイドライトなどを用いればよい。光源は素子基板である第1の基板441側から、視認側である第2の基板442へと透過するように照射される。

【0152】

液晶層中に突出して形成された構造体上に設けられ、液晶層中において、第1の共通電極層及び第2の共通電極層の間に配置された画素電極層と、第2の基板に設けられた第1の共通電極層及び第1の基板に設けられた第2の共通電極層それぞれと斜め電界を形成することによって、液晶層全体に斜め電界を形成することが可能となる。

【0153】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率との比であるコントラスト比も高くすることができる。

【0154】

以上のように、ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることができる。

【0155】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

【0156】

(実施の形態4)

遮光層(ブラックマトリクス)を有する液晶表示装置を、図5を用いて説明する。

【0157】

図5に示す液晶表示装置は、実施の形態2の図2(A)(B)で示す液晶表示装置において、対向基板である第2の基板442側にさらに遮光層414を形成する例である。よって、実施の形態2と同様なものに関しては同様の材料及び作製方法を適用することができ、同一部分又は同様な機能を有する部分の詳細な説明は省略する。

【0158】

図5(A)は液晶表示装置の平面図であり、図5(B)は図5(A)の線X1-X2の断面図である。なお、図5(A)の平面図では素子基板側のみ図示しており、対向基板側の記載は省略している。

【0159】

第2の基板442の液晶層444側に、遮光層414が形成され、平坦化膜として絶縁層415が形成されている。遮光層414は、液晶層444を介してトランジスタ420と対応する領域(トランジスタの半導体層と重畳する領域)に形成することが好ましい。遮光層414がトランジスタ420の少なくとも半導体層403上方を覆うように配置されるように、第1の基板441及び第2の基板442は液晶層444を挟持して固着される。

。

10

20

30

40

50

【0160】

液晶表示装置において液晶層の厚さであるセルギャップ（Dcg）は5 μ m未満（好ましくは1 μ m以上）とする。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ（膜厚）の最大値とする。よって、図5（B）においてセルギャップ（Dcg）は矢印で示す層間膜413と絶縁層415との距離となる。

【0161】

セルギャップの厚さ（液晶層の厚さ）は層間膜413及び絶縁層415の間隔を保持するスペーサやシール材によって制御することができる。セルギャップの厚さ（液晶層の厚さ）を5 μ m未満とするため、液晶層中に設けられる画素電極層、第1の共通電極層、第2の共通電極層、及び構造体の膜厚も5 μ m未満となる。

10

【0162】

遮光層414は、光を反射、又は吸収し、遮光性を有する材料を用いる。例えば、黒色の有機樹脂を用いることができ、感光性又は非感光性のポリイミドなどの樹脂材料に、顔料系の黒色樹脂やカーボンブラック、チタンブラック等を混合させて形成すればよい。また、遮光性の金属膜を用いることもでき、例えばクロム、モリブデン、ニッケル、チタン、コバルト、銅、タングステン、又はアルミニウムなどを用いればよい。

【0163】

遮光層414の形成方法は特に限定されず、材料に応じて、蒸着法、スパッタ法、CVD法などの乾式法、又はスピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）などの湿式法を用い、必要に応じてエッチング法（ドライエッチング又はウエットエッチング）により所望のパターンに加工すればよい。

20

【0164】

絶縁層415もアクリルやポリイミドなどの有機樹脂などを用いて、スピンコートや各種印刷法などの塗布法で形成すればよい。

【0165】

このようにさらに対向基板側に遮光層414を設けると、よりコントラスト向上やトランジスタの安定化の効果を高めることができる。遮光層414はトランジスタ420の半導体層403への光の入射を遮断することができるため、半導体の光感度によるトランジスタ420の電気特性の変動を防止し、より安定化させる。また、遮光層414は隣り合う画素への光漏れを防止することもできるため、より高コントラスト及び高精細な表示を行うことが可能になる。よって、液晶表示装置の高精細、高信頼性を達成することができる。

30

【0166】

液晶層中に突出して形成された構造体上に設けられ、液晶層中において、第1の共通電極層及び第2の共通電極層の間に配置された画素電極層と、第2の基板に設けられた第1の共通電極層及び第1の基板に設けられた第2の共通電極層それぞれと斜め電界を形成することによって、液晶層全体に斜め電界を形成することが可能となる。

【0167】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率との比であるコントラスト比も高くすることができる。

40

【0168】

以上のように、ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることができる。

【0169】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

【0170】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能

50

である。

【0171】

(実施の形態5)

遮光層(ブラックマトリクス)を有する液晶表示装置を、図6を用いて説明する。

【0172】

図6に示す液晶表示装置は、実施の形態2の図2(A)(B)で示す液晶表示装置において、素子基板である第1の基板441側に層間膜413の一部として遮光層414を形成する例である。よって、実施の形態2と同様なものに関しては同様の材料及び作製方法を適用することができ、同一部分又は同様な機能を有する部分の詳細な説明は省略する。

【0173】

図6(A)は液晶表示装置の平面図であり、図6(B)は図6(A)の線X1-X2の断面図である。

【0174】

層間膜413は遮光層414及び有彩色の透光性樹脂層417を含む。遮光層414は、素子基板である第1の基板441側に設けられており、トランジスタ420上(少なくともトランジスタの半導体層403を覆う領域)に絶縁膜407、絶縁層409を介して形成され、半導体層に対する遮光層として機能する。一方、有彩色の透光性樹脂層417は、第1の電極層447、第2の電極層446及び第3の電極層448に重なる領域に形成され、カラーフィルタ層として機能する。図6(B)の液晶表示装置において、第3の電極層448の一部は、遮光層414上に形成され、その上に液晶層444が設けられている。

【0175】

液晶表示装置において液晶層の厚さであるセルギャップ(Dcg)は5 μ m未満(好ましくは1 μ m以上)とする。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ(膜厚)の最大値とする。よって、図6(B)においてセルギャップ(Dcg)は矢印で示す遮光層414と第2の基板442との距離となる。

【0176】

セルギャップの厚さ(液晶層の厚さ)は遮光層414及び第2の基板442の間隔を保持するスペーサやシール材によって制御することができる。セルギャップの厚さ(液晶層の厚さ)を5 μ m未満とするため、液晶層中に設けられる画素電極層、第1の共通電極層、第2の共通電極層、及び構造体の膜厚も5 μ m未満となる。

【0177】

遮光層414を層間膜として用いるため、黒色の有機樹脂を用いることが好ましい。例えば、感光性又は非感光性のポリイミドなどの樹脂材料に、顔料系の黒色樹脂やカーボンブラック、チタンブラック等を混合させて形成すればよい。遮光層414の形成方法は材料に応じて、スピコート、ディップ、スプレー塗布、液滴吐出法(インクジェット法、スクリーン印刷、オフセット印刷等)などの湿式法を用い、必要に応じてエッチング法(ドライエッチング又はウエットエッチング)により所望のパターンに加工すればよい。

【0178】

このように遮光層414を設けると、遮光層414は、画素の開口率を低下させることなくトランジスタ420の半導体層403への光の入射を遮断することができ、トランジスタ420の電気特性の変動を防止し安定化する効果を得られる。また、遮光層414は隣り合う画素への光漏れを防止することもできるため、より高コントラスト及び高精細な表示を行うことが可能になる。よって、液晶表示装置の高精細、高信頼性を達成することができる。

【0179】

また、有彩色の透光性樹脂層417は、カラーフィルタ層として機能させることができる。カラーフィルタ層を対向基板側に設ける場合、トランジスタが形成される素子基板との、正確な画素領域の位置合わせが難しく画質を損なう恐れがあるが、層間膜に含まれる有彩色の透光性樹脂層417をカラーフィルタ層として直接素子基板側に設ける場合、より

10

20

30

40

50

精密な形成領域の制御ができ、微細なパターンの画素にも対応することができる。また、層間膜とカラーフィルタ層を同一の絶縁層で兼ねるので、工程が簡略化しより低コストで液晶表示装置を作製可能となる。

【0180】

液晶層中に突出して形成された構造体上に設けられ、液晶層中において、第1の共通電極層及び第2の共通電極層の間に配置された画素電極層と、第2の基板に設けられた第1の共通電極層及び第1の基板に設けられた第2の共通電極層それぞれと斜め電界を形成することによって、液晶層全体に斜め電界を形成することが可能となる。

【0181】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率との比であるコントラスト比も高くすることができる。

10

【0182】

以上のように、ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることができる。

【0183】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

【0184】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

20

【0185】

(実施の形態6)

実施の形態1乃至5において、液晶表示装置に適用できるトランジスタの他の例を示す。なお、実施の形態1乃至5と同様なものに関しては同様の材料及び作製方法を適用することができる、同一部分又は同様な機能を有する部分の詳細な説明は省略する。

【0186】

図10(A)は液晶表示装置の平面図であり1画素分の画素を示している。図10(B)は、図10(A)の線V1-V2における断面図である。

【0187】

30

図10(A)の平面図においては、実施の形態2と同様に、複数のソース配線層(配線層405aを含む)が互いに平行(図中上下方向に延伸)かつ互いに離間した状態で配置されている。複数のゲート配線層(ゲート電極層401を含む)は、ソース配線層に概略直交する方向(図中左右方向)に延伸し、かつ互いに離間するように配置されている。容量配線層408は、複数のゲート配線層それぞれに隣接する位置に配置されており、ゲート配線層に概略平行な方向、つまり、ソース配線層に概略直交する方向(図中左右方向)に延伸している。ソース配線層と、容量配線層408及びゲート配線層とによって、概略長方形の空間が囲まれているが、この空間に液晶表示装置の画素電極層、第1の共通電極層及び第2の共通電極層が配置されている。画素電極層を駆動するトランジスタ422は、図中左上の角に配置されている。画素電極層及びトランジスタは、マトリクス状に複数配置されている。

40

【0188】

トランジスタ422、有彩色の透光性樹脂層である層間膜413、及び第1の電極層447が設けられた第1の基板441と、第2の電極層446が設けられた第2の基板442とは液晶層444を間に挟持して固着されている。

【0189】

図10における構造において、半導体層403とソース電極層の間にソース領域(一導電型を有する半導体層、バッファ層ともいう)を、半導体層403とドレイン電極層との間にドレイン領域(一導電型を有する半導体層、バッファ層ともいう)を有する例を示す。例えば、ソース領域及びドレイン領域に、n型の導電型を示す半導体層を用いる。

50

【 0 1 9 0 】

また、トランジスタ 4 2 2 のソース領域またはドレイン領域 4 0 4 a、4 0 4 bとして、半導体層を用いる場合は、チャネル形成領域として用いる半導体層 4 0 3 の膜厚よりも薄く、且つ、より高い導電率（電気伝導度）を有するのが好ましい。

【 0 1 9 1 】

液晶層中に突出して形成された構造体上に設けられ、液晶層中において、第 1 の共通電極層及び第 2 の共通電極層の間に配置された画素電極層と、第 2 の基板に設けられた第 1 の共通電極層及び第 1 の基板に設けられた第 2 の共通電極層それぞれと斜め電界を形成することによって、液晶層全体に斜め電界を形成することが可能となる。

【 0 1 9 2 】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率との比であるコントラスト比も高くすることができる。

【 0 1 9 3 】

以上のように、ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることができる。

【 0 1 9 4 】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

【 0 1 9 5 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【 0 1 9 6 】

（実施の形態 7）

実施の形態 1 乃至 5 において、液晶表示装置に適用できるトランジスタの他の例を、図 9 を用いて説明する。

【 0 1 9 7 】

図 9（A）は液晶表示装置の平面図であり 1 画素分の画素を示している。図 9（B）は、図 9（A）の線 Z 1 - Z 2 における断面図である。

【 0 1 9 8 】

図 9（A）の平面図においては、実施の形態 2 と同様に、複数のソース配線層（配線層 4 0 5 aを含む）が互いに平行（図中上下方向に延伸）かつ互いに離間した状態で配置されている。複数のゲート配線層（ゲート電極層 4 0 1 を含む）は、ソース配線層に概略直交する方向（図中左右方向）に延伸し、かつ互いに離間するように配置されている。容量配線層 4 0 8 は、複数のゲート配線層それぞれに隣接する位置に配置されており、ゲート配線層に概略平行な方向、つまり、ソース配線層に概略直交する方向（図中左右方向）に延伸している。ソース配線層と、容量配線層 4 0 8 及びゲート配線層とによって、概略長方形の空間が囲まれているが、この空間に液晶表示装置の画素電極層、第 1 の共通電極層及び第 2 の共通電極層が配置されている。画素電極層を駆動するトランジスタ 4 2 1 は、図中左上の角に配置されている。画素電極層及びトランジスタは、マトリクス状に複数配置されている。

【 0 1 9 9 】

トランジスタ 4 2 1、有彩色の透光性樹脂層である層間膜 4 1 3、及び第 1 の電極層 4 4 7 が設けられた第 1 の基板 4 4 1 と、第 2 の電極層 4 4 6 が設けられた第 2 の基板 4 4 2 とは液晶層 4 4 4 を間に挟持して固着されている。

【 0 2 0 0 】

液晶表示装置において液晶層の厚さであるセルギャップ（D c g）は 5 μ m 未満（好ましくは 1 μ m 以上）とする。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ（膜厚）の最大値とする。よって、図 9（B）においてセルギャップ（D c g）は矢印で示す層間膜 4 1 3 と第 2 の基板 4 4 2 との距離となる。

10

20

30

40

50

【0201】

トランジスタ421はボトムゲート型のトランジスタであり、絶縁表面を有する基板である第1の基板441上に、ゲート電極層401、ゲート絶縁層402、ソース電極層又はドレイン電極層として機能する配線層405a、405b、及び半導体層403を含む。また、トランジスタ421を覆い、半導体層403に接する絶縁膜407が設けられ、絶縁膜407上にさらに絶縁層409が積層されている。

【0202】

なお、実施の形態6で示したようにバッファ層を、半導体層403と配線層405a、405bの間に設ける構造としてもよい。また、バッファ層をゲート絶縁層402と配線層405a、405bの間及び、半導体層403と配線層405a、405bの間の両方に設ける構造としてもよい。

10

【0203】

トランジスタ421は、トランジスタ421を含む領域全てにおいてゲート絶縁層402が存在し、ゲート絶縁層402と絶縁表面を有する基板である第1の基板441の間にゲート電極層401が設けられている。ゲート絶縁層402上には配線層405a、405bが設けられている。そして、ゲート絶縁層402、配線層405a、405b上に半導体層403が設けられている。また、図示しないが、ゲート絶縁層402上の配線層405a、405bは半導体層403の外周部より外側に延在している。

【0204】

液晶層中に突出して形成された構造体上に設けられ、液晶層中において、第1の共通電極層及び第2の共通電極層の間に配置された画素電極層と、第2の基板に設けられた第1の共通電極層及び第1の基板に設けられた第2の共通電極層それぞれと斜め電界を形成することによって、液晶層全体に斜め電界を形成することが可能となる。

20

【0205】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率との比であるコントラスト比も高くすることができる。

【0206】

以上のように、ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることができる。

30

【0207】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

【0208】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0209】

(実施の形態8)

上記実施の形態1乃至7において、トランジスタ420、421、422の半導体層に用いることのできる材料として酸化物半導体を説明する。具体的には、半導体層として酸化物半導体層を用いたトランジスタ1420、1450を説明する。

40

【0210】

図11(A)に示すトランジスタ1420はボトムゲート型のトランジスタであり、絶縁表面を有する基板1400上に、ゲート電極層1401、ゲート絶縁層1402、酸化物半導体層1403、ソース電極層1405a、及びドレイン電極層1405bを含む。また、トランジスタ1420を覆い、酸化物半導体層1403に積層する酸化物絶縁層1407が設けられている。酸化物絶縁層1407上にはさらに窒化物絶縁層を用いた保護絶縁層1409が形成されている。

【0211】

酸化物半導体層を用いるトランジスタの電気的特性変動を抑止するため、変動要因となる

50

水素、水分、水酸基又は水素化物（水素化合物ともいう）などの不純物を酸化物半導体層より意図的に排除し、かつ不純物の排除工程によって同時に減少してしまう酸化物半導体を構成する主成分材料である酸素を供給することによって、酸化物半導体層を高純度化及び電氣的にI型（真性）化する。

【0212】

よって酸化物半導体中の水素は少なければ少ないほどよく、酸化物半導体に含まれる水素が好ましくは $1 \times 10^{16} / \text{cm}^3$ 未満として、酸化物半導体に含まれる水素を極力除去してゼロに近づける。

【0213】

また、高純度化された酸化物半導体中にはキャリアが極めて少なく（ゼロに近い）、キャリア濃度は $1 \times 10^{14} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{12} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{11} / \text{cm}^3$ 未満である。酸化物半導体中にキャリアが極めて少ないため、トランジスタは、オフ電流を少なくすることができる。オフ電流は少なければ少ないほど好ましい。オフ電流（リーク電流ともいう）とは、 $-1\text{V} \sim -10\text{V}$ の間のいずれかのゲート電圧を印加した場合のトランジスタのソース、ドレイン間を流れる電流のことであり、本明細書に開示する酸化物半導体を用いたトランジスタは、チャネル幅（ w ）が $1\mu\text{m}$ あたりの電流値が $100\text{aA} / \mu\text{m}$ 以下、好ましくは $10\text{aA} / \mu\text{m}$ 以下、さらに好ましくは $1\text{aA} / \mu\text{m}$ 以下である。さらに、pn接合がなく、ホットキャリア劣化がないため、これらにトランジスタの電氣的特性が影響を受けない。

【0214】

上記水素の濃度範囲は、二次イオン質量分析（SIMS：Secondary Ion Mass Spectrometry）で得られたもの、またはそのデータに基づいて得られる。また、キャリア濃度はホール効果測定により求めることができる。ホール効果測定器の例として、比抵抗／ホール測定システムResistest8310（東陽テクニカ製）を挙げることができる。比抵抗／ホール測定システムResistest8310は、磁場の向きと大きさを一定の周期で変化させ、それと同期してサンプルに現れるホール起電圧のみを検出するAC（交流）ホール測定が可能であり、移動度が小さくて抵抗率の高い材料についても、ホール起電圧を検出できる。

【0215】

また、酸化物半導体膜中だけでなく、ゲート絶縁層内に存在する水分などの不純物を低減し、上下に接して設けられる膜と酸化物半導体膜の界面に存在する水分などの不純物も低減する。

【0216】

酸化物半導体の主成分以外の不純物が極力含まれないように高純度化することにより、トランジスタの動作を良好なものとすることができる。

【0217】

酸化物半導体膜としては、四元系金属酸化物であるIn-Sn-Ga-Zn-O膜や、三元系金属酸化物であるIn-Ga-Zn-O膜、In-Sn-Zn-O膜、In-Al-Zn-O膜、Sn-Ga-Zn-O膜、Al-Ga-Zn-O膜、Sn-Al-Zn-O系や、二元系金属酸化物であるIn-Zn-O膜、Sn-Zn-O膜、Al-Zn-O膜、Zn-Mg-O膜、Sn-Mg-O膜、In-Mg-O膜や、In-O膜、Sn-O膜、Zn-O膜などの酸化物半導体膜を用いることができる。また、上記酸化物半導体膜に SiO_2 を含んでもよい。

【0218】

また、酸化物半導体膜は、 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) で表記される薄膜を用いることができる。ここで、Mは、Ga、Al、MnおよびCoから選ばれた一または複数の金属元素を示す。例えばMとして、Ga、Ga及びAl、Ga及びMn、またはGa及びCoなどがある。 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) で表記される構造の酸化物半導体膜のうち、MとしてGaを含む構造の酸化物半導体を、上記したIn-Ga-Zn-O酸化物半導体とよび、その薄膜をIn-Ga-Zn-O非単結晶膜ともよぶこととする。

【0219】

また、トランジスタ1420、1450はボトムゲート構造の逆スタガ型薄膜トランジスタの例を示すが、本明細書に開示する液晶表示装置に適用できる酸化物半導体層を有するトランジスタは、酸化物半導体層上にチャネル保護層を設けたチャネル保護型のトランジスタでも、トップゲート構造のトランジスタであってもよい。

【0220】

また、トランジスタ1420、1450はシングルゲート構造のトランジスタを用いて説明するが、必要に応じて、チャネル形成領域を複数有するマルチゲート構造のトランジスタも形成することができる。

【0221】

図11(B)では、断面から見て酸化物絶縁層を窒化物絶縁層で囲む例を示す。

【0222】

図11(B)に示すトランジスタ1450はボトムゲート型の薄膜トランジスタであり、絶縁表面を有する基板1400上に、ゲート電極層1401、窒化物絶縁層を用いたゲート絶縁層1432a、酸化物絶縁層を用いたゲート絶縁層1432b、酸化物半導体層1403、ソース電極層1405a、及びドレイン電極層1405bを含む。また、トランジスタ1450を覆い、酸化物半導体層1403に積層する酸化物絶縁層1437が設けられている。酸化物絶縁層1437上にはさらに窒化物絶縁層を用いた保護絶縁層1439が形成されている。保護絶縁層1439は窒化物絶縁層であるゲート絶縁層1432aと接する構成とする。

【0223】

本実施の形態では、トランジスタ1450においてゲート絶縁層をゲート電極層側から窒化物絶縁層と酸化物絶縁層との積層構造とする。また、窒化物絶縁層である保護絶縁層1439の形成前に、酸化物絶縁層1437と、ゲート絶縁層1432bを選択的に除去し、窒化物絶縁層であるゲート絶縁層1432aが露出するように加工する。

【0224】

少なくとも酸化物絶縁層1437、ゲート絶縁層1432bの上面形状は、酸化物半導体層1403の上面形状よりも広く、トランジスタ1450を覆う上面形状とすることが好ましい。

【0225】

さらに酸化物絶縁層1437の上面と、酸化物絶縁層1437及びゲート絶縁層1432bの側面とを覆い、かつ窒化物絶縁層であるゲート絶縁層1432aに接して、窒化物絶縁層である保護絶縁層1439を形成する。

【0226】

窒化物絶縁層からなる保護絶縁層1439及びゲート絶縁層1432aは、スパッタ法やプラズマCVD法で得られる窒化シリコン膜、酸化窒化シリコン膜、窒化アルミニウム膜、酸化窒化アルミニウム膜などの水分、水素イオン、OH⁻などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用いる。

【0227】

本実施の形態では、窒化物絶縁層からなる保護絶縁層1439として、酸化物半導体層1403の下面、上面、及び側面を囲むようにRFスパッタ法を用い、膜厚100nmの窒化シリコン層を設ける。

【0228】

図11(B)に示す構造とすることで、酸化物半導体層1403は、接して囲う様に設けられるゲート絶縁層1432b及び酸化物絶縁層1437によって、水素、水分、水酸基又は水素化物などの不純物は低減され、かつ窒化物絶縁層であるゲート絶縁層1432a及び保護絶縁層1439によってさらに外部を覆うように囲まれているので、保護絶縁層1439の形成後の製造プロセスにおいて、外部からの水分の侵入を防ぐことができる。また、液晶表示装置としてデバイスが完成した後にも長期的に、外部からの水分の侵入を防ぐことができデバイスの長期信頼性を向上することができる。

10

20

30

40

50

【 0 2 2 9 】

また、本実施の形態では一つのトランジスタを窒化物絶縁層で囲む構成を示したが特に限定されず、複数のトランジスタを窒化物絶縁層で囲む構成としてもよいし、画素部の複数のトランジスタをまとめて窒化物絶縁層で囲む構成としてもよい。少なくともアクティブマトリクス基板の画素部の周縁を囲むように保護絶縁層 1 4 3 9 とゲート絶縁層 1 4 3 2 a とが接する領域を設ける構成とすればよい。

【 0 2 3 0 】

液晶層中に突出して形成された構造体上に設けられ、液晶層中において、第 1 の共通電極層及び第 2 の共通電極層の間に配置された画素電極層と、第 2 の基板に設けられた第 1 の共通電極層及び第 1 の基板に設けられた第 2 の共通電極層それぞれと斜め電界を形成することによって、液晶層全体に斜め電界を形成することが可能となる。

10

【 0 2 3 1 】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率との比であるコントラスト比も高くすることができる。

【 0 2 3 2 】

以上のように、ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることができる。

【 0 2 3 3 】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

20

【 0 2 3 4 】

ブルー相を示す液晶材料を用いると、配向膜へのラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることが可能となる。特に、酸化物半導体層を用いるトランジスタは、静電気の影響によりトランジスタの電氣的な特性が著しく変動して設計範囲を逸脱する恐れがある。

【 0 2 3 5 】

ブルー相を示す液晶材料の応答速度が従来液晶材料よりも一桁以上速いため、酸化物半導体層を用いるトランジスタの様な倍速（高速）駆動が可能なデバイスと組み合わせることによって、液晶表示装置の高機能化及び高速応答化が実現できる。

30

【 0 2 3 6 】

酸化物半導体を用いたトランジスタは、オフ電流が非常に小さいため、保持容量は非常に小さくてもよい。また設けなくてもよいので、開口率を大きくすることができ、またブルー相を示す液晶材料を用いることによる容量増加が生じて、寄生容量を低減することができるため消費電力を低く抑えることができる。

【 0 2 3 7 】

以上のことから、本実施の形態のように酸化物半導体層を用いるトランジスタを有する液晶表示装置にブルー相を示す液晶材料を用いることはより効果的である。

40

【 0 2 3 8 】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【 0 2 3 9 】

（実施の形態 9）

本実施の形態は、実施の形態 8 で示した酸化物半導体層を含むトランジスタ、及び作製方法の一例を図 2 6 を用いて詳細に説明する。本実施の形態で示すトランジスタ 3 9 0 は、上記実施の形態における、チャネル形成領域を含む酸化物半導体層を用いるトランジスタ 1 4 2 0、1 4 5 0 として適用することができる。上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

50

【0240】

図26(A)乃至(E)にトランジスタの断面構造の一例を示す。図26(A)乃至(E)に示すトランジスタ390は、ボトムゲート構造の一つであり逆スタガ型薄膜トランジスタともいう。

【0241】

また、トランジスタ390はシングルゲート構造のトランジスタを用いて説明するが、必要に応じて、チャネル形成領域を複数有するマルチゲート構造のトランジスタも形成することができる。

【0242】

以下、図26(A)乃至(E)を用い、基板394上にトランジスタ390を作製する工程を説明する。

10

【0243】

まず、絶縁表面を有する基板394上に導電膜を形成した後、第1のフォトリソグラフィ工程によりゲート電極層391を形成する。形成されたゲート電極層の端部はテーパ形状であると、上に積層するゲート絶縁層の被覆性が向上するため好ましい。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0244】

絶縁表面を有する基板394に使用することができる基板に大きな制限はないが、少なくとも、後の加熱処理に耐えうる程度の耐熱性を有していることが必要となる。バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。

20

【0245】

また、ガラス基板としては、後の加熱処理の温度が高い場合には、歪み点が730 以上のものを用いると良い。また、ガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。酸化ホウ素と比較して酸化バリウム(BaO)を多く含ませることで、より実用的な耐熱ガラスが得られる。このため、 B_2O_3 より BaO を多く含むガラス基板を用いることが好ましい。

【0246】

なお、上記のガラス基板に代えて、セラミック基板、石英基板、サファイア基板などの絶縁体となる基板を用いても良い。他にも、結晶化ガラス基板などを用いることができる。また、プラスチック基板等も適宜用いることができる。

30

【0247】

下地膜となる絶縁膜を基板394とゲート電極層391との間に設けてもよい。下地膜は、基板394からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

【0248】

また、ゲート電極層391の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。

40

【0249】

例えば、ゲート電極層391の2層の積層構造としては、アルミニウム層上にモリブデン層が積層された2層の積層構造、銅層上にモリブデン層が積層された2層の積層構造、銅層上に窒化チタン層若しくは窒化タンタル層が積層された2層の積層構造、窒化チタン層とモリブデン層とを積層した2層構造、又は窒化タングステン層とタングステン層とを積層した2層構造とすることが好ましい。3層の積層構造としては、タングステン層または窒化タングステン層と、アルミニウムとシリコンの合金層またはアルミニウムとチタンの合金層と、窒化チタン層またはチタン層とを積層した積層とすることが好ましい。なお、透光性を有する導電膜を用いてゲート電極層391を形成することもできる。透光性を有

50

する導電膜としては、透光性導電性酸化物等をその例に挙げることができる。

【0250】

次いで、ゲート電極層391上にゲート絶縁層397を形成する。

【0251】

ゲート絶縁層397は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。スパッタリング法により酸化シリコン膜を成膜する場合には、ターゲットとしてシリコンターゲット又は石英ターゲットを用い、スパッタガスとして酸素又は、酸素及びアルゴンの混合ガスを用いて行う。

10

【0252】

ここで、不純物を除去することによりi型化又は実質的にi型化された酸化物半導体（高純度化された酸化物半導体）は界面準位、界面電荷に対して極めて敏感であるため、ゲート絶縁層397との界面は重要である。そのため高純度化された酸化物半導体に接するゲート絶縁層（GI）は、高品質化が要求される。

【0253】

例えば、 μ 波（2.45GHz）を用いた高密度プラズマCVDは、緻密で絶縁耐圧の高い高品質な絶縁層を形成できるので好ましい。高純度化された酸化物半導体と高品質ゲート絶縁層とが密接することにより、界面準位を低減して界面特性を良好なものとすることができるからである。

20

【0254】

もちろん、ゲート絶縁層として良質な絶縁層を形成できるものであれば、スパッタリング法やプラズマCVD法など他の成膜方法を適用することができる。また、成膜後の熱処理によってゲート絶縁層の膜質、酸化物半導体との界面特性が改質される絶縁層であっても良い。いずれにしても、ゲート絶縁層としての膜質が良好であることは勿論のこと、酸化物半導体との界面準位密度を低減し、良好な界面を形成できるものであれば良い。

【0255】

さらに、85、 2×10^6 V/cm、12時間のゲートバイアス・熱ストレス試験（BT試験）においては、不純物が酸化物半導体に添加されていると、不純物と酸化物半導体の主成分との結合手が、強電界（B：バイアス）と高温（T：温度）により切断され、生成された未結合手がしきい値電圧（ V_{th} ）のドリフトを誘発することとなる。

30

【0256】

これに対して、本明細書に開示する発明は、酸化物半導体の不純物、特に水素や水等を極力除去し、上記のようにゲート絶縁層との界面特性を良好にすることにより、BT試験に対しても安定なトランジスタを得ることを可能としている。

【0257】

ゲート絶縁層397は、ゲート電極層391側から窒化物絶縁層と、酸化物絶縁層との積層構造とすることもできる。例えば、第1のゲート絶縁層としてスパッタリング法により膜厚50nm以上200nm以下の窒化シリコン層（ SiN_y （ $y > 0$ ））を形成し、第1のゲート絶縁層上に第2のゲート絶縁層として膜厚5nm以上300nm以下の酸化シリコン層（ SiO_x （ $x > 0$ ））を積層して、膜厚100nmのゲート絶縁層とする。ゲート絶縁層の膜厚は、トランジスタに要求される特性によって適宜設定すればよく350nm乃至400nm程度でもよい。

40

【0258】

また、ゲート絶縁層397、後に形成される酸化物半導体膜393に水素、水酸基及び水分がなるべく含まれないようにするために、成膜の前処理として、スパッタリング装置の予備加熱室でゲート電極層391が形成された基板394、又はゲート絶縁層397までが形成された基板394を予備加熱し、基板394に吸着した水素、水分などの不純物を脱離し排気することが好ましい。なお、予備加熱の温度としては、100以上400以下好ましくは150以上300以下である。なお、予備加熱室に設ける排気手段は

50

クライオポンプが好ましい。なお、この予備加熱の処理は省略することもできる。またこの予備加熱は、酸化物絶縁層 396 の成膜前に、ソース電極層 395a 及びドレイン電極層 395b まで形成した基板 394 にも同様に行ってもよい。

【0259】

次いで、ゲート絶縁層 397 上に、膜厚 2nm 以上 200nm 以下の酸化物半導体膜 393 を形成する（図 26(A) 参照）。

【0260】

なお、酸化物半導体膜 393 をスパッタリング法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁層 397 の表面に付着しているゴミを除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側に RF 電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウム、酸素などを用いてもよい。

【0261】

酸化物半導体膜 393 はスパッタリング法により成膜する。酸化物半導体膜 393 は、四元系金属酸化物である In-Sn-Ga-Zn-O 膜や、三元系金属酸化物である In-Ga-Zn-O 膜、In-Sn-Zn-O 膜、In-Al-Zn-O 膜、Sn-Ga-Zn-O 膜、Al-Ga-Zn-O 膜、Sn-Al-Zn-O 系や、二元系金属酸化物である In-Zn-O 膜、Sn-Zn-O 膜、Al-Zn-O 膜、Zn-Mg-O 膜、Sn-Mg-O 膜、In-Mg-O 膜や、In-O 膜、Sn-O 膜、Zn-O 膜などの酸化物半導体膜を用いることができる。また、上記酸化物半導体膜に SiO₂ を含んでもよい。本実施の形態では、酸化物半導体膜 393 を In-Ga-Zn-O 系酸化物半導体ターゲットを用いてスパッタリング法により成膜する。また、酸化物半導体膜 393 は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、又は希ガス（代表的にはアルゴン）及び酸素雰囲気下においてスパッタリング法により形成することができる。

【0262】

酸化物半導体膜 393 をスパッタリング法で作製するためのターゲットとして、酸化亜鉛を主成分とする金属酸化物のターゲットを用いることができる。また、金属酸化物のターゲットの他の例としては、In、Ga、及び Zn を含む酸化物半導体ターゲットとして In:Ga:Zn = 1:1:0.5 [atom 比]、（すなわち、In₂O₃:Ga₂O₃:ZnO = 1:1:1 [mol 数比]）の組成比を有するターゲットを用いることができる。また、In、Ga、及び Zn を含む酸化物半導体ターゲットとして、In:Ga:Zn = 1:1:1 [atom 比]、（すなわち、In₂O₃:Ga₂O₃:ZnO = 1:1:2 [mol 数比]）の組成比を有するターゲットや、In:Ga:Zn = 1:1:2 [atom 比]、（すなわち、In₂O₃:Ga₂O₃:ZnO = 1:1:4 [mol 数比]）の組成比を有するターゲットや、In:Ga:Zn = 1:0:1 [atom 比]、（すなわち、In₂O₃:ZnO = 1:2 [mol 数比]）の組成比を有するターゲットを用いることもできる。酸化物半導体ターゲットの充填率は 90% 以上 100% 以下、好ましくは 95% 以上 99.9% 以下である。充填率の高い酸化物半導体ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜となる。

【0263】

減圧状態に保持された処理室内に基板を保持し、基板を室温又は 400 未満の温度に加熱する。そして、処理室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、金属酸化物をターゲットとして基板 394 上に酸化物半導体膜 393 を成膜する。処理室内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水（H₂O）など水素原子を含む化合物（より好ましくは炭素原子を含む化合物も）等が排気されるため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる

。また、クライオポンプにより処理室内に残留する水分を除去しながらスパッタ成膜を行うことで、酸化物半導体膜 393 を成膜する際の基板温度は室温から 400 未満とすることができる。

【0264】

成膜条件の一例としては、基板とターゲット間の距離を 100 mm、圧力 0.6 Pa、直流 (DC) 電源 0.5 kW、酸素 (酸素流量比率 100%) 雰囲気下の条件が適用される。なお、パルス直流 (DC) 電源を用いると、ごみが軽減でき、膜厚分布も均一となるために好ましい。酸化物半導体膜は好ましくは 5 nm 以上 30 nm 以下とする。なお、適用する酸化物半導体材料により適切な厚みは異なり、材料に応じて適宜厚みを選択すればよい。

10

【0265】

スパッタリング法にはスパッタ用電源に高周波電源を用いる RF スパッタリング法と、DC スパッタリング法があり、さらにパルスのバイアスを与えるパルス DC スパッタリング法もある。RF スパッタリング法は主に絶縁膜を成膜する場合に用いられ、DC スパッタリング法は主に金属膜を成膜する場合に用いられる。

【0266】

また、材料の異なるターゲットを複数設置できる多元スパッタ装置もある。多元スパッタ装置は、同一チャンバーで異なる材料膜を積層成膜することも、同一チャンバーで複数種類の材料を同時に放電させて成膜することもできる。

【0267】

また、チャンバー内部に磁石機構を備えたマグネトロンスパッタリング法を用いるスパッタ装置や、グロー放電を使わずマイクロ波を用いて発生させたプラズマを用いる ECR スパッタリング法を用いるスパッタ装置がある。

20

【0268】

また、スパッタリング法を用いる成膜方法として、成膜中にターゲット物質とスパッタガス成分とを化学反応させてそれらの化合物薄膜を形成するリアクティブスパッタリング法や、成膜中に基板にも電圧をかけるバイアススパッタリング法もある。

【0269】

次いで、酸化物半導体膜を第 2 のフォトリソグラフィ工程により島状の酸化物半導体層 399 に加工する (図 26 (B) 参照)。また、島状の酸化物半導体層 399 を形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

30

【0270】

また、ゲート絶縁層 397 にコンタクトホールを形成する場合、その工程は酸化物半導体層 399 の形成時に行うことができる。

【0271】

なお、ここでの酸化物半導体膜 393 のエッチングは、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。

【0272】

ドライエッチングに用いるエッチングガスとしては、塩素を含むガス (塩素系ガス、例えば塩素 (Cl_2)、塩化硼素 (BCl_3)、塩化珪素 (SiCl_4)、四塩化炭素 (CCl_4) など) が好ましい。

40

【0273】

また、フッ素を含むガス (フッ素系ガス、例えば四弗化炭素 (CF_4)、六弗化硫黄 (SF_6)、三弗化窒素 (NF_3)、トリフルオロメタン (CHF_3) など)、臭化水素 (HBr)、酸素 (O_2)、これらのガスにヘリウム (He) やアルゴン (Ar) などの希ガスを添加したガス、などを用いることができる。

【0274】

ドライエッチング法としては、平行平板型 RIE (Reactive Ion Etching) 法や、ICP (Inductively Coupled Plasma: 誘導

50

結合型プラズマ)エッチング法を用いることができる。所望の加工形状にエッチングできるように、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節する。

【0275】

ウェットエッチングに用いるエッチング液としては、燐酸と酢酸と硝酸を混ぜた溶液、例えばITO7N(関東化学社製)などを用いることができる。

【0276】

また、ウェットエッチング後のエッチング液はエッチングされた材料とともに洗浄によって除去される。その除去された材料を含むエッチング液の廃液を精製し、含まれる材料を再利用してもよい。当該エッチング後の廃液から酸化物半導体層に含まれるインジウム等の材料を回収して再利用することにより、資源を有効活用し低コスト化することができる。

10

【0277】

所望の加工形状にエッチングできるように、材料に合わせてエッチング条件(エッチング液、エッチング時間、温度等)を適宜調節する。

【0278】

なお、次工程の導電膜を形成する前に逆スパッタを行い、酸化物半導体層399及びゲート絶縁層397の表面に付着しているレジスト残渣などを除去することが好ましい。

【0279】

次いで、ゲート絶縁層397、及び酸化物半導体層399上に、導電膜を形成する。導電膜をスパッタリング法や真空蒸着法で形成すればよい。ソース電極層及びドレイン電極層(これと同じ層で形成される配線を含む)となる導電膜の材料としては、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等が挙げられる。また、Al、Cuなどの金属層の一方または双方にCr、Ta、Ti、Mo、Wなどの高融点金属層を積層させた構成としても良い。また、Si、Ti、Ta、W、Mo、Cr、Nd、Sc、YなどAl膜に生ずるヒロックやウィスカの発生を防止する元素が添加されているAl材料を用いることで耐熱性を向上させることが可能となる。

20

【0280】

また、導電膜は、単層構造でも、2層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する2層構造、Ti膜と、そのTi膜上に重ねてアルミニウム膜を積層し、さらにその上にTi膜を成膜する3層構造などが挙げられる。

30

【0281】

また、ソース電極層及びドレイン電極層(これと同じ層で形成される配線を含む)となる導電膜としては導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム(In_2O_3)、酸化スズ(SnO_2)、酸化亜鉛(ZnO)、酸化インジウム酸化スズ合金(In_2O_3 SnO_2 、ITOと略記する)、酸化インジウム酸化亜鉛合金(In_2O_3 ZnO)または前記金属酸化物材料にシリコン若しくは酸化シリコンを含ませたものを用いることができる。

40

【0282】

第3のフォトリソグラフィ工程により導電膜上にレジストマスクを形成し、選択的にエッチングを行ってソース電極層395a、ドレイン電極層395bを形成した後、レジストマスクを除去する(図26(C)参照)。

【0283】

第3のフォトリソグラフィ工程でのレジストマスク形成時の露光には、紫外線やKrFレーザ光やArFレーザ光を用いる。酸化物半導体層399上で隣り合うソース電極層の下端部とドレイン電極層の下端部との間隔幅によって後に形成されるトランジスタのチャネル長Lが決定される。なお、チャネル長 $L=25\text{nm}$ 未満の露光を行う場合には、数nm~数10nmと極めて波長が短い超紫外線(Extreme Ultraviolet)

50

を用いて第3のフォトリソグラフィ工程でのレジストマスク形成時の露光を行う。超紫外線による露光は、解像度が高く焦点深度も大きい。従って、後に形成されるトランジスタのチャンネル長 L を 10 nm 以上 1000 nm 以下とすることも可能であり、回路の動作速度を高速化でき、さらにオフ電流値が極めて小さいため、低消費電力化も図ることができる。

【0284】

なお、導電膜のエッチングの際に、酸化物半導体層399は除去されないようにそれぞれの材料及びエッチング条件を適宜調節する。

【0285】

本実施の形態では、導電膜としてTi膜を用いて、酸化物半導体層399にはIn-Ga-Zn-O系酸化物半導体を用いたので、導電膜のエッチャントとして燐酸と酢酸と硝酸を混ぜた溶液を用いる。

10

【0286】

なお、第3のフォトリソグラフィ工程では、酸化物半導体層399は一部のみがエッチングされ、溝部(凹部)を有する酸化物半導体層となることもある。また、ソース電極層395a、ドレイン電極層395bを形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0287】

また、フォトリソグラフィ工程で用いるフォトマスク数及び工程数を削減するため、透過した光が複数の強度となる露光マスクである多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成したレジストマスクは複数の膜厚を有する形状となり、エッチングを行うことでさらに形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

20

【0288】

N_2O 、 N_2 、またはArなどのガスを用いたプラズマ処理によって露出している酸化物半導体層の表面に付着した吸着水などを除去してもよい。また、酸素とアルゴンの混合ガスを用いてプラズマ処理を行ってもよい。

30

【0289】

プラズマ処理を行った場合、大気に触れることなく、酸化物半導体層の一部に接する保護絶縁膜となる酸化物絶縁層として酸化物絶縁層396を形成する(図26(D)参照)。本実施の形態では、酸化物半導体層399がソース電極層395a、ドレイン電極層395bと重ならない領域において、酸化物半導体層399と酸化物絶縁層396とが接するように形成する。

【0290】

本実施の形態では、酸化物絶縁層396として、島状の酸化物半導体層399、ソース電極層395a、ドレイン電極層395bまで形成された基板394を室温又は 100°C 未満の温度に加熱し、水素及び水分が除去された高純度酸素を含むスパッタガスを導入しシリコン半導体のターゲットを用いて、欠陥を含む酸化シリコン層を成膜する。

40

【0291】

例えば、純度が6Nであり、ボロンがドーブされたシリコンターゲット(抵抗値 0.01 cm)を用い、基板とターゲット間の距離(T-S間距離)を 89 mm 、圧力 0.4 Pa 、直流(DC)電源 6 kW 、酸素(酸素流量比率 100%)雰囲気下でパルスDCスパッタリング法により酸化シリコン膜を成膜する。膜厚は 300 nm とする。なお、シリコンターゲットに代えて石英(好ましくは合成石英)を酸化シリコン膜を成膜するためのターゲットとして用いることができる。なお、スパッタガスとして酸素又は、酸素及びアルゴンの混合ガスを用いて行う。

50

【0292】

この場合において、処理室内の残留水分を除去しつつ酸化物絶縁層396を成膜することが好ましい。酸化物半導体層399及び酸化物絶縁層396に水素、水酸基又は水分が含まれないようにするためである。

【0293】

処理室内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子や、水(H_2O)など水素原子を含む化合物等が排気されるため、当該成膜室で成膜した酸化物絶縁層396に含まれる不純物の濃度を低減できる。

10

【0294】

なお、酸化物絶縁層396として、酸化シリコン層に代えて、酸化窒化シリコン層、酸化アルミニウム層、または酸化窒化アルミニウム層などを用いることもできる。

【0295】

さらに、酸化物絶縁層396と酸化物半導体層399とを接した状態で100乃至400で加熱処理を行ってもよい。本実施の形態における酸化物絶縁層396は欠陥を多く含むため、この加熱処理によって酸化物半導体層399中に含まれる水素、水分、水酸基又は水素化物などの不純物を酸化物絶縁層396に拡散させ、酸化物半導体層399中に含まれる該不純物をより低減させることができる。

20

【0296】

以上の工程で、水素、水分、水酸基又は水素化物の濃度が低減された酸化物半導体層392を有するトランジスタ390を形成することができる(図26(E)参照)。

【0297】

上記のように酸化物半導体膜を成膜するに際し、反応雰囲気中の残留水分を除去することで、該酸化物半導体膜中の水素及び水素化物の濃度を低減することができる。それにより酸化物半導体膜の安定化を図ることができる。

【0298】

酸化物絶縁層上に保護絶縁層を設けてもよい。本実施の形態では、保護絶縁層398を酸化物絶縁層396上に形成する。保護絶縁層398としては、窒化シリコン膜、窒化酸化シリコン膜、窒化アルミニウム膜、又は窒化酸化アルミニウム膜などを用いる。

30

【0299】

保護絶縁層398として、酸化物絶縁層396まで形成された基板394を100~400の温度に加熱し、水素及び水分が除去された高純度窒素を含むスパッタガスを導入しシリコン半導体のターゲットを用いて窒化シリコン膜を成膜する。この場合においても、酸化物絶縁層396と同様に、処理室内の残留水分を除去しつつ保護絶縁層398を成膜することが好ましい。

【0300】

保護絶縁層398を形成する場合、保護絶縁層398の成膜時に100~400に基板394を加熱することで、酸化物半導体層中に含まれる水素若しくは水分を酸化物絶縁層に拡散させることができる。この場合上記酸化物絶縁層396の形成後に加熱処理を行わなくてもよい。

40

【0301】

酸化物絶縁層396として酸化シリコン層を形成し、保護絶縁層398として窒化シリコン層を積層する場合、酸化シリコン層と窒化シリコン層を同じ処理室において、共通のシリコンターゲットを用いて成膜することができる。先に酸素を含むスパッタガスを導入して、処理室内に装着されたシリコンターゲットを用いて酸化シリコン層を形成し、次にスパッタガスを窒素を含むスパッタガスに切り替えて同じシリコンターゲットを用いて窒化シリコン層を成膜する。酸化シリコン層と窒化シリコン層とを大気に曝露せずに連続して形成することができるため、酸化シリコン層表面に水素や水分などの不純物が吸着するこ

50

とを防止することができる。この場合、酸化物絶縁層 3 9 6 として酸化シリコン層を形成し、保護絶縁層 3 9 8 として窒化シリコン層を積層した後、酸化物半導体層中に含まれる水素若しくは水分を酸化物絶縁層に拡散させるための加熱処理（温度 1 0 0 乃至 4 0 0 ）を行うとよい。

【 0 3 0 2 】

保護絶縁層の形成後、さらに大気中、1 0 0 以上 2 0 0 以下、1 時間以上 3 0 時間以下での加熱処理を行ってもよい。この加熱処理は一定の加熱温度を保持して加熱してもよいし、室温から、1 0 0 以上 2 0 0 以下の加熱温度への昇温と、加熱温度から室温までの降温を複数回くりかえして行ってもよい。また、この加熱処理を、酸化物絶縁層の形成前に、減圧下で行ってもよい。減圧下で加熱処理を行うと、加熱時間を短縮することができる。この加熱処理によって、ノーマリーオフとなるトランジスタを得ることができる。よって表示パネルの信頼性を向上できる。

10

【 0 3 0 3 】

また、ゲート絶縁層上にチャネル形成領域とする酸化物半導体層を成膜するに際し、反応雰囲気中の残留水分を除去することで、該酸化物半導体層中の水素及び水素化物の濃度を低減することができる。

【 0 3 0 4 】

上記の工程は、液晶表示パネル、エレクトロルミネセンス表示パネル、電子インクを用いた表示装置などのバックプレーン（トランジスタが形成された基板）の製造に用いることができる。上記の工程は、4 0 0 以下の温度で行われるため、厚さが 1 m m 以下で、1 辺が 1 m を超えるガラス基板を用いる製造工程にも適用することができる。また、4 0 0 以下の処理温度で全ての工程を行うことができるので、表示パネルを製造するために多大なエネルギーを消費しないで済む。

20

【 0 3 0 5 】

本実施の形態は、他の実施の形態と適宜組み合わせることで実施することが可能である。

【 0 3 0 6 】

以上のように、酸化物半導体層を用いるトランジスタを有することで、安定な電気特性を有し信頼性の高い大型の液晶表示装置を提供することができる。

【 0 3 0 7 】

（実施の形態 1 0 ）

30

本実施の形態は、実施の形態 8 で示した酸化物半導体層を含むトランジスタ、及び作製方法の一例を図 2 7 を用いて詳細に説明する。本実施の形態で示すトランジスタ 3 1 0 は、上記実施の形態における、チャネル形成領域を含む酸化物半導体層を用いるトランジスタ 1 4 2 0、1 4 5 0 として適用することができる。上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

【 0 3 0 8 】

図 2 7 (A) 乃至 (E) にトランジスタの断面構造の一例を示す。図 2 7 (A) 乃至 (E) に示すトランジスタ 3 1 0 は、ボトムゲート構造の一つであり逆スタガ型薄膜トランジスタともいう。

40

【 0 3 0 9 】

また、トランジスタ 3 1 0 はシングルゲート構造のトランジスタを用いて説明するが、必要に応じて、チャネル形成領域を複数有するマルチゲート構造のトランジスタも形成することができる。

【 0 3 1 0 】

以下、図 2 7 (A) 乃至 (E) を用い、基板 3 0 5 上にトランジスタ 3 1 0 を作製する工程を説明する。

【 0 3 1 1 】

まず、絶縁表面を有する基板 3 0 5 上に導電膜を形成した後、第 1 のフォトリソグラフィ工程によりゲート電極層 3 1 1 を形成する。なお、レジストマスクをインクジェット法で

50

形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0312】

絶縁表面を有する基板305に使用することができる基板に大きな制限はないが、少なくとも、後の加熱処理に耐えうる程度の耐熱性を有していることが必要となる。バリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。

【0313】

また、ガラス基板としては、後の加熱処理の温度が高い場合には、歪み点が730 以上のものを用いると良い。また、ガラス基板には、例えば、アルミノシリケートガラス、アルミノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。酸化ホウ素と比較して酸化バリウム (BaO) を多く含ませることで、より実用的な耐熱ガラスが得られる。このため、 B_2O_3 より BaO を多く含むガラス基板を用いることが好ましい

【0314】

なお、上記のガラス基板に代えて、セラミック基板、石英基板、サファイア基板などの絶縁体でなる基板を用いても良い。他にも、結晶化ガラスなどを用いることができる。

【0315】

下地膜となる絶縁膜を基板305とゲート電極層311との間に設けてもよい。下地膜は、基板305からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

【0316】

また、ゲート電極層311の材料は、モリブデン、チタン、クロム、タンタル、タングステン、アルミニウム、銅、ネオジウム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。

【0317】

例えば、ゲート電極層311の2層の積層構造としては、アルミニウム層上にモリブデン層が積層された2層の積層構造、銅層上にモリブデン層が積層された2層の積層構造、銅層上に窒化チタン層若しくは窒化タンタル層が積層された2層の積層構造、窒化チタン層とモリブデン層とが積層された2層の積層構造、又は窒化タングステン層とタングステン層とが積層された2層の積層構造とすることが好ましい。3層の積層構造としては、タングステン層または窒化タングステン層と、アルミニウムとシリコンの合金層またはアルミニウムとチタンの合金層と、窒化チタン層またはチタン層とを積層した積層とすることが好ましい。

【0318】

次いで、ゲート電極層311上にゲート絶縁層307を形成する。

【0319】

ゲート絶縁層307は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。また、 μ 波 (2.45 GHz) を用いた高密度プラズマCVD法を用いてもよい。

【0320】

本実施の形態では、ゲート絶縁層307としてプラズマCVD法により膜厚100 nmの酸化窒化シリコン層を形成する。

【0321】

次いで、ゲート絶縁層307上に、膜厚2 nm以上200 nm以下の酸化物半導体膜330を形成する。

【0322】

なお、酸化物半導体膜330をスパッタ法により成膜する前に、アルゴンガスを導入して

10

20

30

40

50

プラズマを発生させる逆スパッタを行い、ゲート絶縁層 307 の表面に付着しているゴミを除去することが好ましい。なお、アルゴン雰囲気 に代えて窒素、ヘリウム、酸素などを用いてもよい。

【0323】

酸化物半導体膜 330 は、四元系金属酸化物である In-Sn-Ga-Zn-O 膜や、三元系金属酸化物である In-Ga-Zn-O 膜、 In-Sn-Zn-O 膜、 In-Al-Zn-O 膜、 Sn-Ga-Zn-O 膜、 Al-Ga-Zn-O 膜、 Sn-Al-Zn-O 膜や、二元系金属酸化物である In-Zn-O 膜、 Sn-Zn-O 膜、 Al-Zn-O 膜、 Zn-Mg-O 膜、 Sn-Mg-O 膜、 In-Mg-O 膜や、 In-O 膜、 Sn-O 膜、 Zn-O 膜などの酸化物半導体膜を用いることができる。また、上記酸化物半導体膜に SiO_2 を含んでもよい。本実施の形態では、酸化物半導体膜 330 として In-Ga-Zn-O 系酸化物半導体ターゲットを用いてスパッタ法により成膜する。この段階での断面図が図 27 (A) に相当する。また、酸化物半導体膜 330 は、希ガス (代表的にはアルゴン) 雰囲気下、酸素雰囲気下、又は希ガス (代表的にはアルゴン) 及び酸素雰囲気下においてスパッタ法により形成することができる。

10

【0324】

酸化物半導体膜 330 をスパッタリング法で作製するためのターゲットとして、酸化亜鉛を主成分とする金属酸化物のターゲットを用いることができる。また、金属酸化物のターゲットの他の例としては、 In 、 Ga 、及び Zn を含む酸化物半導体ターゲットとして $\text{In}:\text{Ga}:\text{Zn}=1:1:0.5$ [atom 比]、(すなわち、 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1$ [mol 数比]) の組成比を有するターゲットを用いることができる。また、 In 、 Ga 、及び Zn を含む酸化物半導体ターゲットとして、 $\text{In}:\text{Ga}:\text{Zn}=1:1:1$ [atom 比]、(すなわち、 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:2$ [mol 数比]) の組成比を有するターゲットや、 $\text{In}:\text{Ga}:\text{Zn}=1:1:2$ [atom 比]、(すなわち、 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:4$ [mol 数比]) の組成比を有するターゲットや、 $\text{In}:\text{Ga}:\text{Zn}=1:0:1$ [atom 比]、(すなわち、 $\text{In}_2\text{O}_3:\text{ZnO}=1:2$ [mol 数比]) の組成比を有するターゲットを用いることもできる。酸化物半導体ターゲットの充填率は 90% 以上 100% 以下、好ましくは 95% 以上 99.9% 以下である。充填率の高い酸化物半導体ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜となる。

20

30

【0325】

酸化物半導体膜 330 を、成膜する際のスパッタガスとしては水素、水、水酸基又は水素化物などの不純物が、濃度 ppm 程度、濃度 ppb 程度まで除去された高純度ガスを用いることが好ましい。

【0326】

減圧状態に保持された処理室内に基板を保持し、基板温度を 100 以上 600 以下好ましくは 200 以上 400 以下とする。基板を加熱しながら成膜することにより、成膜した酸化物半導体膜に含まれる不純物濃度を低減することができる。また、スパッタリングによる損傷が軽減される。そして、処理室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、金属酸化物をターゲットとして基板 305 上に酸化物半導体膜 330 を成膜する。処理室内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水 (H_2O) など水素原子を含む化合物 (より好ましくは炭素原子を含む化合物も) 等が排気されるため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる。

40

【0327】

成膜条件の一例としては、基板とターゲットの間との距離を 100 mm、圧力 0.6 Pa、直流 (DC) 電源 0.5 kW、酸素 (酸素流量比率 100%) 雰囲気下の条件が適用さ

50

れる。なお、パルス直流(DC)電源を用いると、ごみが軽減でき、膜厚分布も均一となるために好ましい。酸化物半導体膜は好ましくは5nm以上30nm以下とする。なお、適用する酸化物半導体材料により適切な厚みは異なり、材料に応じて適宜厚みを選択すればよい。

【0328】

次いで、酸化物半導体膜330を第2のフォトリソグラフィ工程により島状の酸化物半導体層に加工する。また、島状の酸化物半導体層を形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0329】

次いで、酸化物半導体層に第1の加熱処理を行う。この第1の加熱処理によって酸化物半導体層の脱水化または脱水素化を行うことができる。第1の加熱処理の温度は、400以上750以下、好ましくは400以上基板の歪み点未満とする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体層に対して窒素雰囲気下450において1時間の加熱処理を行った後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層331を得る(図27(B)参照)。

【0330】

なお、加熱処理装置は電気炉に限られず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を備えていてもよい。例えば、GRTA(Gas Rapid Thermal Anneal)装置、LRTA(Lamp Rapid Thermal Anneal)装置等のRTA(Rapid Thermal Anneal)装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。気体には、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体を用いられる。

【0331】

例えば、第1の加熱処理として、650~700の高温に加熱した不活性ガス中に基板を移動させて入れ、数分間加熱した後、基板を移動させて高温に加熱した不活性ガス中から出すGRTAを行ってもよい。GRTAを用いると短時間での高温加熱処理が可能となる。

【0332】

なお、第1の加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.9999%)以上、好ましくは7N(99.99999%)以上、(即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

【0333】

また、酸化物半導体層の第1の加熱処理は、島状の酸化物半導体層に加工する前の酸化物半導体膜330に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【0334】

酸化物半導体層に対する脱水化、脱水素化の効果を奏する加熱処理は、酸化物半導体層成膜後、酸化物半導体層上にソース電極及びドレイン電極を積層させた後、ソース電極及びドレイン電極上に保護絶縁膜を形成した後、のいずれで行っても良い。

【0335】

また、ゲート絶縁層307にコンタクトホールを形成する場合、その工程は酸化物半導体膜330に脱水化または脱水素化処理を行う前でも行った後に行ってもよい。

【0336】

なお、ここでの酸化物半導体膜のエッチングは、ウェットエッチングに限定されずドライエッチングを用いてもよい。

【0337】

所望の加工形状にエッチングできるように、材料に合わせてエッチング条件（エッチング液、エッチング時間、温度等）を適宜調節する。

【0338】

次いで、ゲート絶縁層307、及び酸化物半導体層331上に、ソース電極層及びドレイン電極層（これと同じ層で形成される配線を含む）となる導電膜を形成する。導電膜をスパッタ法や真空蒸着法で形成すればよい。ソース電極層及びドレイン電極層（これと同じ層で形成される配線を含む）となる導電膜の材料としては、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素、または上述した元素を成分とする合金か、上述した元素を組み合わせた合金膜等が挙げられる。また、Al、Cuなどの金属層の一方または双方にCr、Ta、Ti、Mo、Wなどの高融点金属層を積層させた構成としても良い。また、Si、Ti、Ta、W、Mo、Cr、Nd、Sc、YなどAl膜に生ずるヒロックやウィスカの発生を防止する元素が添加されているAl材料を用いることで耐熱性を向上させることが可能となる。

10

【0339】

また、導電膜は、単層構造でも、2層以上の積層構造としてもよい。例えば、シリコンを含むアルミニウム膜の単層構造、アルミニウム膜上にチタン膜を積層する2層構造、Ti膜と、そのTi膜上に重ねてアルミニウム膜を積層し、さらにその上にTi膜を成膜する3層構造などが挙げられる。

20

【0340】

また、ソース電極層及びドレイン電極層（これと同じ層で形成される配線を含む）となる導電膜としては導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム（ In_2O_3 ）、酸化スズ（ SnO_2 ）、酸化亜鉛（ ZnO ）、酸化インジウム酸化スズ合金（ In_2O_3 SnO_2 、ITOと略記する）、酸化インジウム酸化亜鉛合金（ In_2O_3 ZnO ）または前記金属酸化物材料にシリコン若しくは酸化シリコンを含ませたものを用いることができる。

【0341】

導電膜成膜後に加熱処理を行う場合には、この加熱処理に耐える耐熱性を導電膜に持たせることが好ましい。

30

【0342】

第3のフォトリソグラフィ工程により導電膜上にレジストマスクを形成し、選択的にエッチングを行ってソース電極層315a、ドレイン電極層315bを形成した後、レジストマスクを除去する（図27（C）参照）。

【0343】

第3のフォトリソグラフィ工程でのレジストマスク形成時の露光には、紫外線やKrFレーザ光やArFレーザ光を用いる。酸化物半導体層331上で隣り合うソース電極層の下端部とドレイン電極層の下端部との間隔幅によって後に形成されるトランジスタのチャネル長Lが決定される。なお、チャネル長 $L = 25\text{ nm}$ 未満の露光を行う場合には、数nm～数10nmと極めて波長が短い超紫外線（Extreme Ultraviolet）を用いて第3のフォトリソグラフィ工程でのレジストマスク形成時の露光を行う。超紫外線による露光は、解像度が高く焦点深度も大きい。従って、後に形成されるトランジスタのチャネル長Lを10nm以上1000nm以下とすることも可能であり、回路の動作速度を高速化でき、さらにオフ電流値が極めて小さいため、低消費電力化も図ることができる。

40

【0344】

なお、導電膜のエッチングの際に、酸化物半導体層331は除去されないようにそれぞれの材料及びエッチング条件を適宜調節する。

【0345】

50

本実施の形態では、導電膜としてTi膜を用いて、酸化物半導体層331にはIn-Ga-Zn-O系酸化物半導体を用いたので、導電膜のエッチャントとして燐酸と酢酸と硝酸を混ぜた溶液を用いる。

【0346】

なお、第3のフォトリソグラフィ工程では、酸化物半導体層331は一部のみがエッチングされ、溝部（凹部）を有する酸化物半導体層となることもある。また、ソース電極層315a、ドレイン電極層315bを形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

【0347】

また、酸化物半導体層とソース電極層及びドレイン電極層の間に、酸化物導電層を形成してもよい。酸化物導電層とソース電極層及びドレイン電極層を形成するための金属層は、連続成膜が可能である。酸化物導電層はソース領域及びドレイン領域として機能しうる。

【0348】

ソース領域及びドレイン領域として、酸化物導電層を酸化物半導体層とソース電極層及びドレイン電極層との間に設けることで、ソース領域及びドレイン領域の低抵抗化を図ることができ、トランジスタの高速動作をすることができる。

【0349】

また、フォトリソグラフィ工程で用いるフォトマスク数及び工程数を削減するため、透過した光が複数の強度となる露光マスクである多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成したレジストマスクは複数の膜厚を有する形状となり、エッチングを行うことでさらに形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

【0350】

次いで、N₂O、N₂、またはArなどのガスを用いたプラズマ処理を行い、露出している酸化物半導体層の表面に付着した吸着水などを除去してもよい。

【0351】

プラズマ処理を行った後、大気に触れることなく、酸化物半導体層の一部に接する保護絶縁膜となる酸化物絶縁層316を形成する。

【0352】

酸化物絶縁層316は、少なくとも1nm以上の膜厚とし、スパッタ法など、酸化物絶縁層316に水、水素等の不純物を混入させない方法を適宜用いて形成することができる。酸化物絶縁層316に水素が含まれると、その水素の酸化物半導体層への侵入、又は水素が酸化物半導体層中の酸素を引き抜き、が生じ酸化物半導体層のバックチャネルが低抵抗化（N型化）してしまい、寄生チャネルが形成されるおそれがある。よって、酸化物絶縁層316はできるだけ水素を含まない膜になるように、成膜方法に水素を用いないことが重要である。

【0353】

本実施の形態では、酸化物絶縁層316として膜厚200nmの酸化シリコン膜をスパッタ法を用いて成膜する。成膜時の基板温度は、室温以上300℃以下とすればよく、本実施の形態では100℃とする。酸化シリコン膜のスパッタ法による成膜は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または希ガス（代表的にはアルゴン）及び酸素雰囲気下において行うことができる。また、ターゲットとして酸化シリコンターゲットまたはシリコンターゲットを用いることができる。例えば、シリコンターゲットを用いて、酸素、及び窒素雰囲気下でスパッタ法により酸化シリコン膜を形成することができる。低抵抗化した酸化物半導体層に接して形成する酸化物絶縁層316は、水分や、水素イオンや、OH⁻などの不純物を含まず、これらが外部から侵入することをブロックする無機

10

20

30

40

50

絶縁膜を用い、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などを用いる。

【0354】

この場合において、処理室内の残留水分を除去しつつ酸化物絶縁層316を成膜することが好ましい。酸化物半導体層331及び酸化物絶縁層316に水素、水酸基又は水分が含まれないようにするためである。

【0355】

処理室内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子や、水(H_2O)など水素原子を含む化合物等が排気されるため、当該成膜室で成膜した酸化物絶縁層316に含まれる不純物の濃度を低減できる。

【0356】

酸化物絶縁層316を、成膜する際のスパッタガスとしては水素、水、水酸基又は水素化物などの不純物が、濃度ppm程度、濃度ppb程度まで除去された高純度ガスを用いることが好ましい。

【0357】

次いで、不活性ガス雰囲気下、または酸素ガス雰囲気下で第2の加熱処理（好ましくは200以上400以下、例えば250以上350以下）を行う。例えば、窒素雰囲気下で250、1時間の第2の加熱処理を行う。第2の加熱処理を行うと、酸化物半導体層の一部（チャネル形成領域）が酸化物絶縁層316と接した状態で加熱される。

【0358】

以上の工程を経ることによって、成膜後の酸化物半導体膜に対して脱水化または脱水素化のための加熱処理を行って水素、水分、水酸基又は水素化物（水素化合物ともいう）などの不純物を酸化物半導体層より意図的に排除し、かつ不純物の排除工程によって同時に減少してしまう酸化物半導体を構成する主成分材料である酸素を供給することによって、酸化物半導体層を高純度化及び電気的にI型（真性）化する。

【0359】

特に、窒素、または希ガス等の不活性ガス雰囲気下で脱水化または脱水素化のための加熱処理を行った場合、加熱処理後の酸化物半導体層は低抵抗化するので本実施の形態のように、酸化物半導体層への酸素の供給を酸化物絶縁層316と接することによって行う場合は、酸化物絶縁層316と接している酸化物半導体層の一部をより選択的に酸素過剰な状態とし、I型のチャネル形成領域として用いることができる。この場合、直接酸化物絶縁層316と接しないソース電極層315a又はドレイン電極層315bと重なる酸化物半導体層312の領域は、自己整合的に高抵抗ソース領域又は高抵抗ドレイン領域となり機能しうる。このような構成であるとゲート電極層311とドレイン電極層315bとの間に高電界が印加されても高抵抗ドレイン領域がバッファとなり局所的な高電界が印加されず、トランジスタの耐圧を向上させることができる。

【0360】

以上の工程でトランジスタ310が形成される（図27（D）参照）。

【0361】

また、酸化物絶縁層に欠陥を多く含む酸化シリコン層を用いると、酸化シリコン層形成後の加熱処理によって酸化物半導体層中に含まれる水素、水分、水酸基又は水素化物などの不純物を酸化物絶縁層に拡散させ、酸化物半導体層中に含まれる該不純物をより低減させる効果を奏する。

【0362】

酸化物絶縁層316上にさらに保護絶縁層を形成してもよい。例えば、RFスパッタ法を用いて窒化シリコン膜を形成する。RFスパッタ法は、量産性がよいため、保護絶縁層の成膜方法として好ましい。保護絶縁層は、水分や、水素イオンや、 OH^- などの不純物を

10

20

30

40

50

含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、窒化シリコン膜、窒化アルミニウム膜、窒化酸化シリコン膜、窒化酸化アルミニウム膜などを用いる。本実施の形態では、保護絶縁層として保護絶縁層 306 を、窒化シリコン膜を用いて形成する（図 27（E）参照）。

【0363】

本実施の形態では、保護絶縁層 306 として、酸化物絶縁層 316 まで形成された基板 305 を 100 ~ 400 の温度に加熱し、水素及び水分が除去された高純度窒素を含むスパッタガスを導入しシリコン半導体のターゲットを用いて窒化シリコン膜を成膜する。この場合においても、酸化物絶縁層 316 と同様に、処理室内の残留水分を除去しつつ保護絶縁層 306 を成膜することが好ましい。

10

【0364】

保護絶縁層の形成後、さらに大気中、100 以上 200 以下、1 時間以上 30 時間以下での加熱処理を行ってもよい。この加熱処理は一定の加熱温度を保持して加熱してもよいし、室温から、100 以上 200 以下の加熱温度への昇温と、加熱温度から室温までの降温を複数回くりかえして行ってもよい。また、この加熱処理を、酸化物絶縁層の形成前に、減圧下で行ってもよい。減圧下で加熱処理を行うと、加熱時間を短縮することができる。

【0365】

保護絶縁層 306 上に平坦化のための平坦化絶縁層を設けてもよい。

20

【0366】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することが可能である。

【0367】

（実施の形態 11）

本実施の形態は、実施の形態 8 で示した酸化物半導体層を含むトランジスタ、及び作製方法の一例を図 25 を用いて詳細に説明する。本実施の形態で示すトランジスタ 380 は、上記実施の形態における、チャネル形成領域を含む酸化物半導体層を用いるトランジスタ 1420、1450 として適用することができる。

【0368】

本実施の形態では、トランジスタの作製工程の一部が実施の形態 10 と異なる例を図 25 に示す。図 25 は、図 27 で説明したトランジスタの作成工程と、一部異なる点以外は同じであるため、同じ箇所の詳細な説明は省略することがある。

30

【0369】

実施の形態 10 に従って、基板 370 上にゲート電極層 381 を形成し、第 1 のゲート絶縁層 372 a、第 2 のゲート絶縁層 372 b を積層する。本実施の形態では、ゲート絶縁層を 2 層構造とし、第 1 のゲート絶縁層 372 a に窒化物絶縁層を、第 2 のゲート絶縁層 372 b に酸化物絶縁層を用いる。

【0370】

酸化絶縁層としては、酸化シリコン層、酸化窒化シリコン層、または酸化アルミニウム層、酸化窒化アルミニウム層、又は酸化ハフニウム層などを用いることができる。また、窒化絶縁層としては、窒化シリコン層、窒化酸化シリコン層、窒化アルミニウム層、又は窒化酸化アルミニウム層などを用いることができる。

40

【0371】

本実施の形態では、ゲート電極層 381 側から窒化シリコン層と酸化シリコン層とを積層した構造とする。第 1 のゲート絶縁層 372 a としてスパッタリング法により膜厚 50 nm 以上 200 nm 以下（本実施の形態では 50 nm）の窒化シリコン層（ SiN_y （ $y > 0$ ））を形成し、第 1 のゲート絶縁層 372 a 上に第 2 のゲート絶縁層 372 b として膜厚 5 nm 以上 300 nm 以下（本実施の形態では 100 nm）の酸化シリコン層（ SiO_x （ $x > 0$ ））を積層して、膜厚 150 nm のゲート絶縁層とする。

【0372】

次に酸化物半導体膜の形成を行い、酸化物半導体膜をフォトリソグラフィ工程により島状

50

の酸化物半導体層に加工する。本実施の形態では、酸化物半導体膜として In-Ga-Zn-O 系酸化物半導体ターゲットを用いてスパッタ法により成膜する。

【0373】

この場合において、処理室内の残留水分を除去しつつ酸化物半導体膜を成膜することが好ましい。酸化物半導体膜に水素、水酸基又は水分が含まれないようにするためである。

【0374】

処理室内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子や、水 (H_2O) など水素原子を含む化合物等が排気されるため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる。

【0375】

酸化物半導体膜を、成膜する際のスパッタガスとしては水素、水、水酸基又は水素化物などの不純物が、濃度 ppm 程度、濃度 ppb 程度まで除去された高純度ガスを用いることが好ましい。

【0376】

次いで、酸化物半導体層の脱水化または脱水素化を行う。脱水化または脱水素化を行う第1の加熱処理の温度は、400 以上750 以下、好ましくは425 以上とする。なお、425 以上であれば加熱処理時間は1時間以下でよいが、425 未満であれば加熱処理時間は、1時間よりも長時間行うこととする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体層に対して窒素雰囲気下において加熱処理を行った後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層を得る。その後、同じ炉に高純度の酸素ガス、高純度の N_2O ガス、又は超乾燥エア（露点が -40 以下、好ましくは -60 以下）を導入して冷却を行う。酸素ガスまたは N_2O ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する酸素ガスまたは N_2O ガスの純度を、6N (99.9999%) 以上、好ましくは7N (99.99999%) 以上、（即ち酸素ガスまたは N_2O ガス中の不純物濃度を1 ppm 以下、好ましくは0.1 ppm 以下）とすることが好ましい。

【0377】

脱水化または脱水素化処理により水素、水分、水酸基又は水素化物（水素化合物ともいう）などの不純物を酸化物半導体層より意図的に排除し、かつ不純物の排除工程によって同時に減少してしまう酸化物半導体を構成する主成分材料である酸素を供給することによって、酸化物半導体層を高純度化及び電気的にI型（真性）化する。

【0378】

なお、加熱処理装置は電気炉に限られず、例えば、GRTA (Gas Rapid Thermal Anneal) 装置、LRTA (Lamp Rapid Thermal Anneal) 装置等のRTA (Rapid Thermal Anneal) 装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光（電磁波）の輻射により、被処理物を加熱する装置である。また、LRTA装置は、ランプだけでなく、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を備えていてもよい。GRTAとは高温のガスを用いて加熱処理を行う方法である。ガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体を用いられる。RTA法を用いて、600 ~ 750 で数分間加熱処理を行ってもよい。

【0379】

また、脱水化または脱水素化を行う第1の加熱処理後に200 以上400 以下、好ましくは200 以上300 以下の温度で酸素ガスまたは N_2O ガス雰囲気下での加熱処理を行ってもよい。

【0380】

また、酸化物半導体層の第1の加熱処理は、島状の酸化物半導体層に加工する前の酸化物半導体膜に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

【0381】

以上の工程を経ることによって酸化物半導体膜全体を酸素過剰な状態とすることで、高抵抗化、即ちI型化させる。よって、高純度化及び電氣的にI型（真性）化した酸化物半導体層382を得る。

【0382】

次いで、酸化物半導体層382上に導電膜を形成し、フォトリソグラフィ工程によりレジストマスクを形成し、選択的にエッチングを行ってソース電極層385a、ドレイン電極層385bを形成し、スパッタ法で酸化物絶縁層386を形成する。

10

【0383】

この場合において、処理室内の残留水分を除去しつつ酸化物絶縁層386を成膜することが好ましい。酸化物半導体層382及び酸化物絶縁層386に水素、水酸基又は水分が含まれないようにするためである。

【0384】

処理室内の残留水分を除去するためには、吸着型の真空ポンプを用いることが好ましい。例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプにコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子や、水（ H_2O ）など水素原子を含む化合物等が排気されるため、当該成膜室で成膜した酸化物絶縁層386に含まれる不純物の濃度を低減できる。

20

【0385】

酸化物絶縁層386を、成膜する際のスパッタガスとしては水素、水、水酸基又は水素化物などの不純物が、濃度ppm程度、濃度ppb程度まで除去された高純度ガスを用いることが好ましい。

【0386】

以上の工程で、トランジスタ380を形成することができる。

【0387】

30

次いで、トランジスタの電氣的特性のばらつきを軽減するため、不活性ガス雰囲気下で加熱処理（好ましくは150以上350未満）を行ってもよい。例えば、窒素雰囲気下で250、1時間の加熱処理を行う。

【0388】

酸化物絶縁層386上に保護絶縁層373を形成する。本実施の形態では、保護絶縁層373として、スパッタリング法を用いて膜厚100nmの窒化シリコン膜を形成する。

【0389】

窒化物絶縁層からなる保護絶縁層373及び第1のゲート絶縁層372aは、水分や、水素や、水素化物、水酸化物などの不純物を含まず、これらが外部から侵入することをブロックする効果がある。

40

【0390】

従って、保護絶縁層373形成後の製造プロセスにおいて、外部からの水分などの不純物の侵入を防ぐことができる。また、表示パネルを含む半導体装置、例えば液晶表示装置としてデバイスが完成した後にも長期的に、外部からの水分などの不純物の侵入を防ぐことができデバイスの長期信頼性を向上させることができる。

【0391】

また、窒化物絶縁層からなる保護絶縁層373と、第1のゲート絶縁層372aとの間に設けられる絶縁層を除去し、保護絶縁層373と、第1のゲート絶縁層372aとが接する構造としてもよい。

【0392】

50

従って、酸化物半導体層中の水分や、水素や、水素化物、水酸化物などの不純物を究極にまで低減し、かつ該不純物の再混入を防止し、酸化物半導体層中の不純物濃度を低く維持することができる。

【0393】

保護絶縁層373上に平坦化のための平坦化絶縁層を設けてもよい。

【0394】

本実施の形態は、他の実施の形態と適宜組み合わせる実施することが可能である。

【0395】

(実施の形態12)

上記実施の形態2乃至11において、トランジスタの半導体層に用いることのできる他の材料の例を説明する。

【0396】

半導体素子が有する半導体層を形成する材料は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製される非晶質(アモルファス、以下「AS」ともいう。)半導体、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いは微結晶(セミアモルファス若しくはマイクロクリスタルとも呼ばれる。以下「SAS」ともいう。)半導体などを用いることができる。半導体層はスパッタ法、LPCVD法、またはプラズマCVD法等により成膜することができる。

【0397】

微結晶半導体膜は、ギブスの自由エネルギーを考慮すれば非晶質と単結晶の中間的な準安定状態に属するものである。すなわち、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する。柱状または針状結晶が基板表面に対して法線方向に成長している。微結晶半導体の代表例である微結晶シリコンは、そのラマンスペクトルが単結晶シリコンを示す 520 cm^{-1} よりも低波数側に、シフトしている。即ち、単結晶シリコンを示す 520 cm^{-1} とアモルファスシリコンを示す 480 cm^{-1} の間に微結晶シリコンのラマンスペクトルのピークがある。また、未結合手(ダングリングボンド)を終端するため水素またはハロゲンを少なくとも1原子%またはそれ以上含ませている。さらに、ヘリウム、アルゴン、クリプトン、ネオンなどの希ガス元素を含ませて格子歪みをさらに助長させることで、安定性が増し良好な微結晶半導体膜が得られる。

【0398】

この微結晶半導体膜は、周波数が数十MHz~数百MHzの高周波プラズマCVD法、または周波数が1GHz以上のマイクロ波プラズマCVD装置により形成することができる。代表的には、 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 などの水素化珪素を水素で希釈して形成することができる。また、水素化珪素及び水素に加え、ヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種または複数種の希ガス元素で希釈して微結晶半導体膜を形成することができる。これらのときの水素化珪素に対して水素の流量比を5倍以上200倍以下、好ましくは50倍以上150倍以下、更に好ましくは100倍とする。

【0399】

アモルファス半導体としては、代表的には水素化アモルファスシリコン、結晶性半導体としては代表的にはポリシリコンなどがあげられる。ポリシリコン(多結晶シリコン)には、800以上のプロセス温度を経て形成されるポリシリコンを主材料として用いた所謂高温ポリシリコンや、600以下のプロセス温度で形成されるポリシリコンを主材料として用いた所謂低温ポリシリコン、また結晶化を促進する元素などを用いて、非晶質シリコンを結晶化させたポリシリコンなどを含んでいる。もちろん、前述したように、微結晶半導体又は半導体層の一部に結晶相を含む半導体を用いることもできる。

【0400】

また、半導体の材料としてはシリコン(Si)、ゲルマニウム(Ge)などの単体のほか

10

20

30

40

50

GaAs、InP、SiC、ZnSe、GaN、SiGeなどのような化合物半導体も用いることができる。

【0401】

半導体層に、結晶性半導体膜を用いる場合、その結晶性半導体膜の作製方法は、種々の方法（レーザ結晶化法、熱結晶化法、またはニッケルなどの結晶化を助長する元素を用いた熱結晶化法等）を用いれば良い。また、SASである微結晶半導体をレーザ照射して結晶化し、結晶性を高めることもできる。結晶化を助長する元素を導入しない場合は、非晶質珪素膜にレーザ光を照射する前に、窒素雰囲気下500で1時間加熱することによって非晶質珪素膜の含有水素濃度を $1 \times 10^{20} \text{ atoms/cm}^3$ 以下にまで放出させる。これは水素を多く含んだ非晶質珪素膜にレーザ光を照射すると非晶質珪素膜が破壊されてしまうからである。

10

【0402】

非晶質半導体層への金属元素の導入の仕方としては、当該金属元素を非晶質半導体膜の表面又はその内部に存在させ得る手法であれば特に限定はなく、例えばスパッタ法、CVD法、プラズマ処理法（プラズマCVD法も含む）、吸着法、金属塩の溶液を塗布する方法を使用することができる。このうち溶液を用いる方法は簡便であり、金属元素の濃度調整が容易であるという点で有用である。また、このとき非晶質半導体膜の表面の濡れ性を改善し、非晶質半導体膜の表面全体に水溶液を行き渡らせるため、酸素雰囲気中でのUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜を成膜することが望ましい。

20

【0403】

また、非晶質半導体膜を結晶化し、結晶性半導体膜を形成する結晶化工程で、非晶質半導体膜に結晶化を促進する元素（触媒元素、金属元素とも示す）を添加し、熱処理（550～750で3分～24時間）により結晶化を行ってもよい。結晶化を助長（促進）する元素としては、鉄（Fe）、ニッケル（Ni）、コバルト（Co）、ルテニウム（Ru）、ロジウム（Rh）、パラジウム（Pd）、オスミウム（Os）、イリジウム（Ir）、白金（Pt）、銅（Cu）及び金（Au）から選ばれた一種又は複数種類を用いることができる。

【0404】

結晶化を助長する元素を結晶性半導体膜から除去、又は軽減するため、結晶性半導体膜に接して、不純物元素を含む半導体膜を形成し、ゲッタリングシンクとして機能させる。不純物元素としては、n型を付与する不純物元素、p型を付与する不純物元素や希ガス元素などを用いることができ、例えばリン（P）、窒素（N）、ヒ素（As）、アンチモン（Sb）、ビスマス（Bi）、ボロン（B）、ヘリウム（He）、ネオン（Ne）、アルゴン（Ar）、クリプトン（Kr）、キセノン（Xe）から選ばれた一種または複数種を用いることができる。結晶化を促進する元素を含む結晶性半導体膜に、希ガス元素を含む半導体膜を形成し、熱処理（550～750で3分～24時間）を行う。結晶性半導体膜中に含まれる結晶化を促進する元素は、希ガス元素を含む半導体膜中に移動し、結晶性半導体膜中の結晶化を促進する元素は除去、又は軽減される。その後、ゲッタリングシンクとなった希ガス元素を含む半導体膜を除去する。

30

40

【0405】

非晶質半導体膜の結晶化は、熱処理とレーザ光照射による結晶化を組み合わせてもよく、熱処理やレーザ光照射を単独で、複数回行っても良い。

【0406】

また、結晶性半導体膜を、直接基板にプラズマ法により形成しても良い。また、プラズマ法を用いて、結晶性半導体膜を選択的に基板に形成してもよい。

【0407】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0408】

50

(実施の形態 13)

本明細書に開示する発明は、パッシブマトリクス型の液晶表示装置でもアクティブマトリクス型の液晶表示装置にも適用することができる。パッシブマトリクス型の液晶表示装置の例を、図3を用いて説明する。液晶表示装置の上面図を図3(A)に、図3(A)における線G-Hの断面図を図3(B)に示す。また、図3(A)には、液晶層1703、対向基板である基板1710、偏光板1714a、1714bなどは省略され図示されていないが、図3(B)で示すようにそれぞれ設けられている。

【0409】

図3(A)(B)は、偏光板1714aが設けられた基板1700と偏光板1714bが設けられた基板1710とが、ブルー相を示す液晶材料を用いた液晶層1703を間に挟持して対向するように配置された液晶表示装置である。基板1700と液晶層1703との間には構造体1707a、1707b、1707c、画素電極層1701a、1701b、1701c、及び第2の共通電極層1706a、1706b、1706cが設けられており、基板1710と液晶層1703との間には第1の共通電極層1705a、1705b、1705cが形成されている。構造体1707a、1707b、1707cは基板1700の液晶層1703側の面から液晶層1703中に突出して設けられている。

10

【0410】

液晶表示装置において液晶層の厚さであるセルギャップ(Dcg)は5µm未満(好ましくは1µm以上)とする。なお、本明細書においてセルギャップの厚さとは、液晶層の厚さ(膜厚)の最大値とする。よって、図3(B)においてセルギャップ(Dcg)は矢印で示す基板1700と基板1710との距離となる。

20

【0411】

セルギャップの厚さ(液晶層の厚さ)は基板1700及び基板1710の間隔を保持するスペーサやシール材によって制御することができる。セルギャップの厚さ(液晶層の厚さ)を5µm未満とするため、液晶層中に設けられる画素電極層、第1の共通電極層、第2の共通電極層、及び構造体の膜厚も5µm未満となる。

【0412】

画素電極層1701a、1701b、1701c、第1の共通電極層1705a、1705b、1705c、及び第2の共通電極層1706a、1706b、1706cは開口パターンを有する形状であり、液晶素子1713の画素領域において長方形の開口(スリット)を有している。

30

【0413】

第2の共通電極層1706a、1706b、1706cは基板1700上、第1の共通電極層1705a、1705b、1705cは基板1710上にそれぞれ形成され、液晶層1703を介して対向するように配置される。第1の共通電極層1705a、1705b、1705c及び第2の共通電極層1706a、1706b、1706cは少なくとも画素領域において同形状であり液晶層1703を介して重畳するように配置されると、画素の開口率を低下させないために好ましい。

【0414】

画素電極層1701a、1701b、1701cは基板1700の液晶層1703側の面から液晶層1703中に突出して設けられた構造体1707a、1707b、1707c上に形成され、液晶層1703の膜厚方向において画素電極層1701a、1701b、1701cは第1の共通電極層1705a、1705b、1705cと第2の共通電極層1706a、1706b、1706cとの間に配置される。

40

【0415】

画素電極層が第1の共通電極層と第2の共通電極層との間に配置されるのであれば、実施の形態1で示したように第1の共通電極層及び第2の共通電極層も液晶層中に突出して設けられた構造体上に形成してもよい。

【0416】

画素電極層1701a、1701b、1701cは、液晶層1703中に突出して形成さ

50

れた構造体 1707a、1707b、1707c 上に設けられ、液晶層 1703 中において、第 1 の共通電極層 1705a、1705b、1705c 及び第 2 の共通電極層 1706a、1706b、1706c の間に配置される。このため、画素電極層 1701a、1701b、1701c と基板 1710 に設けられた第 1 の共通電極層 1705a、1705b、1705c、及び画素電極層 1701a、1701b、1701c と基板 1700 に設けられた第 2 の共通電極層 1706a、1706b、1706c それぞれの間で斜め電界を形成することによって、液晶層 1703 全体に斜め電界を形成することが可能となる。

【0417】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率との比であるコントラスト比も高くすることができる。

10

【0418】

また、カラーフィルタとして機能する着色層を設けてもよく、カラーフィルタは基板 1700 及び基板 1710 の液晶層 1703 に対して内側に設けてもよいし、基板 1710 と偏光板 1714b の間、又は基板 1700 と偏光板 1714a の間に設けてもよい。

【0419】

カラーフィルタは、液晶表示装置をフルカラー表示とする場合、赤色 (R)、緑色 (G)、青色 (B) を呈する材料から形成すればよく、モノカラー表示とする場合、着色層を無くす、もしくは少なくとも一つの色を呈する材料から形成すればよい。なお、バックライト装置に RGB の発光ダイオード (LED) 等を配置し、時分割によりカラー表示する継時加法混色法 (フィールドシーケンシャル法) を採用するときには、カラーフィルタを設けない場合もある。

20

【0420】

画素電極層 1701a、1701b、1701c、第 1 の共通電極層 1705a、1705b、1705c 及び第 2 の共通電極層 1706a、1706b、1706c は、インジウム錫酸化物 (ITO)、酸化インジウムに酸化亜鉛 (ZnO) を混合した IZO (indium zinc oxide)、酸化インジウムに酸化珪素 (SiO₂) を混合した導電材料、有機インジウム、有機スズ、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、またはタングステン (W)、モリブデン (Mo)、ジルコニウム (Zr)、ハフニウム (Hf)、バナジウム (V)、ニオブ (Nb)、タンタル (Ta)、クロム (Cr)、コバルト (Co)、ニッケル (Ni)、チタン (Ti)、白金 (Pt)、アルミニウム (Al)、銅 (Cu)、銀 (Ag) 等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

30

【0421】

以上のように、ブルー相を示す液晶層を用いたパッシブマトリクス型の液晶表示装置において、コントラスト比を高めることができる。

【0422】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

40

【0423】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせて実施することが可能である。

【0424】

(実施の形態 14)

本実施の形態では、液晶表示装置の一形態を図 23 のブロック図及び図 24 のタイミングチャートを用いて説明する。

【0425】

液晶表示装置のブロック図の構成について、図 23 に示す。図 23 (A) には、表示部 1

50

301、及び駆動部1302の構成について示している。駆動部1302は、信号線駆動回路1303、走査線駆動回路1304などから構成されている。表示部1301には、複数の画素1305がマトリクス状に配置されている。

【0426】

図23(A)において、走査線駆動回路1304は、走査線1306に走査信号を供給する。また信号線駆動回路1303は、信号線1308にデータを供給する。この走査線1306からの走査信号によって、画素1305が走査線1306の一行目から順に選択状態となるように走査信号を供給する。

【0427】

なお図23(A)において、走査線駆動回路1304には、 G_1 乃至 G_n の n 本の走査線1306が接続される。また信号線駆動回路1303には、画像の最小単位をRGB(R:赤、G:緑、B:青)の3つの画素で構成する場合を考えたとき、Rに対応する信号線 S_{R1} 乃至 S_{Rm} の m 本と、Gに対応する信号線 S_{G1} 乃至信号線 S_{Gm} の m 本と、Bに対応する S_{B1} 乃至 S_{Bm} の m 本の、計 $3m$ 本の信号線が接続される。すなわち、図23(B)に示すように画素1305は、色要素毎に信号線を配設し、各色要素を対応した画素に信号線よりデータを供給することで所望の色を再現することが可能になる。

【0428】

また、図24に示すタイミングチャートは、1フレーム期間、行選択期間(液晶表示装置の画素1行のスキャン時間)に応じた期間に走査線1306(代表して、 G_1 、 G_n)を選択するための走査信号、及び信号線1308(代表して、 S_{R1})のデータ信号、につ

【0429】

なお、図23に示す回路図において、各画素が具備するトランジスタとして、 n チャネル型トランジスタである場合について想定している。そして、図24における説明においても n チャネル型トランジスタのオンまたはオフを制御する場合の画素の駆動について説明するものである。なお、図23における回路図において p チャネル型トランジスタを用いて作製した場合には、トランジスタのオンまたはオフが同じ動作となるように走査信号の電位を適宜変更すればよい。

【0430】

図24のタイミングチャートにおいて、1画面分の画像を表示する期間に相当する1フレーム期間を、画像を見る人が動画表示時の残像感を感じないように少なくとも $1/120$ 秒(8.3ms)とし(より好ましくは $1/240$ 秒)、走査線の本数を n 本として考えると、 $1/(120 \times n)$ 秒が行選択期間に相当するものとなる。ここで、走査線の本数を2000本(4096×2160 画素、 3840×2160 画素等のいわゆる4k2k映像を想定)を有する液晶表示装置を考えると、配線に起因する信号の遅延等を考慮しない場合には、 $1/240000$ 秒($4.2\mu\text{s}$)が行選択期間に相当する。

【0431】

ブルー相の液晶素子の電圧印加に対する応答時間(液晶分子の配向を変えるのにかかる時間)は、 1msec 以下である。これに対し、VA方式の液晶素子の電圧印加に対する応答時間は、オーバードライブ駆動を用いても数 msec 程度である。そのため、VA方式の液晶素子の動作では、良好な表示の維持を図る上で、応答時間より1フレーム期間の長さが短くならないようにする制約がある。一方、ブルー相の液晶素子を用い、且つCu配線等の低抵抗材料で配線を形成して配線に起因する信号の遅延等を軽減できる本実施の形態の液晶表示装置では、液晶素子の応答時間に十分なマージンが得られると共に、行選択期間で液晶素子に印加した電圧に応じた所望の液晶素子の配向を効率的に得ることができる。

【0432】

図23及び図24に示す液晶表示装置においても、液晶層中に突出して形成された構造体上に設けられ、液晶層中において、第1の共通電極層及び第2の共通電極層の間に配置された画素電極層と、第2の基板に設けられた第1の共通電極層及び第1の基板に設けられ

た第2の共通電極層それぞれと斜め電界を形成することによって、液晶層全体に斜め電界を形成することが可能となる。

【0433】

従って、膜厚方向も含め液晶層全体における液晶分子を応答させることができ、白透過率が向上する。よって白透過率と黒透過率との比であるコントラスト比も高くすることができる。

【0434】

以上のように、ブルー相を示す液晶層を用いた液晶表示装置において、コントラスト比を高めることができる。

【0435】

また、より低電圧で高い白透過率を得ることができるため、液晶表示装置の低消費電力化も達成できる。

【0436】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

【0437】

(実施の形態15)

トランジスタを作製し、該トランジスタを画素部、さらには駆動回路に用いて表示機能を有する液晶表示装置を作製することができる。また、トランジスタを駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。

【0438】

液晶表示装置は表示素子として液晶素子(液晶表示素子ともいう)を含む。

【0439】

また、液晶表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。さらに、該液晶表示装置を作製する過程における、表示素子が完成する前の一形態に相当する素子基板に関し、該素子基板は、電流を表示素子に供給するための手段を複数の各画素に備える。素子基板は、具体的には、表示素子の画素電極が形成された状態であっても良いし、画素電極となる導電膜を成膜した後であって、エッチングして画素電極を形成する前の状態であっても良いし、あらゆる形態があてはまる。

【0440】

なお、本明細書中における液晶表示装置とは、画像表示デバイス、表示デバイス、もしくは光源(照明装置含む)を指す。また、コネクタ、例えばFPC(Flexible printed circuit)もしくはTAB(Tape Automated Bonding)テープもしくはTCP(Tape Carrier Package)が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG(Chip On Glass)方式によりIC(集積回路)が直接実装されたモジュールも全て液晶表示装置に含むものとする。

【0441】

液晶表示装置の一形態に相当する液晶表示パネルの外観及び断面について、図12を用いて説明する。図12(A1)(A2)は、第1の基板4001上に形成されたトランジスタ4010、4011、及び液晶素子4013を、第2の基板4006との間にシール材4005によって封止した、パネルの上面図であり、図12(B)は、図12(A1)(A2)のM-Nにおける断面図に相当する。

【0442】

第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006

10

20

30

40

50

とによって、液晶層 4 0 0 8 と共に封止されている。

【 0 4 4 3 】

また、図 1 2 (A 1) は第 1 の基板 4 0 0 1 上のシール材 4 0 0 5 によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路 4 0 0 3 が実装されている。なお、図 1 2 (A 2) は信号線駆動回路の一部を第 1 の基板 4 0 0 1 上に設けられたトランジスタで形成する例であり、第 1 の基板 4 0 0 1 上に信号線駆動回路 4 0 0 3 b が形成され、かつ別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路 4 0 0 3 a が実装されている。

【 0 4 4 4 】

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG 方法、ワイヤボンディング方法、或いはTAB 方法などを用いることができる。図 1 2 (A 1) は、COG 方法により信号線駆動回路 4 0 0 3 を実装する例であり、図 1 2 (A 2) は、TAB 方法により信号線駆動回路 4 0 0 3 a を実装する例である。

【 0 4 4 5 】

また第 1 の基板 4 0 0 1 上に設けられた画素部 4 0 0 2 と、走査線駆動回路 4 0 0 4 は、トランジスタを複数有しており、図 1 2 (B) では、画素部 4 0 0 2 に含まれるトランジスタ 4 0 1 0 と、走査線駆動回路 4 0 0 4 に含まれるトランジスタ 4 0 1 1 とを例示している。トランジスタ 4 0 1 0、4 0 1 1 上には絶縁層 4 0 2 0、層間膜 4 0 2 1 が設けられている。

【 0 4 4 6 】

トランジスタ 4 0 1 0、4 0 1 1 は、実施の形態 2 乃至 1 2 に示すトランジスタを適用することができる。トランジスタ 4 0 1 0、4 0 1 1 は n チャネル型薄膜トランジスタである。

【 0 4 4 7 】

また、層間膜 4 0 2 1、又は絶縁層 4 0 2 0 上において、駆動回路用のトランジスタ 4 0 1 1 の半導体層のチャネル形成領域と重なる位置に導電層を設けてもよい。導電層は、電位がトランジスタ 4 0 1 1 のゲート電極層と同じでもよいし、異なっても良く、第 2 のゲート電極層として機能させることもできる。また、導電層の電位が GND、0 V、或いはフローティング状態であってもよい。

【 0 4 4 8 】

また、第 1 の基板 4 0 0 1 上、層間膜 4 0 2 1 上に液晶層 4 0 0 8 中に突出して設けられた第 1 の構造体 4 0 3 7 上に画素電極層 4 0 3 0 が形成され、画素電極層 4 0 3 0 は、トランジスタ 4 0 1 0 と電氣的に接続されている。層間膜 4 0 2 1 上には第 2 の共通電極層 4 0 3 6 も形成されている。液晶素子 4 0 1 3 は、画素電極層 4 0 3 0、第 1 の共通電極層 4 0 3 1、第 2 の共通電極層 4 0 3 6 及び液晶層 4 0 0 8 を含む。なお、第 1 の基板 4 0 0 1、第 2 の基板 4 0 0 6 の外側にはそれぞれ偏光板 4 0 3 2、4 0 3 3 が設けられている。第 1 の共通電極層 4 0 3 1 は第 2 の基板 4 0 0 6 側、液晶層 4 0 0 8 中に突出して設けられた第 2 の構造体 4 0 3 8 上に設けられ、画素電極層 4 0 3 0 及び第 2 の共通電極層 4 0 3 6 と第 1 の共通電極層 4 0 3 1 とは液晶層 4 0 0 8 を介して積層する構成となっている。

【 0 4 4 9 】

なお、第 1 の基板 4 0 0 1、第 2 の基板 4 0 0 6 としては、透光性を有するガラス、プラスチックなどを用いることができる。プラスチックとしては、FRP (Fiber glass - Reinforced Plastics) 板、PVF (ポリビニルフルオライド) フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルを PVF フィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

【 0 4 5 0 】

また 4 0 3 5 は絶縁膜を選択的にエッチングすることで得られる柱状のスペーサであり、

10

20

30

40

50

液晶層 4008 の膜厚（セルギャップ）を制御するために設けられている。なお球状のスペーサを用いても良い。なお、液晶層 4008 を用いる液晶表示装置は、液晶層 4008 の膜厚（セルギャップ）を 5 μm 未満（好ましくは 1 μm 以上）とする。

【0451】

なお図 12 は透過型液晶表示装置の例であるが、半透過型液晶表示装置でも適用できる。

【0452】

また、図 12 の液晶表示装置では、基板の外側（視認側）に偏光板を設ける例を示すが、偏光板は基板の内側に設けてもよい。偏光板の材料や作製工程条件によって適宜設定すればよい。また、ブラックマトリクスとして機能する遮光層を設けてもよい。

【0453】

層間膜 4021 は、有彩色の透光性樹脂層であり、カラーフィルタ層として機能する。また、層間膜 4021 の一部を遮光層としてもよい。図 12 においては、トランジスタ 4010、4011 上方を覆うように遮光層 4034 が第 2 の基板 4006 側に設けられている。遮光層 4034 を設けることにより、さらにコントラスト向上やトランジスタの安定化の効果を高めることができる。

【0454】

トランジスタの保護膜として機能する絶縁層 4020 で覆う構成としてもよいが、特に限定されない。

【0455】

なお、保護膜は、大気中に浮遊する有機物や金属物、水蒸気などの汚染不純物の侵入を防ぐためのものであり、緻密な膜が好ましい。保護膜は、スパッタ法を用いて、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、窒化酸化珪素膜、酸化アルミニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、又は窒化酸化アルミニウム膜の単層、又は積層で形成すればよい。

【0456】

また、保護膜を形成した後に、半導体層のアニール（300 ～ 400）を行ってもよい。

【0457】

また、平坦化絶縁膜として透光性の絶縁層をさらに形成する場合、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料（low-k 材料）、シロキサン系樹脂、PSG（リンガラス）、BPSG（リンボロンガラス）等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層を形成してもよい。

【0458】

積層する絶縁層の形成法は、特に限定されず、その材料に応じて、スパッタ法、SOG法、スピンコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）等の方法、ドクターナイフ、ロールコーター、カーテンコーター、ナイフコーター等のツール（設備）を用いることができる。材料液を用いて絶縁層を形成する場合、バークする工程で同時に、半導体層のアニール（200 ～ 400）を行ってもよい。絶縁層の焼成工程と半導体層のアニールを兼ねることで効率よく液晶表示装置を作製することが可能となる。

【0459】

画素電極層 4030、第 1 の共通電極層 4031 及び第 2 の共通電極層 4036 は、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（ITO）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0460】

また、画素電極層 4030、第 1 の共通電極層 4031 及び第 2 の共通電極層 4036 は

10

20

30

40

50

タングステン（W）、モリブデン（Mo）、ジルコニウム（Zr）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、タンタル（Ta）、クロム（Cr）、コバルト（Co）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、アルミニウム（Al）、銅（Cu）、銀（Ag）等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

【0461】

また、画素電極層4030、第1の共通電極層4031及び第2の共通電極層4036として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。

【0462】

また別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。

【0463】

また、トランジスタは静電気などにより破壊されやすいため、ゲート線またはソース線に対して、駆動回路保護用の保護回路を同一基板上に設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

【0464】

図12では、接続端子電極4015が、画素電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4010、4011のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

【0465】

接続端子電極4015は、FPC4018が有する端子と、異方性導電膜4019を介して電氣的に接続されている。

【0466】

また図12においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、この構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【0467】

図16は、本明細書に開示する液晶表示装置として液晶表示モジュールを構成する一例を示している。

【0468】

図16は液晶表示モジュールの一例であり、素子基板2600と対向基板2601がシール材2602により固着され、その間にTFT等を含む素子層2603、液晶層を含む表示素子2604、カラーフィルタとして機能する有彩色の透光性樹脂層を含む層間膜2605が設けられ表示領域を形成している。有彩色の透光性樹脂層を含む層間膜2605はカラー表示を行う場合に必要であり、RGB方式の場合は、赤、緑、青の各色に対応した有彩色の透光性樹脂層が各画素に対応して設けられている。素子基板2600と対向基板2601の外側には偏光板2606、偏光板2607、拡散板2613が配設されている。光源は冷陰極管2610と反射板2611により構成され、回路基板2612は、フレキシブル配線基板2609により素子基板2600の配線回路部2608と接続され、コントロール回路や電源回路などの外部回路が組みこまれている。また、光源として、白色のダイオードを用いてもよい。また偏光板と、液晶層との間に位相差板を有した状態で積層してもよい。

【0469】

以上の工程により、液晶表示装置として信頼性の高い液晶表示パネルを作製することができる。

【0470】

本実施の形態は、他の実施の形態に記載した構成と適宜組み合わせることで実施することが可能である。

10

20

30

40

50

【 0 4 7 1 】

(実施の形態 16)

本明細書に開示する液晶表示装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

【 0 4 7 2 】

図 1 3 (A) は、テレビジョン装置の一例を示している。テレビジョン装置 9 6 0 0 は、筐体 9 6 0 1 に表示部 9 6 0 3 が組み込まれている。表示部 9 6 0 3 により、映像を表示することが可能である。また、ここでは、スタンド 9 6 0 5 により筐体 9 6 0 1 を支持した構成を示している。

10

【 0 4 7 3 】

テレビジョン装置 9 6 0 0 の操作は、筐体 9 6 0 1 が備える操作スイッチや、別体のリモコン操作機 9 6 1 0 により行うことができる。リモコン操作機 9 6 1 0 が備える操作キー 9 6 0 9 により、チャンネルや音量の操作を行うことができ、表示部 9 6 0 3 に表示される映像を操作することができる。また、リモコン操作機 9 6 1 0 に、当該リモコン操作機 9 6 1 0 から出力する情報を表示する表示部 9 6 0 7 を設ける構成としてもよい。

【 0 4 7 4 】

なお、テレビジョン装置 9 6 0 0 は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線または無線による通信ネットワークに接続することにより、一方向（送信者から受信者）または双方向（送信者と受信者間、あるいは受信者間同士など）の情報通信を行うことも可能である。

20

【 0 4 7 5 】

図 1 3 (B) は、デジタルフォトフレームの一例を示している。例えば、デジタルフォトフレーム 9 7 0 0 は、筐体 9 7 0 1 に表示部 9 7 0 3 が組み込まれている。表示部 9 7 0 3 は、各種画像を表示することが可能であり、例えばデジタルカメラなどで撮影した画像データを表示させることで、通常の写真立てと同様に機能させることができる。

【 0 4 7 6 】

なお、デジタルフォトフレーム 9 7 0 0 は、操作部、外部接続用端子（USB 端子、USB ケーブルなどの各種ケーブルと接続可能な端子など）、記録媒体挿入部などを備える構成とする。これらの構成は、表示部と同一面に組み込まれていてもよいが、側面や裏面に備えるとデザイン性が向上するため好ましい。例えば、デジタルフォトフレームの記録媒体挿入部に、デジタルカメラで撮影した画像データを記憶したメモリを挿入して画像データを取り込み、取り込んだ画像データを表示部 9 7 0 3 に表示させることができる。

30

【 0 4 7 7 】

また、デジタルフォトフレーム 9 7 0 0 は、無線で情報を送受信できる構成としてもよい。無線により、所望の画像データを取り込み、表示させる構成とすることもできる。

【 0 4 7 8 】

図 1 4 (A) は携帯型遊技機であり、筐体 9 8 8 1 と筐体 9 8 9 1 の 2 つの筐体で構成されており、連結部 9 8 9 3 により、開閉可能に連結されている。筐体 9 8 8 1 には表示部 9 8 8 2 が組み込まれ、筐体 9 8 9 1 には表示部 9 8 8 3 が組み込まれている。また、図 1 4 (A) に示す携帯型遊技機は、その他、スピーカ部 9 8 8 4、記録媒体挿入部 9 8 8 6、LED ランプ 9 8 9 0、入力手段（操作キー 9 8 8 5、接続端子 9 8 8 7、センサ 9 8 8 8（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、に お い 又 は 赤 外 線 を 測 定 す る 機 能 を 含 む も の ）、マイクロフォン 9 8 8 9）等を備えている。もちろん、携帯型遊技機の構成は上述のものに限定されず、少なくとも本明細書に開示する液晶表示装置を備えた構成であればよく、その他付属設備が適宜設けられた構

40

50

成とすることができる。図14(A)に示す携帯型遊技機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能や、他の携帯型遊技機と無線通信を行って情報を共有する機能を有する。なお、図14(A)に示す携帯型遊技機が有する機能はこれに限定されず、様々な機能を有することができる。

【0479】

図14(B)は大型遊技機であるスロットマシンの一例を示している。スロットマシン9900は、筐体9901に表示部9903が組み込まれている。また、スロットマシン9900は、その他、スタートレバーやストップスイッチなどの操作手段、コイン投入口、スピーカなどを備えている。もちろん、スロットマシン9900の構成は上述のものに限定されず、少なくとも本明細書に開示する液晶表示装置を備えた構成であればよく、その他付属設備が適宜設けられた構成とすることができる。

10

【0480】

図15(A)は、携帯電話機の一例を示している。携帯電話機1000は、筐体1001に組み込まれた表示部1002の他、操作ボタン1003a、1003b、外部接続ポート1004、スピーカ1005、マイク1006などを備えている。

【0481】

図15(A)に示す携帯電話機1000は、表示部1002を指などで触れることで、情報を入力することができる。また、電話を掛ける、或いはメールを打つなどの操作は、表示部1002を指などで触れることにより行うことができる。

20

【0482】

表示部1002の画面は主として3つのモードがある。第1は、画像の表示を主とする表示モードであり、第2は、文字等の情報の入力を主とする入力モードである。第3は表示モードと入力モードの2つのモードが混合した表示+入力モードである。

【0483】

例えば、電話を掛ける、或いはメールを作成する場合は、表示部1002を文字の入力を主とする文字入力モードとし、画面に表示させた文字の入力操作を行えばよい。この場合、表示部1002の画面のほとんどにキーボードまたは番号ボタンを表示させることが好ましい。

【0484】

また、携帯電話機1000内部に、ジャイロ、加速度センサ等の傾きを検出するセンサを有する検出装置を設けることで、携帯電話機1000の向き(縦か横か)を判断して、表示部1002の画面表示を自動的に切り替えるようにすることができる。

30

【0485】

また、画面モードの切り替えは、表示部1002を触れること、又は筐体1001の操作ボタン1003a、1003bの操作により行われる。また、表示部1002に表示される画像の種類によって切り替えるようにすることもできる。例えば、表示部に表示する画像信号が動画のデータであれば表示モード、テキストデータであれば入力モードに切り替える。

【0486】

また、入力モードにおいて、表示部1002の光センサで検出される信号を検知し、表示部1002のタッチ操作による入力が一定期間ない場合には、画面のモードを入力モードから表示モードに切り替えるように制御してもよい。

40

【0487】

表示部1002は、イメージセンサとして機能させることもできる。例えば、表示部1002に掌や指を触れることで、掌紋、指紋等を撮像することで、本人認証を行うことができる。また、表示部に近赤外光を発光するバックライトまたは近赤外光を発光するセンシング用光源を用いれば、指静脈、掌静脈などを撮像することもできる。

【0488】

図15(B)も携帯電話機の一例である。図15(B)の携帯電話機は、筐体9411に、表示部9412、及び操作ボタン9413を含む表示装置9410と、筐体9401に

50

操作ボタン 9402、外部入力端子 9403、マイク 9404、スピーカ 9405、及び着信時に発光する発光部 9406を含む通信装置 9400とを有しており、表示機能を有する表示装置 9410は電話機能を有する通信装置 9400と矢印の2方向に脱着可能である。よって、表示装置 9410と通信装置 9400の短軸同士を取り付けることも、表示装置 9410と通信装置 9400の長軸同士を取り付けることもできる。また、表示機能のみを必要とする場合、通信装置 9400より表示装置 9410を取り外し、表示装置 9410を単独で用いることもできる。通信装置 9400と表示装置 9410とは無線通信又は有線通信により画像又は入力情報を授受することができ、それぞれ充電可能なバッテリーを有する。

【実施例 1】

10

【0489】

本実施例では、本明細書に開示する図 21 に示す構成における試料 1 乃至 3 を作製し、印加電圧と透過光強度との関係性を評価した結果を示す。

【0490】

図 21 に試料 1 乃至 3 の模式図を示す。第 1 の基板 10 と第 2 の基板 11 とが、ブルー相を示す液晶材料を用いた液晶層 24 を間に挟持して対向するように配置された液晶表示装置である。第 1 の基板 10 と液晶層 24 との間には構造体 23、画素電極層 20、及び第 2 の共通電極層 22a、22b が設けられており、第 2 の基板 11 と液晶層 24 との間には第 1 の共通電極層 21a、21b が形成されている。構造体 23 は第 1 の基板 10 の液晶層 24 側の面から液晶層 24 中に突出して設けられている。

20

【0491】

画素電極層 20、第 1 の共通電極層 21a、21b、第 2 の共通電極層 22a、22b の基板面方向の幅 (WL) は $2\mu\text{m}$ 、画素電極層 20 と第 2 の共通電極層 22a との基板面方向の幅 (Ws) は $2\mu\text{m}$ 、第 1 の共通電極層 21a と第 1 の共通電極層 21b との基板面方向の幅は $6\mu\text{m}$ とした。

【0492】

なお、試料 1 においては構造体 23 の膜厚 (Tr) を $1.0\mu\text{m}$ 、セルギャップ (Dcg) を $2.0\mu\text{m}$ 、試料 2 においては構造体 23 の膜厚 (Tr) を $1.5\mu\text{m}$ 、セルギャップ (Dcg) を $3.0\mu\text{m}$ 、試料 3 においては構造体 23 の膜厚 (Tr) を $2.0\mu\text{m}$ 、セルギャップ (Dcg) を $4.0\mu\text{m}$ とした。

30

【0493】

また、比較として図 22 に示すように構造体 23、第 1 の共通電極層 21a、21b を設けず、第 1 の基板 10 に接して画素電極層 20、第 2 の共通電極層 22a、22b を設け、セルギャップ (Dcg) を $4.0\mu\text{m}$ とした比較試料も作製した。

【0494】

セルギャップ (Dcg) は図 21 に示すように、液晶層 24 の最大厚さ (膜厚) であり、図 21 においては第 1 の基板 10 から第 2 の基板 11 までの距離となる。このようなセルギャップの間隔は、スペーサやシール材によって制御することができる。本実施例ではシール材によってセルギャップの値を制御した。

【0495】

40

第 1 の基板 10 及び第 2 の基板 11 としてガラス基板を用い、構造体 23 として感光性アクリル樹脂をフォトリソグラフィ工程により加工した樹脂層を用い、画素電極層 20、第 1 の共通電極層 21a、21b、第 2 の共通電極層 22a、22b として酸化珪素を含むインジウム錫酸化物 (ITO) をスパッタリング法にて成膜し、フォトリソグラフィ工程により加工した膜厚 110nm の導電層を用いた。

【0496】

比較試料、及び試料 1 乃至 3 における印加電圧 (V) と透過光強度の関係を図 20 に示す。なお、印加電圧とは、画素電極層 20 と第 1 の共通電極層 21a、21b 及び第 2 の共通電極層 22a、22b との電位差であり、本実施例では第 1 の共通電極層 21a、21b 及び第 2 の共通電極層 22a、22b を GND 線 (接地線) に接続し、画素電極層 20

50

に電圧を印加した。また、透過光強度とは光源の光が各試料を透過した後の光の強度を測定したものである。図20において、各試料の結果は、比較試料が黒丸のドット、試料1（セルギャップ2 μm ）が白抜きの四角形のドット、試料2（セルギャップ3 μm ）が白抜きの菱形のドット、試料3（セルギャップ4 μm ）が白抜きの丸印のドットで示されている。

【0497】

図20に示すように、比較試料よりも構造体23上に画素電極層20を設けた試料1乃至3の方が、低電圧でも高い透過光強度を示し、よって高い白透過率が得られることが確認できた。

【0498】

また、電圧0Vと電圧20Vにおける透過光強度比であるコントラストは、比較試料が37.8であるのに対し、試料1では60.6、試料2では76.2、試料3では98.9といずれも高い値を示した。

【0499】

従って、画素電極層20は液晶層24の膜厚方向において、第1の共通電極層21a、21bと第2の共通電極層22a、22bとの間に配置することにより、液晶層24には画素電極層20と第1の共通電極層21a、21bとの電界、及び画素電極層20と第2の共通電極層22a、22bとの電界を加えることができ、液晶層24全体に電界を形成することができた。

【0500】

以上のことより、膜厚方向も含め液晶層24全体における液晶分子を効果的に応答させることができ、白透過率が向上した。よって白透過率と黒透過率（黒表示時の光の透過率）との比であるコントラスト比も高くすることができた。また、より低電圧で高い白透過率（透過光強度）を得ることができるため、液晶表示装置の低消費電力化も達成できることが確認できた。

【符号の説明】

【0501】

10 基板
 11 基板
 20 画素電極層
 21a 共通電極層
 21b 共通電極層
 22a 共通電極層
 22b 共通電極層
 23 構造体
 24 液晶層
 200 基板
 201 基板
 202a 矢印
 202b 矢印
 202c 矢印
 202d 矢印
 208 液晶層
 230a 画素電極層
 230b 画素電極層
 231a 共通電極層
 231b 共通電極層
 231c 共通電極層
 232a 共通電極層
 232b 共通電極層

10

20

30

40

50

2 3 2 c	共通電極層	
2 3 3 a	構造体	
2 3 3 b	構造体	
2 3 4 a	構造体	
2 3 4 b	構造体	
2 3 4 c	構造体	
2 3 5 a	構造体	
2 3 5 b	構造体	
2 3 5 c	構造体	
2 4 0 a	画素電極層	10
2 4 0 b	画素電極層	
2 4 1 a	構造体	
2 4 1 b	構造体	
2 4 2 a	画素電極層	
2 4 2 b	画素電極層	
2 4 3 a	構造体	
2 4 3 b	構造体	
3 0 5	基板	
3 0 6	保護絶縁層	
3 0 7	ゲート絶縁層	20
3 1 0	トランジスタ	
3 1 1	ゲート電極層	
3 1 2	酸化物半導体層	
3 1 5 a	ソース電極層	
3 1 5 b	ドレイン電極層	
3 1 6	酸化物絶縁層	
3 3 0	酸化物半導体膜	
3 3 1	酸化物半導体層	
3 7 0	基板	
3 7 2 a	ゲート絶縁層	30
3 7 2 b	ゲート絶縁層	
3 7 3	保護絶縁層	
3 8 0	トランジスタ	
3 8 1	ゲート電極層	
3 8 2	酸化物半導体層	
3 8 5 a	ソース電極層	
3 8 5 b	ドレイン電極層	
3 8 6	酸化物絶縁層	
3 9 0	トランジスタ	
3 9 1	ゲート電極層	40
3 9 2	酸化物半導体層	
3 9 3	酸化物半導体膜	
3 9 4	基板	
3 9 5 a	ソース電極層	
3 9 5 b	ドレイン電極層	
3 9 6	酸化物絶縁層	
3 9 7	ゲート絶縁層	
3 9 8	保護絶縁層	
3 9 9	酸化物半導体層	
4 0 1	ゲート電極層	50

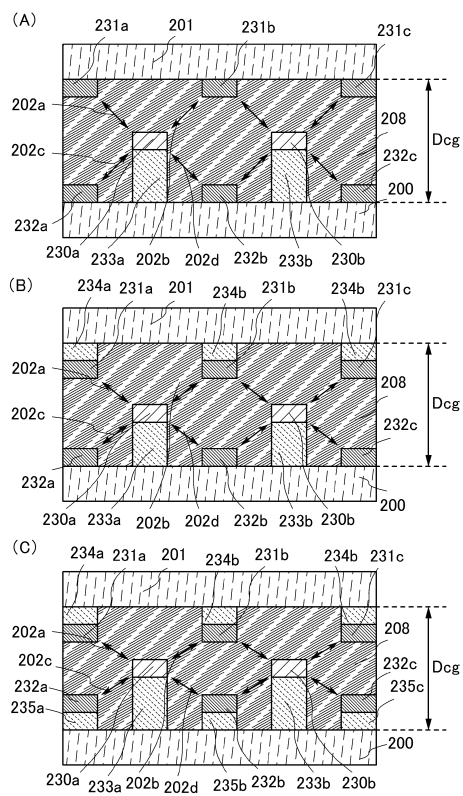
4 0 2	ゲート絶縁層	
4 0 3	半導体層	
4 0 4 a	ドレイン領域	
4 0 5 a	配線層	
4 0 5 b	配線層	
4 0 7	絶縁膜	
4 0 8	容量配線層	
4 0 9	絶縁層	
4 1 3	層間膜	
4 1 4	遮光層	10
4 1 5	絶縁層	
4 1 6	絶縁膜	
4 1 7	透光性樹脂層	
4 2 0	トランジスタ	
4 2 1	トランジスタ	
4 2 2	トランジスタ	
4 4 1	基板	
4 4 2	基板	
4 4 3 a	偏光板	
4 4 3 b	偏光板	20
4 4 4	液晶層	
4 4 6	電極層	
4 4 6 a	電極層	
4 4 6 b	電極層	
4 4 6 c	電極層	
4 4 6 d	電極層	
4 4 7	電極層	
4 4 7 a	電極層	
4 4 7 b	電極層	
4 4 7 c	電極層	30
4 4 7 d	電極層	
4 4 8	電極層	
4 4 8 a	電極層	
4 4 8 b	電極層	
4 4 8 c	電極層	
4 4 9	構造体	
4 5 0	カラーフィルタ	
4 5 1	素子層	
4 5 4 a	透光性樹脂層	
4 5 5 a	遮光層	40
4 5 6 a	シール材	
4 5 7	光	
4 5 8	液晶層	
4 5 9 a	基板	
4 5 9 b	基板	
1 0 0 0	携帯電話機	
1 0 0 1	筐体	
1 0 0 2	表示部	
1 0 0 3 a	操作ボタン	
1 0 0 4	外部接続ポート	50

1 0 0 5	スピーカ	
1 0 0 6	マイク	
1 3 0 1	表示部	
1 3 0 2	駆動部	
1 3 0 3	信号線駆動回路	
1 3 0 4	走査線駆動回路	
1 3 0 5	画素	
1 3 0 6	走査線	
1 3 0 8	信号線	
1 4 0 0	基板	10
1 4 0 1	ゲート電極層	
1 4 0 2	ゲート絶縁層	
1 4 0 3	酸化物半導体層	
1 4 0 5 a	ソース電極層	
1 4 0 5 b	ドレイン電極層	
1 4 0 7	酸化物絶縁層	
1 4 0 9	保護絶縁層	
1 4 2 0	トランジスタ	
1 4 3 2 a	ゲート絶縁層	
1 4 3 2 b	ゲート絶縁層	20
1 4 3 7	酸化物絶縁層	
1 4 3 9	保護絶縁層	
1 4 5 0	トランジスタ	
1 7 0 0	基板	
1 7 0 1 a	画素電極層	
1 7 0 1 b	画素電極層	
1 7 0 1 c	画素電極層	
1 7 0 3	液晶層	
1 7 0 5 a	共通電極層	
1 7 0 6 a	共通電極層	30
1 7 0 7 a	構造体	
1 7 0 7 b	構造体	
1 7 0 7 c	構造体	
1 7 1 4 a	偏光板	
1 7 1 4 b	偏光板	
1 7 1 0	基板	
1 7 1 3	液晶素子	
1 7 1 4	偏光板	
2 6 0 0	素子基板	
2 6 0 1	対向基板	40
2 6 0 2	シール材	
2 6 0 3	素子層	
2 6 0 4	表示素子	
2 6 0 5	層間膜	
2 6 0 6	偏光板	
2 6 0 7	偏光板	
2 6 0 8	配線回路部	
2 6 0 9	フレキシブル配線基板	
2 6 1 0	冷陰極管	
2 6 1 1	反射板	50

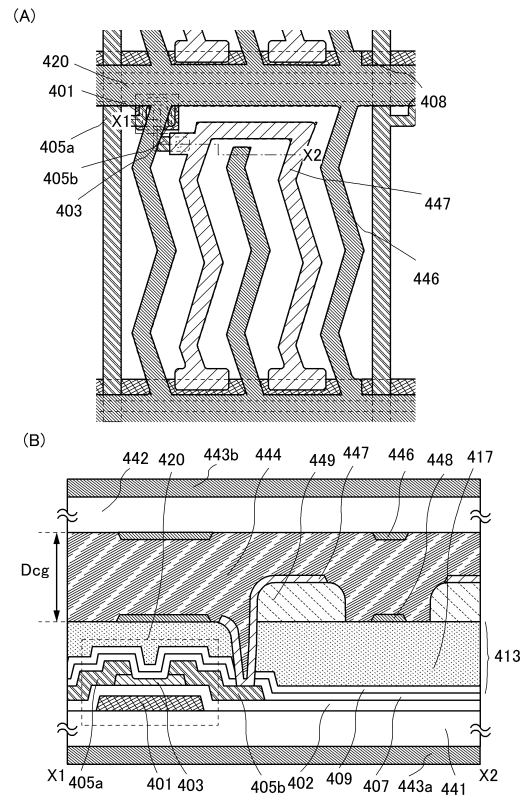
2 6 1 2	回路基板	
2 6 1 3	拡散板	
4 0 0 1	基板	
4 0 0 2	画素部	
4 0 0 3	信号線駆動回路	
4 0 0 3 a	信号線駆動回路	
4 0 0 3 b	信号線駆動回路	
4 0 0 4	走査線駆動回路	
4 0 0 5	シール材	
4 0 0 6	基板	10
4 0 0 8	液晶層	
4 0 1 0	トランジスタ	
4 0 1 1	トランジスタ	
4 0 1 3	液晶素子	
4 0 1 5	接続端子電極	
4 0 1 6	端子電極	
4 0 1 8	F P C	
4 0 1 9	異方性導電膜	
4 0 2 0	絶縁層	
4 0 2 1	層間膜	20
4 0 3 0	画素電極層	
4 0 3 1	共通電極層	
4 0 3 2	偏光板	
4 0 3 4	遮光層	
4 0 3 6	共通電極層	
4 0 3 7	構造体	
4 0 3 8	構造体	
8 3 1 0	比抵抗 / ホール測定システム R e s i T e s t	
9 4 0 0	通信装置	
9 4 0 1	筐体	30
9 4 0 2	操作ボタン	
9 4 0 3	外部入力端子	
9 4 0 4	マイク	
9 4 0 5	スピーカ	
9 4 0 6	発光部	
9 4 1 0	表示装置	
9 4 1 1	筐体	
9 4 1 2	表示部	
9 4 1 3	操作ボタン	
9 6 0 0	テレビジョン装置	40
9 6 0 1	筐体	
9 6 0 3	表示部	
9 6 0 5	スタンド	
9 6 0 7	表示部	
9 6 0 9	操作キー	
9 6 1 0	リモコン操作機	
9 7 0 0	デジタルフォトフレーム	
9 7 0 1	筐体	
9 7 0 3	表示部	
9 8 8 1	筐体	50

9 8 8 2	表示部
9 8 8 3	表示部
9 8 8 4	スピーカ部
9 8 8 5	入力手段（操作キー
9 8 8 6	記録媒体挿入部
9 8 8 7	接続端子
9 8 8 8	センサ
9 8 8 9	マイクロフォン
9 8 9 0	L E D ランプ
9 8 9 1	筐体
9 8 9 3	連結部
9 9 0 0	スロットマシン
9 9 0 1	筐体
9 9 0 3	表示部

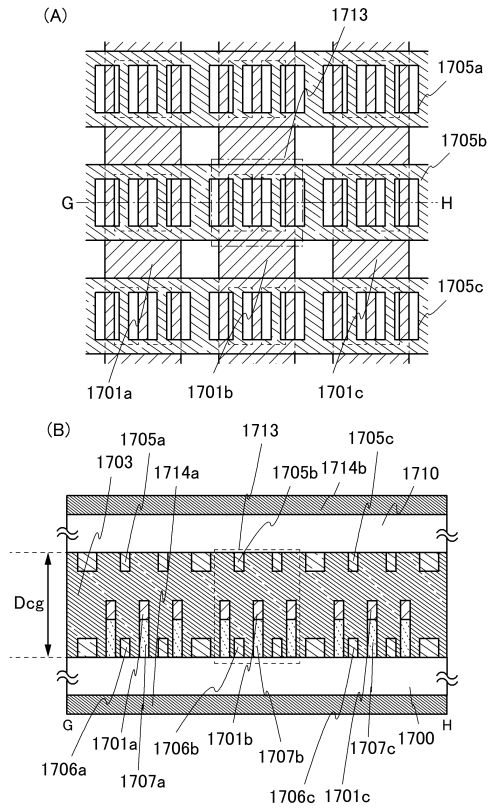
【図 1】



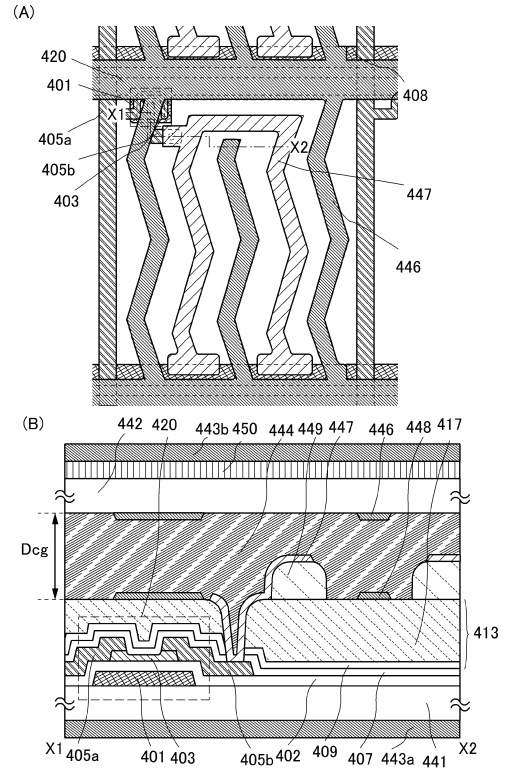
【図 2】



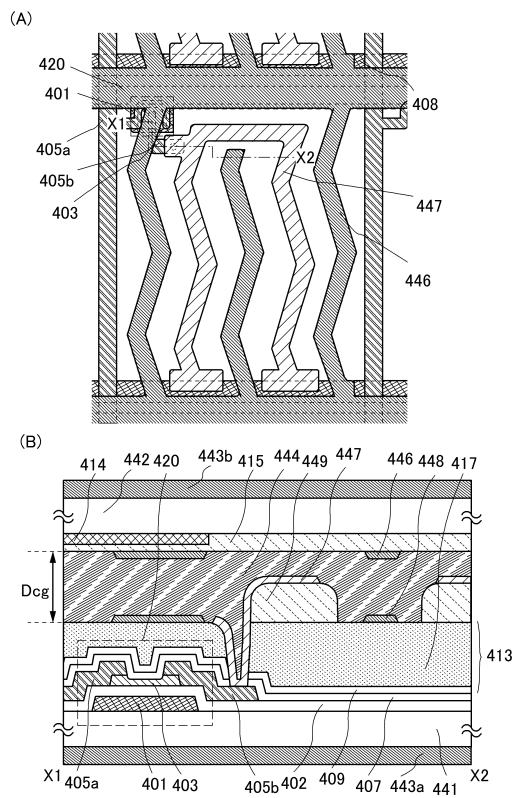
【図 3】



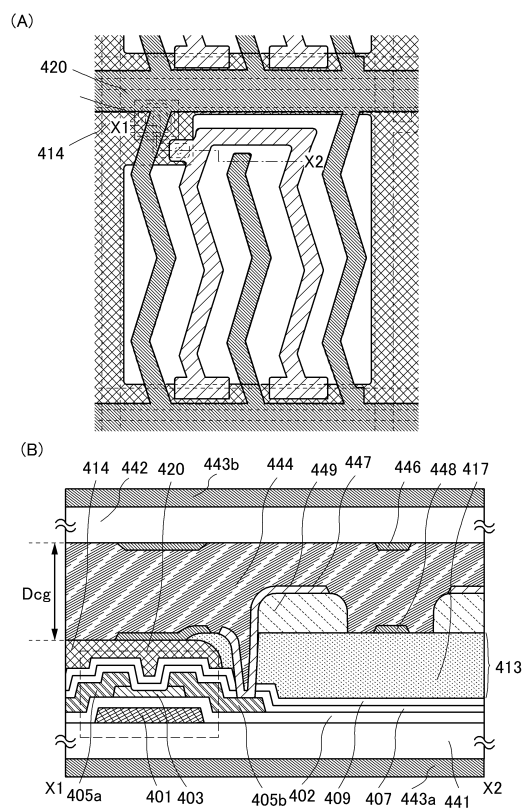
【図 4】



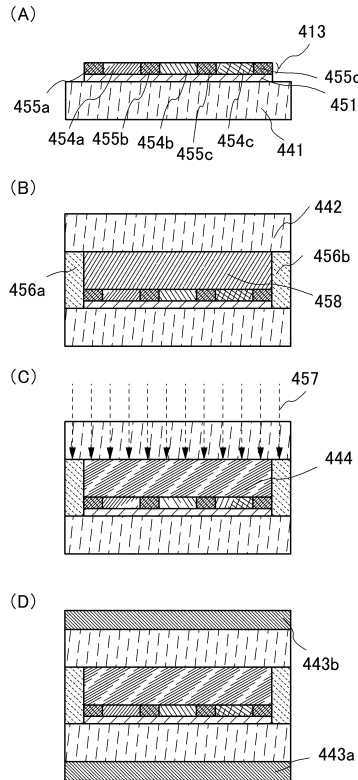
【図 5】



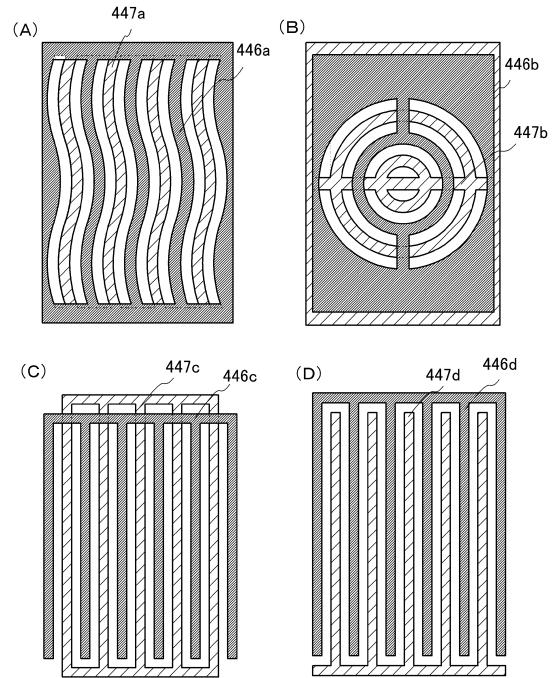
【図 6】



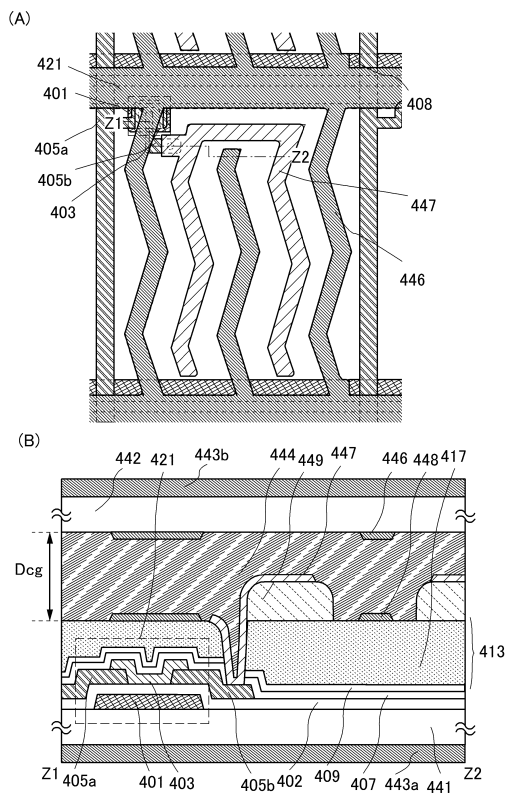
【図 7】



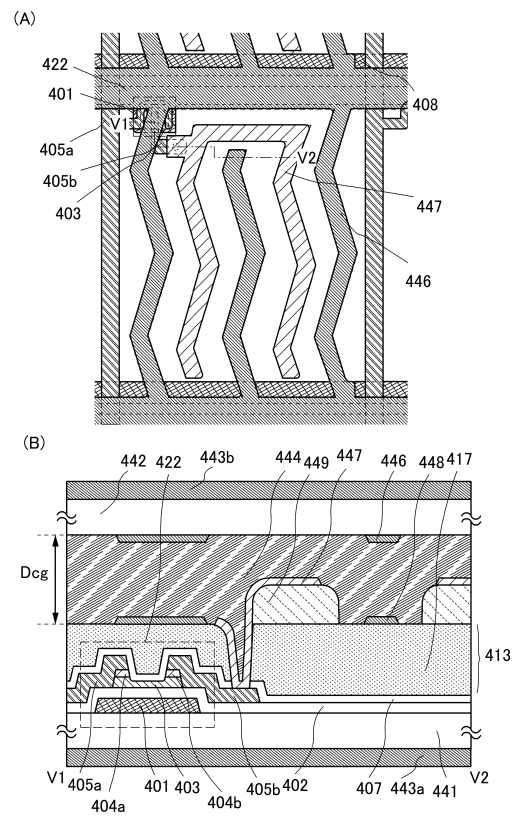
【図 8】



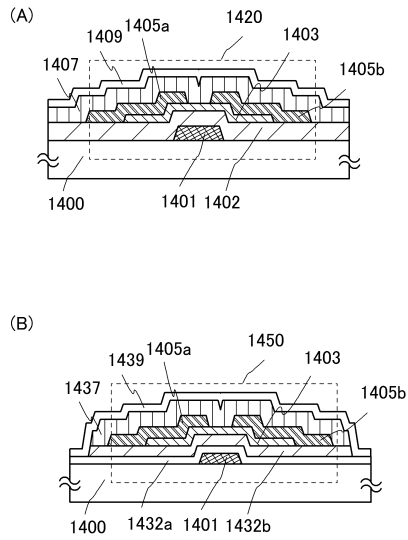
【図 9】



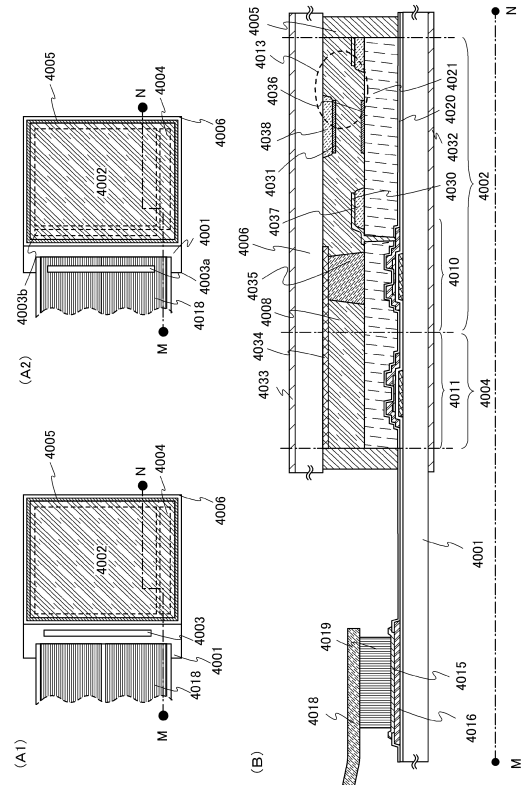
【図 10】



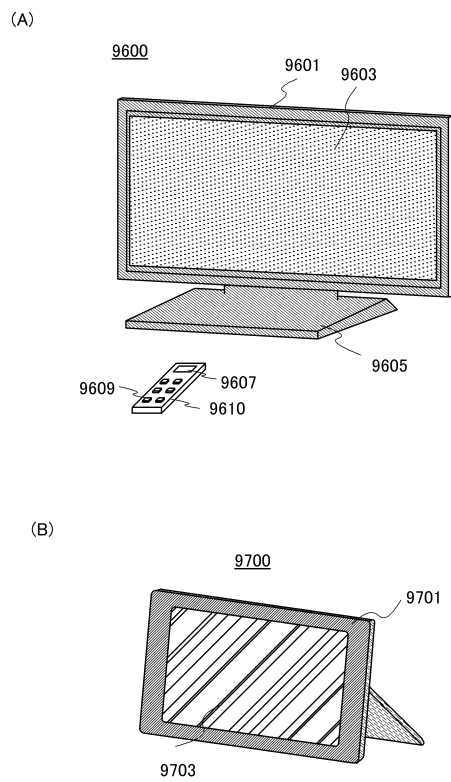
【 図 1 1 】



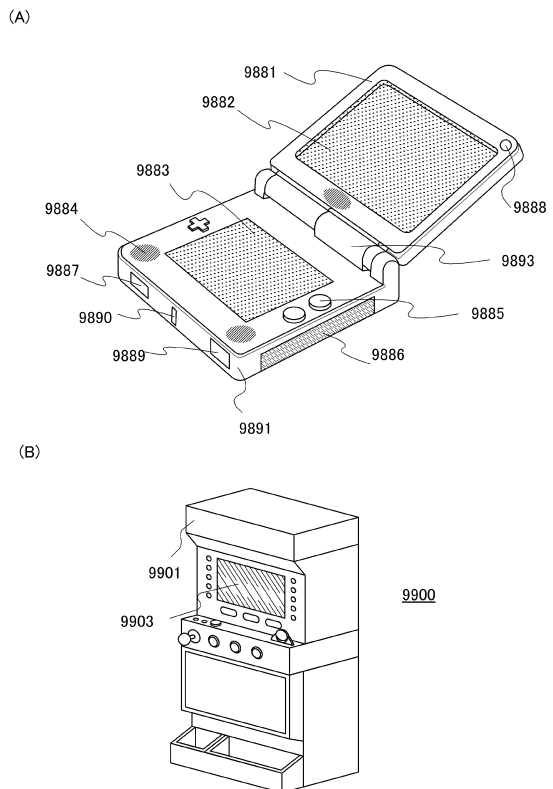
【 図 1 2 】



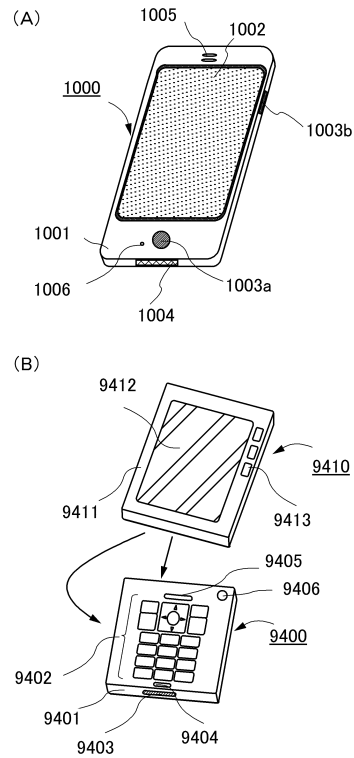
【 図 1 3 】



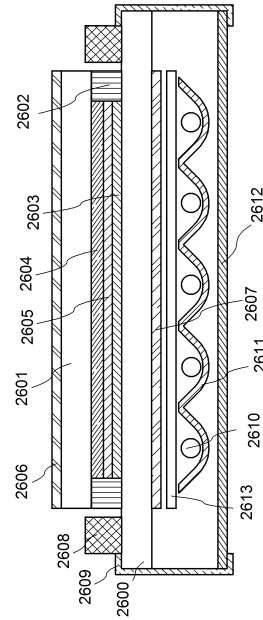
【 図 1 4 】



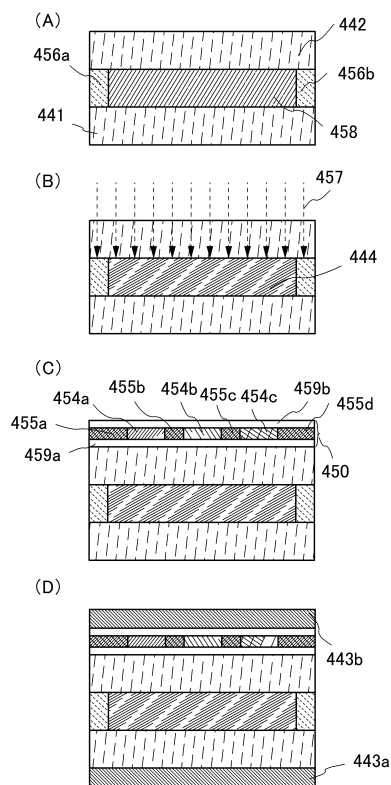
【図 15】



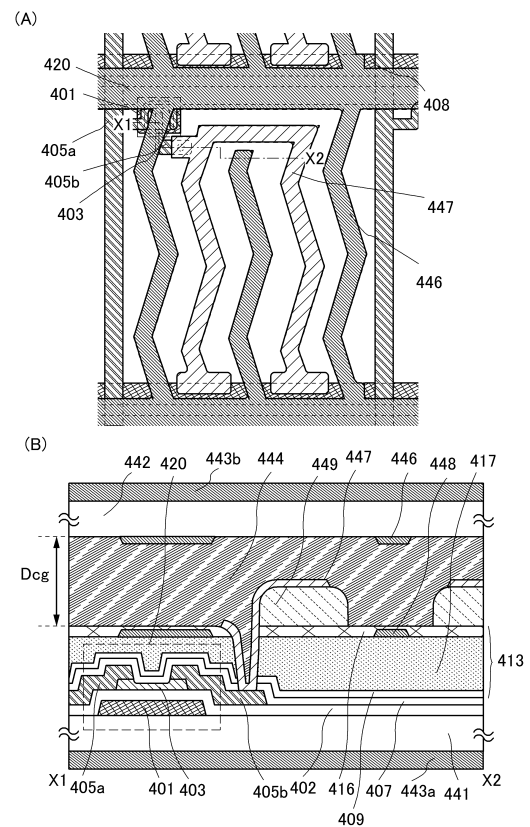
【図 16】



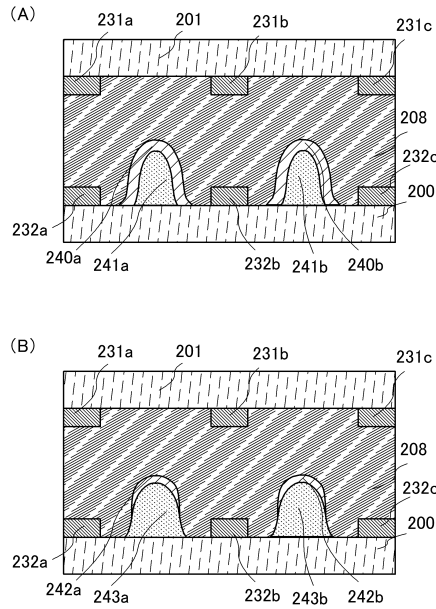
【図 17】



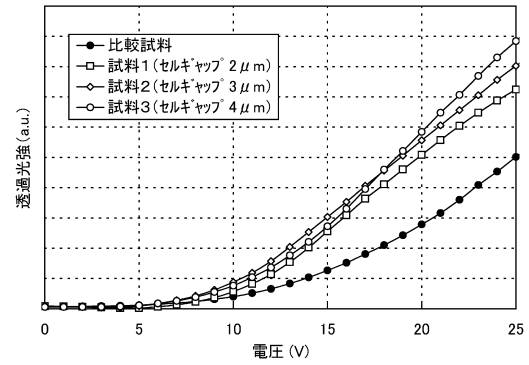
【図 18】



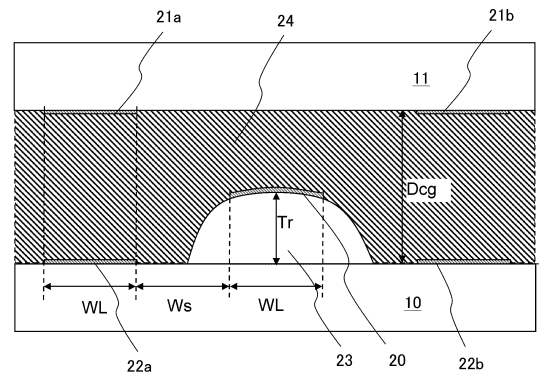
【図 19】



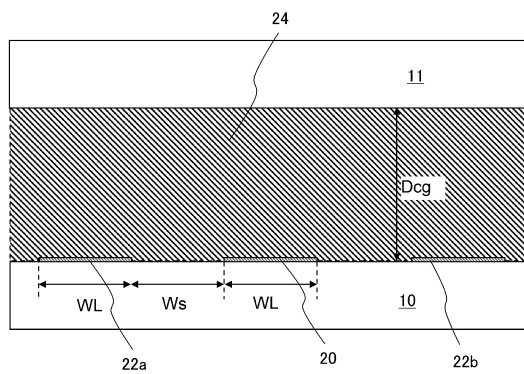
【図 20】



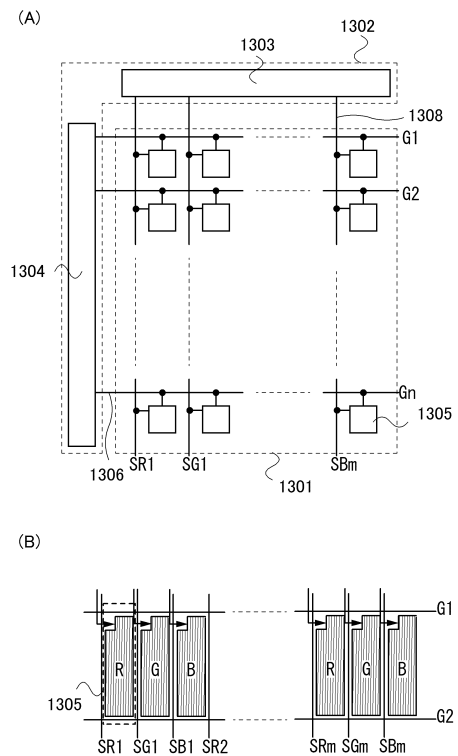
【図 21】



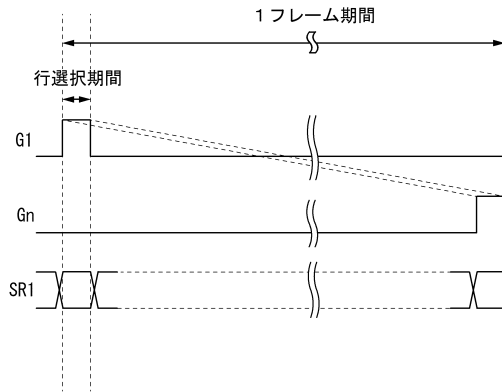
【図 22】



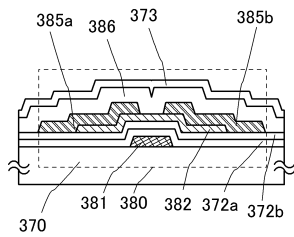
【図 23】



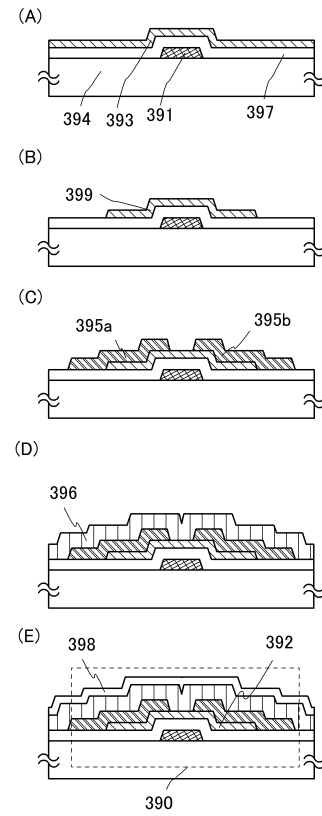
【図 2 4】



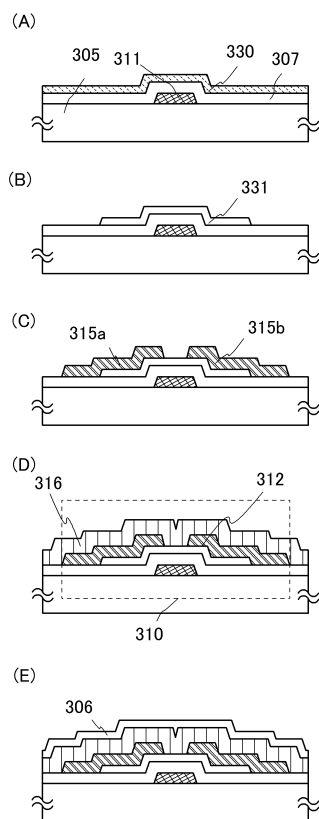
【図 2 5】



【図 2 6】



【図 2 7】



フロントページの続き

(56)参考文献 特開2009-145865(JP,A)
特開2004-184967(JP,A)
特開2007-123861(JP,A)
特開2005-227760(JP,A)
特開平10-104644(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 2 F	1 / 1 3 6 8
G 0 2 F	1 / 1 3 3 3
G 0 2 F	1 / 1 3 3 5