



SCHWEIZERISCHE EIDGENOSSENSCHAFT
EIDGENÖSSISCHES INSTITUT FÜR GEISTIGES EIGENTUM

(11) CH

705 020 A2

(51) Int. Cl.: H05K 3/42 (2006.01)
H05K 3/46 (2006.01)

Patentanmeldung für die Schweiz und Liechtenstein

Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

(12) **PATENTANMELDUNG**

(21) Anmeldenummer: 00563/12

(22) Anmeldedatum: 25.04.2012

(43) Anmeldung veröffentlicht: 30.11.2012

(30) Priorität: 17.05.2011
DE 10 2011 050 424.9

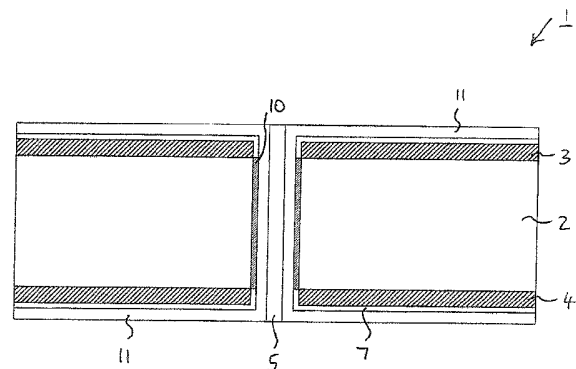
(71) Anmelder:
KSG Leiterplatten GmbH, Auerbacher Strasse 3-5
09390 Gornsdorf (DE)

(72) Erfinder:
Udo Bechtloff, 09648 Mittweida (DE)
Lutz Lange, 09380 Thalheim (DE)
Sven Uhlig, 09392 Auerbach (DE)

(74) Vertreter:
Isler & Pedrazzini AG, Postfach 1772
8027 Zürich (CH)

(54) **Verfahren zum Herstellen eines Halbzeuges für eine ein- oder mehrlagige Leiterplatte und Halbzeug.**

(57) Die Erfindung betrifft ein Halbzeug und ein Verfahren zum Herstellen eines Halbzeuges für eine Leiterplatte. Das Verfahren umfasst die folgenden Schritte: Ausbilden einer Isolierschicht (2) aus einem elektrisch isolierenden Material, Herstellen einer aussen liegenden Leitungsschicht (3; 4) aus Aluminium auf der Isolierschicht (2), Ausbilden einer Durchgangsöffnung durch die Isolierschicht (2) und die Leitungsschicht (3; 4) hindurch, derart, dass im Bereich der Durchgangsöffnung (5) ein Öffnungsbereich, welcher der Leitungsschicht (3; 4) zugeordnet ist, und ein weiterer Öffnungsbereich gebildet werden, welcher der Isolierschicht (2) zugeordnet ist, Vorbereiten des Öffnungsbereiches für eine Metallisierung, indem im Öffnungsbereich eine Aktivierungsschicht (7) aufgetragen wird, Vorbereiten des weiteren Öffnungsbereiches für eine Metallisierung, indem im weiteren Öffnungsbereich eine weitere Aktivierungsschicht (10) aufgetragen wird, und Metallisieren des Öffnungsbereiches und des weiteren Öffnungsbereiches, indem auf der Aktivierungsschicht (7) im Öffnungsbereich und der weiteren Aktivierungsschicht (10) im weiteren Öffnungsbereich jeweils eine Metallisierungsschicht (11) aus einem oder mehreren elektrisch leitenden Materialien abgeschieden wird.



Beschreibung

[0001] Die Erfindung betrifft Technologien auf dem Gebiet der Leiterplatten.

Hintergrund der Erfindung

[0002] Leiterplatten werden benutzt, um elektronische oder elektrische Bauelemente aufzunehmen. Leiterplatten sind in ein- und mehrlagiger Ausführung bekannt. Mehrlagige Leiterplatten verfügen über mehrere elektrische Leitungsebenen, die mit Hilfe von Isolierschichten voneinander getrennt sind.

[0003] Als Material für die die Leitungsebenen bildenden Leitungsschichten wird häufig Kupfer eingesetzt. Hierbei besteht jedoch das Problem, dass Kupfer aufgrund seiner natürlichen Materialeigenschaften erst oberflächenseitig behandelt werden muss, um beim anschliessenden Verpressen der Leitungsschichten mit den Isolierschichten in ausreichendem Umfang eine haftende Verbindung mit dem elektrisch isolierenden Material der Isolierschichten einzugehen.

[0004] Das Dokument US 2005/0 178 669 beschreibt ein Verfahren zum Verzinken von Aluminiumoberflächen für eine nachfolgende Beschichtung.

Zusammenfassung der Erfindung

[0005] Aufgabe der Erfindung ist es, ein Halbzeug für eine ein- oder mehrlagige Leiterplatte und ein Verfahren zum Herstellen anzugeben, mit denen die Möglichkeiten zur individuellen Gestaltung von Leiterplatten für verschiedene Anwendungsaufgaben erweitert sind. Insbesondere sollen Haftprobleme zwischen Schichtmaterialien vermieden werden.

[0006] Diese Aufgabe wird erfindungsgemäss durch ein Verfahren zum Herstellen eines Halbzeuges für eine ein- oder mehrlagige Leiterplatte nach dem unabhängigen Anspruch 1 sowie ein Halbzeug nach dem unabhängigen Anspruch 9 gelöst. Vorteilhafte Ausgestaltungen der Erfindung sind Gegenstand von abhängigen Unteransprüchen.

[0007] Das Verfahren zum Herstellen des Halbzeuges kann als Verfahren zum Herstellen einer ein- oder mehrlagigen Leiterplatte ausgeführt werden, indem insbesondere ein Schritt vorgesehen ist, mit dem die aussen liegende Leitungsschicht mit Leiterbarmstrukturen gebildet wird. Hierdurch wird dann eine ein- oder mehrlagige Leiterplatte hergestellt, die auf dem beschriebenen Halbzeug basiert und dieses als eine Art Leiterplattenbasisstruktur verwendet. Die Leiterplatte wird mit einer Durchkontaktierung in der Durchgangsöffnung gebildet.

[0008] Während eine einlagige Leiterplatte über nur eine Leitungsschicht oder -ebene aufweist, verfügt eine mehrlagige Leiterplatte über mehrere solcher Schichten oder Ebenen.

[0009] Bei der Erfindung ist vorgesehen, dass die aussen liegende Leitungsschicht aus Aluminium besteht. Aluminium hat als Material den Vorteil, dass es wahlweise auch ohne Vorbehandlung eine gut haftende Verbindung mit Materialien eingeht, die üblicherweise für Isolierschichten in Leiterplatten eingesetzt werden, beispielsweise Harzmaterialien wie Epoxy, wenn Leitungsschicht und Isolierschicht miteinander verpresst werden. Darüber hinaus verfügt Aluminium über ein geringeres Gewicht im Vergleich zu dem häufig bei Leiterplatten zum Einsatz kommenden Kupfer. Mittels der Leitungsschicht aus Aluminium ist ein direktes Bonden mit Aluminiumdrähten ermöglicht.

[0010] Der Schritt zum «Metallisieren» in der hier verwendeten Bedeutung betrifft das Ausbilden einer lötfähigen Oberflächenschicht, die geeignet ist, eine gut haftende Verbindung mit einem Lotmaterial beim Löten einzugehen. Das Metallisieren des Öffnungsbereiches und des weiteren Öffnungsbereiches kann in einem gemeinsamen Schritt oder in getrennten Metallisierungsschritten durchgeführt werden. Auch kann in einer Ausgestaltung vorgesehen sein, den Öffnungsbereich einerseits und den weiteren Öffnungsbereich andererseits zum Ausbilden der jeweiligen lötfähigen Oberfläche mit unterschiedlichen elektrisch leitenden Materialien zu versehen.

[0011] Das Vorbereiten des Öffnungsbereiches einerseits und des weiteren Öffnungsbereiches andererseits wird vorzugsweise in getrennten Schritten durchgeführt. Das Vorbereiten für die Metallisierung entspricht einer Art Aktivierung der jeweiligen Oberflächenbereiche für die anschliessende Metallisierung, d. h. das Ausbilden einer lötfähigen Oberfläche. Da im Öffnungsbereich das Aluminiummaterial und im weiteren Öffnungsbereich das Material der Isolierschicht mit einer Aktivierungsschicht zu versehen sind, ist bevorzugt vorgesehen, dass die Aktivierungsschichten aus unterschiedlichen Werkstoffen hergestellt werden, die jeweils auf das Material im Öffnungsbereich und im weiteren Öffnungsbereich abgestimmt sind.

[0012] Als Material für die Isolierschicht können beliebige Materialien zum Einsatz kommen, wie sie üblicherweise für die Leiterplattenherstellung genutzt werden. Hierzu gehören insbesondere Harzmaterialien wie Epoxy.

[0013] Eine bevorzugte Weiterbildung der Erfindung sieht vor, dass der Öffnungsbereich beim Vorbereiten für die Metallisierung mittels chemischen Vernickeln mit einer nickelhaltigen Aktivierungsschicht versehen wird. Das chemische Vernickeln unterscheidet sich vom galvanischen Abscheiden dadurch, dass kein Stromfluss zur Abscheidung genutzt wird. Es können Materialmischungen mit überwiegendem Nickelanteil zum Einsatz kommen, beispielsweise eine Nickel-Gold-Legierung. Ein zum chemischen Vernickeln der Aluminiumoberfläche im Öffnungsbereich vorteilhaft eingesetztes Material ist Zink.

[0014] Bei einer zweckmässigen Ausgestaltung der Erfindung kann vorgesehen sein, dass auf der Isolierschicht eine weitere Leitungsschicht aus Aluminium hergestellt wird, durch welche sich die Durchgangsöffnung erstreckt, so dass im Bereich der Durchgangsöffnung ein zusätzlicher Öffnungsbereich gebildet ist, welcher der weiteren Leitungsschicht zugeordnet ist. Mit Hilfe der weiteren Leitungsschicht wird eine weitere elektrische Leitungsebene in dem Halbzeug bereitgestellt. Die auf diese Weise in der Durchgangsöffnung entstehenden zusätzlichen Öffnungsbereiche können hinsichtlich des Aktivierens und Metallisierens wie die der Leitungsschicht zugeordneten Öffnungsbereiche in der Durchgangsöffnung behandelt werden.

[0015] Eine vorteilhafte Ausführungsform der Erfindung sieht vor, dass die weitere Leitungsschicht als weitere aussen liegende Schicht hergestellt wird. Auf diese Weise ist ein Halbzeug für eine Leiterplatte gebildet, bei der eine mittige Isolierschicht beidseitig von Leitungsebenen bedeckt ist und bei der eine Durchkontaktierung gebildet ist.

[0016] Bevorzugt sieht eine alternative Fortbildung der Erfindung vor, dass die weitere Leitungsschicht als innen liegende Schicht zwischen der Isolierschicht und einer weiteren Isolierschicht hergestellt wird. Hierdurch ist ein Halbzeug für eine mehrlagige Leiterplatte gebildet, bei der wenigstens eine Leitungsebene innen liegend zwischen Isolierschichten angeordnet ist.

[0017] Bei einer vorteilhaften Ausgestaltung der Erfindung kann vorgesehen sein, dass die Leitungsschicht und / oder die weitere Leitungsschicht als eine strukturierte Leitungsschicht aus Aluminium mit einer Leiterbahnbasisstruktur gebildet werden. Im Unterschied zu der Leitungsschicht mit der Leiterbahnbasisstruktur kann alternativ vorgesehen sein, dass die Leitungsschicht unstrukturiert gebildet ist, sodass eine Art unstrukturierter Überzug auf wenigstens einer der flächigen Aussenseiten der Isolierschicht gebildet ist. Halbzeuge für mehrlagige Leiterplatten können strukturierte und unstrukturierte Leitungsschichten kombinieren.

[0018] Eine Weiterbildung der Erfindung kann vorsehen, dass Leiterbahnbasisstruktur als Basisstruktur für die Leistungselektronik hergestellt wird. Hierbei weisen die Leiterbahnen vorzugsweise eine Dicke von wenigstens 100 µm auf. Leitungsbahndicken von bis zu 400 µm oder noch mehr können vorgesehen sein. Alternativ kann die Leiterbahnbasisstruktur als Dünnschichtstruktur ausgeführt sein.

[0019] Eine bevorzugte Weiterbildung der Erfindung sieht vor, dass auf der Leitungsschicht ein Lötbereich für eine Metallisierung vorbereitet und der vorbereitete Lötbereich metallisiert wird, indem in dem vorbereiteten Lötbereich ein oder mehrere elektrisch leitende Materialien abgeschieden werden. Der Lötbereich bildet einen lötfähigen Bereich auf der aussen liegenden Oberfläche der Leitungsschicht. Das Vorbereiten und/oder Metallisieren des Lötbereiches kann zeitgleich oder zeitversetzt zum Vorbereiten und/oder Metallisieren der Öffnungsbereiche erfolgen. Beispielsweise kann vorgesehen sein, den Lötbereich in einem Verfahrensschritt zusammen mit dem Öffnungsbereich zu aktivieren, also die Aktivierungsschicht auszubilden. Auch die hierauf folgende Metallisierung kann für den Öffnungsbereich in der Durchgangsöffnung einerseits und den Lötbereich auf der Leitungsschicht andererseits zeitgleich in einem Arbeitsschritt erfolgen. Alternativ sind aber auch getrennte Arbeitsschritte möglich. Hinsichtlich des Vorbereitens und/oder des Metallisierens gelten die in Verbindung mit den Aluminiumoberflächen im Öffnungsbereich der Durchgangsöffnung gemachten Erläuterungen entsprechend. Weitere Lötbereiche können auf der weiteren Leitungsschicht vorgesehen sein, insbesondere wenn diese ebenfalls aussen liegend gebildet ist.

Beschreibung bevorzugter Ausführungsbeispiele der Erfindung

[0020] Die Erfindung wird im Folgenden anhand von Ausführungsbeispielen unter Bezugnahme auf Figuren einer Zeichnung näher erläutert. Hierbei zeigen:

- Fig. 1 eine schematische Darstellung einer Schichtanordnung für eine Leiterplatte, bei der eine Isolierschicht beidseitig mit einer Leitungsschicht aus Aluminium beschichtet ist,
- Fig. 2 eine schematische Darstellung der Schichtanordnung aus Fig. 1, wobei aussen liegende Oberflächenbereiche der Leitungsschichten mit einer Aktivierungsschicht versehen sind, die sich auch in eine Durchgangsöffnung hinein erstreckt,
- Fig. 3 eine schematische Darstellung der Schichtanordnung aus Fig. 2, wobei in der Durchgangsöffnung auf einem Öffnungsbereich, welcher von der Isolierschicht in der Durchgangsöffnung gebildet ist, eine weitere Aktivierungsschicht gebildet ist,
- Fig. 4 eine schematische Darstellung der Schichtanordnung aus Fig. 3, wobei auf der Aktivierungsschicht und der weiteren Aktivierungsschicht eine Metallisierung gebildet ist,
- Fig. 5 eine schematische Darstellung eines Abschnitts einer Leiterplatte unter Verwendung der Schichtanordnung aus Fig. 4 und
- Fig. 6 eine schematische Darstellung einer Schichtanordnung für eine Leiterplatte, bei der innen und aussen liegende Leitungsschichten aus Aluminium gebildet sind.

[0021] Die Fig. 1 zeigt eine schematische Darstellung eines als Schichtanordnung ausgeführtes Halbzeug 1 für eine Leiterplatte im Querschnitt. Es kann vorgesehen sein, auf Basis des Halbzeuges 1 eine Leiterplatte zu fertigen, zum Beispiel eine Leiterplatte mit zusätzlichen Leiterbahnstrukturen. Aber auch das dargestellte Halbzeug 1 kann bereits als Leiterplatte zum Einsatz kommen.

[0022] Eine Isolierschicht 2 ist auf der Vorder- und der Rückseite mit einer Leitungsschicht 3 und einer weiteren Leitungsschicht 4 versehen, die jeweils aus Aluminium bestehen und aussen liegend gebildet sind. Das Material für die Isolierschicht 2 wird beispielsweise mittels sogenannter Prepregs oder in Form eines Folienmaterials bereitgestellt. Die Leitungsschichten 3, 4 aus Aluminium können mithilfe von Aluminiumfolien erzeugt werden.

[0023] Es ist ein Abschnitt des Halbzeuges 1 gezeigt, in dem eine Durchgangsöffnung 5 durch die Leitungsschichten 3, 4 und die Isolierschicht 2 hindurch gebildet ist. Die Leitungsschicht 3 auf der Vorderseite und / oder die weitere Leitungsschicht 4 auf der Rückseite der Isolierschicht 2 können als strukturierte Leitungsschichten mit zugeordnete Leiterbahnstrukturen ausgeführt sein.

[0024] Fig. 2 zeigt eine schematische Darstellung der Schichtanordnung aus Fig. 1, wobei aussen liegende Oberflächenbereiche 6 der beiden Leitungsschichten 3, 4 mit einer Aktivierungsschicht 7 versehen sind. Die Aktivierungsschicht 7 auf den Leitungsschichten 3, 4 erstreckt sich auch in die Durchgangsöffnung 5 hinein, nämlich dort gebildete Öffnungsbereiche 8, die in der Durchgangsöffnung 5 von den Leitungsschichten 3, 4 gebildet werden.

[0025] Fig. 3 zeigt eine schematische Darstellung des Halbzeuges aus Fig. 2, wobei in der Durchgangsöffnung 5 auf einem Öffnungsbereich 9, welcher von der Isolierschicht 2 in der Durchgangsöffnung 5 gebildet ist, eine weitere Aktivierungsschicht 10 hergestellt ist.

[0026] Die Aktivierungsschicht 7 auf den Aluminiumoberflächen der Leitungsschichten 3, 4 ist mittels chemischen Vernickeln hergestellt, zum Beispiel in Form eines Zinkatüberzugs. Die weitere Aktivierungsschicht 10 ist mittels eines Direktmetallisierungs-Prozesses als DMSE-Schicht (insbesondere «Direct Metallisation Ethylenedioxythiophene») gebildet mittels eines leitfähigen organischen Polymers. Auch andere Materialien können zur Aktivierung der Oberfläche in dem der Isolierschicht 2 zugeordneten Öffnungsbereich 9 in der Durchgangsöffnung 5 genutzt werden.

[0027] Fig. 4 zeigt eine schematische Darstellung des als Schichtanordnung ausgebildeten Halbzeuges 1 aus Fig. 3, wobei auf der Aktivierungsschicht 7 und der weiteren Aktivierungsschicht 10 nun eine Metallisierung 11 abgeschieden ist, die beispielsweise aus Kupfer besteht. Die Abscheidung kann mittels eines galvanischen Prozesses ausgeführt werden. Auf diese Weise sind lötfähige Oberflächenbereiche gebildet, die beispielsweise zum Anschluss von elektronischen Bauelementen dienen.

[0028] Die hergestellte Schichtanordnung kann in dieser Form als Leiterplatte zum Einsatz kommen. Es können jedoch auch weitere Verarbeitungsschritte vorgesehen sein, insbesondere zur Ausbildung einer gewünschten Leiterbahnstruktur. Hierzu können dann Verfahrensschritte der üblichen Leiterplattentechnologie zum Einsatz kommen, wozu insbesondere die Photolithografie, das Ätzen sowie das Beschichten mit Lötstopplack gehören. Löt- oder bondfähige Oberflächen können zum Beispiel erzeugt werden, indem Nickel- oder Silberablagerungen aufgebracht werden. Hierzu können die im Zusammenhang mit der Leiterplattenherstellung als solche bekannten Technologien eingesetzt werden.

[0029] Fig. 5 zeigt eine schematische Darstellung eines Abschnitts einer Leiterplatte, die ausgehend von dem Halbzeug 1 nach den Fig. 1 bis 4 hergestellt wurde. Es ist eine Leiterbahnstruktur mit einer Lötfläche 20 und einer Bondfläche 21 gebildet. Die Bondfläche 21 ist hergestellt, indem die Metallisierung 11 und die Aktivierungsschicht 7 abgeätzt wurden. Darüber hinaus sind Lotstoppbereiche 22 hergestellt.

[0030] Fig. 6 zeigt eine schematische Darstellung einer Schichtanordnung für eine mehrlagige Leiterplatte, bei der mehrere Isolierschichten 30, 31, 32 übereinander gestapelt sind, die mittels sogenannter Prepregs oder in Form eines Folienmaterials erzeugt sind. Aussenseitig ist der Stapel der Isolierschichten 30, 31, 32 auf der Vorder- und der Rückseite mit einer jeweiligen Leitungsschicht 33, 34 aus Aluminium versehen. Im Stapel der Isolierschichten 30, 31, 32 sind weiterhin Leiterbahnen 35 gebildet, die beim Aufbau des Stapels von Isolierschichten 30, 31, 32 mittels üblicher Technologie unter Verwendung der Photolithografie und des Ätzens hergestellt sind. Das in Fig. 6 dargestellte Halbzeug kann nun in der oben unter Bezugnahme auf die Fig. 1 bis 5 beschriebenen Art und Weise weiterverarbeitet werden, um im Bereich der Durchgangsöffnung 5 und auf den Aluminiumschichten 33, 34 löt- oder bondfähige Oberflächenbereiche auszubilden.

[0031] Die in der vorstehenden Beschreibung, den Ansprüchen und der Zeichnung offenbarten Merkmale der Erfindung können sowohl einzeln als auch in beliebiger Kombination für die Verwirklichung der Erfindung in ihren verschiedenen Ausführungen von Bedeutung sein.

Patentansprüche

1. Verfahren zum Herstellen eines Halbzeuges für eine ein- oder mehrlagige Leiterplatte, wobei das Verfahren die folgenden Schritte umfasst:
 - Ausbilden einer Isolierschicht (2; 30, 31, 32) aus einem elektrisch isolierenden Material,
 - Herstellen einer aussen liegenden Leitungsschicht (3; 4; 33; 34) aus Aluminium auf der Isolierschicht (2),

- Ausbilden einer Durchgangsöffnung (5) durch die Isolierschicht (2) und die Leitungsschicht (3; 4) hindurch, derart, dass im Bereich der Durchgangsöffnung (5) ein Öffnungsbereich (8), welcher der Leitungsschicht (3; 4) zugeordnet ist, und ein weiterer Öffnungsbereich (9) gebildet werden, welcher der Isolierschicht (2) zugeordnet ist,
 - Vorbereiten des Öffnungsbereiches (8) für eine Metallisierung, indem im Öffnungsbereich (8) eine Aktivierungsschicht (7) aufgetragen wird,
 - Vorbereiten des weiteren Öffnungsbereiches (9) für eine Metallisierung, indem im weiteren Öffnungsbereich (9) eine weitere Aktivierungsschicht (10) aufgetragen wird,
 - Metallisieren des Öffnungsbereiches (8) und des weiteren Öffnungsbereiches (9), indem auf der Aktivierungsschicht (7) im Öffnungsbereich (8) und der weiteren Aktivierungsschicht (10) im weiteren Öffnungsbereich (9) jeweils eine Metallisierungsschicht (11) aus einem oder mehreren elektrisch leitenden Materialien abgeschieden wird, und
 - Ausbilden der Leitungsschicht (3; 4; 33; 34) als eine strukturierte Leitungsschicht aus Aluminium mit einer Leiterbahnbasisstruktur mit einer Bondfläche (21), wobei hierbei im Bereich der Bondfläche (21) die Aktivierungsschicht (7) und die Metallisierungsschicht (11) entfernt werden.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass der Öffnungsbereich (8) beim Vorbereiten für die Metallisierung mittels chemischen Vernickeln mit einer nickelhaltigen Aktivierungsschicht versehen wird.
 3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass auf der Isolierschicht (2) eine weitere Leitungsschicht (4; 3; 34; 33) aus Aluminium hergestellt wird, durch welche sich die Durchgangsöffnung (6) erstreckt, so dass im Bereich der Durchgangsöffnung (5) ein zusätzlicher Öffnungsbereich gebildet ist, welcher der weiteren Leitungsschicht (4; 3; 34; 33) zugeordnet ist.
 4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, dass die weitere Leitungsschicht (4; 3; 34; 33) als weitere aussen liegende Schicht hergestellt wird.
 5. Verfahren nach Anspruch 3, dadurch gekennzeichnet, dass die weitere Leitungsschicht als innen liegende Schicht zwischen der Isolierschicht und einer weiteren Isolierschicht hergestellt wird.
 6. Verfahren nach mindestens einem der Ansprüche 3 bis 5, dadurch gekennzeichnet, dass die weitere Leitungsschicht (4; 3; 34; 33) als eine strukturierte Leitungsschicht aus Aluminium mit einer Leiterbahnbasisstruktur gebildet wird.
 7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, dass Leiterbahnbasisstruktur als Basisstruktur für die Leistungselektronik hergestellt wird.
 8. Verfahren nach mindestens einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass auf der Leitungsschicht (3; 4) ein Lötbereich (20) für eine Metallisierung vorbereitet und der vorbereitete Lötbereich metallisiert wird, indem in dem vorbereiteten Lötbereich ein oder mehrere elektrisch leitende Materialien abgeschieden werden.
 9. Halbzeug für eine ein- oder mehrlagige Leiterplatte, mit:
 - einer Isolierschicht (2; 30, 31, 32) aus einem elektrisch isolierenden Material,
 - einer aussen liegenden Leitungsschicht (3; 4) aus Aluminium auf der Isolierschicht (2; 30; 32) und
 - einer Durchgangsöffnung (6) durch die Isolierschicht (2; 30, 31, 32) und die Leitungsschicht (3; 4) hindurch, derart, dass im Bereich der Durchgangsöffnung (5) ein Öffnungsbereich (8), welcher der Leitungsschicht (3; 4) zugeordnet ist, und ein weiterer Öffnungsbereich (9) gebildet sind, welcher der Isolierschicht (2) zugeordnet ist, wobei die Durchgangsöffnung (5) im Öffnungsbereich (8) und im weiteren Öffnungsbereich (9) metallisiert ist, indem auf eine jeweilige Aktivierungsschicht (7) im Öffnungsbereich (8) und im weiteren Öffnungsbereich (9) jeweils eine Metallisierungsschicht (7, 10) aus einem oder mehreren elektrisch leitenden Materialien abgeschieden ist, und wobei die Leitungsschicht (3; 4; 33; 34) als eine strukturierte Leitungsschicht aus Aluminium mit einer Leiterbahnbasisstruktur mit einer Bondfläche (21) gebildet ist, in deren Bereich die Aktivierungsschicht (7) und die Metallisierungsschicht (11) entfernt sind.

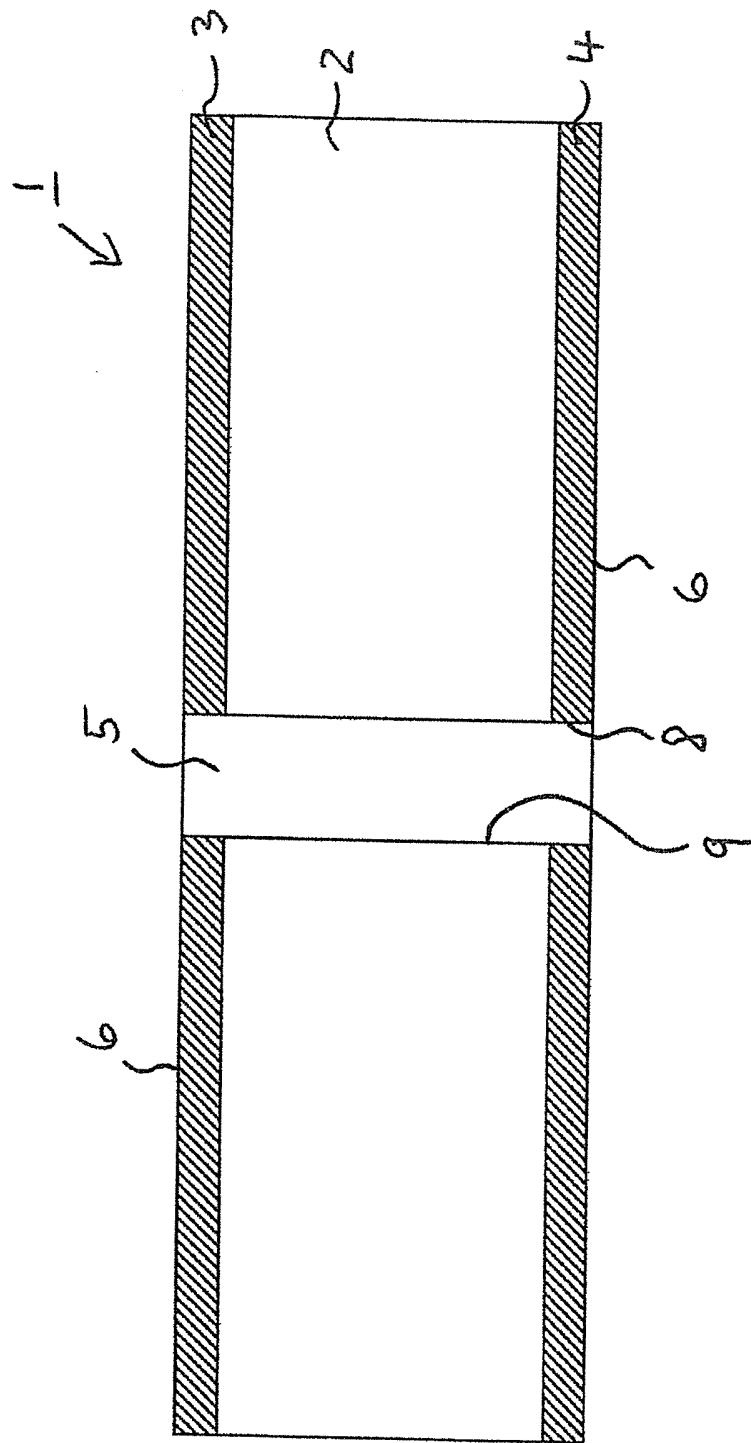


Fig. 1

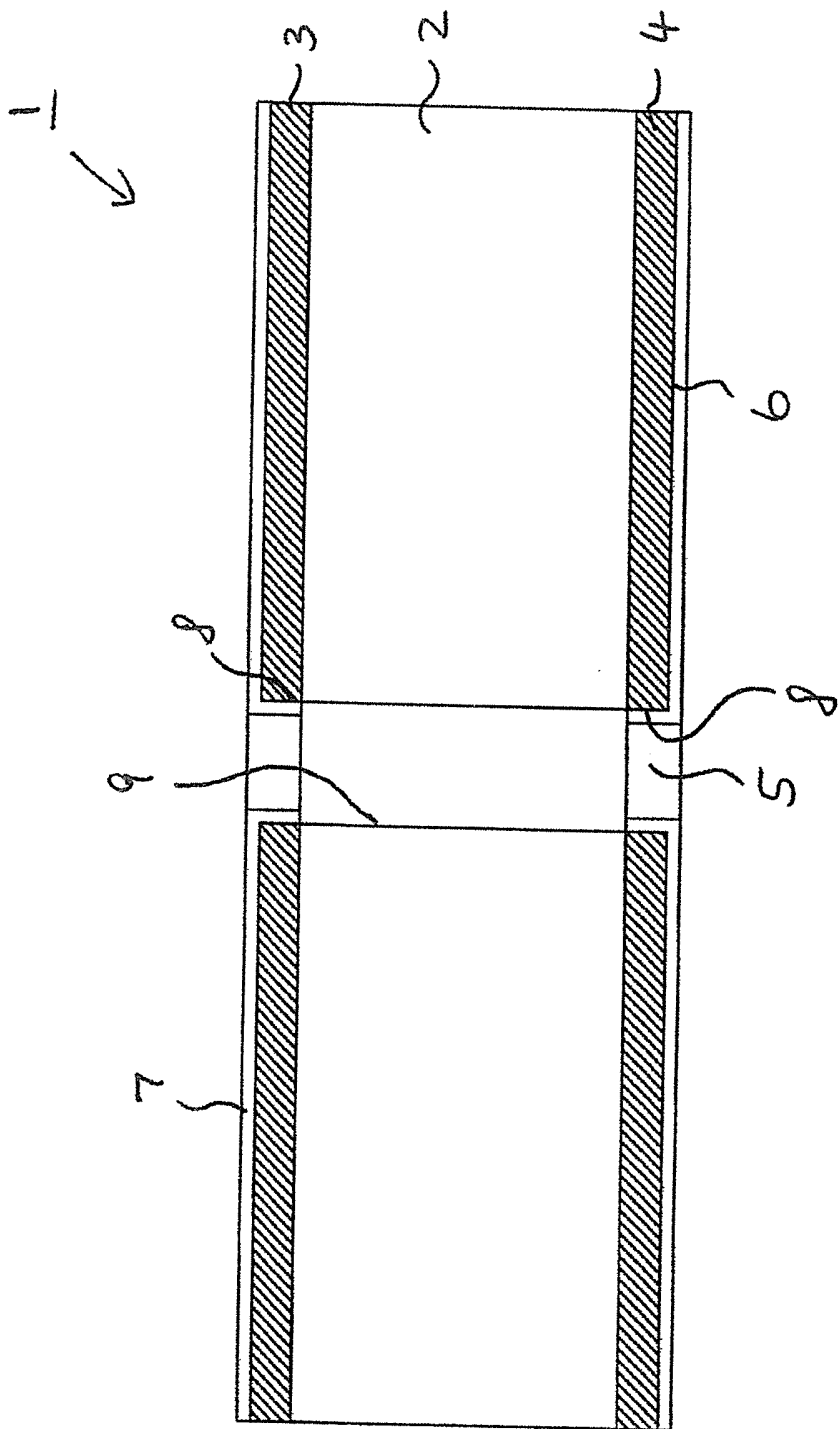


Fig. 2

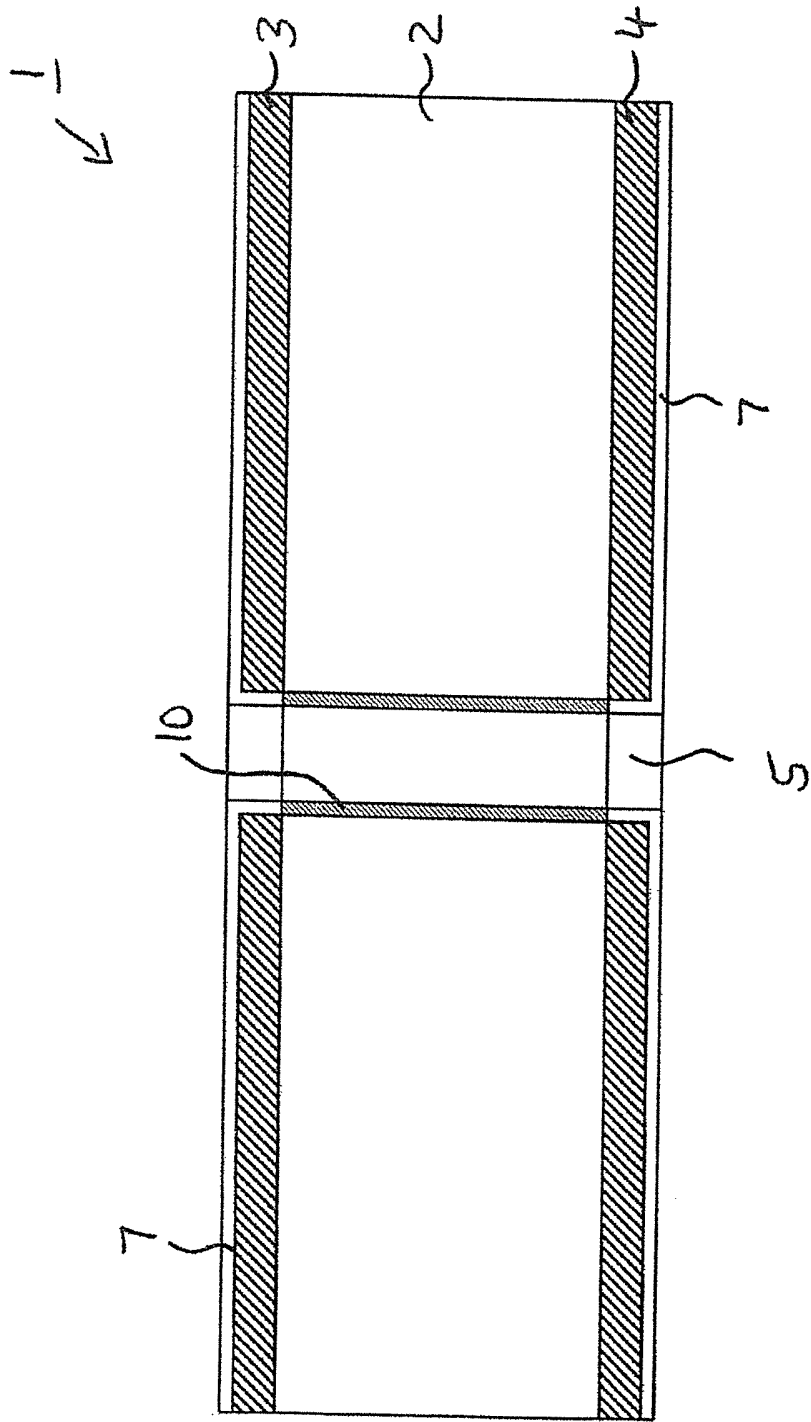


Fig. 3

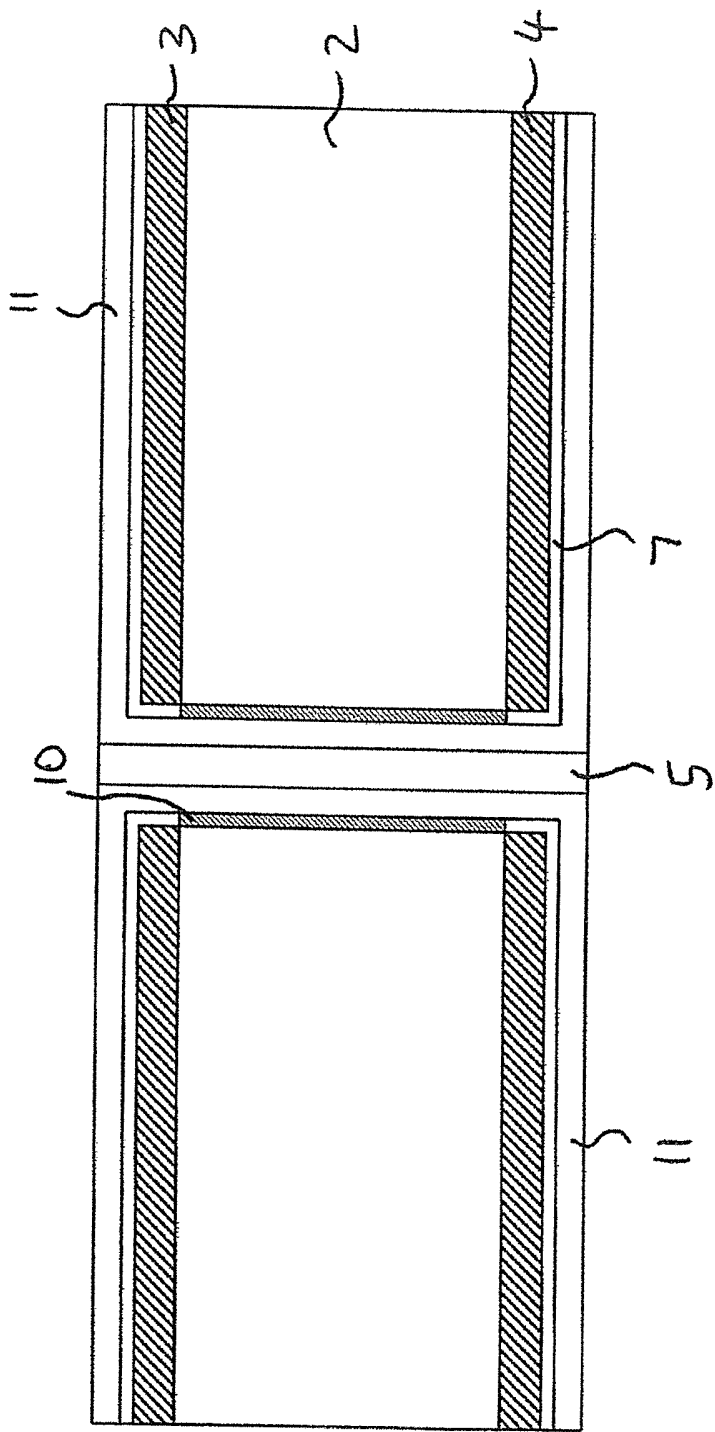


Fig. 4

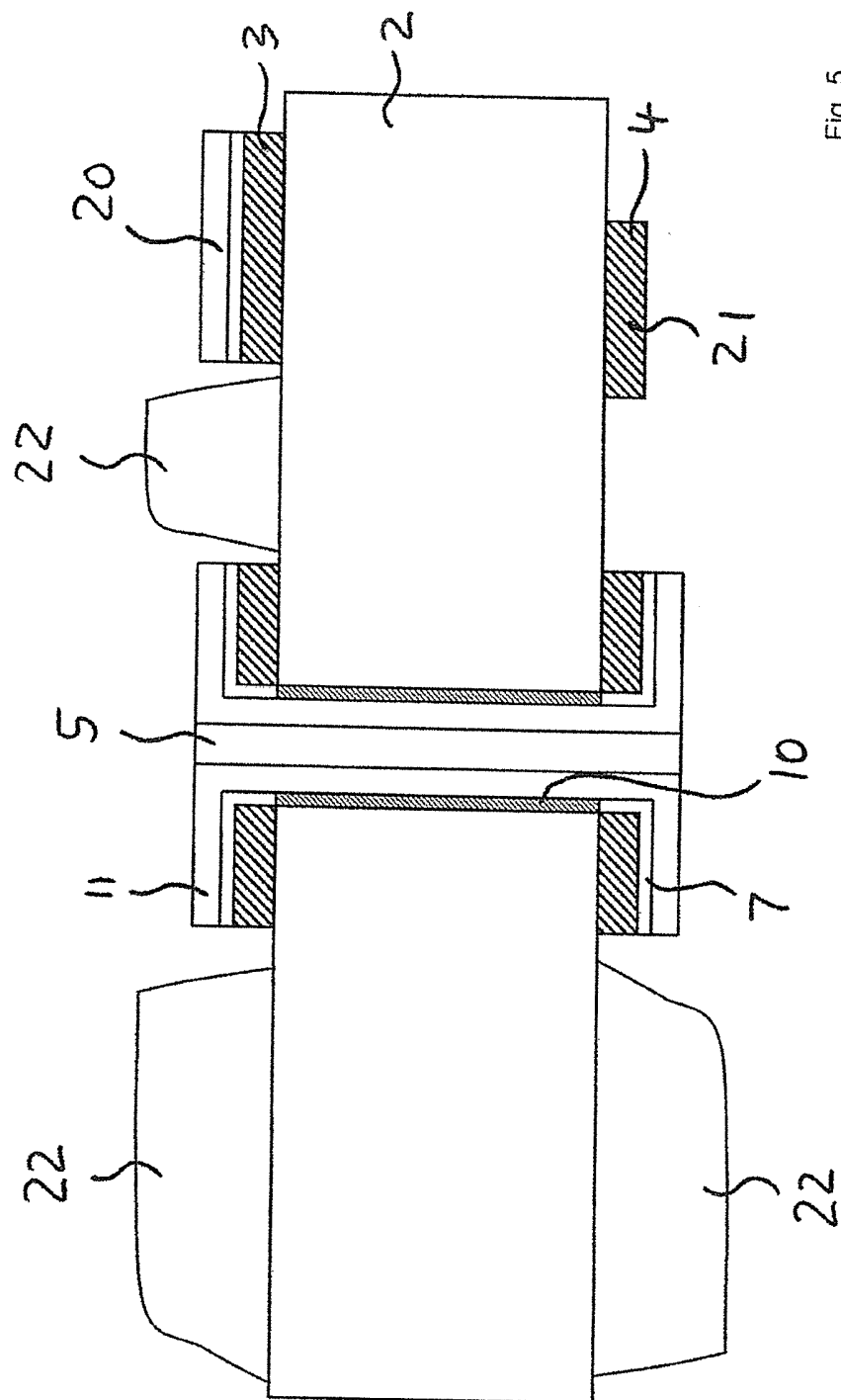


Fig. 5

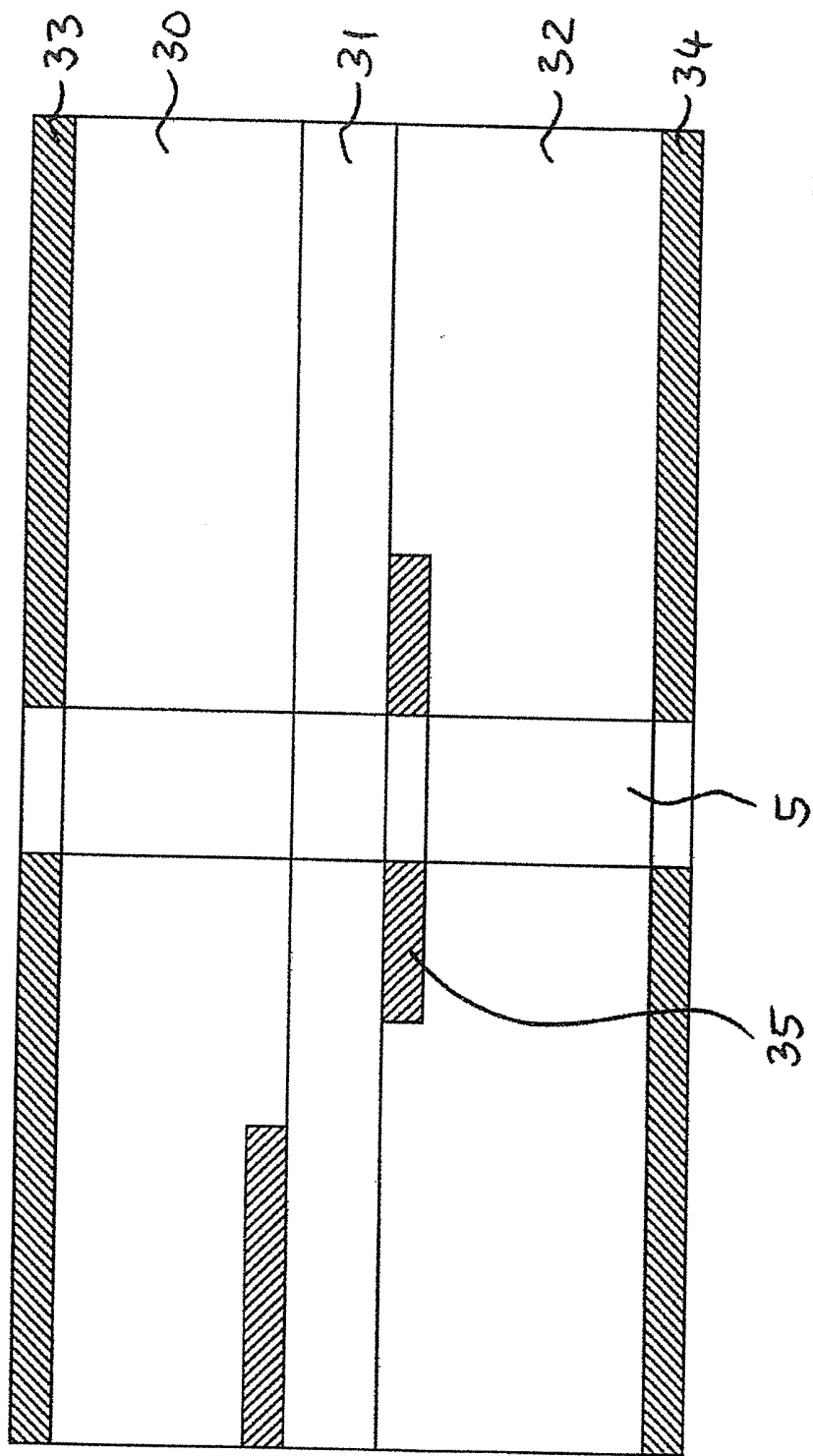


Fig. 6