

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5064990号  
(P5064990)

(45) 発行日 平成24年10月31日(2012.10.31)

(24) 登録日 平成24年8月17日(2012.8.17)

(51) Int.CI.

B 41 J 2/05 (2006.01)

F 1

B 41 J 3/04 103B

請求項の数 11 (全 19 頁)

(21) 出願番号 特願2007-320070 (P2007-320070)  
 (22) 出願日 平成19年12月11日 (2007.12.11)  
 (65) 公開番号 特開2008-168627 (P2008-168627A)  
 (43) 公開日 平成20年7月24日 (2008.7.24)  
 審査請求日 平成22年11月9日 (2010.11.9)  
 (31) 優先権主張番号 特願2006-335069 (P2006-335069)  
 (32) 優先日 平成18年12月12日 (2006.12.12)  
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000001007  
 キヤノン株式会社  
 東京都大田区下丸子3丁目30番2号  
 (74) 代理人 100076428  
 弁理士 大塚 康徳  
 (74) 代理人 100112508  
 弁理士 高柳 司郎  
 (74) 代理人 100115071  
 弁理士 大塚 康弘  
 (74) 代理人 100116894  
 弁理士 木村 秀二  
 (74) 代理人 100130409  
 弁理士 下山 治  
 (74) 代理人 100134175  
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】記録ヘッド、ヘッドカートリッジ、記録装置

## (57) 【特許請求の範囲】

## 【請求項 1】

複数の記録素子が備えられ、前記複数の記録素子を有する第1の素子基板と第2の素子基板を互いに離間して設けた記録ヘッドであって、

前記第1の素子基板は、

前記第2の素子基板と電気的に接続され、前記第2の素子基板の記録素子を駆動するための処理機能を有する第1の機能回路を有することを特徴とする記録ヘッド。

## 【請求項 2】

前記第1の機能回路は、前記第1の素子基板の記録素子を駆動するための一部の処理機能をさらに有することを特徴とする請求項1に記載の記録ヘッド。

10

## 【請求項 3】

前記第1の素子基板は、前記第1の素子基板の記録素子を駆動するための一部の処理機能を有する第2の機能回路をさらに有することを特徴とする請求項1に記載の記録ヘッド。

## 【請求項 4】

前記第2の素子基板は、前記第1の素子基板の記録素子を駆動するための一部の処理機能を有する第3の機能回路を有することを特徴とする請求項1に記載の記録ヘッド。

## 【請求項 5】

前記第2の素子基板は、前記第1の機能回路の処理機能を補完する第4の機能回路を有することを特徴とする請求項1に記載の記録ヘッド。

20

**【請求項 6】**

前記複数の記録素子は第1の電圧が印加され、前記複数の記録素子を駆動する駆動素子を有し、

前記第1の機能回路および前記第2の機能回路の少なくとも1つは、前記第1の電圧と同電位の電圧に基づいて、前記駆動素子を駆動するための前記第1の電圧と異なる第2の電圧を発生させる電圧発生回路であることを特徴とする請求項3に記載の記録ヘッド。

**【請求項 7】**

前記複数の記録素子は第1の電圧が印加され、前記複数の記録素子を駆動する駆動素子を有し、

前記第1の機能回路および前記第3の機能回路の少なくとも1つは、前記第1の電圧と同電位の電圧に基づいて、前記駆動素子を駆動するための前記第1の電圧と異なる第2の電圧を発生させる電圧発生回路であることを特徴とする請求項4に記載の記録ヘッド。 10

**【請求項 8】**

前記複数の記録素子は第1の電圧が印加され、前記複数の記録素子を駆動する駆動素子を有し、

前記第1の機能回路および前記第4の機能回路の少なくとも1つは、前記第1の電圧と同電位の電圧に基づいて、前記駆動素子を駆動するための前記第1の電圧と異なる第2の電圧を発生させる電圧発生回路であることを特徴とする請求項5に記載の記録ヘッド。

**【請求項 9】**

インクジェット用であることを特徴とする請求項1乃至請求項8のいずれか1項に記載の記録ヘッド。

**【請求項 10】**

請求項1乃至請求項9のいずれか1項に記載の記録ヘッドと、インクを収容したインクタンクとを有することを特徴とするヘッドカートリッジ。

**【請求項 11】**

請求項1乃至請求項9のいずれか1項に記載の記録ヘッドまたは請求項10に記載のヘッドカートリッジを有することを特徴とする記録装置。

**【発明の詳細な説明】****【技術分野】****【0001】**

30

本発明は、特に、インクを吐出するためにエネルギーを発生する記録素子とそれを駆動するための駆動回路を同一の素子基板上に形成したインクジェット用の記録ヘッド、該記録ヘッドを用いたヘッドカートリッジ、記録装置に関するものである。

**【背景技術】****【0002】**

一般に、インクジェット用の記録装置に搭載される記録ヘッドの記録素子である電気熱変換体（ヒータ）とその駆動回路は、例えば特許文献1に示されているように半導体プロセス技術を用いて同一の素子基板上に形成されている。

**【0003】**

最近のインクジェット用の記録装置では、記録品位や記録速度の向上などを目的として、多くの色のインクに対応した多くのノズル列を記録ヘッドに設ける傾向がある。 40

**【0004】**

この多くの色のインクに対応した多くのノズル列を実現している例として、テキスト等の記録を目的とした黒インク吐出用の素子基板と、写真や図表等の記録を目的としたカラーアイント吐出用の素子基板とを、1つの記録ヘッドに搭載する構成がある。

**【0005】**

また他の例として、記録画像の色空間の拡張や階調性の向上を目的とした6色や8色といった多くの色のインクでの記録を実現するために、素子基板を複数個搭載した構成もある。

**【0006】**

50

これら最近の記録ヘッドの特徴として、複数の素子基板を搭載し、記録品位や記録速度を向上していることが挙げられる。

【0007】

ヒータと駆動回路とが一体形成された素子基板は、様々なレイアウトがある。その一例として、外部と接続する電源端子や信号端子のパッドが、素子基板の短辺側に配置されていて、そこから内部の各回路へアルミ（A1）配線で接続されている素子基板を図4に示す。

【0008】

素子基板400の短辺側に配置したパッド410から電源電圧や画像データ等のロジック信号などが入力される。入力信号などは必要に応じ入力回路402を介してシフトレジスタ403へ入力される。シフトレジスタ403は、入力されるシリアルデータをパラレルデータに変換する。パラレルデータに変換されたデータの一部である画像データは記録素子（ヒータ）選択回路アレイ405に出力され、他の一部はデコーダ404へ時分割データとして出力される。デコーダ404では、ヒータを駆動するタイミングを規定する時分割信号をAND回路などの記録素子選択回路アレイ405へと出力する。記録素子選択回路アレイ405は、ヒータアレイ407の中のヒータからオンさせるヒータを選択する。選択されたヒータに対応するドライバトランジスタアレイ406中のドライバトランジスタが駆動し、対応するヒータに電流が流れ、インク発泡、吐出が行われることとなる。

【0009】

また、機能回路105は、これらの駆動制御をより効率よく行うための処理機能を有する回路である。機能回路105の例として、ドライバトランジスタを駆動させるためのドライバ駆動電圧を発生もしくは変換する回路、基準となる電圧を発生する回路、ヒータに与える駆動電流を制御する回路がある。さらに、温度等の素子基板400の情報を外部に出力するための回路、素子基板400の情報を保持、記憶するためのメモリ、各種データに加工や修正を行う回路等がある。このように機能回路とは単に異なる素子基板に与える信号やデータを転送するだけの回路を意味するのではなく、電圧の発生や変換、データの加工や修正、データの記憶出力などの処理機能を持つ回路である。

【0010】

なお、図4ではインク供給口104を素子基板400内に1つ有する形態を示しているが、このインク供給口104を同一素子基板に複数配置し、複数色のインクを吐出可能とする形態も広く普及している。さらに、インク供給口104を1つ有するブラックインクを吐出する素子基板（ブラック用素子基板）と、インク供給口104を複数有しカラーラインクを吐出する素子基板（カラー用素子基板）とを、組み合わせた記録ヘッドが普及している。

【0011】

複数のインク供給口104を有する素子基板400においては、駆動制御を行う回路や記録素子選択回路がインク供給口104の数に対応して複数配置されているものが一般的となっている。またその場合、素子基板400内で共有できる回路は共有するなど、回路構成の効率的な配置が適宜行われている。

【0012】

また、ヒータに電流を供給するためのドライバトランジスタとしてN MOSトランジスタによるパワートランジスタを採用した記録ヘッドがある。この記録ヘッドにおいて、N MOSトランジスタのドライバビリティを向上させるために、論理回路の電源電圧（例えば3.3Vや5Vなど）を昇圧してN MOSトランジスタのゲートに印加する構成が開示されている（特許文献2参照）。

【0013】

図6は、1つのヒータ、1つのドライバトランジスタ等を含む1セグメントの等価回路の一従来例を示す図である。なお、変換電圧発生部は図7に示すように複数のセグメントに共通に対応したものである。図6は接続関係を示すために記載であって、変換電圧発生部はヒータ1つ1つに対応して設けられるものではない。

10

20

30

40

50

## 【0014】

ヒータ駆動信号は、不図示のシフトレジスタ（S/R）やデコーダ等を経て、論理回路の電源電圧VDDの電圧でヒータ選択回路120から出力される。このヒータ駆動信号は、レベル変換部121において論理回路の電源電圧VDDよりも高い、ドライバ駆動電圧VHTMの電圧に昇圧され、ドライバ駆動バッファ122を経て、ドライバトランジスタ123のゲートに入力する。これは、ドライバトランジスタ123のゲートを論理回路の電源電圧よりも高い電圧で駆動することで、ヒータ124駆動時のドライバトランジスタ123での実効的な抵抗を小さくするためである。なお、ドライバ駆動電圧VHTMはプリント本体から入力されるヒータ電源電圧VHと同電位の電圧VHTから、素子基板内部に配置した変換電圧発生部125により生成される。

10

## 【0015】

図7は、変換電圧発生部と記録ヘッドの素子基板に設けられた複数セグメントの駆動回路との関係を示す図である。

## 【0016】

図7に示すように、M個のセグメントのそれぞれに、レベル変換部、ドライバ駆動バッファ及びドライバトランジスタ123とが備えられ、各セグメントは、前述したヒータ選択回路からの信号を入力する。また、変換電圧発生部125は、素子基板内に少なくとも1つ設けられ、各セグメントに、ヒータ電源電圧VHと同電位の電圧VHTから生成したドライバ駆動電圧VHTMを共通に入力する。

## 【0017】

20

図8に、変換電圧発生回路の回路図を示す。

## 【0018】

図8の変換電圧発生回路（変換電圧発生部125）は、抵抗130および131の抵抗比によって設定された所望の電圧をMOSトランジスタ132のゲートへ印加するソースフォロア回路によってドライバ駆動電圧VHTMを出力する構成である。抵抗130、131の抵抗値の比と、ヒータ電源電圧VHと同電位の電圧VHTとにより、ドライバ駆動電圧VHTMの電圧値が決定する。

【特許文献1】米国特許第6290334号公報

【特許文献2】米国特許第6302504号公報

## 【発明の開示】

30

## 【発明が解決しようとする課題】

## 【0019】

一般的にインクジェット用の記録ヘッドに関しては、記録速度の高速化、記録画像の高品位化のために、ノズルの多数化および高密度化が進められている。しかし、例えばヒータを発熱させてインクの吐出を行うサーマルインクジェットプリンタでは、インクを吐出するために必要なエネルギーをヒータに発生させるため、素子基板の温度が上昇する。素子基板の温度上昇はインクの発泡・吐出特性に影響を与えるため、素子基板の温度をモニタしつつヒータに印加するエネルギーを調整すること等が必要となる。しかし、インクに付与するエネルギーを調整できる温度以上に素子基板の温度が上昇した場合には、記録動作を一時停止して素子基板を自然冷却させなければならない場合がある。

40

## 【0020】

素子基板の温度上昇の影響は、高品位な写真画像記録を実現するために、吐出するインクの液滴を小さくする必要のあるカラーインク用の素子基板で特に顕著となりやすい。

## 【0021】

また、ヒータを加熱してインク吐出を行う特性上、1ヒータあたり、数十から数百mA程度の電流を流す必要がある。このため、同時にインク吐出を行うノズルが増加するに従い、これらのヒータに流れる電流による電流ノイズが、素子基板上に設けた機能回路の動作に影響を与える懸念が大きくなる。

## 【0022】

また、例えば、写真画像の記録を行う場合など、ブラック用素子基板はほとんど動作せ

50

ず、カラー用素子基板の動作が主となる場合がある。また、テキスト画像を記録する場合、逆にカラー用素子基板はほとんど動作せず、ブラック用素子基板の動作が主となる場合がある。このように、使用する素子基板が一方に集中する場合がある。一方、従来のブラック用とカラー用とで別々の素子基板を有する記録ヘッドは、素子基板毎にその素子基板に様々な機能を付与する機能回路を備えていたため、回路の動作も一方の素子基板に集中する傾向があった。このため、素子基板の昇温や電流ノイズの影響が、一方の素子基板に偏って現れることがあった。

#### 【0023】

本発明は上記の課題に鑑みてなされたものであり、複数の素子基板を有する記録ヘッドにおいて、機能回路の配置を最適化することによって素子基板の昇温や電流ノイズの影響を低減した記録ヘッドを提供することを目的とする。

10

#### 【課題を解決するための手段】

#### 【0024】

上記の目的を達成するための本発明は、複数の記録素子が備えられ、前記複数の記録素子を有する第1の素子基板と第2の素子基板を互いに離間して設けた記録ヘッドであって、

前記第1の素子基板は、

前記第2の素子基板と接続され、前記第2の素子基板の記録素子を駆動するための処理機能を有する第1の機能回路を有することを特徴とする記録ヘッドである。

#### 【0025】

20

また、上記の目的を達成するための別の本発明は、上記記録ヘッドを有するヘッドカートリッジ、記録装置である。

#### 【発明の効果】

#### 【0026】

本発明によれば、複数の素子基板を有する記録ヘッドにおいて、機能回路の配置を最適化することによって素子基板の昇温や電流ノイズの影響を低減した記録ヘッド、ヘッドカートリッジ、記録装置を提供することができるという効果がある。

#### 【発明を実施するための最良の形態】

#### 【0027】

本発明によれば、離間して設けられた複数の素子基板を有する記録ヘッドにおいて記録素子を駆動するための処理機能を有する機能回路を複数の素子基板間で分散配置したり、機能回路を他の素子基板に移して配置する。このことで、ヒータの駆動による昇温の影響、該機能回路の消費電力によるインク吐出特性への影響、電流ノイズが機能回路へ及ぼす影響等を抑制し、最適な記録ヘッドの設計が可能となる。つまり、一方の素子基板に配置された回路を他の素子基板で利用することで温度やノイズによる影響を抑えることができる。

30

#### 【0028】

例えば、機能回路の消費電力によって素子基板の温度が上昇し、その温度上昇がインクの発泡・吐出特性に影響を与える場合、この消費電力による発熱を複数の素子基板間で分散させ、インクの発泡・吐出特性への影響を緩和することが可能となる。

40

#### 【0029】

最近のインクジェットプリンタは、写真画像などの記録を行う際の記録品位を高めるため、カラーインクの液滴のサイズは小さい。液滴が小さくなるほど、素子基板の温度変化によって生ずる液滴の大きさの変化は、記録品位へ大きな影響を及ぼす。一方、カラーインクの液滴のサイズに対して、テキスト等の記録の際に用いられるブラックインクの液滴のサイズは大きく、素子基板の温度変化によって生ずる液滴の大きさの変化が大きな問題とはなりにくい。

#### 【0030】

そこで例えば、カラーインクの吐出のために使用する機能回路の一部をブラック用素子基板に設け、カラーインクの吐出のための機能回路が動作することによるカラー用素子基

50

板の温度変化を小さくし、カラー画像の記録品位を高める効果を得ることができる。一方、ブラック用素子基板の温度変化は、カラー用素子基板の温度変化と比較して相対的に問題とはならないため、ヘッドトータルとしての最適な設計が可能となる。

#### 【0031】

また他の構成として、機能回路をカラー用素子基板とブラック用素子基板間で相補的に使用する構成がある。写真や図表などの記録を主目的としたカラー用素子基板と、テキストなどの記録を主目的としたブラック用素子基板とを搭載した記録ヘッドにおいて、カラー記録時にはブラック用素子基板の機能回路を動作させてその機能をカラー用素子基板で利用する。こうすることで、機能回路の動作による温度上昇の影響を、カラー用素子基板のインク発泡・吐出特性に対して回避することが可能となる。また、ブラック用素子基板動作時には、カラー用素子基板に搭載した機能回路を動作させてブラック用素子基板のインク発泡・吐出特性への影響を回避することも可能である。

10

#### 【0032】

この様な動作は、写真や図表などの記録動作時には、カラー用素子基板からのインク吐出が主となり、ブラック用素子基板のヒータの駆動があまり行われないことにより可能になる。また、テキストなどの記録動作時には、ブラック用素子基板からのインク吐出が主となり、カラー用素子基板のヒータの駆動があまり行われないことによって可能になる。

#### 【0033】

ここではブラック用素子基板とカラー用素子基板との間での例を示したが、例えばブラック用の素子基板を複数持つ場合であっても良い。

20

#### 【0034】

また、例えばヒータを駆動するための電流があまり流れない方の素子基板の機能回路を動作させることで、素子基板の温度上昇の低減、ヒータに流れる電流による電流ノイズの影響の低減、を可能にし、機能回路の安定動作を可能にする。この効果は、特にアナログ回路を機能回路として用いる場合に大きい。

#### 【0035】

また、バイポーラトランジスタとCMOSトランジスタとを有するBiCMOSを有する機能回路が必要となる場合、1つの素子基板にBiCMOSを有する機能回路を備え、この機能回路を複数の素子基板で利用する記録ヘッドの構成とすることができます。そして、他の素子基板は、BiCMOSより安価なCMOS等からなる機能回路のみを備えることで、記録ヘッドトータルでのコストを抑制しつつ、高度な機能を実現することが可能になる。

30

#### 【0036】

また、素子基板内における各回路等のデバイスの配置において、一般的に、同様の機能を実現するデバイスを隣接して配置することで、コンパクトに配置することができる。例えば、同種のデバイスをアレイ状に配置してその配置間隔を狭めることや、機能回路で必要とする電源端子や制御端子を隣接して配置することで、効率よくまとめることができる。従来、複数の素子基板毎に同種の機能回路を別々に配置していた。本発明では、1の素子基板に他の素子基板で利用する機能回路を配置し、記録ヘッドが有する複数の素子基板トータルでの面積を縮小させてコストの抑制を可能にしている。

40

#### 【0037】

以上説明したように、本発明により、素子基板の昇温に伴う吐出特性への影響の抑制、電流ノイズの機能回路への影響の抑制、記録ヘッドトータルでのコストの抑制等が可能となる。

#### 【0038】

以下添付図面を参照して本発明の好適な実施形態について詳細に説明する。

#### 【0039】

なお、この明細書において、「記録」とは、文字、図形等有意の情報を形成する場合のみならず、有意無意を問わず、広く記録媒体上に画像、模様、パターン等を形成する、または媒体の加工を行う場合も表すものとする。また、人間が視覚で知覚し得るように顕在

50

化したものであるか否かを問わない。

【0040】

また、「記録媒体」とは、一般的な記録装置で用いられる紙のみならず、広く、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等、インクを受容可能なものを表すものとする。

【0041】

さらに、「インク」とは、上記「記録」の定義と同様広く解釈されるべきもので、記録媒体上に付与されることによって、画像、模様、パターン等の形成または記録媒体の加工、或いはインクの処理に供され得る液体を表すものとする。インクの処理としては、例えば記録媒体に付与されるインク中の色剤の凝固または不溶化させることが挙げられる。

10

【0042】

なお、説明に用いる「素子基板」とは、シリコン半導体からなる単なる基体を指し示すものではなく、各素子や配線等が設けられた基体を示すものである。

【0043】

「素子基板上」とは、単に素子基板の表面上を指し示すだけでなく、素子基板の表面上、表面近傍の素子基板内部側をも示すものである。また、本発明でいう「作り込み」とは、別体の各素子を単に基板上に配置することを指し示している言葉ではなく、各素子を半導体回路の製造工程等によって素子基板上に一体的に形成、製造することを示すものである。

【0044】

20

<インクジェット記録装置の説明(図5)>

図5は本発明の代表的な実施例であるインクジェット記録装置の構成の概要を示す外観斜視図である。

【0045】

図5に示すように、インクジェット記録装置(以下、記録装置という)は、インクジェット方式に従ってインクを吐出して記録を行う記録ヘッド3を搭載している。記録ヘッド3を搭載したキャリッジ2にキャリッジモータM1によって発生する駆動力を伝達機構4より伝え、キャリッジ2を矢印A方向に往復移動させる。この往復移動とともに、例えば、記録紙などの記録媒体Pを給紙機構5を介して給紙し、記録位置まで搬送し、その記録位置において記録ヘッド3から記録媒体Pにインクを吐出することで記録を行う。

30

【0046】

記録装置のキャリッジ2には記録ヘッド3を搭載するのみならず、記録ヘッド3に供給するインクを収容するインクタンク6を装着する。インクタンク6はキャリッジ2に対して着脱可能になっている。

【0047】

図5に示した記録装置1はカラー記録が可能であり、そのためにキャリッジ2にはマゼンタ(M)、シアン(C)、イエロー(Y)、ブラック(K)のインクを夫々、収容した4つのインクタンクを搭載している。これら4つのインクタンクは夫々独立に着脱可能である。

【0048】

40

さて、キャリッジ2と記録ヘッド3とは、両部材の接合面が適正に接触されて所要の電気的接続を達成維持できるようになっている。記録ヘッド3は、記録信号に応じてエネルギーを印加することにより、複数の吐出口からインクを選択的に吐出して記録する。特に、この実施例の記録ヘッド3は、熱エネルギーを利用してインクを吐出するインクジェット方式を採用し、熱エネルギーを発生するために電気熱変換体を備える。その電気熱変換体に印加される電気エネルギーが熱エネルギーへと変換され、その熱エネルギーをインクに与えることにより生じる膜沸騰による気泡の成長、収縮によって生じる圧力変化を利用して、吐出口よりインクを吐出させる。この電気熱変換体は各吐出口のそれぞれに対応して設けられ、記録信号に応じて対応する電気熱変換体にパルス電圧を印加することによって対応する吐出口からインクを吐出する。

50

## 【0049】

図5に示されているように、キャリッジ2はキャリッジモータM1の駆動力を伝達する伝達機構4の駆動ベルト7の一部に連結されており、ガイドシャフト13に沿って矢印A方向に摺動自在に案内支持されるようになっている。従って、キャリッジ2は、キャリッジモータM1の正転及び逆転によってガイドシャフト13に沿って往復移動する。また、キャリッジ2の移動方向(矢印A方向)に沿ってキャリッジ2の位置を示すためのスケール8が備えられている。

## 【0050】

また、記録装置には、記録ヘッド3の吐出口(不図示)が形成された吐出口面に対向してプラテン(不図示)が設けられており、キャリッジモータM1の駆動力によって記録ヘッド3を搭載したキャリッジ2が往復移動される。これと同時に、記録ヘッド3に記録信号を与えてインクを吐出することによって、プラテン上に搬送された記録媒体Pの全幅にわたって記録が行われる。

10

## 【0051】

<インクジェット記録装置の制御構成(図9)>

図9は図5に示した記録装置の制御構成を示すブロック図である。

## 【0052】

図9に示すように、コントローラ600は、MPU601、後述する制御シーケンスに対応したプログラム、所要のテーブル、その他の固定データを格納したROM602を有する。また、キャリッジモータM1の制御、搬送モータM2の制御、及び、記録ヘッド3の制御のための制御信号を生成する特殊用途集積回路(ASIC)603を有する。また、画像データの展開領域やプログラム実行のための作業用領域等を設けたRAM604を有する。また、MPU601、ASIC603、RAM604を相互に接続してデータの授受を行うシステムバス605を有する。さらに、以下に説明するセンサ群からのアナログ信号を入力してA/D変換し、デジタル信号をMPU601に供給するA/D変換器606を有する。

20

## 【0053】

また、図9において、610は画像データの供給源となるコンピュータ等でありホスト装置と総称される。ホスト装置610と記録装置との間ではインターフェース(I/F)611を介して画像データ、コマンド、ステータス信号等を送受信する。

30

## 【0054】

さらに、620はスイッチ群であり、電源スイッチ621、プリント開始を指令するためのプリントスイッチ622、及び回復処理の起動を指示するための回復スイッチ623など、操作者による指令入力を受けるためのスイッチなどから構成される。630はフォトカプラなどの位置センサ631、温度センサ632等から構成されるセンサ群である。

## 【0055】

さらに、640はキャリッジモータM1を駆動させるキャリッジモータドライバ、642は搬送モータM2を駆動させる搬送モータドライバである。また、644は、記録ヘッド3を駆動させる記録ヘッドドライバである。

40

## 【0056】

なお、図5に示す構成は、インクタンク6と記録ヘッド3とが分離可能な構成であるが、これらが一体的に形成されて交換可能なヘッドカートリッジを構成しても良い。

## 【0057】

図10は、インクタンクと記録ヘッドとが一体的に形成されたヘッドカートリッジIJCの構成を示す外観斜視図である。図10において、点線Kはインクタンク6と記録ヘッド3の境界線である。ヘッドカートリッジIJCにはこれがキャリッジ2に搭載されたときには、キャリッジ2側から供給される前記差動信号等の電気信号を受け取るための電極(不図示)が設けられている。そして、この電気信号によって、前述のように記録ヘッド3が駆動されてインクが吐出される。

## 【0058】

50

なお、図10において、500はインク吐出口列である。

【実施例1】

【0059】

実施例1として、カラー用素子基板を駆動するために使用する機能回路をブラック用素子基板へ搭載する例を示す。本実施例は、インク吐出時に、機能回路の消費電力に伴う素子基板の発熱の影響を受けにくいブラック用素子基板に機能回路を備えることで、該影響を受けやすいカラー用素子基板の昇温を抑制し、高品位なカラー記録を実現する。

【0060】

図1は、実施例1の回路構成を示すブロック図である。

【0061】

10

101は、テキスト記録などを主な目的とした相対的に大きな液滴のブラックインクを吐出する第1の素子基板（ブラック用素子基板）である。102は、写真などのカラー画像記録を主な目的とした相対的に小さな液滴のインクを吐出するための第2の素子基板（カラー用素子基板）である。これら2つの素子基板が同一の記録ヘッド上に備えられている。ここではブラック用素子基板とカラー用素子基板の間での機能素子回路の配置について説明する。ただし、同色で吐出量が異なる素子基板間や同色で同じ吐出量の素子基板間での機能素子回路の配置に置き換えてても良い。

【0062】

20

素子基板へインクを供給するためのインク供給口104がブラック用素子基板101には1個、カラー用素子基板102には6個、それぞれ形成されている。インク供給口104を挟んで、ヒータとその駆動回路（駆動素子）および制御回路からなるアレイ103が配置されている。ブラック用素子基板のインク供給口104は、黒インクをノズルへ供給するためのインク供給口である。カラー用素子基板のインク供給口104は、イエロ、マゼンタ、シアン、およびフォト用黒インクなどを供給するためのインク供給口である。

【0063】

30

記録ヘッドと記録装置本体との電気的な接続を行うヘッドパッド106から、素子基板のパッド107へ配線を介して電気的な接続が行われる。図1では、簡略化のため、本発明の特徴である後述する機能回路105に関するヘッドパッド106のみを模式的に図示している。このため、他のヘッドパッド106、およびヘッドパッド106と素子基板のパッド107との電気的な接続は省略している。ここで、機能回路105は、駆動回路に印加するための電圧を生成する変換電圧発生回路であり、ブラック用素子基板に2つ搭載されており、その機能は2つの機能回路105とも同様である。ヘッドパッド106は、ブラック用素子基板の素子基板パッド107と接続されており、変換電圧発生回路用の電源電圧が印加される。

【0064】

40

素子基板のパッド107から入力される電圧は、ブラック用素子基板101内に2つ配置された機能回路105へそれぞれ印加される。ブラック用素子基板101内に設けられた一方の機能回路105（第1の機能回路）からの出力は、ブラック用素子基板101のパッド107を経て、該パッド107と接続する、カラー用素子基板102のパッド107へと入力される。また他方の機能回路105（第2の機能回路）からの出力は、ブラック用素子基板101内のヒータとその駆動回路および制御回路からなるアレイ103へ入力される。ブラック用素子基板101と隣接するカラー用素子基板102へ入力された機能回路105からの出力は、カラー用素子基板102内のヒータとその駆動回路および制御回路からなるアレイ103へ入力される。

【0065】

本実施例の構成により、機能回路105での消費電力による発熱は、ブラック用素子基板101でのみ発生することとなる。ブラック用素子基板101が主として使用されるのは、テキスト画像等であり、吐出する液滴のサイズがカラーインクよりも大きい。このため、機能回路105の消費電力に伴う素子基板の発熱によるインク吐出への影響をブラック用素子基板101は受けにくい。一方、カラー用素子基板102には機能回路105が

50

ないため、機能回路 105 の消費電力に伴う素子基板の発熱の影響をほとんど受けることはない。また、ブラック用素子基板 101 の機能回路 105 に基づく動作が可能となり、高品位な画像記録が達成可能となる。

【0066】

さらに、本実施例では、機能回路 105 をブラック用素子基板 101 に集約している。この機能回路 105 は、所望の機能を実現させるために、CMOS とバイポーラとを有した BiCMOS を有することが必要な場合がある。従来は、機能回路 105 を、ブラック用素子基板 101 とカラー用素子基板 102 に、それぞれ別個に配置していた。このため、両方の素子基板に、BiCMOS が必要となっていた。しかし、本実施例は、ブラック用素子基板 101 にのみ BiCMOS を用い、カラー用素子基板 102 にはより安価な CMOS を用いることが可能になる。このため、記録ヘッドの製造コストの削減が可能になる。ただし、これはかならずしも一方の素子基板を BiCMOS プロセスにより、他方を CMOS プロセスにより製造しなくてはならないものではない。必要に応じ、両方を CMOS プロセスとしてもよいし、両方を BiCMOS プロセスとしてもよい。またさらに、他のプロセスを用いてもよい。

【0067】

また、図 1 では機能回路 105 を 2 つ設けているが、これは特に 2 つ設けることが必須ということではない。1 つの機能回路 105 ( 第 1 の機能回路 ) でブラック用素子基板 101 、カラー用素子基板 102 の両方の機能を満足する構成とすれば 1 つの機能回路に集約することは可能である。一般的に 1 つの機能回路に集約した場合、ブラック用素子基板 101 内に占める機能回路 105 のレイアウト面積が 2 つ別個に配置した場合に比較して小さくすることが可能なケースが多い。このため、機能回路を 1 つに集約することは素子基板面積の縮小の観点からも好適となる。特に、ブラック用素子基板 101 、カラー用素子基板 102 のそれぞれに機能回路 105 を配置していた場合と比較すると、必要なパッドや制御端子などを一方の素子基板に集約することができ、素子基板面積の大幅な縮小が可能になる。

【0068】

なお、より具体的な例として、図 11 に、本実施例の機能回路 105 として図 8 の変換電圧発生回路を適用した場合の回路図を示す。

【0069】

図 8 の変換電圧発生回路 ( 変換電圧発生部 125 ) は、抵抗 130 および 131 の抵抗比によって設定された所望の電圧を MOS トランジスタ 132 のゲートへ印加するソースフォロア回路によってドライバ駆動電圧 VHTM を出力する構成である。抵抗 130 、 131 の抵抗値の比と、ヒータ電源電圧 VH ( 第 1 の電圧 ) と同電位の電圧 VHT とにより、ドライバ駆動電圧 VHTM ( 第 2 の電圧 ) の電圧値が決定する。

【0070】

図 11 に示す例において、ブラック用素子基板 101 には図 8 の変換電圧発生回路が 2 つ配置されている。なお、本図中では変換電圧発生回路 105 を破線で囲っている。

【0071】

変換電圧発生回路 105 はパッド 107a を介して印可される電源電圧 VHT を降圧変換し、ドライバ駆動電圧 VHTM を出力する。

【0072】

2 つある変換電圧発生回路 105 の一方のドライバ駆動電圧 VHTM の出力端は、ブラック用素子基板を駆動するためにヒータとその駆動回路および制御回路からなるアレイ 103 へと接続されている。なお、アレイ 103 はインク供給口 104 をはさんで対向するように 2 箇所に配置されている。

【0073】

他方のドライバ駆動電圧 VHTM の出力端はパッド 107b に接続され、パッド 107b は外部基板 700 を介してカラー用素子基板 102 のパッド 107c に接続されている。カラー用素子基板 102 内部では、パッド 107c はカラー用素子基板内部のヒータと

その駆動回路および制御回路からなるアレイ 103 に接続され、カラー用素子基板においてドライバ駆動電圧 VHTM が用いられている。

【0074】

ここでカラー、ブラック用素子基板とともに、ヒータとその駆動回路および制御回路は図 7 に示すような回路構成となっており、1 セグメントの回路は図 6 に示す構成となっている。

【0075】

またさらに、本実施例における機能回路を一つに集約することで素子基板面積の縮小の観点から好適となる例を図 12 に示す。

【0076】

図 12 は、図 11 と同様にブラック用素子基板、カラー用素子基板の変換電圧発生回路をブラック用素子基板に集約しているが、ここでカラー用素子基板の変換電圧発生回路を 105a、ブラック用素子基板の変換電圧発生回路を 105b としている。変換電圧発生回路 105a は図 11 と同様、抵抗 130 および 131 の抵抗比によって設定された所望の電圧を MOS トランジスタ 132 のゲートへ印加するソースフォロア回路によってドライバ駆動電圧 VHTM を出力する構成である。一方、変換電圧発生回路 105b は抵抗 130 および 131 を含まず、変換電圧発生回路 105a の 130 および 131 により設定された所望の電圧を変換電圧発生回路 105b の MOS トランジスタ 132 のゲートへ印加する構成をとる。こうして、素子基板面積の縮小を図っている。同一の素子基板内で機能回路の一部を共有することで、素子基板面積の大幅な縮小が可能となる。

【0077】

しかしながら本発明で指す機能回路は、当然これに限定するものではない。例えば、ヒータ電流を調整する機能を有する回路、素子基板の情報や特性などを記憶するメモリ、記録データを処理する論理回路、アナログ回路などでもよい。また、素子基板の温度など、素子基板の状態を示す信号を出力するための回路、アナログデータを入力してデジタルデータに変換して出力するアナログデジタルコンバータなどを含む回路でもよい。さらに、記録装置本体からの情報によって素子基板の状態を変化させるための回路、例えば、素子基板の温度制御用の回路やデジタルアナログコンバータなどを含む回路でもよい。

【0078】

また、本実施例では、ブラック用素子基板 101、カラー用素子基板 102 でともに使用する機能を実現する機能回路をブラック用素子基板 101 に搭載した例を示しているが、これは構成を限定するものではない。例えば、ブラック用素子基板 101 では使用せず、カラー用素子基板 102 で使用する機能の全てまたは一部を実現する機能回路 105 をブラック用素子基板 101 に搭載し、その機能をカラー用素子基板側で使用する構成も可能である。

【実施例 2】

【0079】

実施例 2 として、カラー用素子基板で使用する機能回路をブラック用素子基板へ搭載する一方、ブラック用素子基板で使用する機能回路をカラー用素子基板へ搭載する例を示す。機能回路での消費電力に伴う発熱を分散し、カラー用素子基板における吐出が主となる写真等のカラー画像の記録時にはブラック用素子基板に搭載した機能回路が主に動作する。一方、ブラック用素子基板における吐出が主となるテキスト等の記録時にはカラー用素子基板に搭載した機能回路が主に動作する。インクジェット記録装置の特徴的な動作である吐出動作は、カラー用素子基板またはブラック用素子基板の一方により主に行われる場面では、他方の素子基板では比較的少なくなる点に着目した構成である。

【0080】

本実施例は、吐出動作を主に行っている一方の素子基板の機能回路の消費電力を抑制し、吐出動作を主に行っていない他方の素子基板の機能回路を動作させてその機能を使用する。ヒータからの発熱と機能回路からの発熱を分散し、素子基板の温度上昇を平均化することで過度な温度上昇を抑制する。また、本構成では、ヒータに電流があまり流れていな

10

20

30

40

50

い素子基板の機能回路を使用する。このため、機能回路に対するヒータに流れる電流に起因する電流ノイズの影響を抑制することが可能となり、機能回路の動作の信頼性を高めることも可能となる。

【0081】

図2は、実施例2の回路構成を示すブロック図である。

【0082】

なお、図2においては図1で示した回路ブロックと同じ構成要素を用いており、同様の注釈番号を用いているためそれぞれの構成要素に対する説明は省略する。

【0083】

実施例2では、カラー用素子基板102で使用する機能回路105(第1の機能回路)をブラック用素子基板101へ搭載する一方、ブラック用素子基板101で使用する機能回路105(第3の機能回路)をカラー用素子基板102へ搭載する。

【0084】

写真画像の記録等カラー用素子基板102の動作が主となる場合には、ブラック用素子基板101の機能回路105を主に動作させる。カラー用素子基板102は、インクの吐出に伴い大きな電流をヒータに流すため、カラー用素子基板102での発熱が生じるとともにヒータに流れる電流による電流ノイズが多く発生する。一方、ブラック用素子基板101は、カラー用素子基板102が主に動作しているタイミングではヒータからの発熱は相対的に少なく、またヒータに流れる電流による電流ノイズも小さい。ブラック用素子基板101に搭載した機能回路105を動作させ、その出力をカラー用素子基板102に入力することで、カラー用素子基板102において機能回路105の消費電力による発熱の影響は抑制される。また、ブラック用素子基板101の機能回路105の動作において、カラー用素子基板102のヒータに流れる電流による電流ノイズの影響も抑制される。

【0085】

一方、テキストの記録等ブラック用素子基板101の動作が主となる場合には、逆に、カラー用素子基板102の機能回路105を動作させることで上記と同様の効果を得ることが可能となる。

【0086】

本実施例の機能回路105は、具体的には図8で示した変換電圧発生回路であるが、実施例1と同様、他の機能回路を用いることができる。

【0087】

図13に機能回路105として図8で示した変換電圧発生回路を適用した例を示す。ブラック用素子基板101に配置された変換電圧発生回路105からの出力は、カラー用素子基板102へと印加される。一方、カラー用素子基板102に配置された変換電圧発生回路105からの出力は、ブラック用素子基板101へと印加される。写真などの記録時で、カラー用素子基板102の動作が主となる場合、カラー用素子基板内部のヒータとその駆動回路および制御回路からなるアレイ103が動作することとなる。このとき、ドライバ駆動電圧VHTMは、ブラック用素子基板の変換電圧発生回路105から出力されることとなる。カラー用素子基板内部のヒータとその駆動回路および制御回路からなるアレイ103が動作することでカラー用素子基板は素子基板温度の上昇が伴う。ドライバ駆動電圧VHTMを発生させる回路は記録動作が主とはなっていないブラック用記録素子基板上の変換電圧発生回路105である。このため、記録動作に伴うチップ温度の上昇がカラー及びブラック用記録素子間で分散されることとなる。またカラー用記録素子では多くのヒータ電流が流れることでノイズが発生するが、よりヒータ電流が少なくノイズの影響が少ないブラック用記録素子で変換電圧を発生させることが可能となる。こうして、カラー用素子基板の動作信頼性を向上させることができることが可能となっている。

【実施例3】

【0088】

実施例3として、ブラック用素子基板とカラー用素子基板それぞれに機能回路を分散して搭載し、双方の機能回路を補完することで所望の機能が得られる例を示す。

10

20

30

40

50

## 【0089】

図3は、実施例3の回路構成を示すブロック図である。

## 【0090】

なお、図3においては図1で示した回路ブロックと同じ構成要素を用いており、同様の注釈番号を用いているためそれぞれの構成要素に対する説明は省略する。

## 【0091】

本実施例の構成では、ブラック用素子基板上の機能回路105（第1の機能回路）を、ブラック用素子基板とカラー用素子基板の一部で共用している。また、カラー用素子基板上の機能回路105'（第4の機能回路）は、ブラック用素子基板の機能回路105からの出力を入力しない回路部（カラー用素子基板内部のヒータとその駆動回路および制御回路からなるアレイ103）に対して出力を行っている。

10

## 【0092】

本実施例の構成では、多列構成となるためブラック用素子基板に対して回路規模が大きくなりがちなカラー用素子基板の機能回路の一部を、ブラック用素子基板が担うことで、カラー用素子基板に回路が偏ることを防いでいる。本構成により、カラー用素子基板とブラック用素子基板で一方のチップサイズが大きくなることを抑制することが可能となる。また、回路を分散配置することにより、消費電力がカラー用素子基板とブラック用素子基板で偏ることを抑制可能となる。すなわち、放熱できる素子基板面積に対して平均的に発熱を分散させることができるために、機能回路105などの消費電力に伴う素子基板の昇温や吐出特性への影響を抑制することも可能となる。

20

## 【0093】

本実施例の機能回路105は、具体的には図8で示した変換電圧発生回路であるが、実施例1または実施例2と同様、他の機能回路を用いることができる。

## 【0094】

図14に機能回路105および105'をして図8で示した変換電圧発生回路を適用した例を示す。ブラック用素子基板101に配置された変換電圧発生回路105からの出力は、ブラック用素子基板とカラー用素子基板102の一部の回路へと印加される。一方、カラー用素子基板102に配置された変換電圧発生回路105'からの出力は、ブラック用素子基板上の105からの出力が入力されていない、残りの回路へと印加される。

30

## 【0095】

カラー用素子基板はブラック用素子基板に比較して、色数に応じた多数の回路を配置されることが多く、回路規模が大きくなる傾向にある。それらの回路を駆動する電源電圧発生回路の機能の一部を、より回路規模が小さいブラック用素子基板に受け持たせるとともに、一方に回路が偏ることがないようにカラー用素子基板にも機能回路の残りの一部を配置するものである。

## 【0096】

また別の例を図15に示す。図15においては、抵抗130および131をブラック用素子基板の機能回路105のみに配置している。そして、これらにより生成されたドライバ駆動電圧VHTMをブラック用素子基板およびカラー用素子基板それぞれのMOSトランジスタ132のゲートへ印加する構成としている。

40

本例によれば、回路規模が比較的大きく、多くの電流が流れるカラー用素子基板102駆動時の素子基板の昇温や電源ノイズによる設定電圧への影響を軽減することが可能となる。

## 【0097】

またカラー用素子基板とブラック用素子基板間での構成について実施例を示してきたが、これは本発明の構成を限定するものではない。

## 【0098】

例えばカラー用素子基板を複数配置した記録ヘッドやブラック用素子基板を複数配置した記録ヘッドにおいて、それらの素子基板間で本実施例と同様に機能回路を分散して配置することで、温度やノイズの影響を軽減する効果を得ることができる。

50

**【図面の簡単な説明】****【0099】**

【図1】実施例1の回路構成を示すブロック図である。

【図2】実施例2の回路構成を示すブロック図である。

【図3】実施例3の回路構成を示すブロック図である。

【図4】ヒータと駆動回路とが一体形成された素子基板の回路配置の例を示す図である。

【図5】本発明の代表的な実施の形態であるインクジェット記録装置の構成の概要を示す外観斜視図である。

【図6】従来の、ヒータ、ドライバトランジスタ等を含む1セグメントの等価回路の一例を示す図である。

【図7】変換電圧発生部と記録ヘッドの素子基板に設けられた複数セグメントの駆動回路との関係を示す図である。

【図8】従来の変換電圧発生部の回路図である。

【図9】記録装置の制御回路の構成を示すブロック図である。

【図10】インクタンクと記録ヘッドとが一体的に形成されたヘッドカートリッジの構成を示す外観斜視図である。

【図11】実施例1の回路構成を示すブロック図である。

【図12】実施例1の回路構成を示すブロック図である。

【図13】実施例2の回路構成を示すブロック図である。

【図14】実施例3の回路構成を示すブロック図である。

【図15】実施例3の回路構成を示すブロック図である。

**【符号の説明】****【0100】**

101 ブラック用素子基板

102 カラー用素子基板

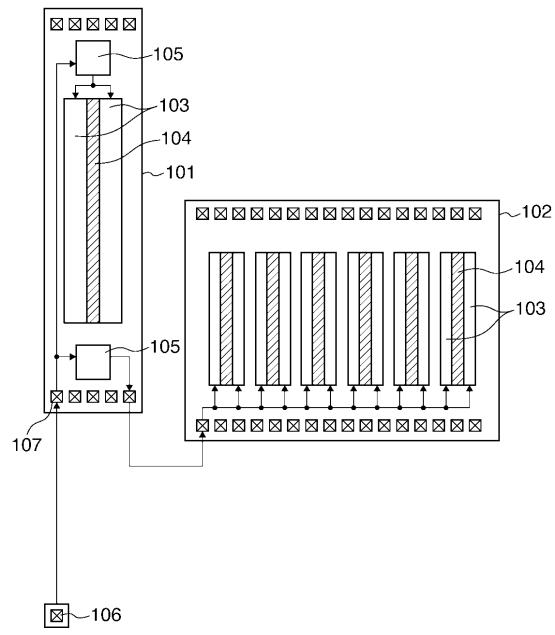
105 機能回路

400 素子基板

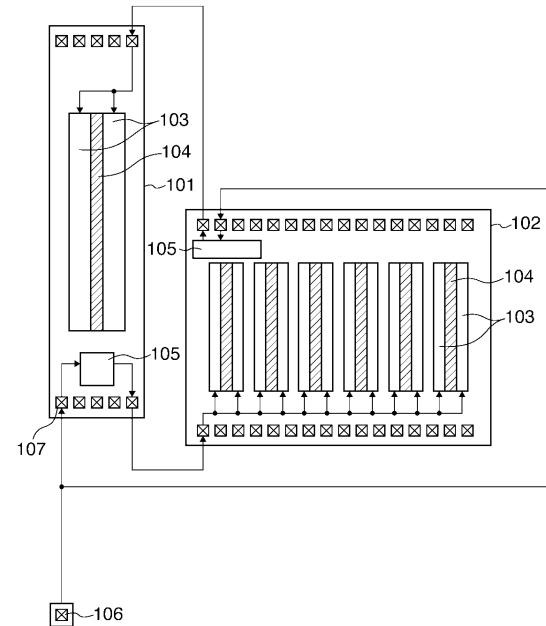
10

20

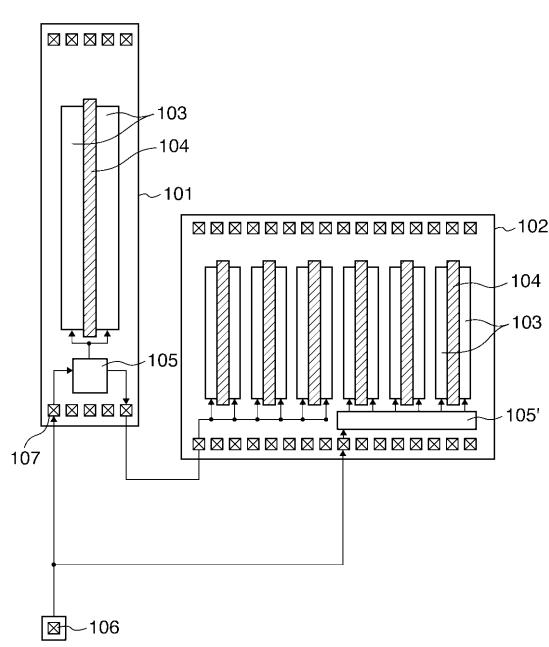
【 図 1 】



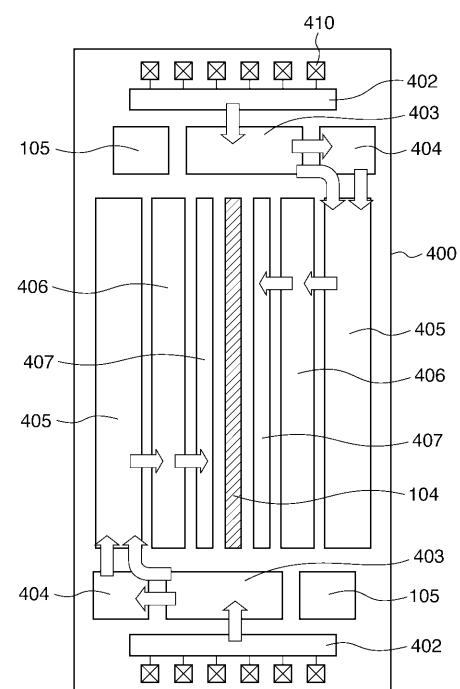
【 図 2 】



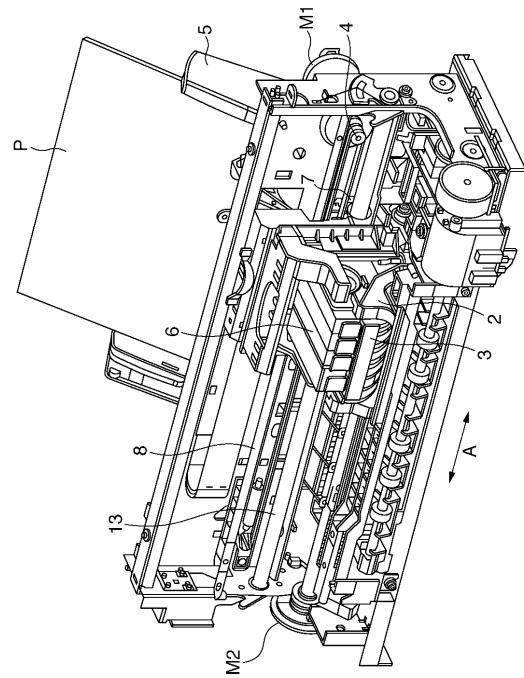
【図3】



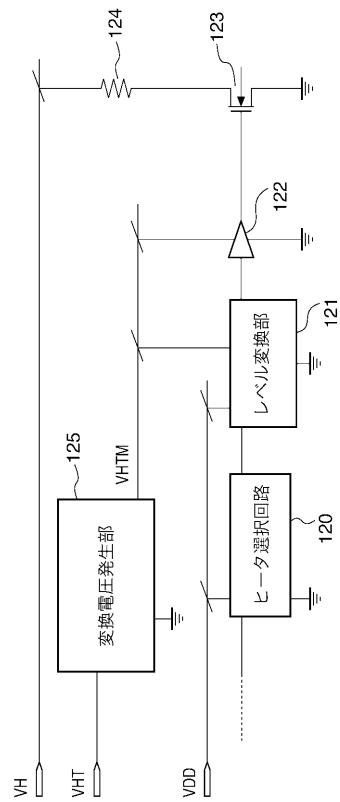
【図4】



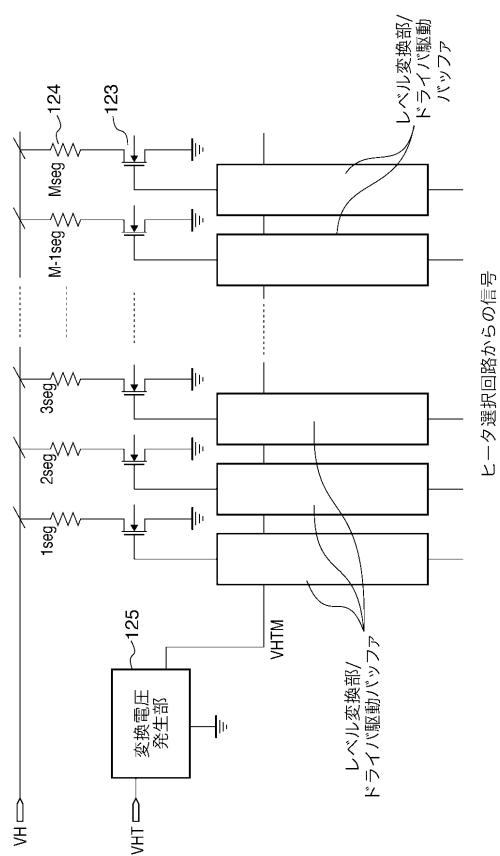
【 义 5 】



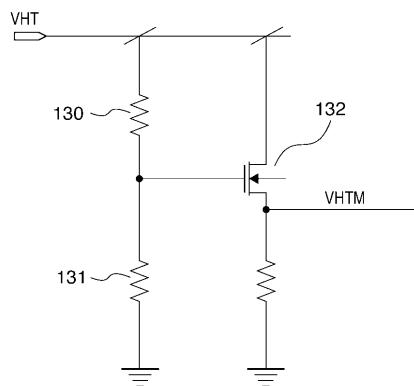
【 図 6 】



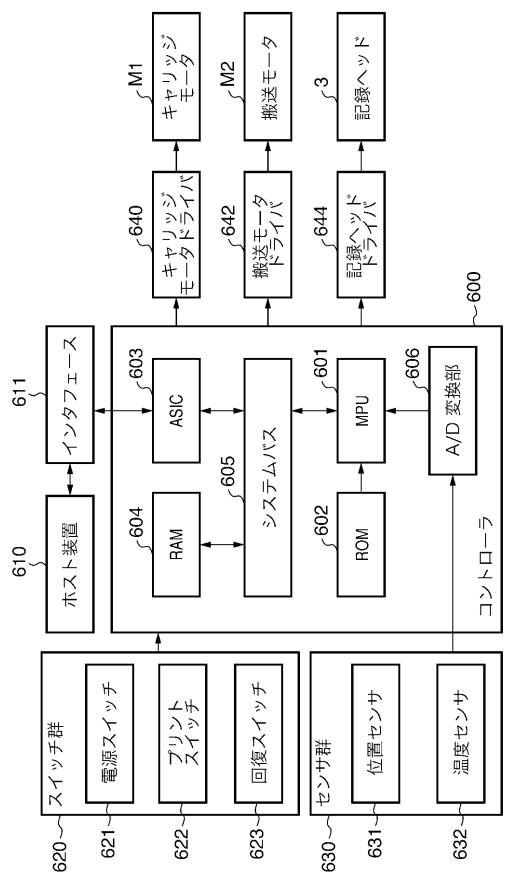
【 四 7 】



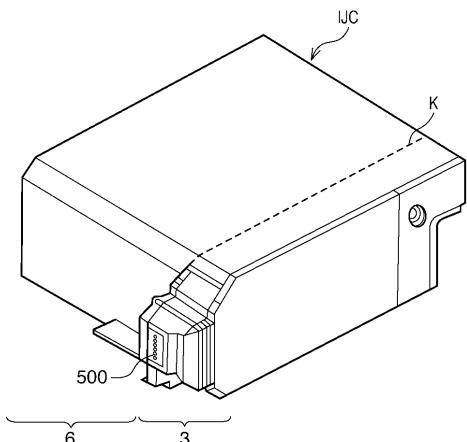
【図8】



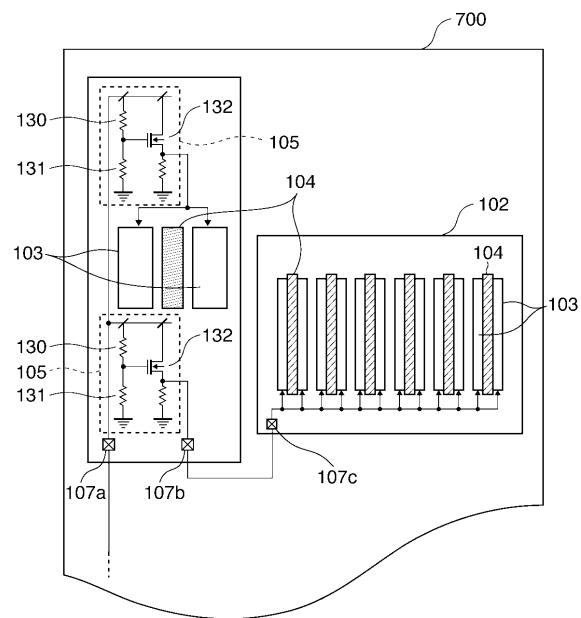
【図9】



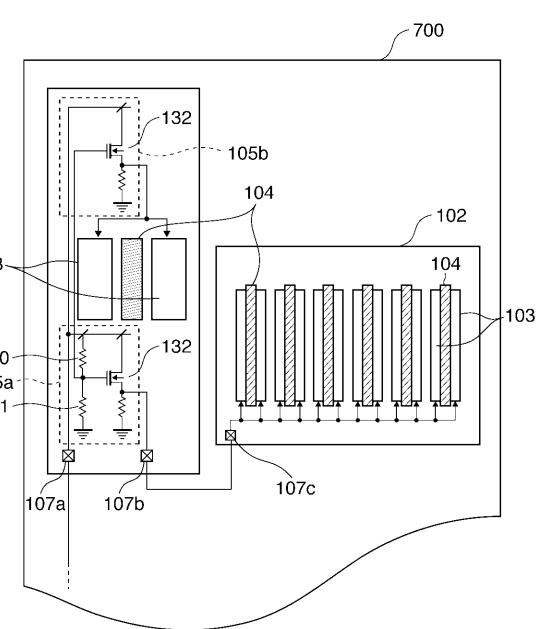
【 図 1 0 】



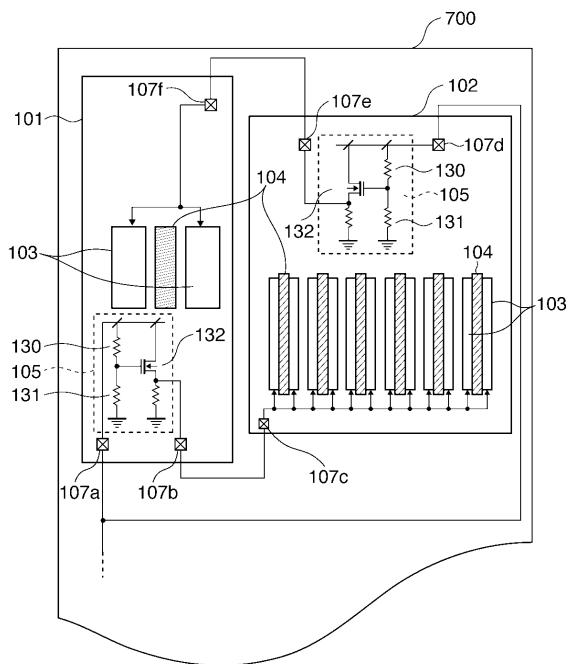
### 【図 1 1】



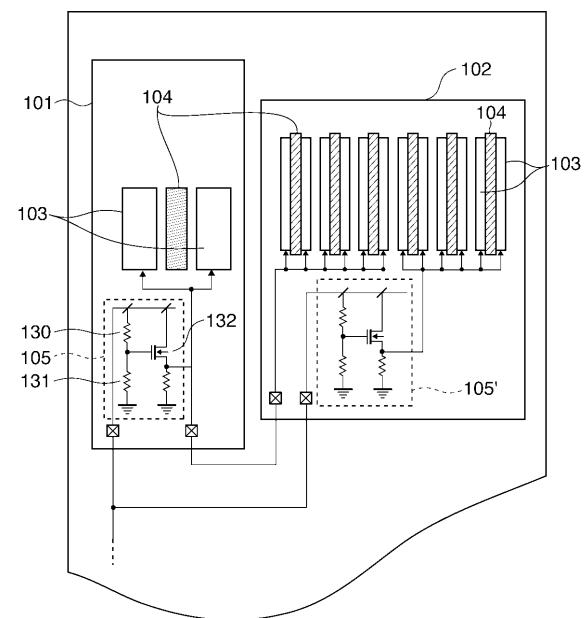
【図12】



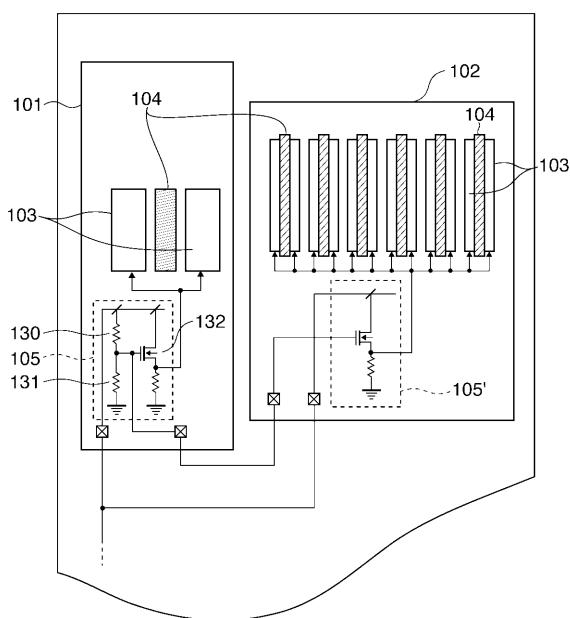
【図13】



【図14】



【図15】



---

フロントページの続き

(72)発明者 櫻井 将貴

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 藤本 義仁

(56)参考文献 特開2006-247944 (JP, A)

特開2005-305959 (JP, A)

特開2001-277516 (JP, A)

特開昭57-072867 (JP, A)

特開平11-129470 (JP, A)

特開平03-140251 (JP, A)

(58)調査した分野(Int.Cl., DB名)

B 41 J 2 / 05