(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 602 00 055 T2** 2004.07.29

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 1 225 504 B1**
(21) Deutsches Aktenzeichen: **602 00 055.6**
(96) Europäisches Aktenzeichen: **02 250 248.8**
(96) Europäischer Anmeldetag: **15.01.2002**
(97) Erstveröffentlichung durch das EPA: **24.07.2002**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **15.10.2003**
(47) Veröffentlichungstag im Patentblatt: **29.07.2004**

(51) Int Cl.[7]: **G06F 1/20**
G06F 1/32

(30) Unionspriorität:
765842 **18.01.2001** **US**

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
Hewlett-Packard Co. (n.d.Ges.d.Staates Delaware), Palo Alto, Calif., US

(74) Vertreter:
Schoppe, Zimmermann, Stöckeler & Zinkler, 82049 Pullach

(72) Erfinder:
Stryker, Chadwick W., Albany, US; Van Brocklin, Andrew L., Corvallis, US

(54) Bezeichnung: **Verringerter Batterieentladungsstrom durch CPU-Leistungsdrosselung**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

Hintergrund der Erfindung

[0001] Diese Erfindung bezieht sich auf Verfahren und Vorrichtungen zum Regeln einer Batterieentladung und insbesondere auf ein Verfahren und eine Vorrichtung zum Steuern einer Leistung, die von einer Batterie in einem batteriebetriebenen Rechensystem gezogen wird.

[0002] Herkömmliche Batterien für tragbare Computer umfassen Lithium-Ion- (Li-Ion-) Batteriesätze, Nickelmetallhydrid-(NiMH-) und Nickel-Cadmium-(„NiCad"-) Batteriesätze. Die Leistungsquellenbereitstellungsfähigkeit eines Batteriesatzes ist üblicherweise das Produkt einer Anzahl von Batteriezellen in dem Satz und der maximalen Leistung, die durch eine einzelne Zelle erzeugt werden kann. Der Entladestrom, der von einem Batteriesatz gezogen wird, basiert auf den Lastanforderungen. Für tragbare Computer steigt die Lastanforderung stetig an, da leistungsstärkere und merkmalsreichere Systeme erwünscht werden. So führen Fortschritte in der Prozessortechnologie zum Beispiel zu Prozessoren mit entsprechend erhöhten Leistungsbedarfen.

[0003] Probleme entstehen jedoch beim Bereitstellen einer Quelle eines erhöhten Entladestroms, um die erhöhten Leistungsbedarfe einer fortschreitenden Technologie zu erfüllen. Mit ansteigendem Entladestrom wird die Temperatur der Batteriequelle erhöht. Wenn der Entladestrom übermäßig wird, kann die Temperatur der Zellen in Richtung einer kritisch hohen Ebene ansteigen, jenseits von der die Batteriezellen irreparabel beschädigt werden. Um einen derartigen übermäßigen Temperaturzustand zu verhindern, stoppt die Batterie ihre Entladung, wenn der Entladestrom eine Sicherheitsgrenze überschreitet. Als ein Ergebnis verliert die Last an Leistung. Für einen Computer kann ein derartiger Leistungsverlust unerwünschterweise zu einem Verlust von Daten führen.

[0004] Folglich besteht ein Bedarf, einen Leistungsverlust und einen entsprechenden Verlust von Daten in einem Computersystem zu vermeiden, wenn die Last anfängt, eine Leistung von dem Batteriesystem zu fordern, die jenseits annehmbarer Grenzen liegt.

[0005] In der WO 00/39661 sind ein Verfahren und eine Vorrichtung zum Steuern der durch ein Computersystem verbrauchten Leistung durch ein Senden eines Drosselsignals, wenn eine Schwelle erreicht ist, gezeigt. Aus der US 6,029,251 ist ein Verfahren zum Drosseln eines Prozessors ansprechend auf eine erfaßte Signalfrequenz, die die Temperatur des Prozessors anzeigt, bekannt. Die US 6,014,611 offenbart ein Verfahren und eine Vorrichtung zum Senken der Arbeitsgeschwindigkeit eines Prozessors, wenn seine Temperatur eine Schwelle überschreitet.

Zusammenfassung der Erfindung

[0006] Gemäß der Erfindung wird ein Gerät zum Reduzieren eines Entladestroms eines Batteriesatzes, wie in Anspruch 1 dargelegt ist, bereitgestellt. So wird zum Beispiel die Leistungsanforderung eines Prozessors reduziert, wenn sich der Batteriesatz seiner kritischen Temperatur annähert. Dies reduziert den Batterieentladestrom, was wiederum bewirkt, daß der Batteriesatz weniger Wärme erzeugt. Die Batteriesatztemperatur bleibt so sicher unter der kritischen Temperatur.

[0007] Gemäß der Erfindung wird ferner ein Verfahren zum Reduzieren eines übermäßigen Entladestroms von einer Batterie, wie in Anspruch 8 dargelegt ist, bereitgestellt. Bei einem bevorzugten Ausführungsbeispiel wird, wenn eine Entladestrom-Meßschaltung erfaßt, daß der Entladestrom einen ersten Schwellenstrompegel überschreitet, ein Drosselsignal an den CPU-Chipsatz des Systems gesendet. Ansprechend moduliert der Chipsatz eine CPU-Stop-Steuerungsleitung, um einen Leistungsverbrauch zu reduzieren. Kurz gesagt stoppt die CPU, während die Stop-Steuerungsleitung aktiv ist. Wenn die Stop-Steuerungsleitung moduliert, wird die CPU gemäß dem Belastungszyklus der Stop-Modulation verlangsamt.

[0008] Eine Verzögerung tritt zwischen der Freigabe des Drosselsignals und dem Beginn der CPU-Stop-Modulationsoperationen auf. Wenn der Entladestrom unter den Schwellenstromwert (oder einem zweiten Schwellenstromwert) fällt, wird das Drosselsignal zurückgezogen. Bei verschiedenen Ausführungsbeispielen beträgt die zweite Schwelle weniger als die erste Schwelle, um einen Hysterese-Effekt zu liefern. Zusätzlich oder alternativ wird eine Zeitverzögerung auferlegt, bevor das Drosselsignal zurückgezogen wird.

[0009] Während das Drosselsignal aktiv ist, wird die CPU-Stop-Steuerungsleitung bei einem spezifischen Belastungszyklus moduliert. Während des aktiven Teils des Belastungszyklus wird die CPU gestoppt. Während des inaktiven Abschnitts arbeitet die CPU normal. Folglich wird die CPU in periodischen Abständen gestoppt, um den Leistungsverbrauch der CPU zu reduzieren und entsprechend den Entladestrom zu reduzieren, der von dem Batteriesatz gezogen wird.

[0010] Gemäß einem weiteren Ausführungsbeispiel der Erfindung wird ein Verfahren bereitgestellt, das ferner den Schritt eines Steuerns des Belastungszyklus bezüglich des gemessenen Entladestroms aufweist. Der Belastungszyklus für die CPU-Stop-Steuerungsleitung wird als eine Funktion des übermäßigen Entladestroms gesteuert (d. h. tatsächlicher Entladestrompegel minus Schwellenstrompegel). Je übermäßiger der tatsächliche Entladestrom ist, desto größer ist der Belastungszyklus auf der CPU-Stop-Modulationsleitung. Je übermäßiger der Entladestrom ist, desto größer ist proportional die

Zeit, die die CPU gestoppt wird, und desto größer ist der Grad, zu dem der CPU-Leistungsverbrauch reduziert wird.

[0011] Ein Vorteil der Erfindung besteht darin, daß ein kleinerer Batteriesatz sicher mit einer zunehmend leistungsstarken CPU verwendet werden kann. Insbesondere kann die CPU, wenn das Rechensystem bei einem Leitungsstrom in einem Wechselstrommodus ohne die Batterie arbeitet, mit voller Geschwindigkeit arbeiten, was die Leistung wie benötigt zieht, um ein Systemverhalten zu maximieren. Wenn das System von dem Batteriesatz arbeitet, wird ein Verhalten für viele Anwendungen nicht beeinflußt, wenn keine übermäßige Leistung gezogen wird. Das Verhalten wird unter Hochleistungsabzugsbedingungen im Austausch für die reduzierten Kosten und ein leichteres Gewicht eines kleineren Batteriesatzes abgewogen. Als ein Ergebnis wird ein kleinerer Batteriesatz sicher verwendet, um den Bedarfe vieler Rechenanwendungen zu erfüllen. Dies kann für das wertvolle Segment des Marktes tragbarer Rechner von besonderem Vorteil sein, bei dem Kosten ein wesentlicher Faktor sind. Diese und weitere Aspekte und Vorteile der Erfindung werden Bezug nehmend auf die folgende detaillierte Beschreibung in Verbindung mit den beigefügten Zeichnungen besser verständlich.

Kurze Beschreibung der Zeichnungen

[0012] **Fig.** 1 ist ein Blockdiagramm eines tragbaren Rechensystems;

[0013] **Fig.** 2 ist ein Blockdiagramm eines Systems zum Drosseln eines Leistungsverbrauchs von einem Batteriesatz;

[0014] **Fig.** 3 ist ein schematisches Diagramm des Systems aus

[0015] **Fig.** 2 gemäß einem spezifischen Ausführungsbeispiel der Erfindung;

[0016] **Fig.** 4 ist ein Diagramm spezifischer Signale, die durch das Drosselgerät aus **Fig.** 3 erzeugt werden;

[0017] **Fig.** 5 ist ein schematisches Diagramm des Systems aus **Fig.** 2 gemäß einem weiteren spezifischen Ausführungsbeispiel der Erfindung;

[0018] **Fig.** 6 ist ein Diagramm spezifischer Signale, die durch das Drosselgerät aus **Fig.** 5 erzeugt werden; und

[0019] **Fig.** 7 ist ein Diagramm spezifischer Signale, die durch das Drosselgerät aus **Fig.** 5 gemäß einem weiteren Ausführungsbeispiel erzeugt werden.

Beschreibung spezifischer Ausführungsbeispiele

[0020] Bezug nehmend auf **Fig.** 1 ist das CPU-Drosselungsausführungsbeispiel in einem universalen, programmierbaren tragbaren Rechensystem **10** des Typs gehäust, der in der Technik bekannt ist. Das tragbare Computersystem **10** weist eine Anzeigetafel **12**, eine Tastatur **14**, eine Zeigevorrichtung **16** mit Knöpfen **18**, eine Systemplatine **20** mit einem Zentralverarbeitungseinheit-(CPU-)Chipsatz **22** und einem Direktzugriffsspeicher (RAM) **24**, ein Festplattenlaufwerk **26** mit einer Festplatte und optional eine oder mehrere Netzschnittstellen **28** (z. B. Moden, Ethernet-Adapter, Infrarotadapter) und eines oder mehrere Laufwerke **30** für tragbare Speichermedien und Medien (z. B. CD-ROM-Laufwerk, DVD-ROM-Laufwerk, Diskettenlaufwerk, Zip-Laufwerk, Bernoulli-Laufwerk) auf. Die verschiedenen Komponenten sind schnittstellenmäßig durch einen oder mehrere Busse **32** verbunden und tauschen Daten und Befehle über denselben/dieselben aus. Das Computersystem **10** empfängt Informationen durch einen Eintrag durch die Tastatur **14**, die Zeige/Klickvorrichtung **16**/**18**, die Netzschnittstelle **28** oder eine weitere Eingabevorrichtung oder ein Eingabetor. Das Rechensystem **10** wird von einem Batteriesatz **40** durch einen Gleichstrom mit Leistung versorgt oder so, wie aus einem Wechselstrom-Leitungssignal **42** umgewandelt ist.

[0021] Bezug nehmend auf **Fig.** 2 ist ein Drosselgerät **44** mit dem Batteriesatz **40** und einer Last **46** gekoppelt, die durch den Batteriesatz **40** mit Leistung versorgt wird. Das Drosselgerät **44** drosselt den Leistungsverbrauch der Last **46**. Bei bevorzugten Ausführungsbeispielen ist die Last **46** die CPU, der CPU-Chipsatz **22** oder die Systemplatine **20**. Bei alternativen Ausführungsbeispielen ist die Last **46** eine weitere Systemkomponente des Rechensystems **10**. Folglich wird ein Systemleistungsverbrauch bei verschiedenen Ausführungsbeispielen durch ein Drosseln des Leistungsverbrauchs der CPU, der Systemplatinenkomponenten oder einer weiteren Komponente oder Peripherievorrichtung des Systems **10** gedrosselt. Insbesondere ist anzumerken, daß es der Leistungsbedarf durch die Last **46** ist, der gedrosselt wird, was von einer Einschränkung der Fähigkeit des Batteriesatzes **40**, einen Entladestrom **48** zu liefern, zu unterscheiden ist.

[0022] Der Batteriesatz **40** ist ein herkömmlicher Batteriesatz des Typs, der für tragbare Rechensysteme verwendet wird, wie zum Beispiel ein Li-Ion-Batteriesatz oder ein NiMH-Batteriesatz. Der Batteriesatz **40** umfaßt eine Mehrzahl von Batteriezellen. Üblicherweise umfassen die Batteriesätze außerdem einen internen Schaltungsaufbau zum Überwachen des zeitgemittelten Entladestroms des Batteriesatzes. Ein zu hoher Entladestrom bewirkt, daß sich die Temperatur des Batteriesatzes einem kritischen Pegel annähert, bei dem ein irreparabler Schaden an den Batteriezellen auftreten kann. Wenn ein derartiger Zeitdurchschnitt eine vorgeschriebene Sicherheitsgrenze überschreitet, schaltet sich der Batteriesatz selbst aus. Dies ist ein Sicherheitsmerkmal des Batteriesatzes, das einen irreparablen Schaden an dem Batteriesatz verhindert. Durch ein Selbst-Ausschalten jedoch wird keine Leistung mehr an das Rechensystem **10** geliefert. Als ein Ergebnis kann das Rechensystem **10** einen Datenverlust erleiden.

[0023] Einige herkömmliche CPU-Chipsätze umfassen eine CPU-Stop-Leitung, die es ermöglicht, daß die CPU in periodischen Abständen bei einem bestimmten festen Belastungszyklus angehalten wird. Die CPU-Stop-Leitung wird auch als ein thermisches Übertemperatursignal bezeichnet. Da CPU-Geschwindigkeiten angestiegen sind, sind auch die Leistungsanforderungen der CPU angestiegen. Da die CPU mehr Leistung verbraucht, erzeugt sie mehr Wärme. Die Fortschritte in der CPU-Technologie lassen oft andere Technologien in dem Computer hinter sich. Als ein Ergebnis besteht ein Bedarf, die Wärmemenge, die durch die CPU erzeugt wird, zu steuern, um andere Komponenten nicht zu beschädigen. Insbesondere wenn die CPU mit hohem Leistungsverbrauch arbeitet, erzeugt die CPU eine Menge Wärme, was die Temperatur des umgebenden Bereichs erhöht. Benachbarte Chips können Temperaturen außerhalb des erwünschten Temperaturbetriebsbereichs ausgesetzt werden. Um einen Schaden zu vermeiden, haben Entwerfer die CPU-Stop-Leitung als eine Weise zur Steuerung eines CPU-Leistungsverbrauchs eingeschlossen, um eine CPU-Wärmeerzeugung und eine Umgebungstemperatur zu begrenzen. Für Intel-Prozessoren ist das Signal als das „STPCLK#"-Signal bekannt.

[0024] Bezug nehmend auf **Fig.** 3 ist bei einem Ausführungsbeispiel ein Abschnitt **50** des Drosselgeräts **44** über einen residenten Pulsbreitenmodulator (PWM) **70** mit der CPU-Stop-Leitung **52** verbunden. Der PWM **70** empfängt ein thermisches Übertemperatursignal **51** von der Temperaturüberwachungsvorrichtung **82** oder ein CPU-Drosselsteuerungssignal **74** von dem Drosselgerätabschnitt **50**. Das thermische Übertemperatursignal **51** basiert auf der herkömmlichen Technik zum Steuern einer CPU-Temperatur. Das CPU-Drosselsteuerungssignal **74** basiert auf dem Vergleich des Batterieentladestrompegels mit einem Schwellenpegel.

[0025] Der PWM **70** aktiviert die CPU-Stop-Leitung **52** ansprechend auf das CPU-Drosselsignal **74** gemäß dem Batteriesatz-Entladestromstatus, Eine Anschlußleitung **54** des Batteriesatzes **40** ist mit dem Rechensystemleistungseingang **33** gekoppelt, um eine Leistung zu dem Rechensystem **10** zu liefern. Eine weitere Anschlußleitung **56** ist mit einem Strommeßwiderstand R und einem Verstärker **58** gekoppelt. Der Verstärker **58** gibt ein Spannungssignal **60** aus, das proportional zu dem Batterieentladestrom **62** ist. Ein derartiges Spannungssignal **60** gelangt durch ein Tiefpaßfilter **65**, das eine Zeitkonstante aufweist, die sehr viel kürzer ist als die des Strommeß-Widerstands/Verstärkers. Bezug nehmend auf die **Fig.** 3 und 4 wird das gefilterte Signal **66** zu einem Komparator **68** geführt, der außerdem ein Referenzsignal **64** von einer Referenz **72** empfängt. Wenn der Entladestrom **62** die Referenz **72** überschreitet, aktiviert der Komparator **68** ein Drosselsteuerungssignal **74**, das an den CPU-Chipsatz **22** ausgegeben wird.

[0026] Bei dem dargestellten Ausführungsbeispiel umfaßt der CPU-Chipsatz **22** eine CPU **21**, eine CPU-Temperaturüberwachungsschaltung **82** gemeinsam mit einer eingebauten Pulsbreitenmodulationsschaltung **70**. Die CPU-Temperaturüberwachungsschaltung **82** aktiviert die CPU-Stop-Leitung **52**, wenn die CPU **21** eine Schwellentemperatur überschreitet. Zusätzlich wird das Drosselsteuerungssignal **74** des Drosselschaltungsabschnitts **50** ebenso in den PWM **70** geführt. Wenn der Eingang von entweder dem Drosselschaltungsabschnitt **50** oder der Temperaturüberwachungsschaltung **82** aktiv ist, moduliert die Pulsbreitenmodulationsschaltung **70** die CPU-Stop-Leitung **52** bei einem festen Belastungszyklus. Entsprechend wird die CPU **21** bei einem derartigen festen Belastungszyklus betrieben. Während eines Abschnitts **86** des Belastungszyklus wird die CPU angehalten. Während des verbleibenden Abschnitts läuft die CPU normal. Entsprechend betreibt die eingebaute PWM-Schaltung **70**, wenn das Drosselsteuerungssignal **70** aktiv ist, die CPU bei dem festen Belastungszyklus. Üblicherweise umfaßt die eingebaute PWM-Schaltung **70** eine vorgeschriebene Verzögerung, so daß, sobald die CPU-Stop-Modulation aktiviert ist, dieselbe für einen vorgeschriebenen Zeitraum nicht deaktiviert wird, und zwar unabhängig von dem Pegel des Drosselsteuerungssignals **74**. Dies verhindert, daß die PWM-Schaltung **70** an- und aus-„springt". Bei diesem Ausführungsbeispiel umfaßt das Drosselgerät **44** den Schaltungsabschnitt **50** gemeinsam mit dem eingebauten Pulsbreitenmodulationsschaltungsaufbau **70** des Chipsatzes **22**.

[0027] Bezug nehmend auf **Fig.** 5 ist bei einem alternativen Ausführungsbeispiel eine Pulsbreitenmodulation neben dem CPU-Chipsatz **22** implementiert. Bei einem derartigen Ausführungsbeispiel ist die Drosselschaltung **44** direkt mit der CPU **21** gekoppelt. Wie bei dem Ausführungsbeispiel aus **Fig.** 3 ist eine Anschlußleitung **54** des Batteriesatzes **40** mit dem Rechensystemleistungseingang **33** gekoppelt, um eine Leistung an das Rechensystem zu liefern. Die andere Anschlußleitung **56** ist mit einem Strommeßwiderstand R und einem Verstärker **58** gekoppelt. Der Verstärker **58** gibt ein Spannungssignal **60** aus, das proportional zu dem Batterieentladestrom **62** ist. Ein derartiges Spannungssignal **60** gelangt durch ein Tiefpaßfilter **65**, das eine Zeitkonstante aufweist, die sehr viel kürzer ist als die des Strommeßwiderstandes/Verstärkers. Das gefilterte Signal **66** wird zu einem Komparator **68** geführt, der ebenso ein Referenzsignal **64** von einer Referenz **72** empfängt. Wenn der Entladestrom **62** den Pegel der Referenz **72** überschreitet, gibt der Komparator **68** das Drosselsteuerungssignal **74'** an ein Monoflop **76** aus. Das Monoflop **76** schaltet einen Transistor **78** ein, was es ermöglicht, daß das Drosselsteuerungssignal **80** in die CPU-Stop-Leitung **52** der CPU **21** geführt wird.

[0028] Wenn das gefilterte Signal **66** das Referenzsignal **64** überschreitet, feuert das Monoflop ab. Die Abfeuerperiode **86** des Monoflops ist fest. Entspre-

chend ist der Zeitraum L1, für den die CPU angehalten wird, fest. Die Zeitdauer L2 zwischen Monoflop-Abfeuerungen jedoch kann gemäß dem Ausführungsbeispiel variieren. Bei einigen Ausführungsbeispielen ist die Zeitdauer L2 zwischen Abfeuerungen fest. Bei einem Ausführungsbeispiel variiert die Zeit L2 zwischen Abfeuerungen, wie in **Fig.** 5 und 6 dargestellt ist, gemäß dem Entladestrom. Insbesondere erlegt das Filter **65** eine Zeitverzögerung in das Signal **66** im Verhältnis zu dem gemessenen Signal **60** auf. Je größer das gemessene Signal **60** ist (und so je größer die Differenz zwischen dem Entladestrom und einem Schwellenpegel ist), desto kürzer ist der Zeitraum L2 zwischen Abfeuerungen. Mit abnehmendem gemessenen Strom nimmt die Zeitdauer T zwischen Abfeuerungen zu. Gemäß einem derartigen Ausführungsbeispiel ist die Abfeuerungszeitlänge L1 (und so die CPU-Haltezeit) fest, die CPU variiert jedoch bei der Zeit L2. Der Belastungszyklus wird relativ zu dem Entladestrom **62** variiert. Bezug nehmend auf **Fig.** 6 sind das gefilterte Signal **66**, das Referenzsignal **64**, das Komparatorausgangssignal **74'**, die CPU-Stop-Leitung **52** und das Drosselsteuerungssignal **80** gezeigt. Es wird auf den Haltzeitpuls **86** mit fester Länge (L1) und die variierende Zeitdauer T verwiesen. Für einen hohen gemessenen Strom beträgt die Zeitdauer T1. Für einen kleineren gemessenen Strom danach ist die Zeitdauer T2 länger.

[0029] Bei einem weiteren Ausführungsbeispiel feuert das Monoflop, solange das gefilterte Signal **66** des Referenzsignals **64** überschreitet, zu einer festen Periode **87** ab, wie in **Fig.** 7 gezeigt ist. So wird der Prozessor bei einem festen Belastungszyklus angehalten.

[0030] Bei noch einem weiteren Ausführungsbeispiel wird der Belastungszyklus durch ein Steuern der Länge der CPU-Haltezeit anstelle der CPU-An-Zeit variiert. Die Wirkung von entweder einem Verändern der An-Zeit oder einem Verändern der Aus-Zeit besteht darin, den Belastungszyklus im Verhältnis zu dem gemessenen Strom **60** zu verändern. Es wird angemerkt, daß bevorzugt wird, daß das Anhalten auf eine periodische Weise für einen Periodenabschnitt auftritt, anstelle während der gesamten Zeit, zu der das Komparatorsignal **74'** das Referenzsignal **64** überschreitet.

[0031] Bei einigen Ausführungsbeispielen ist die Menge an Zeit, für die die CPU angehalten werden kann, ferner durch ein Schalten von der Referenz **72** zu einer größeren hohen Referenz **92** eingeschränkt. Eine hohe Referenz **92** ist ausgewählt, um größer zu sein, als das gefilterte Signal **66** jemals sein würde. Ein Oszillator **94** wird bei einem Ausführungsbeispiel verwendet, um zwischen der Referenz **72** und der hohen Referenz zu schalten. Wenn die hohe Referenz **92** mit dem Komparator **68** verbunden ist, arbeitet die CPU immer in dem An-Zustand. Wenn die Referenz **72** mit dem Komparator **68** verbunden ist, wird die CPU bei einem bestimmten Belastungszyklus angehalten, wie oben beschriebenen ist (wenn der Entladestrom einen Schwellenpegel überschreitet). Die Oszillationsfrequenz zum Schalten zwischen der Referenz **72** und der hohen Referenz **92** ist ausgewählt, um sicherzustellen, daß die CPU ausreichend häufig wirkt, um kritische Operationen beizubehalten, was einen Datenverlust vermeidet.

Verdienstvolle und vorteilhafte Effekte

[0032] Ein Vorteil der Erfindung besteht darin, daß ein kleinerer Batteriesatz sicher mit einer zunehmend leistungsstärkeren CPU verwendet werden kann. Insbesondere kann die CPU, wenn das Rechensystem bei einem Leitungsstrom in einem Wechselstrommodus ohne die Batterie arbeitet, mit voller Geschwindigkeit arbeiten, was die Leistung wie benötigt zieht, um ein Systemverhalten zu maximieren. Wenn das System von dem Batteriesatz arbeitet, wird ein Verhalten für viele Anwendungen nicht beeinflußt, bei denen keine übermäßige Leistung gezogen wird. Ein Verhalten wird unter einigen Bedingungen im Austausch für die reduzierten Kosten und das leichtere Gewicht eines nicht optimalen Batteriesatzes abgewogen. Als ein Ergebnis kann ein kleinerer Batteriesatz sicher verwendet werden, um die Bedarfe vieler Rechenanwendungen zu erfüllen. Dies kann insbesondere für das wertvolle Segment des Marktes tragbarer Rechner von Vorteil sein, bei dem Kosten ein wesentlicher Faktor sind.

[0033] Obwohl bevorzugte Ausführungsbeispiele der Erfindung dargestellt und beschrieben wurden, können verschiedene Alternativen, Modifizierungen und Äquivalente verwendet werden. Obwohl die Drosselschaltung **44** zum Beispiel als eine Hardwareschaltung dargestellt ist, führt bei einem anderen Ausführungsbeispiel eine eingebettete Steuerung oder ein programmierbarer Prozessor die Analyse in Software durch, um das Drosselsteuerungssignal **80** und/oder das CPU-Stop-Steuerungssignal **52** zu erzeugen. Deshalb sollte die vorangegangene Beschreibung nicht als Einschränkung des Schutzbereichs der Erfindung aufgefaßt werden, die durch die beigefügten Ansprüche definiert ist.

Patentansprüche

1. Ein Gerät zum Reduzieren eines Entladestroms eines Batteriesatzes (**40**), um zu vermeiden, daß der Batteriesatz eine vorbestimmte Temperatur erreicht, wobei der Batteriesatz eine Leistung an einen tragbaren Computer (**10**) liefert, wobei das Gerät folgende Merkmale aufweist:

eine erste Schaltung (**68**), die ein Drosselsignal (**74**) erzeugt, wenn der Entladestrom einen Schwellenpegel überschreitet; und

eine zweite Schaltung (**70**/**76**/**78**), die ansprechend auf das Drosselsignal ist, zum Reduzieren eines Leistungsbedarfs einer Vorrichtung (**20**/**21**/**22**/**24**/**26**/**28**/**30**/**12**) des tragbaren Computers, wobei der reduzierte Leistungsbedarf bewirkt, daß

ein Entladestrom reduziert wird.

2. Das Gerät gemäß Anspruch 1, bei dem die Vorrichtung ein Prozessor (**21**/**22**) ist, und bei dem die zweite Schaltung den Prozessor ansprechend auf das Drosselsignal verlangsamt.

3. Das Gerät gemäß Anspruch 1, bei dem die Vorrichtung eine Peripherievorrichtung unter der Gruppe von Peripherievorrichtungen ist, die ein Festplattenlaufwerk (**26**), einen Drucker, eine Anzeige (**12**) und ein Diskettenlaufwerk (**30**) umfaßt.

4. Das Gerät gemäß Anspruch 1, bei dem die erste Schaltung und die zweite Schaltung einen Prozessor aufweisen.

5. Das Gerät gemäß einem der Ansprüche 1, 2 oder 3, bei dem die zweite Schaltung einen Pulsbreitenmodulator (**70**) aufweist, der das Drosselsignal empfängt.

6. Das Gerät gemäß einem der Ansprüche 1, 2, 4 oder 5, bei dem die erste Schaltung einen Komparator (**68**) und eine Monoflopvorrichtung (**76**) aufweist.

7. Das Gerät gemäß Anspruch 2, bei dem die zweite Schaltung den Prozessor oder einen Abschnitt eines Belastungszyklus anhält, wobei der Abschnitt proportional zu einem Überschuß des Batterieentladestroms über den Schwellenpegel hinaus ist.

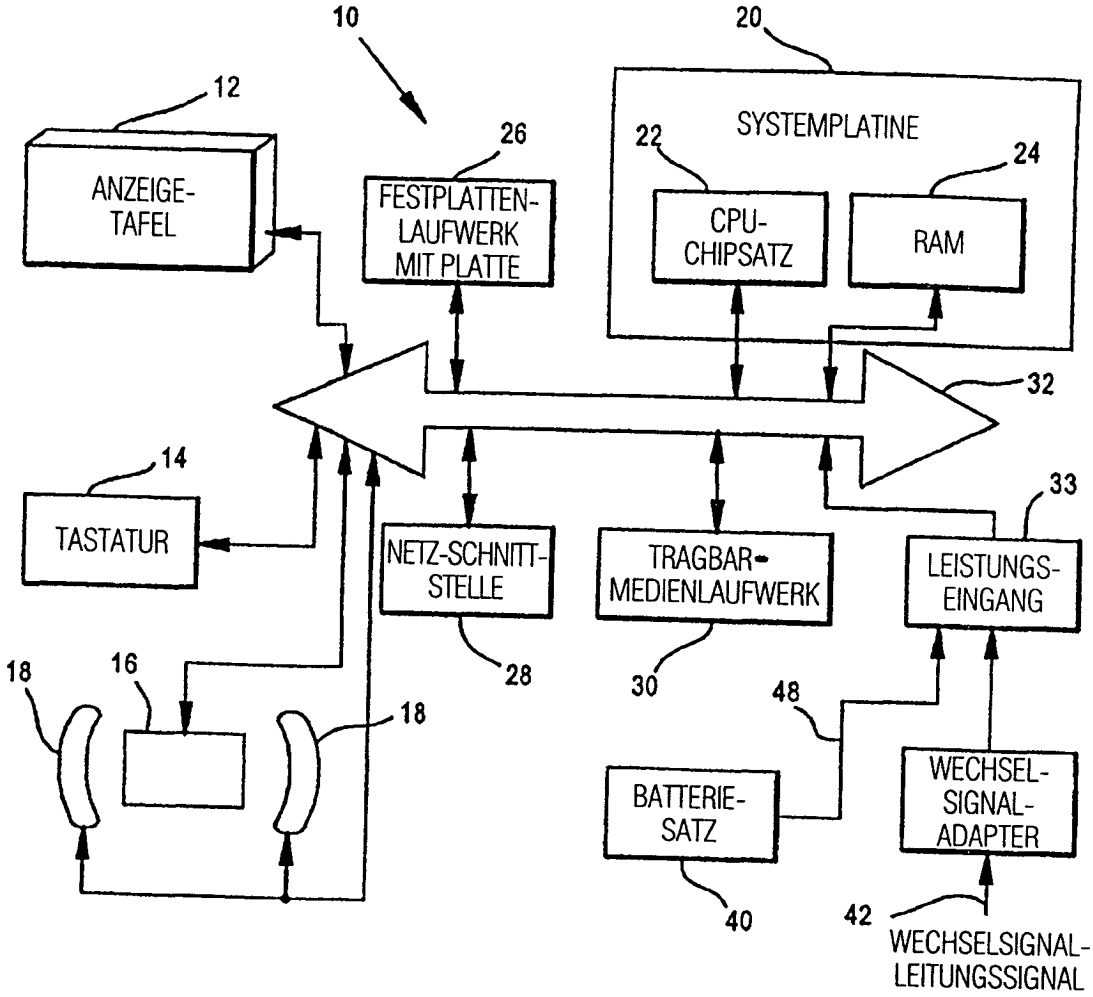
8. Ein Verfahren zum Reduzieren eines übermäßigen Entladestroms (**62**) von einer Batterie (**40**), um zu vermeiden, daß die Batterie eine vorbestimmte Temperatur erreicht, wobei das Verfahren folgende Schritte aufweist:
Messen des Entladestroms von der Batterie;
Bestimmen einer Differenz zwischen dem gemessenen Entladestrom und einem Schwellenpegel;
Aktivieren eines Drosselsignals (**74**), wenn der gemessene Entladestrom den Schwellenpegel (**72**) überschreitet; und
wenn das Drosselsignal aktiv ist, Verlangsamen eines Prozessors (**22**), der durch die Batterie mit Leistung versorgt wird, für einen Abschnitt (L1) eines Belastungszyklus.

9. Das Verfahren gemäß Anspruch 8, das ferner den Schritt eines Steuerns des Belastungszyklus (T) bezüglich des gemessenen Entladestroms aufweist.

Es folgen 4 Blatt Zeichnungen

Anhängende Zeichnungen

FIG.1



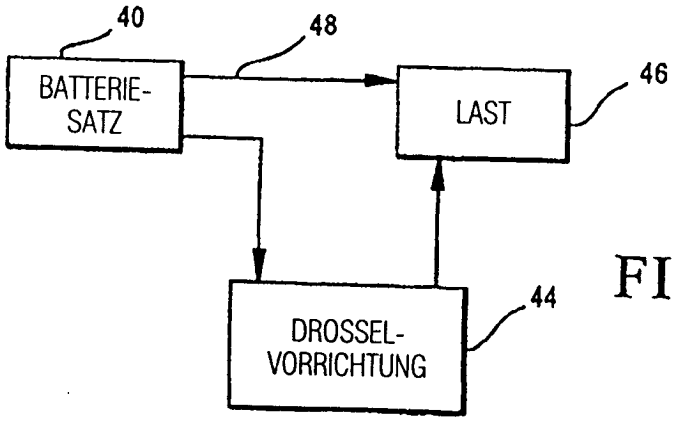
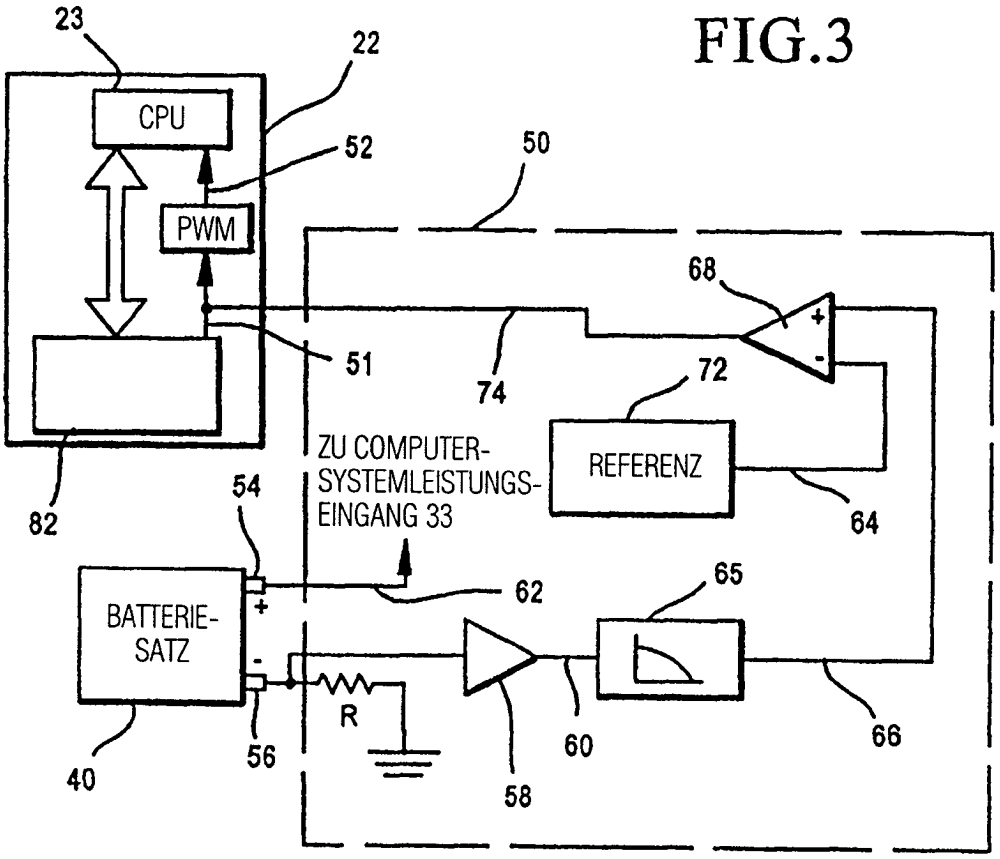


FIG.2

FIG.3


23
22
CPU
52
50
PWM
68
+
-
51
74
72
ZU COMPUTER-
SYSTEMLEISTUNGS-
EINGANG 33
REFERENZ
82
54
64
62
65
BATTERIE-
SATZ
+
-
R
60
66
40
56
58

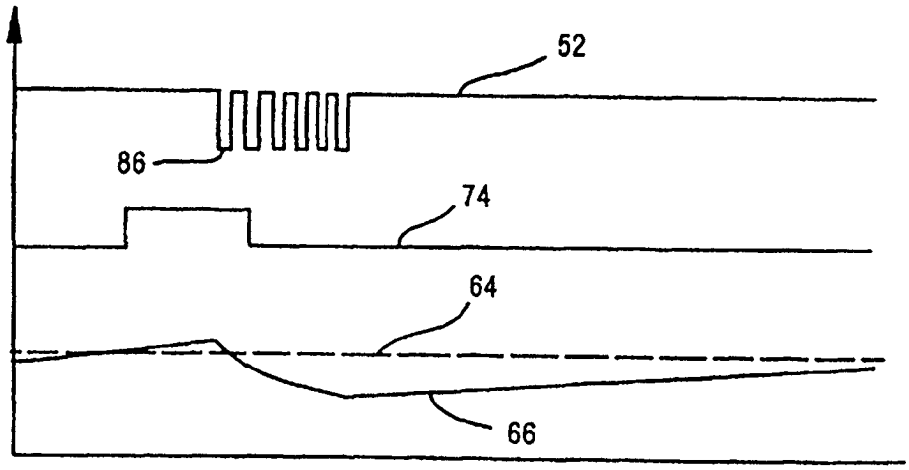

52
86
74
64
66
t

FIG.4

FIG.5

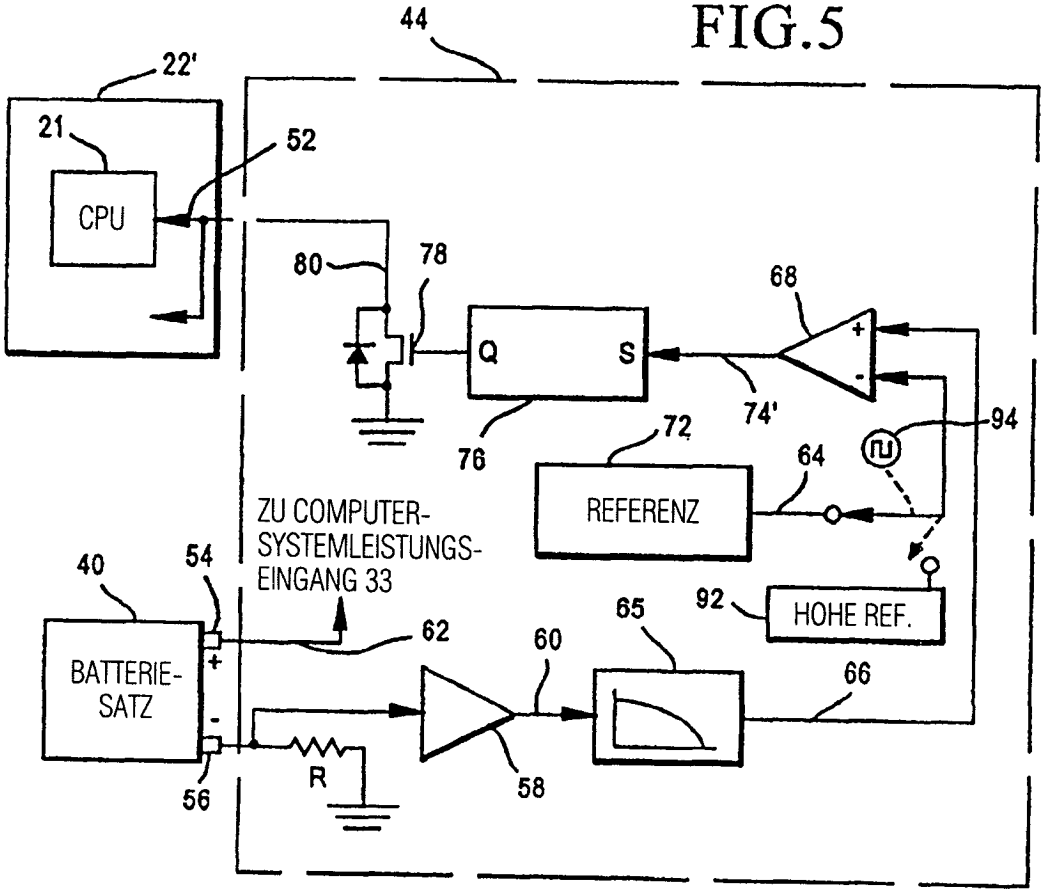

44
22'
21
CPU
52
80
78
68
Q
S
74'
76
72
94
64
REFERENZ
ZU COMPUTER-
SYSTEMLEISTUNGS-
EINGANG 33
40
54
92
HOHE REF.
65
62
60
66
BATTERIE-
SATZ
+
-
R
56
58

FIG.6

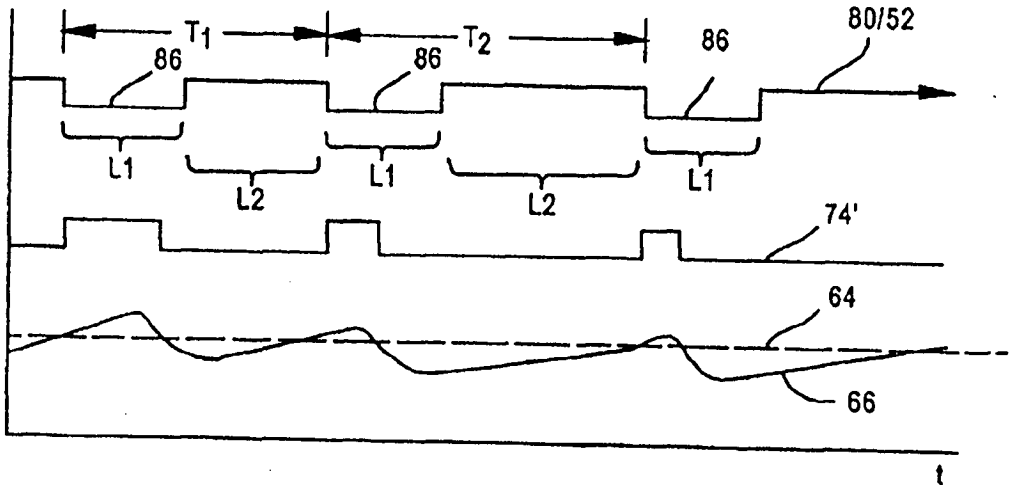

T1
T2
86
86
86
80/52
L1
L2
L1
L2
L1
74'
64
66
t

FIG.7

