

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2007-227730
(P2007-227730A)

(43) 公開日 平成19年9月6日(2007.9.6)

(51) Int.Cl.
H01F 17/00 (2006.01)

F I
H01F 17/00
H01F 17/00

テーマコード (参考)
5E070
D
B

審査請求 未請求 請求項の数 1 O L (全 9 頁)	
(21) 出願番号 (22) 出願日	特願2006-48213 (P2006-48213) 平成18年2月24日 (2006.2.24)
(71) 出願人 (74) 代理人 (74) 代理人 (74) 代理人 (74) 代理人 (72) 発明者	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地 100097445 弁理士 岩橋 文雄 100109667 弁理士 内藤 浩樹 100109151 弁理士 永野 大介 石本 仁 大阪府門真市大字門真1006番地 パナ ソニックエレクトロニクス株式会社 社内
最終頁に続く	

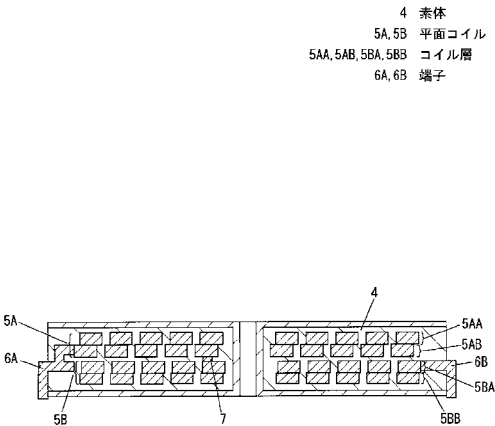
(54) 【発明の名称】 チップコイル

(57) 【要約】

【課題】素体に平面コイルを接触形成させたチップコイルにおいて、その素体における平面コイルの位置ずれを低減することを目的とする。

【解決手段】この目的を達成するために本発明は、素体4と、この素体4内に形成された平面コイル5A（あるいは5B）と、この平面コイル5A（あるいは5B）に電氣的に接続された端子6A（あるいは6B）とを備え、平面コイル5A（あるいは5B）はコイル層5AA（あるいは5BA）と、このコイル層5AA（あるいは5BA）に面結合されたコイル層5AB（あるいは5BB）とを有し、コイル層5AA（あるいは5BA）とコイル層5AB（あるいは5BB）とは平面コイル5A（あるいは5B）の巻回平面方向に位置をずらして配置したチップコイルとしたものである。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

素体と、この素体内に形成された平面コイルと、この平面コイルに電氣的に接続された端子とを備え、前記平面コイルは第 1 のコイル層と、この第 1 のコイル層に面結合された第 2 のコイル層とを有し、前記第 1 のコイル層と第 2 のコイル層とは前記平面コイルの巻回平面方向に位置をずらして配置したチップコイル。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、例えば携帯電話の電源回路に用いられるチップコイルに関するものである。

10

【背景技術】**【0002】**

従来この種のインダクタンス部品は、図 25 に示すごとく、平面コイル 1A、1B と、この平面コイル 1A、1B に電氣的に接続された端子 2A、2B とが、シート状の素体 3 内に形成されている。

【0003】

なお、この出願に関する先行技術文献情報としては、例えば、特許文献 1 が知られている。

【特許文献 1】特開 2005 - 317604 号公報**【発明の開示】**

20

【発明が解決しようとする課題】**【0004】**

このような従来のチップコイルは、素体 3 における平面コイル 1A、1B の位置ずれが問題となっていた。

【0005】

すなわち、上記従来の構成においては、セットに実装された状態において、チップコイル全体に振動等の力が加わった場合、平面コイル 1A、1B の巻回平面に対して垂直方向、及び平面方向の両方向からこの平面コイル 1A、1B に力が加わり、素体 3 における平面コイル 1A、1B の位置ずれが起こっていた。

【0006】

30

そこで本発明は、素体に平面コイルを接触形成させたチップコイルにおいて、その素体における平面コイルの位置ずれを低減することを目的とする。

【課題を解決するための手段】**【0007】**

そして、この目的と達成するために本発明は、素体と、この素体内に形成された平面コイルと、この平面コイルに電氣的に接続された端子とを備え、前記平面コイルは第 1 のコイル層と、この第 1 のコイル層に面結合された第 2 のコイル層とを有し、前記第 1 のコイル層と第 2 のコイル層とは前記平面コイルの巻回平面方向に位置をずらして配置したチップコイルとしたものである。

【発明の効果】

40

【0008】

本発明のチップコイルは、平面コイルが第 1 のコイル層と、この第 1 のコイル層に面結合された第 2 のコイル層とを有し、第 1 のコイル層と第 2 のコイル層とを平面コイルの巻回平面方向に位置をずらして配置する構成としたため、平面コイルと素体との接触する面積を増やすことができ、平面コイルにかかる力を分散させることができるため、素体における平面コイルの位置ズレを低減することができる。

【発明を実施するための最良の形態】**【0009】****（実施の形態 1）**

以下、本発明の実施の形態 1 におけるインダクタンス部品について図面を参照しながら

50

説明する。

【0010】

図1において、平面コイル5A、5Bと、この平面コイル5A、5Bの最外周部に接続した端子6A、6Bと、平面コイル5A、5B間に接続したビア7を、それぞれシート状の素体4内に形成している。

【0011】

ここで、上層の平面コイル5Aは端子6Aから内周方向へ渦巻状に巻回し、この平面コイル5Aの最内周部と下層の平面コイル5Bの最内周部とをビア7により接続し、この平面コイル5Bを外周方向(端子6Bの方向)へ渦巻状に巻回して構成している。

【0012】

ここで、平面コイル5A、5Bは互いに同方向に巻回することが望ましい。平面コイル5Aで発生した磁束と、平面コイル5Bで発生した磁束とを消し合わせることなく、大きなインダクタンス値を実現することができるためである。

【0013】

そして、平面コイル5A(あるいは5B)はコイル層5AA(あるいは5BA)と、このコイル層5AA(あるいは5BA)に面結合されたコイル層5AB(あるいは5BB)とを有し、コイル層5AA(あるいは5BA)とコイル層5AB(あるいは5BB)とは平面コイル5A(あるいは5B)の巻回平面方向に位置をずらして配置している。

【0014】

このような構成により、この平面コイル5A(あるいは5B)の巻回平面方向における、コイル層5AA(あるいは5BA)とコイル層5AB(あるいは5BB)との位置ずれの分だけ、平面コイル5A(あるいは5B)と素体4との接触する面積を増やすことができ、平面コイル5A(あるいは5B)にかかる力を分散させることができるため、素体4における平面コイル5A(あるいは5B)の位置ずれを低減することができる。

【0015】

なお、本実施の形態においては2つの平面コイル5A、5Bによりチップコイルを構成しているが、1つの平面コイルを用いた構成としてもかまわない。ただし、本実施の形態の図1に示すごとく平面コイル5A、5Bを2層以上積層させた構造とすることにより、より大きなインダクタンス値を実現することができ望ましい。

【0016】

なお、平面コイル5A、5Bの断面は方形ではなく円形でもかまわないが、方形の方がコイル断面積を大きくとることができ、銅損を低減することができるため望ましい。

【0017】

なお、平面コイル5A、5Bの厚みを10μm以上とすることにより大電流に対応することが望ましい。

【0018】

次に、このインダクタンス部品の製造方法について説明する。

【0019】

まず、図2に示すごとく、シリコン等の基板8を用意する。

【0020】

次に、図3に示すごとく、この基板8上に、フォトリソットにより絶縁層9を形成する。

【0021】

その後、図4に示すごとく、絶縁層9の表面全体を露光する。

【0022】

次に、図5に示すごとく、絶縁層9の上面全体に、フォトリソットにより絶縁層10を形成する。

【0023】

その後、図6に示すごとく、絶縁層10におけるコイル形成部10Aを除いた素体形成部10Bの上面を露光する。

10

20

30

40

50

【 0 0 2 4 】

次に、図 7 に示すごとく、絶縁層 1 0 の上面全体に、フォトリソストにより絶縁層 1 1 を形成する。

【 0 0 2 5 】

その後、図 8 に示すごとく、絶縁層 1 1 におけるコイル形成部 1 1 A を除いた素体形成部 1 1 B の上面を露光する。ここで、コイル形成部 1 1 A は、積層方向に対して垂直方向（後に示す平面コイル 5 B の巻回平面方向）にコイル形成部 1 0 A と位置をずらして配置している。

【 0 0 2 6 】

次に、図 9 に示すごとく、図 8 に示したコイル形成部 1 0 A , 1 1 A を現像により除去する。 10

【 0 0 2 7 】

その後、図 1 0 に示すごとく、絶縁層 9 の上面、及び素体形成部 1 0 B , 1 1 B の露出する表面に無電解めっき等により下地層（図示せず）を形成した後、電気めっきにより導体 1 2 を形成する。

【 0 0 2 8 】

次に、図 1 1 に示すごとく、図 1 0 に示した導体 1 2 を上方から研磨し、素体形成部 1 1 B を上面に露出させる。このとき、図 8 に示したコイル形成部 1 0 A , 1 1 A に該当する部分には導体 1 2 が入り込んでおり、これが、図 1 に示す 2 つのコイル層 5 B B , 5 B A からなる平面コイル 5 B、及び端子 6 B となる。ここで、平面コイル 5 B の巻回平面方向にコイル層 5 B B と 5 B A とは位置をずらして配置した構成となっている。このときの研磨方法としては、切削や CMP 法を用いることにより、平坦な素体形成部 1 1 B を形成することができる。 20

【 0 0 2 9 】

その後、図 1 2 に示すごとく、平面コイル 5 B、素体形成部 1 1 B の上面全体に、フォトリソストにより絶縁層 1 3 を形成する。フォトリソストを用いることにより、平面均一性に優れ、且つ $10\ \mu\text{m} \sim 20\ \mu\text{m}$ 程度の薄い絶縁層 1 3 を形成することができる。

【 0 0 3 0 】

次に、図 1 3 に示すごとく、絶縁層 1 3 におけるビア形成部 1 3 A を除いた素体形成部 1 3 B の上面を露光する。 30

【 0 0 3 1 】

その後、図 1 4 に示すごとく、絶縁層 1 3 の上面全体に、フォトリソストにより絶縁層 1 4 を形成する。

【 0 0 3 2 】

次に、図 1 5 に示すごとく、絶縁層 1 4 におけるコイル形成部 1 4 A を除いた素体形成部 1 4 B の上面を露光する。

【 0 0 3 3 】

その後、図 1 6 に示すごとく、絶縁層 1 4 の上面全体に、フォトリソストにより絶縁層 1 5 を形成する。

【 0 0 3 4 】

次に、図 1 7 に示すごとく、絶縁層 1 5 におけるコイル形成部 1 5 A を除いた素体形成部 1 5 B の上面を露光する。ここで、コイル形成部 1 5 A は、積層方向に対して垂直方向（後に示す平面コイル 5 A の巻回平面方向）にコイル形成部 1 4 A と位置をずらして配置している。 40

【 0 0 3 5 】

その後、図 1 8 に示すごとく、図 1 7 に示したビア形成部 1 3 A、コイル形成部 1 4 A , 1 5 A を現像により除去する。

【 0 0 3 6 】

次に、図 1 9 に示すごとく、図 1 8 に示した素体形成部 1 3 B , 1 4 B , 1 5 B の露出する表面に無電解めっき等により下地層（図示せず）を形成した後、電気めっきにより導 50

体 1 6 を形成する。

【 0 0 3 7 】

その後、図 2 0 に示すごとく、図 1 9 に示した導体 1 6 を上方から研磨し、素体形成部 1 5 B を上面に露出させる。このとき、図 1 7 に示したコイル形成部 1 4 A , 1 5 A に該当する部分には導体 1 6 が入り込んでおり、これが、図 1 に示す 2 つのコイル層 5 A A , 5 A B からなる平面コイル 5 A、及び端子 6 A となる。ここで、平面コイル 5 A の巻回平面方向にコイル層 5 A A , 5 A B とは位置をずらして配置した構成となっている。

【 0 0 3 8 】

また、図 2 0 に示すごとく、図 1 7 に示したビア形成部 1 3 A に該当する部分にも導体 1 6 が入り込んでおり、これが図 1 に示すビア 7 となる。

10

【 0 0 3 9 】

このときの研磨方法としては、切削や C M P 法を用いることにより、平坦な素体形成部 1 5 B を形成することができる。

【 0 0 4 0 】

次に、図 2 1 に示すごとく、平面コイル 5 A、素体形成部 1 5 B の上面全体に、フォトレジストにより絶縁層 1 7 を形成する。

【 0 0 4 1 】

その後、図 2 2 に示すごとく、絶縁層 1 7 の表面全体を露光する。

【 0 0 4 2 】

次に、図 2 3 に示すごとく、図 2 2 に示した基板 8 を、フッ酸処理などにより除去する。

20

【 0 0 4 3 】

その後、図 2 4 に示すごとく、樹脂と金属の混合物からなるペーストを外部電極 6 A A , 6 B B とし、端子 6 A , 6 B にそれぞれ電氣的に接続する。

【 0 0 4 4 】

このようにして、平面コイル 5 A (あるいは 5 B) の巻回平面方向における 2 つのコイル層 5 A A , 5 A B (あるいはコイル層 5 B A , 5 B B) の位置を、ずらして配置する構成としたチップコイルを形成することができる。

【産業上の利用可能性】

【 0 0 4 5 】

本発明のチップコイルは、外部から振動等の力が加わった場合において、その素体における平面コイルの位置ずれを低減することができるという特徴を有し、各種電気機器において有用である。

30

【図面の簡単な説明】

【 0 0 4 6 】

【図 1】本発明の実施の形態 1 におけるチップコイルの断面図

【図 2】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 3】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 4】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 5】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

40

【図 6】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 7】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 8】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 9】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 1 0】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 1 1】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 1 2】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 1 3】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 1 4】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

【図 1 5】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図

50

- 【図 1 6】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図
 【図 1 7】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図
 【図 1 8】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図
 【図 1 9】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図
 【図 2 0】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図
 【図 2 1】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図
 【図 2 2】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図
 【図 2 3】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図
 【図 2 4】本発明の実施の形態 1 におけるチップコイルの製造工程を示す断面図
 【図 2 5】従来のチップコイルの断面図

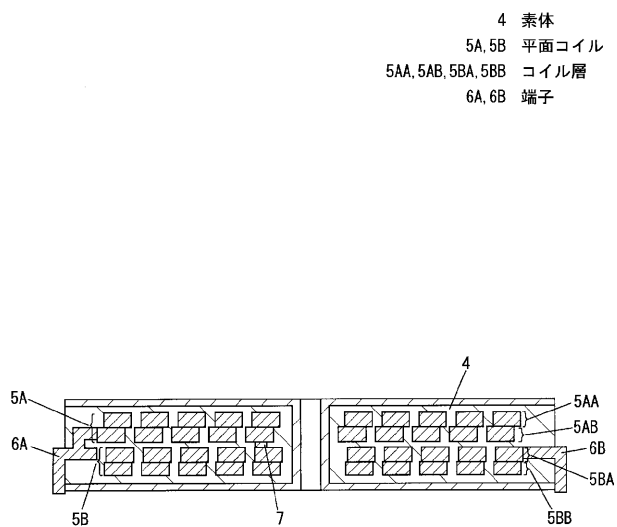
10

【符号の説明】

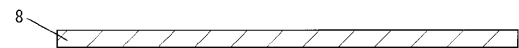
【0047】

- 4 素体
 5 A , 5 B 平面コイル
 5 A A , 5 A B , 5 B A , 5 B B コイル層
 6 A , 6 B 端子

【図 1】



【図 2】



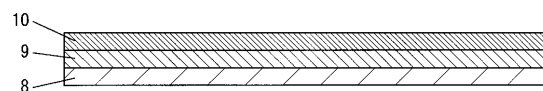
【図 3】



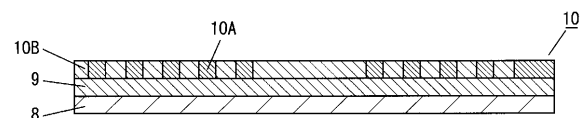
【図 4】



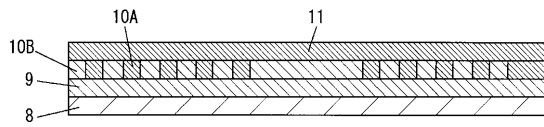
【図 5】



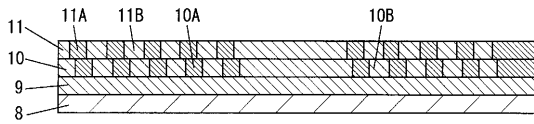
【図 6】



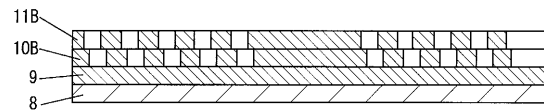
【図 7】



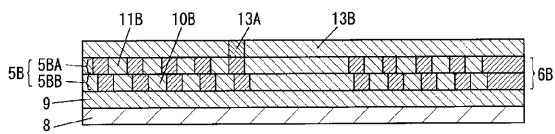
【図 8】



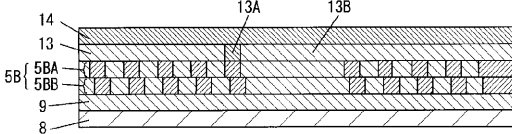
【図 9】



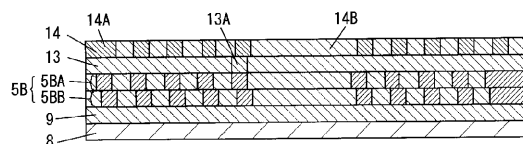
【図 13】



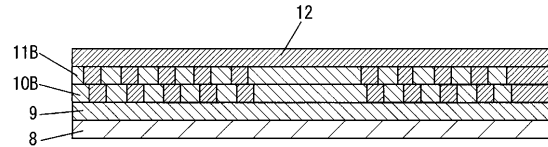
【図 14】



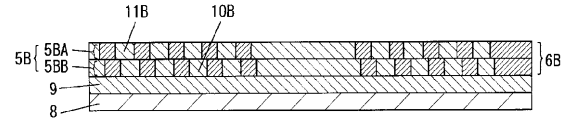
【図 15】



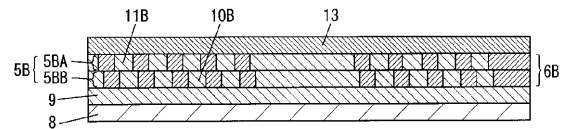
【図 10】



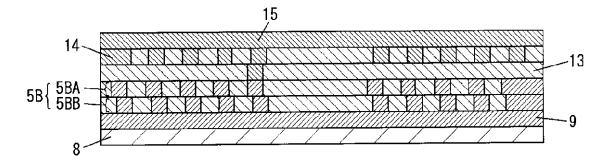
【図 11】



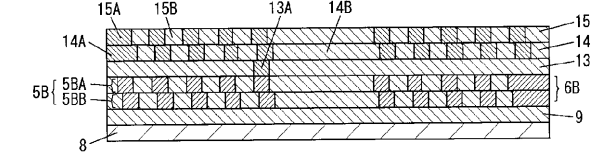
【図 12】



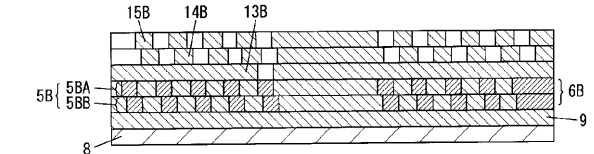
【図 16】



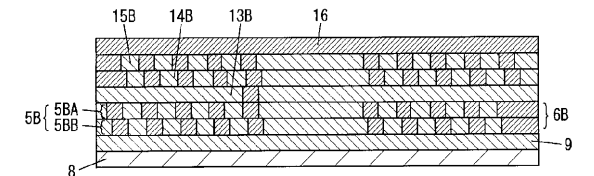
【図 17】



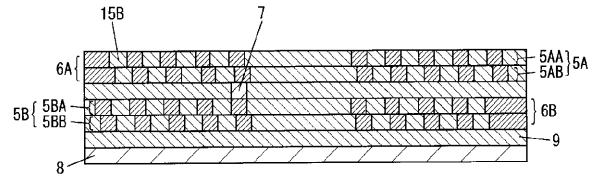
【図 18】



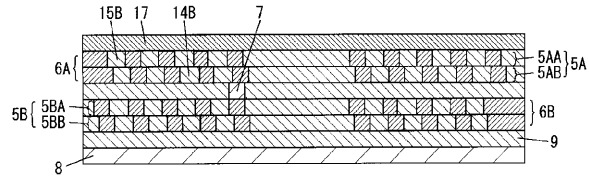
【図 19】



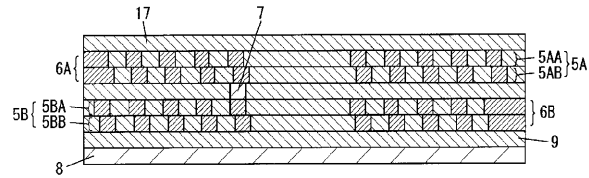
【図 20】



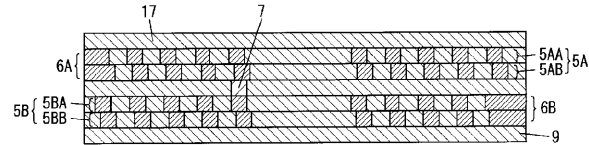
【図 21】



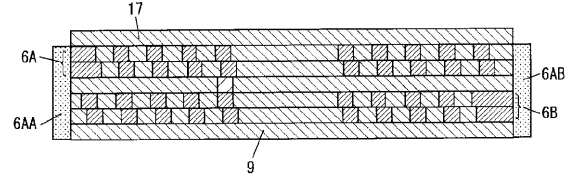
【図 22】



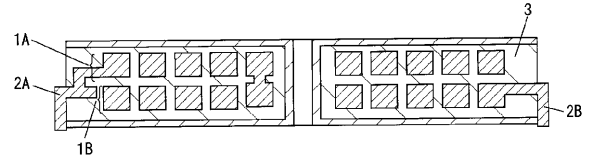
【図 23】



【図 24】



【図 25】



フロントページの続き

(72)発明者 松谷 伸哉

大阪府門真市大字門真 1 0 0 6 番地 パナソニックエレクトロニックデバイス株式会社内

F ターム(参考) 5E070 AA01 AB01 BA12 CB02 CB12 CB13