



(21)申請案號：107112484

(22)申請日：中華民國 107 (2018) 年 04 月 11 日

(51)Int. Cl. : **G05F1/46 (2006.01)**

(71)申請人：晶豪科技股份有限公司 (中華民國) ELITE SEMICONDUCTOR MEMORY TECHNOLOGY INC. (TW)

新竹市科學園區工業東四路 23 號

(72)發明人：何儀修 HO, I HSIU (TW)

(56)參考文獻：

TW 201306456A

CN 1949121A

CN 101727119B

US 5684227

US 6897715B2

US 7821240B2

US 8729876B2

US 2010/0060078A1

審查人員：林明立

申請專利範圍項數：10 項 圖式數：3 共 19 頁

(54)名稱

低壓降電壓穩壓器

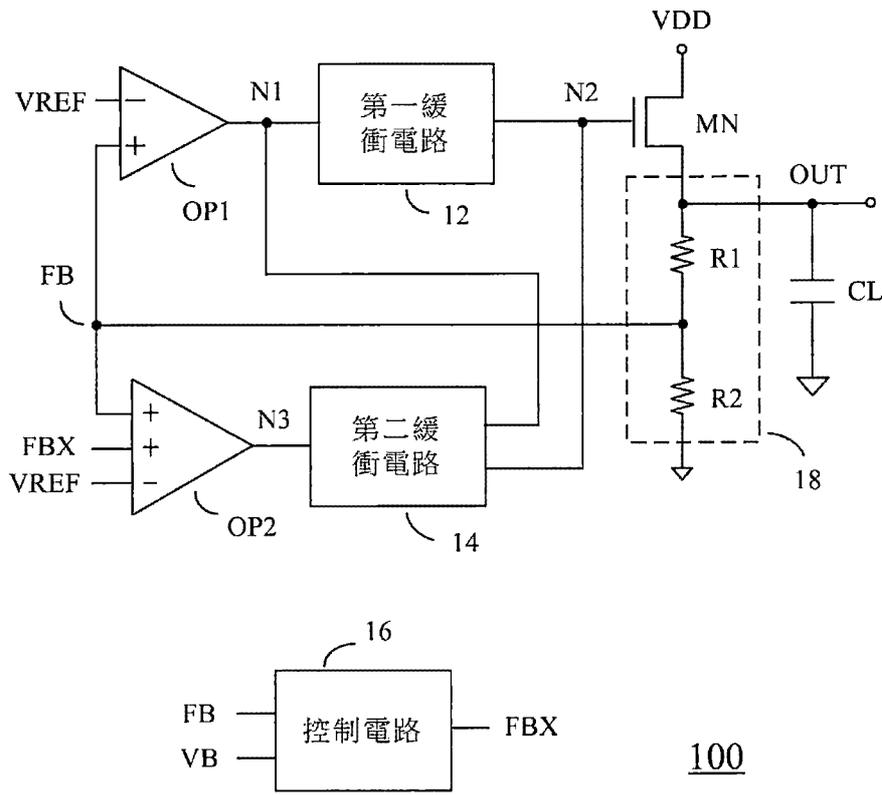
LOW DROPOUT VOLTAGE REGULATOR

(57)摘要

一種低壓降電壓穩壓器，包含一主要誤差放大器、一輔助誤差放大器、一第一緩衝電路、一第二緩衝電路、一控制電路以及一 N 通道功率電晶體。該輔助誤差放大器比該主要誤差放大器消耗較少的電流。該控制電路用以比較比例於一輸出電壓的一回授電壓的電壓值和一偏壓電壓的電壓值以控制該 N 通道功率電晶體的導通狀況。該參考電壓的電壓值大於該偏壓電壓的電壓值。

A low dropout voltage regulator incorporates an N-channel MOS pass transistor, a main error amplifier, a first buffer circuit, an auxiliary error amplifier, a second buffer circuit, and a decision circuit. The auxiliary error amplifier consumes less bias current. In one embodiment, the decision circuit compares the portion of the output voltage with a bias voltage to control the gate of the N-channel MOS pass transistor, wherein the value of the bias voltage is less than the value of the reference voltage.

指定代表圖：



符號簡單說明：

100 . . . 低壓降電壓  
穩壓器

12 . . . 第一緩衝電  
路

14 . . . 第二緩衝電  
路

16 . . . 控制電路

18 . . . 電壓分壓器

CL . . . 電容

MN . . . N 通道功率  
電晶體

OP1 . . . 主要誤差  
放大器

OP2 . . . 輔助誤差  
放大器

R1,R2 . . . 電阻

第一圖

# 發明專利說明書

(本說明書格式、順序，請勿任意更動)

**【發明名稱】** 低壓降電壓穩壓器

LOW DROPOUT VOLTAGE REGULATOR

**【技術領域】**

**【0001】** 本發明係關於一種低壓降電壓穩壓器 (low dropout voltage regulator)，且更特地而言，係關於一種具有可控制緩啟動機制的低壓降穩壓器。

**【先前技術】**

**【0002】** 低壓降電壓穩壓器是一種具有很小的輸入和輸出電壓差值的直流線性電壓穩壓器 (DC linear voltage regulator)。低壓降電壓穩壓器的優點包含可運作於較低的電源電壓、高運作效率和低熱消耗量。典型的低壓降電壓穩壓器的元件包含一功率電晶體和一誤差放大器。藉由該功率電晶體和該誤差放大器形成的負回授迴路，低壓降電壓穩壓器可以維持穩定的輸出電壓值。

**【0003】** 然而，低壓降電壓穩壓器在電源電壓初始供應時若未進行良好的控制，可能會損害內部元件或是對負載造成損害。例如，在緩啟動期間，若誤差放大器偵測到輸出電壓一直未到達預期電壓值，則該功率電晶體將會被過度驅動而產生湧浪 (inrush) 電流，或者是輸出電壓在緩啟動結束後發生一電壓過衝 (overshoot) 現象。湧浪電流和電壓過衝現象都會對

低壓降電壓穩壓器的內部元件或對負載造成損害。因此，有必要提供一種具有可控制緩啟動機制的低壓降電壓穩壓器以解決上述問題。

### 【發明內容】

【0004】 根據本發明一實施例之一種低壓降電壓穩壓器，包含一主要誤差放大器、一輔助誤差放大器、一第一緩衝電路、一第二緩衝電路、一控制電路以及一N通道功率電晶體。該N通道功率電晶體具有用以接收一電源電壓的一汲極和用以產生一輸出電壓的一源極。該主要誤差放大器具有用以接收比例於該輸出電壓的一回授電壓的一正輸入端，用以接收一參考電壓的一負輸入端，和一放大輸出端。該第一緩衝電路耦接至該主要誤差放大器的該放大輸出端和該N通道功率電晶體的一閘極之間。該輔助誤差放大器具有用以接收比例於該輸出電壓的該回授電壓的一第一正輸入端，一第二正輸入端，用以接收該參考電壓的一負輸入端，和一放大輸出端。該第二緩衝電路耦接至該輔助誤差放大器的該放大輸出端和該N通道功率電晶體的該閘極之間。該控制電路用以比較比例於該輸出電壓的該回授電壓的電壓值和一偏壓電壓的電壓值以控制該N通道功率電晶體的該閘極。該輔助誤差放大器比該主要誤差放大器消耗較少的電流。該參考電壓的電壓值大於該偏壓電壓的電壓值。

### 【圖式簡單說明】

**【0005】**

第一圖顯示結合本發明一實施例之一低壓降電壓穩壓器之方塊示意圖。

第二圖顯示結合本發明另一實施例之一低壓降電壓穩壓器之電路圖。

第三圖顯示結合本發明一實施例之控制電路之電路圖。

**【實施方式】**

**【0006】** 在說明書及後續的申請專利範圍當中使用了某些詞彙來指稱特定的元件。所屬領域中具有通常知識者應可理解，製造商可能會用不同的名詞來稱呼同樣的元件。本說明書及後續的申請專利範圍並不以名稱的差異來作為區分元件的方式，而是以元件在功能上的差異來作為區分的準則。在通篇說明書及後續的請求項當中所提及的「包含」係為一開放式的用語，故應解釋成「包含但不限定於」。另外，「耦接」一詞在此係包含任何直接及間接的電氣連接手段。因此，若文中描述一第一裝置耦接於一第二裝置，則代表該第一裝置可直接電氣連接於該第二裝置，或透過其他裝置或連接手段間接地電氣連接至該第二裝置。

**【0007】** 第一圖顯示結合本發明一實施例之一低壓降電壓穩壓器100之方塊示意圖。參考第一圖，該低壓降電壓穩壓器100包含一主要誤差放大器OP1、一第一緩衝電路12、一N通道功率電晶體MN和一電壓分壓電路18。

【0008】 參考第一圖，該N通道功率電晶體MN具有耦接至一電源電壓VDD的一汲極和耦接至該電壓分壓器18和一輸出電容CL的一源極。

【0009】 該主要誤差放大器OP1的一負輸入端用以接收一參考電壓VREF。在一實施例中，該參考電壓VREF由一帶隙電路(bandgap circuit，未繪示)所產生，其電壓值約為1.2V。該電壓分壓電路18包含電阻R1和R2。該等電阻R1和R2對該低壓降電壓穩壓器100的一輸出電壓OUT進行分壓以產生比例於該輸出電壓OUT的一回授電壓FB。該回授電壓FB傳送至該主要誤差放大器OP1的一正輸入端。該主要誤差放大器OP1用以比較該參考電壓VREF和該回授電壓FB的電壓值，藉以產生一誤差信號N1。該第一緩衝電路12耦接至該主要誤差放大器OP1的一輸出端，其用以位移該誤差信號N1的電壓值以推動該N通道功率電晶體MN。

【0010】 在正常運作時，亦即，當緩啟動結束後，該主要誤差放大器OP1藉由該第一緩衝電路12驅動該N通道功率電晶體MN的一閘極端以提供穩定的輸出電壓OUT。在此狀況下該主要誤差放大器OP1、該第一緩衝電路12和該N通道功率電晶體MN形成一第一負回授路徑。該第一負回授路徑會使該回授電壓FB的電壓值和該參考電壓VREF的電壓值實質上相同。因此，該輸出電壓OUT的電壓值會根據該等電阻R1和R2的阻值比例於該參考電壓VREF的電壓值。

【0011】 然而，在緩啟動期間，當電源電壓VDD開始供應時，該第一緩衝電路12會將節點N2的電壓值由接地電位上抬至一電壓值，例如一電晶體的閘極-源極電壓差值VGS。因此，該N通道功率電晶體MN會導通而產生湧浪電流，進而對元件造成損害。為了解決此問題，該低壓降電壓穩壓器100需要另一回授路徑控制N通道功率電晶體MN的導通狀況。

【0012】 參考第一圖，為了增加另一回授路徑，該低壓降電壓穩壓器100另包含一輔助誤差放大器OP2、一第二緩衝電路14和一控制電路16。該輔助誤差放大器OP2因為不額外進行溫度補償或製程差異化處理或高速運作，會比需要複雜設計的該主要誤差放大器OP1消耗更少的電流。在本發明一實施例中，該輔助誤差放大器OP2消耗的電流小於 $10\mu\text{A}$ 。

【0013】 參考第一圖，該控制電路16用以比較該回授電壓FB的電壓值和一偏壓電壓VB的電壓值以產生一控制信號FBX。該輔助誤差放大器OP2的一第一正輸入端用以接收該回授電壓FB，一第二正輸入端用以接收該控制信號FBX，且一負輸入端用以接收該參考電壓VREF。該第二緩衝電路14的一輸入端耦接至該輔助誤差放大器OP2的輸出端，其用以位移一誤差信號N3的電壓值。該第二緩衝電路14的一輸出端耦接至該N通道功率電晶體MN的該閘極。

【0014】 第二圖顯示結合本發明另一實施例之一低壓降電壓穩壓器100'之電路圖。參考第二圖，該第一緩衝電路12

包含一P通道電晶體M2和一電流源I1，其中，該P通道電晶體M2具有耦接至一地端的一汲極端，耦接至該主要誤差放大器OP1的該輸出端的一閘極端，和耦接至該電流源I1的一源極端。

【0015】 該第二緩衝電路14包含一第一輸出級144和一第二輸出級146。該第一輸出級144具有耦接至該輔助誤差放大器OP2的該輸出端的一輸入端，和耦接至該第二輸出級146的一輸出端。該第二輸出級146具有耦接至該N通道功率電晶體MN的該閘極端的一輸出端。

【0016】 在一實施例中，該第一輸出級144包含一N通道電晶體M4。該N通道電晶體M4具有耦接至該主要誤差放大器OP1的該輸出端的一汲極，用以接收該誤差信號N3的一閘極，和耦接至該地端的一源極。

【0017】 在一實施例中，該第二輸出級146包含一N通道電晶體M3和一電容C1。該N通道電晶體M3具有用以接收該誤差信號N3的一閘極，耦接至該N通道功率電晶體MN的該閘極的一汲極，和耦接至該地端的一源極。該電容C1耦接於該N通道功率電晶體MN的該閘極和該N通道電晶體M3的該閘極之間。

【0018】 參考第二圖，該控制電路16包含一比較器CMP和一輸出級162。該比較器CMP用以比較該回授電壓FB的電壓值和該偏壓電壓VB的電壓值以產生一比較信號CMPX。該

比較器CMP的一輸出端耦接至該輸出級162的一輸入端。

**【0019】** 在一實施例中，該輸出級162包含一N通道電晶體M7、一致能元件X2、一電流源I3和一電容C2。該N通道電晶體M7具有用以接收該比較信號CMPX的一閘極，耦接至該致能元件X2的一汲極，和耦接至該電流源I3的一源極。在一實施例中，該致能元件X2由一P通道電晶體M6所組成，如第三圖所示。該P通道電晶體M6具有用以接收該電源電壓VDD的一源極，用以接收一致能信號EN的一閘極，和耦接至該N通道電晶體M7的該汲極的一汲極。

**【0020】** 參考第二圖，在緩啟動期間，當該電源電壓VDD開始供應時，該低壓降電壓穩壓器100'中的該參考電壓VREF的電壓值首先會重設為0V(地端電壓值)。此時，該回授電壓FB的電壓值小於該偏壓電壓VB的電壓值(約0.3V)，因此該比較器CMP輸出邏輯0的信號CMPX，而使該N通道電晶體M7截止。當該N通道電晶體M7截止時，該致能元件X2會將該控制信號FBX快速上拉至該電源電壓VDD的電壓值，而使該控制信號FBX的電壓值大於該回授信號FB的電壓值。此時該參考電壓VREF的電壓值很小，故該輔助誤差放大器OP2輸出邏輯1的誤差信號N3。

**【0021】** 當該輔助誤差放大器OP2輸出邏輯1的誤差信號N3後，該電晶體M4導通，使得該節點N1的電壓值會下拉至接地電位。同時，該電晶體M3導通，使得該節點N2的電壓值會

下拉至接地電位。因此，該N通道功率電晶體MN截止。由於該N通道功率電晶體MN截止，該輸出電壓OUT在電源電壓VDD開始供應時會保持下拉至接地電位。

**【0022】** 接著，該參考電壓VREF以一固定斜率開始上升。當該回授信號FB的電壓值小於該偏壓電壓VB的電壓值時，該輔助誤差放大器OP2、該第二緩衝電路14中的該N通道電晶體M3、該電容C1和該N通道功率電晶體MN形成一第二負回授路徑。該第二負回授路徑會使該回授電壓FB的電壓值和該參考電壓VREF的電壓值實質上相同。

**【0023】** 當該回授信號FB的電壓值上升至接近於該偏壓電壓VB的電壓值時，該比較器CMP輸出邏輯1的信號CMPX，而使該N通道電晶體M7導通。當該N通道電晶體M7導通時，該電流源I3對該電容C2進行放電，因此該控制信號FBX的電壓值以一固定斜率開始下降。當該控制信號FBX的電壓值小於該回授信號FB的電壓值時，該輔助誤差放大器OP2輸出邏輯0的誤差信號N3，而使該等電晶體M3和M4截止。因此，該N通道功率電晶體MN改由該第一負回授路徑推動，而該第二負回授路徑不啟動。

**【0024】** 綜上所述，藉由該第一負回授路徑和該第二負回授路徑的輪流啟動，本發明所揭示之低壓降電壓穩壓器因為具有可控制的緩啟動機制而可避免湧浪電流和電壓過衝現象造成的損害。

【0025】 本發明之技術內容及技術特點已揭示如上，然而熟悉本項技術之人士仍可能基於本發明之教示及揭示而作種種不背離本發明精神之替換及修飾。因此，本發明之保護範圍應不限於實施例所揭示者，而應包括各種不背離本發明之替換及修飾，並為隨後之申請專利範圍所涵蓋。

### 【符號說明】

#### 【0026】

100,100'	低壓降電壓穩壓器
12	第一緩衝電路
14	第二緩衝電路
144	第一輸出級
146	第二輸出級
16,16'	控制電路
162	輸出級
18	電壓分壓電路
CMP	比較器
C1,C2	電容
CL	電容
I1,I3	電流源
M2,M6	P通道電晶體
M3,M4,M7	N通道電晶體
MN	N通道功率電晶體
OP1	主要誤差放大器

OP2	輔助誤差放大器
R1,R2	電阻
X2	致能元件

I665543

## 發明摘要

※ 申請案號：107112484

※ 申請日：107年4月11日

※IPC 分類：G05F 1/46 (2006.01)

【發明名稱】 低壓降電壓穩壓器

## LOW DROPOUT VOLTAGE REGULATOR

## 【中文】

一種低壓降電壓穩壓器，包含一主要誤差放大器、一輔助誤差放大器、一第一緩衝電路、一第二緩衝電路、一控制電路以及一N通道功率電晶體。該輔助誤差放大器比該主要誤差放大器消耗較少的電流。該控制電路用以比較比例於一輸出電壓的一回授電壓的電壓值和一偏壓電壓的電壓值以控制該N通道功率電晶體的導通狀況。該參考電壓的電壓值大於該偏壓電壓的電壓值。

## 【英文】

A low dropout voltage regulator incorporates an N-channel MOS pass transistor, a main error amplifier, a first buffer circuit, an auxiliary error amplifier, a second buffer circuit, and a decision circuit. The auxiliary error amplifier consumes less bias current. In one embodiment, the decision circuit compares the portion of the output voltage with a bias voltage to control the gate of the N-channel MOS pass transistor, wherein the value of the bias voltage is less than the value of the reference voltage.

**【代表圖】**

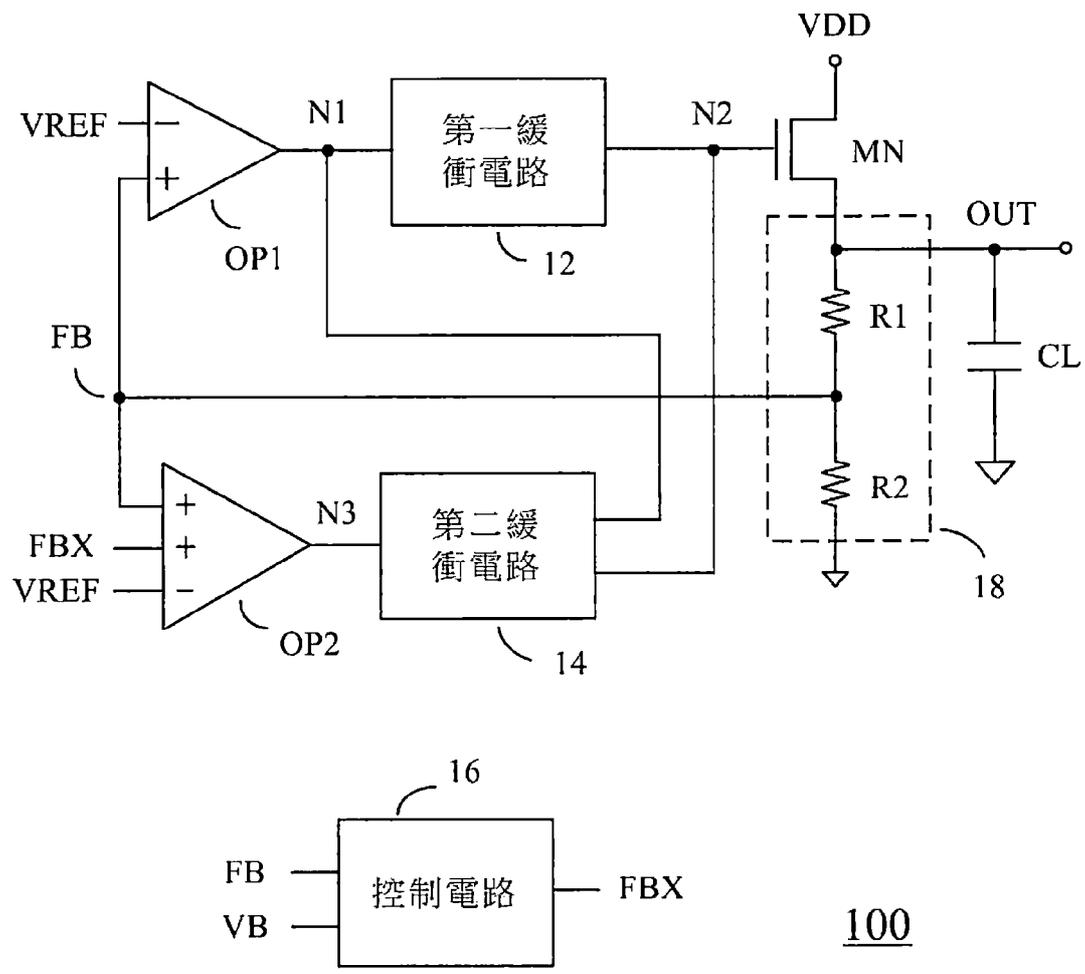
**【本案指定代表圖】：**第（ 1 ）圖。

**【本代表圖之符號簡單說明】：**

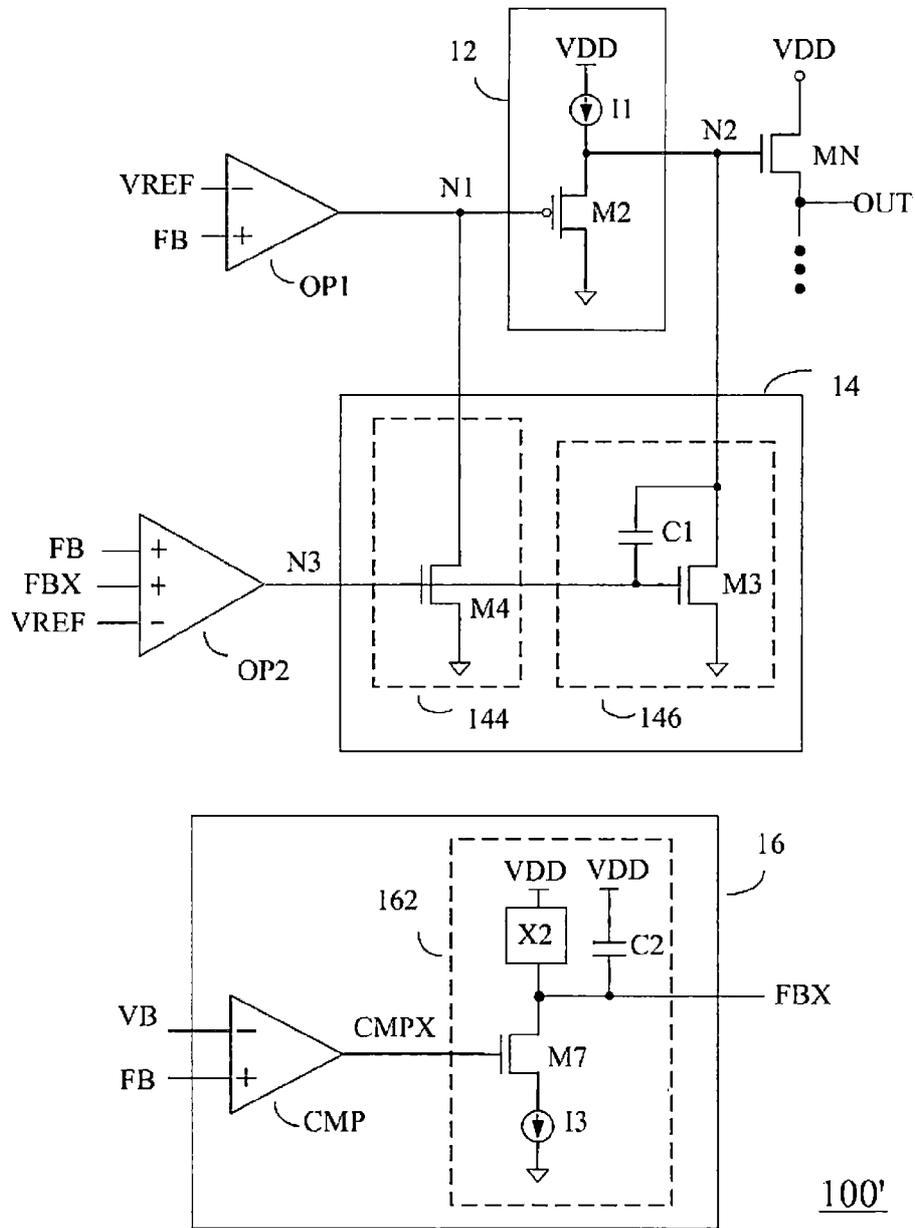
100	低壓降電壓穩壓器
12	第一緩衝電路
14	第二緩衝電路
16	控制電路
18	電壓分壓器
CL	電容
MN	N通道功率電晶體
OP1	主要誤差放大器
OP2	輔助誤差放大器
R1,R2	電阻

**【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：**

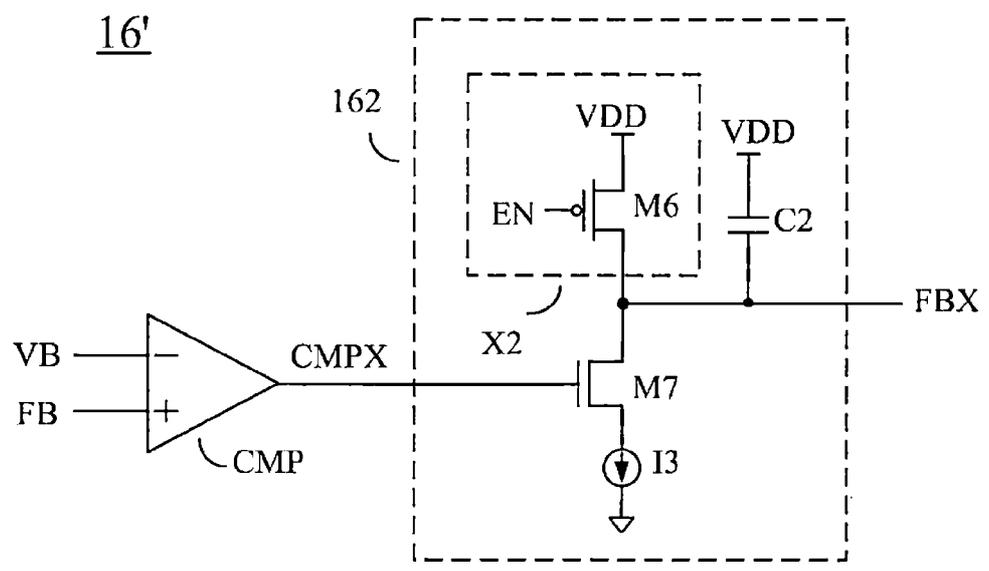
圖式



第一圖



第二圖



第三圖

## 申請專利範圍

1. 一種低壓降電壓穩壓器，包括：
  - 一N通道功率電晶體，其具有用以接收一電源電壓的一汲極和用以產生一輸出電壓的一源極；
  - 一主要誤差放大器，其具有用以接收比例於該輸出電壓的一回授電壓的一正輸入端，用以接收一參考電壓的一負輸入端，和一放大輸出端；
  - 一第一緩衝電路，耦接至該主要誤差放大器的該放大輸出端和該N通道功率電晶體的一閘極之間；
  - 一輔助誤差放大器，其具有用以接收比例於該輸出電壓的該回授電壓的一第一正輸入端，一第二正輸入端，用以接收該參考電壓的一負輸入端，和一放大輸出端；
  - 一第二緩衝電路，耦接至該輔助誤差放大器的該放大輸出端和該N通道功率電晶體的該閘極之間；以及
  - 一控制電路，用以比較比例於該輸出電壓的該回授電壓的電壓值和一偏壓電壓的電壓值，以產生一耦接於該第二正輸入端之控制訊號；其中，該輔助誤差放大器比該主要誤差放大器消耗較少的電流；和
- 其中，該參考電壓的電壓值大於該偏壓電壓的電壓值。
2. 根據申請專利範圍第1項之低壓降電壓穩壓器，其中該第一緩衝電路包括：

一 P 通道電晶體，其具有耦接至該 N 通道功率電晶體的該閘極的一源極，耦接至該主要誤差放大器的該放大輸出端的一閘極，和耦接至一接地端的一汲極；以及

一電流源，其耦接至該 P 通道電晶體的該源極。

3. 根據申請專利範圍第 1 項之低壓降電壓穩壓器，其中該第二緩衝電路包括：

一第一輸出級，其具有耦接至該輔助誤差放大器的該放大輸出端的一輸入端，和耦接至該主要誤差放大器的該放大輸出端的一輸出端；以及

一第二輸出級，其具有耦接至該輔助誤差放大器的該放大輸出端的一輸入端，和耦接至該 N 通道功率電晶體的該閘極的一輸出端。

4. 根據申請專利範圍第 3 項之低壓降電壓穩壓器，其中該第一輸出級包括：

一第一 N 通道電晶體，其具有耦接至該輔助誤差放大器的該放大輸出端的一閘極，耦接至該主要誤差放大器的該放大輸出端的一汲極，和耦接至該接地端的一源極。

5. 根據申請專利範圍第 3 項之低壓降電壓穩壓器，其中該第二輸出級包括：

一第二 N 通道電晶體，其具有耦接至該輔助誤差放大器的該放大輸出端的一閘極，耦接至該 N 通道功率電晶體的該閘極的一汲極，和耦接至該接地端的一源極；以及

一第一電容，耦接於該N通道功率電晶體的該閘極和該第二N通道電晶體的該閘極之間。

6. 根據申請專利範圍第1項之低壓降電壓穩壓器，其中該控制電路包括：

一比較器，用以比較比例於該輸出電壓的該回授電壓的電壓值和該偏壓電壓的電壓值以產生一比較信號；以及

一輸出級，其具有用以接收該比較信號的輸入端和耦接至該輔助誤差放大器的該第二正輸入端的一輸出端。

7. 根據申請專利範圍第6項之低壓降電壓穩壓器，其中該控制電路的該輸出級包括：

一第三N通道電晶體，其具有用以接收該比較信號的一閘極和耦接至該輔助誤差放大器的該第二正輸入端的一汲極；

一電容，耦接至該第三N通道功率電晶體的該汲極；以及

一電流源，耦接至該第三N通道電晶體的一源極。

8. 根據申請專利範圍第1項之低壓降電壓穩壓器，其中在緩啟動期間，該參考電壓先重設為0V，接著以一第一固定斜率開始上升；當比例於該輸出電壓的該回授電壓的電壓值小於該偏壓電壓的電壓值時，該輔助誤差放大器，該第二緩衝電路和該N通道功率電晶體形成一第一負回授路徑，其使得比例於該輸出電壓的該回授電壓的電壓值和該參考電壓的電壓值相同。

9. 根據申請專利範圍第8項之低壓降電壓穩壓器，其中當比例於該輸出電壓的該回授電壓的電壓值大於該偏壓電壓的電壓值時，該主要誤差放大器，該第一緩衝電路和該N通道功率電晶體形成一第二負回授路徑，其使得比例於該輸出電壓的該回授電壓的電壓值和該參考電壓的電壓值相同。
10. 根據申請專利範圍第8項之低壓降電壓穩壓器，其中當比例於該輸出電壓的該回授電壓的電壓值上升至該偏壓電壓的電壓值時，該控制電路傳送以一第二固定斜率下降之一控制信號至該輔助誤差放大器的該第二正輸入端，且當該控制信號的電壓值小於比例於該輸出電壓的該回授電壓的電壓值時，該第二負回授路徑啟動而該第一負回授路徑不啟動。