



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I724097 B

(45)公告日：中華民國 110 (2021) 年 04 月 11 日

(21)申請案號：106103282

(22)申請日：中華民國 106 (2017) 年 01 月 26 日

(51)Int. Cl. : **G02F1/1333 (2006.01)****G06F3/01 (2006.01)****G06F3/041 (2006.01)**

(30)優先權：2016/02/03 日本

2016-018553

(71)申請人：日商半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：秋元健吾 AKIMOTO, KENGO (JP) ; 茂森勇 SHIGEMORI, ISAMU (JP)

(74)代理人：林怡芳；童啓哲

(56)參考文獻：

TW 201602871A

EP 2733578A2

JP 2007-164767A

審查人員：葉耀中

申請專利範圍項數：10 項 圖式數：20 共 118 頁

(54)名稱

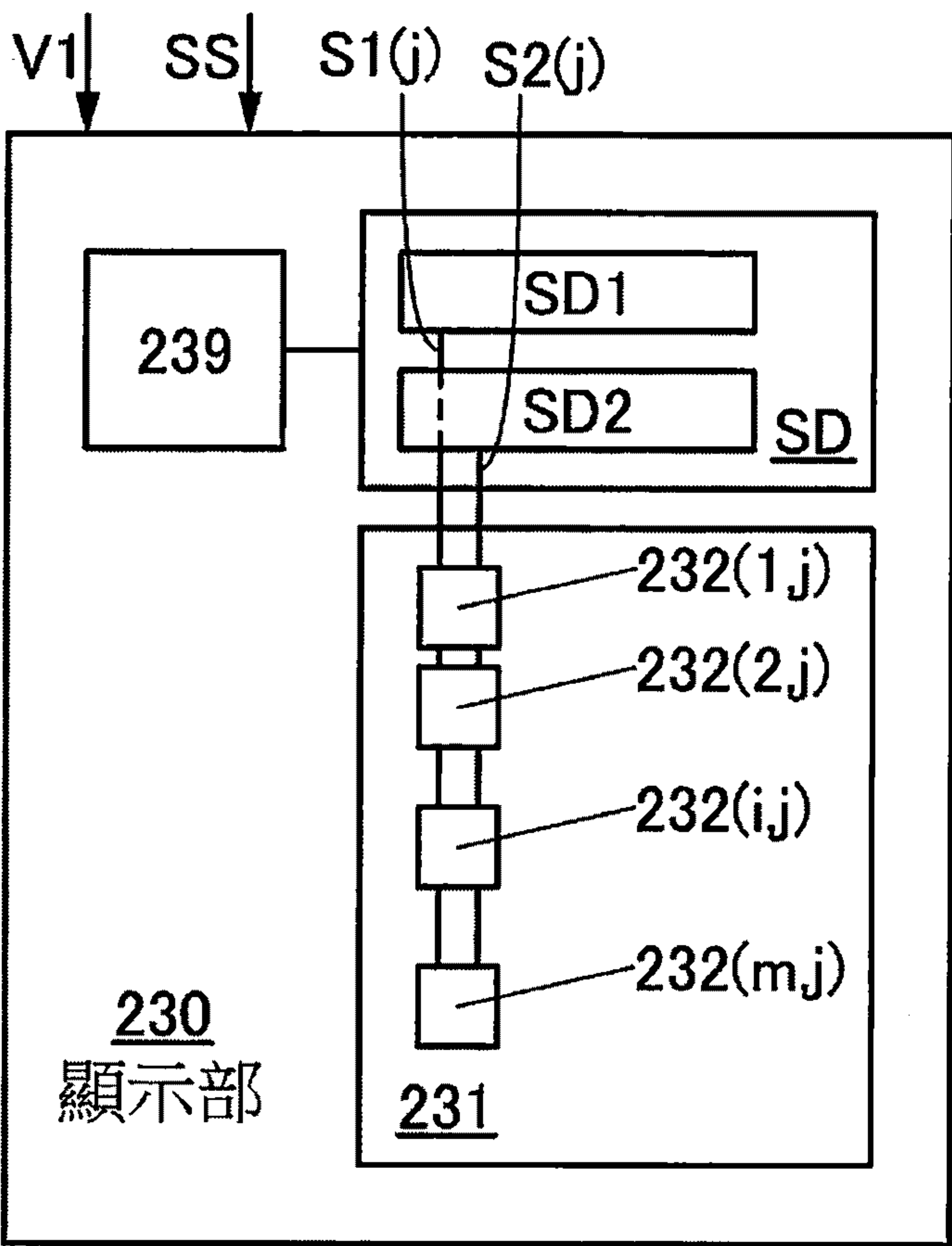
資訊處理裝置

(57)摘要

本發明提供一種方便性優異的新穎資訊處理裝置。該資訊處理裝置包括具有如下功能的選擇電路的資訊處理裝置的結構：根據輸入位置座標資料、檢測出使用環境的照度的檢測資料及影像資料，將影像資料供應到反射型顯示元件、發光元件或者其兩者的功能。另外，包括具有如下結構的資訊處理裝置；藉由根據圖示座標資料及輸入位置座標資料，使用上述兩個元件顯示選擇頻率高的圖示，提高顯示亮度及可見性的結構。

A novel information processing device that is highly convenient is provided. The information processing device includes a selection circuit having a function of supplying image data to a reflective display element, a light-emitting element, or both of them on the basis of input position coordinate data, sensing data about the illuminance of the usage environment, and the image data. An icon with high selection frequency is displayed by both the reflective display element and the light-emitting element on the basis of icon coordinate data and the input position coordinate data, so that the icon can be displayed brightly with improved visibility.

指定代表圖：



- 符號簡單說明：
- S1 . . . 信號線
 - S2 . . . 信號線
 - SD . . . 驅動電路
 - SD1 . . . 驅動電路
 - SD2 . . . 驅動電路
 - SS . . . 控制資料
 - V1 . . . 影像資料
 - 230 . . . 顯示部
 - 231 . . . 顯示區域
 - 232 . . . 像素
 - 239 . . . 選擇電路

圖 1A

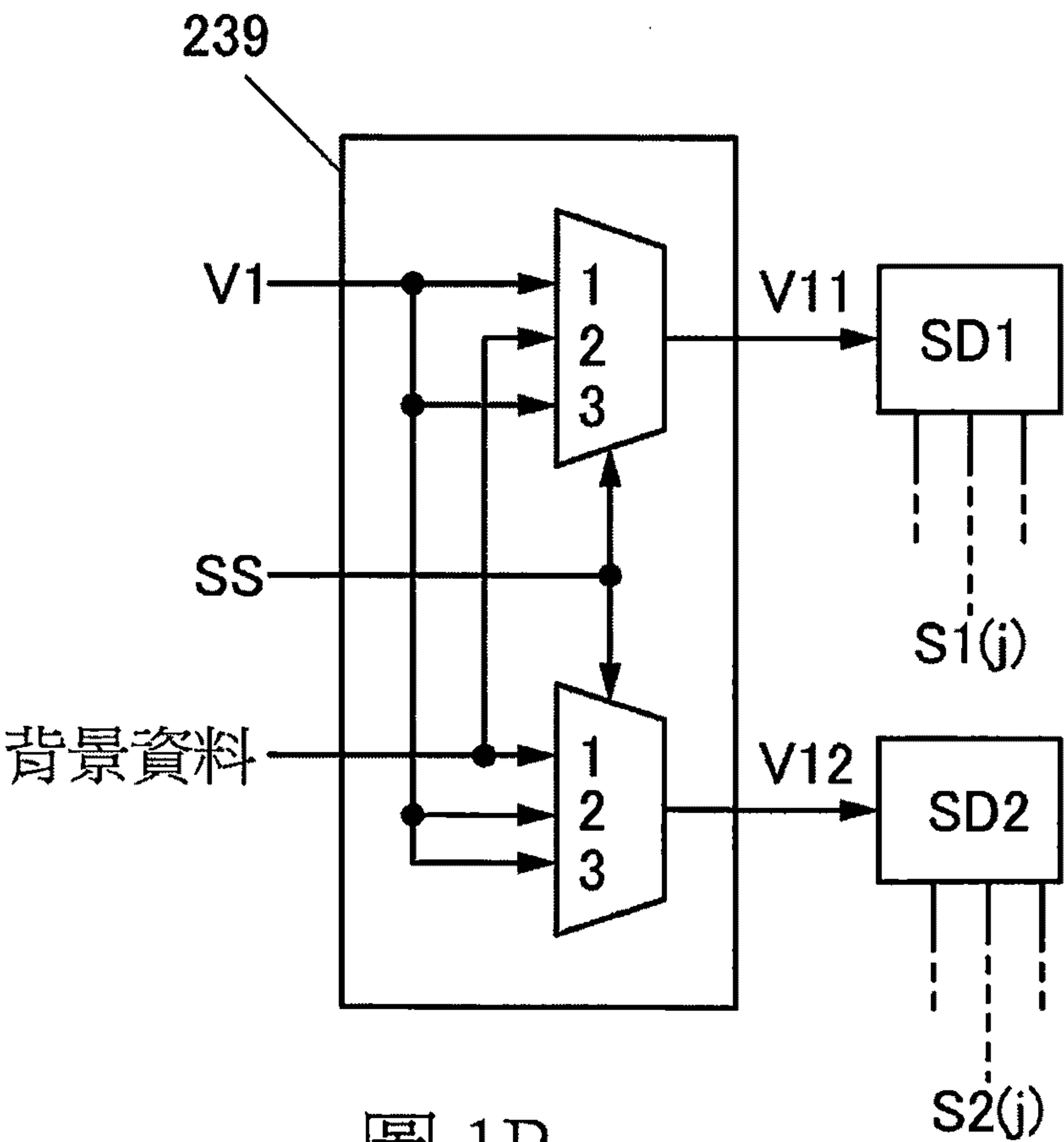


圖 1B

I724097

發明摘要

※ 申請案號： 106103282

※ 申請日： 106/01/26

※IPC 分類： *G02F 1/1333* (2006.01)
G06F 3/01 (2006.01)
G06F 3/041 (2006.01)

【發明名稱】(中文/英文)

資訊處理裝置/INFORMATION PROCESSING DEVICE

【中文】

本發明提供一種方便性優異的新穎資訊處理裝置。該資訊處理裝置包括具有如下功能的選擇電路的資訊處理裝置的結構：根據輸入位置座標資料、檢測出使用環境的照度的檢測資料及影像資料，將影像資料供應到反射型顯示元件、發光元件或者其兩者的功能。另外，包括具有如下結構的資訊處理裝置；藉由根據圖示座標資料及輸入位置座標資料，使用上述兩個元件顯示選擇頻率高的圖示，提高顯示亮度及可見性的結構。

【英文】

A novel information processing device that is highly convenient is provided. The information processing device includes a selection circuit having a function of supplying image data to a reflective display element, a light-emitting element, or both of them on the basis of input position coordinate data, sensing data about the illuminance of the usage environment, and the image data. An icon with high selection frequency is displayed by both the reflective display element and the light-emitting element on the basis of icon coordinate data and the input position coordinate data, so that the icon can be displayed brightly with improved visibility.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

S1 信號線

SD 驅動電路

SD2 驅動電路

V1 影像資料

231 顯示區域

239 選擇電路

S2 信號線

SD1 驅動電路

SS 控制資料

230 顯示部

232 像素

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

資訊處理裝置/INFORMATION PROCESSING DEVICE

【技術領域】

[0001]

本發明的一個實施方式係關於一種資訊處理裝置或半導體裝置。

[0002]

本發明的一個實施方式不侷限於上述技術領域。本說明書等所公開的發明的一個實施方式的技術領域係關於一種物體、方法或製造方法。另外，本發明的一個實施方式係關於一種製程 (process)、機器 (machine)、產品 (manufacture) 或者組合物 (composition of matter)。由此，更明確而言，作為本說明書所公開的本發明的一個實施方式的技術領域的一個例子可以舉出半導體裝置、顯示裝置、發光裝置、蓄電裝置、記憶體裝置、這些裝置的驅動方法或者這些裝置的製造方法。

【先前技術】

[0003]

已知有具有如下結構的液晶顯示裝置：在基板的同一側設置聚光單元及像素電極，在聚光單元的光軸上重疊地設置像素電極的使可見光透過的區域。還已知有具有如下結構的液晶顯示裝置：使用具有聚光方向 X 及非聚光方向 Y 的各向異性的聚光單元，使非聚光方向 Y 對應於像素電極的使可見光透過的區域的長軸方向 (專利文獻 1)。

[0004]

[專利文獻1]日本專利申請公開第2011-191750號公報

【發明內容】

[0005]

本發明的一個實施方式的目的之一是提供一種方便性優異的新穎的資訊處理裝置。本發明的一個實施方式的目的之一是提供一種新穎的資訊處理裝置或新穎的半導體裝置。

[0006]

注意，上述目的的記載不妨礙其他目的的存在。此外，本發明的一個實施方式並不需要實現所有上述目的。另外，可以從說明書、圖式、申請專利範圍等的記載得知並衍生上述以外的目的。

[0007]

本發明的一個實施方式是一種包括輸入/輸出裝置及算術裝置的資訊處理裝置。

[0008]

輸入/輸出裝置具有供應輸入位置座標資料的功能。

[0009]

算術裝置具有被提供輸入位置座標資料的功能。另外，算術裝置還具有供應影像資料及控制資料的功能。

[0010]

輸入/輸出裝置包括顯示部及輸入部。

[0011]

輸入部具有提供輸入位置座標資料的功能。輸入位置座標資料是一個顯示部的座標的資料。

[0012]

顯示部具有顯示影像資料的功能。

[0013]

顯示部包括選擇電路、第一驅動電路、第二驅動電路及顯示面板。

[0014]

算術裝置包括記憶部，具有儲存包含將各圖示顯示在顯示部上的座標的資料的圖示座標資料以及圖示被選擇的履歷的功能。注意，在本說明書中，圖示是指與程式的執行等的指令有關的圖形或影像。例如，資訊處理裝置的使用者藉由利用指示器等選擇圖示，可以簡單地執行規定的指令。圖示也可以在顯示畫面上拖拉或移動或者配置在顯示畫面上。另外，圖示的顯示具有一定範圍。就是說，各圖示座標資料包括該圖示的所有區域。

[0015]

算術裝置具有判斷有沒有輸入位置座標資料與圖示座標資料的重疊的功能。在本說明書中，將有輸入位置座標資料與圖示座標資料的重疊的情況稱為“圖示被選擇”，將該圖示稱為“被選擇的圖示”。

[0016]

另外，算術裝置具有生成影像資料的功能。

[0017]

另外，算術裝置具有生成控制資料的功能。算術裝置可以根據顯示部的座標使用不同的控制資料。另外，控制資料被設定為第一狀態的控制資料、第二狀態的控制資料和第三狀態的控制資料中的任一個。

[0018]

當算術裝置被供應特定的輸入位置座標資料時，其生成第三狀態的控制資料。

[0019]

選擇電路具有在從算術裝置被供應第一狀態的控制資料或第二狀態的控制資料時將影像資料供應給第一驅動電路或第二驅動電路的功能。此時，對第一驅動電路和第二驅動電路中的一個供應影像資料，對另一個供應背景資料。背景資料是指黑色顯示的資料。

[0020]

選擇電路具有在從算術裝置被供應第三狀態的控制資料時將影像資料供應給第一驅動電路及第二驅動電路的兩者的功能。

[0021]

在此，在從算術裝置生成影像資料並顯示在顯示部上的情況下，與被供應第一狀態的控制資料或第二狀態的控制資料的情況相比，被供應第三狀態的控制資料時的顯示部的顯示亮度更高。如此，可以提供一種方便性優異的新穎的資訊處理裝置，在該資訊處理裝置中，根據從輸入/輸出裝置獲得的輸入位置座標資料選擇顯示，該選擇的顯示其亮度高且在視覺上被強調。

[0022]

另外，本發明的一個實施方式的資訊處理裝置具有如下功能：在算術裝置中存儲根據從輸入/輸出裝置獲得的輸入位置座標資料而選擇圖示的次數。首先設定臨界值，對選擇次數，亦即，選擇頻率比該臨界值高的圖示供應第三狀態的控制資料。如此，上述資訊處理裝置也是在可見性上強調選擇頻率高的圖示的資訊處理裝置。

[0023]

另外，在本發明的一個實施方式中，上述輸入/輸出裝置包括具有供應檢測資料的功能的檢測部。上述算術裝置具有被供應檢測資料的功能。在上述資訊處理裝置中，上述檢測部具有照度感測器。

[0024]

照度感測器具有供應包含使用環境的照度資料的檢測資料的功能。

[0025]

上述本發明的一個實施方式的資訊處理裝置包括如下算術裝置，該算術裝置具有根據檢測資料及影像資料決定狀態並供應決定了的狀態的控制資料的功能。就是說，算術裝置具有如下功能：根據供應了的檢測資料，判斷對第一驅動電路供應影像資料時的顯示的亮度及對第二驅動電路供應影像資料時的顯示的亮度的大小。由此，可以根據照度等檢測資料及影像資料選擇反射型顯示元件或發光元件，並可以利用選擇的反射型顯示元件或發光元件顯示影像資料。其結果，可以提供一種方便性高的新穎的資訊處理裝置。

[0026]

在本說明書的圖式中，根據其功能對組件進行分類而示出為彼此獨立的方塊的方塊圖，但是，實際上的組件難以根據其功能完全劃分，而一個組件會係關於多個功能。

[0027]

在本說明書中，電晶體所具有的源極和汲極的名稱根據電晶體的極性及施加到各端子的電位的高低互相調換。一般而言，在 n 通道型電晶體中，將被施加低電位的端子稱為源極，而將被施加高電位的端子稱為汲極。另外，在 p 通道型電晶體中，將被施加低電位的端子稱為汲極，而將被施加高電位的端子稱為源極。在本說明書中，儘管為方便起見在一些情況下假定源極和汲極是固定的來描述電晶體的連接關係，但是實際上，源極和汲極的名稱根據電勢關係而相互交換。

[0028]

在本說明書中，電晶體的源極是指用作活性層的半導體膜的一部分的源極區或與上述半導體膜連接的源極電極。與此同樣，電晶體的汲極是指上述半導體膜的一部分的汲極區或與上述半導體膜連接的汲極電極。另外，閘極是指閘極電極。

[0029]

在本說明書中，電晶體串聯連接的狀態是指例如第一電晶體的源極和汲極中的僅一個與第二電晶體的源極和汲極中的僅一個連接的狀態。另外，電晶體並聯連接的狀態是指第一電晶體的源極和汲極中的一方與第二電晶體的源極和汲極中的一方連接且第一電晶體的源極和汲極中的另一方與第二電晶體的源極和汲極中的另一方連接的狀態。

[0030]

在本說明書中，連接是指電連接，相當於能夠供應或傳送電流、電壓或電位的狀態。因此，連接狀態不一定必須是指直接連接的狀態，而在其範疇內還包括以能夠供應或傳送電流、電壓或電位的方式藉由佈線、電阻元件、二極體、電晶體等的電路元件間接地連接的狀態。

[0031]

即使當在本說明中在電路圖上獨立的組件彼此連接時，實際上也有一個導電膜兼具有多個組件的功能的情況，例如佈線的一部分被用作電極的情況等。本說明書中的連接的範疇內包括這種一個導電膜兼具有多個組件的功能的情況。

[0032]

此外，在本說明書中，電晶體的第一電極和第二電極中的其中一個是源極電極，而另一個是汲極電極。

[0033]

本發明的一個實施方式是一種資訊處理裝置，該資訊處理裝置包括第一信號線、第二信號線以及一組像素，一組像素配置在列方向上，第一信號線與配置在列方向上的一組像素電連接，第一信號線與第一驅動電路電連接，第二信號線與配置在列方向上的一組像素電連接，第二信號線與第二驅動電路電連接。

[0034]

本發明的一個實施方式是一種資訊處理裝置，其中一組像素各包括第一顯示元件及第二顯示元件，第一顯示元件包括反射型顯示元件，第一顯示元件與第一信號線電連接，第二顯示元件包括發光元件，第二顯示元件與第二信號線電連接。

[0035]

本發明的一個實施方式是一種資訊處理裝置，其中第一顯示元件具有向進行顯示的方向反射外光的反射膜以及控制反射強度的功能，反射膜包括開口，第二顯示元件具有重疊於所述開口的區域、向所述開口發射光的功能以及包含發光性有機化合物的層。

[0036]

本發明的一個實施方式是一種資訊處理裝置，其中，在圖示被選擇時算術裝置具有對應於顯示圖示的區域的座標而將第三狀態的控制資料供給輸入/輸出裝置的功能。

[0037]

本發明的一個實施方式是一種資訊處理裝置，其中，算術裝置具有根據圖示被選擇的履歷決定特定的圖示的功能以及向顯示特定的圖示的區域的座標供應第三狀態的控制資料的功能。

[0038]

本發明的一個實施方式是一種資訊處理裝置，其中，算術裝置具有如下功能：在有來自輸入部的最後輸入後經過規定時間之前，向指示器顯示區域的座標供應第三狀態的控制資料的功能；以及在有來自輸入部的最後輸入後經過規定時間之後，向指示器顯示區域的座標供應第一狀態的控制資料或第二狀態的控制資料的功能。

[0039]

本發明的一個實施方式是一種資訊處理裝置，其中，檢測部包括照度感測器，該照度感測器具有供應包含使用資訊處理裝置的環境下的照度資料的檢測資料的功能。

[0040]

本發明的一個實施方式是一種資訊處理裝置，其中，輸入部包括鍵盤、硬體按鈕、指向裝置、觸控感測器、照度感測器、攝像裝置、聲音輸入裝置、視點輸入裝置和姿態檢測裝置中的至少一個。

[0041]

根據本發明的一個實施方式，可以提供一種方便性優異的新穎的資訊處理裝置。另外，可以提供一種新穎的資訊處理裝置或新穎的半導體裝置。

[0042]

注意，這些效果的記載不妨礙其他效果的存在。此外，本發明的一個實施方式並不需要具有所有上述效果。另外，從說明書、圖式、申請專利範圍等的記載看來除這些效果外的效果是顯然的，從而可以從說明書、圖式、申請專利範圍等的記載中衍生除這些效果外的效果。

【圖式簡單說明】

[0043]

在圖式中：

圖 1A 和圖 1B 是說明根據實施方式的資訊處理裝置的結構的圖；

圖 2 是說明能夠用於根據實施方式的資訊處理裝置的程式的流程圖；

圖 3A 至圖 3C 是說明根據實施方式的資訊處理裝置的圖；

圖 4A 至圖 4C 是說明根據實施方式的資訊處理裝置的圖；

圖 5A 至圖 5C 是說明根據實施方式的資訊處理裝置的影像資料的圖；

圖 6A 和圖 6B 是說明根據實施方式的資訊處理裝置的電路的圖；

圖 7 是說明能夠用於根據實施方式的資訊處理裝置的程式的流程圖；

圖 8 是說明能夠用於根據實施方式的資訊處理裝置的程式的流程圖；

圖 9A、圖 9B1 及圖 9B2 是說明能夠用於根據實施方式的顯示裝置的顯示面板的結構的仰視圖；

圖 10 是說明能夠用於根據實施方式的顯示裝置的顯示面板的像素電路的電路圖；

圖 11A、圖 11B1 及圖 11B2 是說明能夠用於根據實施方式的顯示裝置的像素的反射膜的形狀的示意圖；

圖 12A 至圖 12D 是說明根據實施方式的電晶體的結構的圖；

圖 13A 至圖 13C 是說明根據實施方式的電晶體的結構的圖；

圖 14 是說明根據實施方式的輸入/輸出裝置的結構的圖；

圖 15A 至圖 15C 是說明根據實施方式的半導體裝置的結構的剖面圖及電路圖；

圖 16 是說明根據實施方式的 CPU 的結構的方塊圖；

圖 17 是說明根據實施方式的記憶元件的結構的電路圖；

圖 18A 至圖 18H 是說明根據實施方式的電子裝置的結構的圖；

圖 19A 至圖 19C 是說明能夠用於根據實施方式的顯示裝置的顯示面板的結構的剖面圖；

圖 20A 和圖 20B 是說明能夠用於根據實施方式的顯示裝置的顯示面板的結構的剖面圖。

【實施方式】

[0044]

本發明的一個實施方式的資訊處理裝置將根據輸入位置座標資料選擇的影像資料的一部分供應給第一驅動電路及第二驅動電路。

[0045]

由此，當從算術裝置被供應選擇的影像資料的一部分時，以選擇的影像的顯示亮度高的方式進行顯示。其結果，可以提供一種方便性高的新穎的資訊處理裝置。

[0046]

參照圖式對實施方式進行詳細說明。但是，本發明不侷限於以下說明，而所屬技術領域的通常知識者可以很容易地理解一個事實就是其方式及詳細內容在不脫離本發明的精神及其範圍的情況下可以被變換為各種各樣的形式。因此，本發明不應該被解釋為僅侷限在以下所示的實施方式所記載的內容中。注意，在下面說明的發明結構中，在不同的圖式中共同使用相同的元件符號來表示相同的部分或具有相同功能的部分，而省略反復說明。

[0047]

實施方式 1

在本實施方式中，參照圖 1A 至圖 4C 對本發明的一個實施方式的資訊處理裝置的結構進行說明。

[0048]

圖 1A 和圖 1B 是說明本發明的一個實施方式的資訊處理裝置的結構的圖。圖 1A 是能夠用於本發明的一個實施方式的資訊處理裝置的顯示部 230 的方塊圖，圖 1B 是說明圖 1A 所示的選擇電路 239、第一驅動電路 SD1 或第二驅動電路 SD2 的方塊圖。

[0049]

圖 2 是說明能夠用於本發明的一個實施方式的資訊處理裝置的程式的流程圖。

[0050]

圖 3A 是說明資訊處理裝置 200 的結構的方塊圖。圖 3B 及圖 3C 是說明資訊處理裝置 200 的外觀的一個例子的投影圖。

[0051]

圖 4A 是說明顯示部 230 的結構的方塊圖。圖 4B 是說明顯示部 230B 的結構的方塊圖。圖 4C 是說明像素 232 (i, j) 的結構的電路圖。

[0052]

〈資訊處理裝置的結構實例 1〉

本實施方式中說明的資訊處理裝置 200 包括輸入/輸出裝置 220 以及算術裝置 210 (參照圖 3A)。

[0053]

輸入/輸出裝置 220 具有供應輸入位置座標資料 P1 及檢測資料 P2 的功能。另外，輸入/輸出裝置 220 還具有被供應影像資料 V1 及控制資料 SS 的功能。

[0054]

算術裝置 210 具有被供應輸入位置座標資料 P1 及檢測資料 P2 的功能。另外，算術裝置 210 還具有供應影像資料 V1 及控制資料 SS 的功能。

[0055]

輸入/輸出裝置 220 包括顯示部 230、輸入部 240 及檢測部 250。

[0056]

輸入部 240 具有供應輸入位置座標資料 P1 的功能。

[0057]

檢測部 250 具有供應檢測資料 P2 的功能。

[0058]

顯示部 230 具有顯示影像資料 V1 的功能。

[0059]

另外，顯示部 230 包括選擇電路 239、第一驅動電路 SD1、第二驅動電路 SD2 及顯示面板（參照圖 1A）。

[0060]

算術裝置 210 具有生成影像資料 V1 的功能（參照圖 3A）。另外，算術裝置 210 還具有根據檢測資料 P2 及影像資料 V1 生成控制資料 SS 的功能。另外，控制資料 SS 為第一狀態的控制資料、第二狀態的控制資料或第三狀態的控制資料。

[0061]

選擇電路 239 具有在被供應第一狀態的控制資料 SS 時將影像資料 V1 供應給第一驅動電路 SD1 並將背景資料供應給第二驅動電路 SD2 的功能（參照圖 1B）。

[0062]

與此同樣，選擇電路 239 具有在被供應第二狀態的控制資料 SS 時將背景資料供應給第一驅動電路 SD1 並將影像資料 V1 供應給第二驅動電路 SD2 的功能。

[0063]

選擇電路 239 具有在被供應第三狀態的控制資料 SS 時將影像資料 V1 供應給第一驅動電路 SD1 及第二驅動電路 SD2 的功能。

[0064]

另外，本實施方式中說明的資訊處理裝置 200 的顯示面板包括第一信號線 S1 (j)、第二信號線 S2 (j)、像素組 232 (1, j) 至 232 (m, j)（參

照圖 1A)。

[0065]

像素組 232 (1, j) 至 232 (m, j) 被配置於列方向上。注意, i 為 1 以上且 m 以下的整數, j 為 1 以上且 n 以下的整數, m 及 n 為 1 以上的整數。

[0066]

第一信號線 S1 (j) 與配置在列方向上的像素組 232 (1, j) 至 232 (m, j) 電連接。另外, 第一信號線 S1 (j) 與第一驅動電路 SD1 電連接。

[0067]

第二信號線 S2 (j) 與配置在列方向上的像素組 232 (1, j) 至 232 (m, j) 電連接。另外, 第二信號線 S2 (j) 與第二驅動電路 SD2 電連接。

[0068]

另外, 本實施方式中說明的資訊處理裝置 200 的像素 232 (i, j) 包括第一顯示元件 235A 及第二顯示元件 235B (參照圖 4C)。

[0069]

第一顯示元件 235A 包括反射型顯示元件, 並且第一顯示元件 235A 與第一信號線 S1 (j) 電連接。

[0070]

第二顯示元件 235B 包括發光元件, 並且第二顯示元件 235B 與第二信號線 S2 (j) 電連接。

[0071]

本實施方式所說明的資訊處理裝置包括具有具備反射型顯示元件及發光元件的像素的顯示面板。由此, 可以根據檢測資料選擇反射型顯示元件或發光元件並利用選擇的反射型顯示元件或發光元件顯示影像資料。其結果, 可以提供一種方便性高的新穎的資訊處理裝置。

[0072]

另外, 本實施方式中說明的資訊處理裝置 200 的算術裝置 210 具有如下功能: 在沒有供應輸入位置座標資料 P1 且檢測資料 P2 為預先設定的臨界值以上時, 供應第一狀態的控制資料 SS 的功能。

[0073]

該臨界值例如可以為如下值: 在獨立地使反射型顯示元件和發光元件以最高亮度顯示白色影像並使檢測資料 P2 變化時, 彼此的顯示亮度相等的狀態下的檢測資料 P2 的值。或者, 為了抑制發光元件的顯示以實現低功耗, 臨界值也可以為如下值: 只使用反射型顯示元件時的顯示亮度為只使用發

光元件時的顯示亮度的 1.5 倍的狀態下的檢測資料 P2 的值。

[0074]

另外，在算術裝置 210 不被供應輸入位置座標資料 P1 且檢測資料 P2 小於預先設定的臨界值的情況下，其供應第二狀態的控制資料 SS。

[0075]

另外，本實施方式中說明的資訊處理裝置 200 的檢測部 250 包括照度感測器，檢測資料 P2 包含資訊處理裝置 200 的使用環境的照度資料（參照圖 3A）。

[0076]

本實施方式所說明的資訊處理裝置包括如下算術裝置，該算術裝置具有根據檢測資料及影像資料決定狀態並供應決定了的狀態的控制資料的功能。由此，可以根據照度等檢測資料及影像資料選擇反射型顯示元件或發光元件，並可以利用選擇的反射型顯示元件或發光元件顯示影像資料。其結果，可以提供一種方便性高的新穎的資訊處理裝置。

[0077]

另外，資訊處理裝置 200 包括通訊部 290。

[0078]

以下對資訊處理裝置 200 的各個組件進行說明。注意，無法明確地使上述組件區別，有時一個組件兼作其他組件或包含其他組件的一部分。

[0079]

例如，重疊有輸入部 240 的顯示部 230 既是輸入部 240 也是顯示部 230。

[0080]

〈結構實例〉

資訊處理裝置 200 包括算術裝置 210、輸入/輸出裝置 220、顯示部 230、檢測部 250 或輸入部 240。

[0081]

〈算術裝置 210〉

算術裝置 210 包括算術部 211 及記憶部 212。另外，包括傳輸路徑 214 及輸入/輸出介面 215。

[0082]

〈算術部 211〉

算術部 211 例如具有執行程式的功能。

[0083]

〈記憶部 212〉

例如，記憶部 212 具有儲存算術部 211 所執行的程式、初期資料、設定資料或影像等的功能。另外，其還具有儲存圖示座標資料的功能。

[0084]

明確而言，記憶部 212 可以使用硬碟、快閃記憶體或包含氧化物半導體的電晶體等。

[0085]

〈程式〉

例如，可以在算術裝置 210 中使用根據輸入位置座標資料 P1 決定控制資料 SS 的狀態的程式。

[0086]

與只使用反射型顯示元件或者只使用發光元件進行顯示的情況相比，在同時使用上述兩個元件進行顯示時，可以以更高的亮度進行顯示。在下面例子中，在被供應第一狀態的控制資料時使用反射型顯示元件進行顯示。另外，在被供應第二狀態的控制資料時使用發光元件進行顯示。此外，在被供應第三狀態的控制資料時使用反射型顯示元件及發光元件的兩者進行顯示。

[0087]

與被供應第一狀態的控制資料時及被供應第二狀態的控制資料時相比，在被供應第三狀態的控制資料時，可以提高其顯示亮度且在視覺上進行強調。

[0088]

明確而言，可以使用具有下面將說明的步驟的程式。

[0089]

〈第一步驟〉

在第一步驟中，判斷有沒有從輸入部 240 供應的輸入。在有輸入的情況下進入第二步驟，在沒有輸入的情況下回到起始（參照圖 2（T1））。

[0090]

〈第二步驟〉

在第二步驟中，讀取從輸入部 240 供應的輸入位置座標資料 P1（參照圖 2（T2））。

[0091]

〈第三步驟〉

在第三步驟中，參照從記憶部 212 供應的圖示座標資料，判斷在輸入位置座標資料 P1 所示的顯示部的位置有沒有與圖示座標資料，亦即，圖示的顯示的重疊。在有重疊的情況下，進入第四步驟。在沒有重疊的情況下，進入第五步驟。

[0092]

〈第四步驟〉

在第四步驟中，向輸入位置座標資料 P1 所示的顯示部的位置供應第三狀態的控制資料 SS（參照圖 2（T4））。

[0093]

〈第五步驟〉

在第五步驟中，向輸入位置座標資料 P1 所示的顯示部的位置供應第一狀態或第二狀態的控制資料 SS（參照圖 2（T5））。下面示出供應第一狀態的控制資料 SS 的例子。

[0094]

在顯示沒有選擇的圖示的情況下，在從第三步驟回到起始的過程中，根據第一狀態的控制資料 SS，選擇電路 239 將影像資料 V1 供應給第一驅動電路 SD1 且將背景資料供應給第二驅動電路 SD2（參照圖 1B）。在顯示選擇的圖示的情況下，經過第四步驟及第五步驟，根據第三狀態的控制資料 SS，選擇電路 239 將影像資料 V1 供應給第一驅動電路 SD1 及第二驅動電路 SD2。到此，回到起始。

[0095]

上述例子雖然是使用反射型顯示元件及發光元件的例子，但是有時根據各顯示元件的像素的面積、亮度、外光等環境，反射型顯示元件及發光元件的顯示亮度的高低調換。由此，資訊處理裝置 200 也可以具有適當地改變反射型顯示元件及發光元件的狀態的分配的功能。

[0096]

〈輸入/輸出介面 215、傳輸路徑 214〉

輸入/輸出介面 215 包括端子或佈線，具有供應且被供應資料的功能。例如，可以與傳輸路徑 214 電連接。另外，可以與輸入/輸出裝置 220 電連接。

[0097]

傳輸路徑 214 包括佈線，具有供應且被供應資料的功能。例如，可以與輸入/輸出介面 215 電連接。另外，可以與算術部 211、記憶部 212 或輸

入/輸出介面 215 電連接。

[0098]

〈輸入/輸出裝置 220〉

輸入/輸出裝置 220 包括顯示部 230、輸入部 240、檢測部 250 或通訊部 290。

[0099]

例如，輸入/輸出裝置 220 包括顯示部 230 以及具有與顯示部 230 重疊的區域的輸入部 240。另外，可以將觸控面板等用於輸入/輸出裝置 220。明確而言，可以將實施方式 7 中說明的觸控面板用於輸入/輸出裝置 220。

[0100]

〈顯示部 230〉

例如，可以將顯示面板、選擇電路 239、驅動電路 SD1 或驅動電路 SD2 用於顯示部 230（參照圖 1A 及圖 4A 至圖 4C）。

[0101]

顯示區域 231 包括：配置在行方向上的多個像素 232 (i, 1) 至 232 (i, n)；配置在列方向上的多個像素 232 (1, j) 至 232 (m, j)；與多個像素 232 (i, 1) 至 232 (i, n) 電連接的掃描線 G1 (i) 及掃描線 G2 (i)；以及與像素 232 (1, j) 至 232 (m, j) 電連接的信號線 S1 (j) 及信號線 S2 (j)。注意，i 是 1 以上且 m 以下的整數，j 是 1 以上且 n 以下的整數，m 及 n 是 1 以上的整數。

[0102]

像素 232 (i, j) 與掃描線 G1 (i)、掃描線 G2 (i)、信號線 S1 (j)、信號線 S2 (j)、佈線 ANO、佈線 CSCOM、佈線 VCOM1 及佈線 VCOM2 電連接（參照圖 4C）。

[0103]

另外，顯示部可以包括多個驅動電路。例如，顯示部 230B 可以包括驅動電路 GDA 及驅動電路 GDB（參照圖 4B）。

[0104]

〈驅動電路 GD〉

驅動電路 GD 具有供應選擇信號的功能。

[0105]

例如，驅動電路 GD 具有根據控制資料以 30Hz 以上、較佳為 60Hz 以上的頻率對一掃描線供應選擇信號的功能。

[0106]

〈顯示面板〉

例如，可以將具有顯示影像資料 V1 的功能的顯示區域 231 用於顯示面板。另外，可以將像素組 232 (1, j) 至 232 (m, j) 用於顯示區域 231 (參照圖 1A)。

[0107]

另外，可以將第一信號線 S1 (j) 及第二信號線 S2 (j) 用於顯示面板。

[0108]

明確而言，可以將實施方式 4 中說明的顯示面板用於顯示部 230。

[0109]

〈選擇電路 239〉

例如，可以將第一多工器和第二多工器用於選擇電路 239 (參照圖 1B)。

[0110]

第一多工器包括被供應影像資料 V1 的第一輸入部、被供應背景資料的第二輸入部以及被供應影像資料 V1 的第三輸入部並被供應控制資料 SS。第一多工器在被供應第一狀態的控制資料 SS 時輸出影像資料 V1，當被供應第二狀態的控制資料 SS 時輸出背景資料 V00，當被供應第三狀態的控制資料 SS 時輸出影像資料 V1。另外，將第一多工器所輸出的資料記作資料 V11。

[0111]

第二多工器包括被供應背景資料的第一輸入部和被供應影像資料 V1 的第二輸入部及第三輸入部並被供應控制資料 SS。第二多工器在被供應第一狀態的控制資料 SS 時輸出背景資料 V00，當被供應第二狀態的控制資料 SS 時輸出影像資料 V1，當被供應第三狀態的控制資料 SS 時輸出影像資料 V1。另外，將第二多工器所輸出的資料記作資料 V12。

[0112]

影像資料 V1 由顯示區域 231 的所有座標的信號構成。藉由依次將各座標的信號傳送到選擇電路 239，將顯示區域 231 的所有座標的信號傳送到選擇電路 239。當以傳送影像資料 V1 中某個座標的信號的時機傳送對應於該座標的控制資料 SS 時，決定將影像資料 V1 供應給第一驅動電路 SD1、第二驅動電路 SD2 或第一驅動電路 SD1 和第二驅動電路 SD2 的兩者。

[0113]

作為本實施方式中可使用的類比電路的一個例子，可以採用如下結

構：對比第一狀態的控制資料 SS1 高的電位分配第二狀態的控制資料 SS2，並且對比第二狀態的控制資料 SS2 高的電位分配第三狀態的控制資料 SS3 的結構。

[0114]

在此示出從影像資料 V1 使用第一狀態的控制資料 SS1 及第三狀態的控制資料 SS3 生成資料 V11 及資料 V12 的一個例子。例如，如圖 5A 所示那樣，可以根據對沒有選擇的影像分配第一狀態的控制資料且對選擇的影像分配第三狀態的控制資料。另外，如圖 5B 所示那樣，也可以對沒有選擇的影像分配第二狀態的控制資料且對選擇的影像分配第三狀態的控制資料。

[0115]

例如，在顯示區域 231 中，選擇的影像配置在第 (i+1) 行的像素及第 (i+2) 行的像素，將該區域記作區域 233。此時，算術裝置 210 供應第一狀態的控制資料 SS1 及第三狀態的控制資料 SS3，選擇電路 239 供應包含影像資料 V1 的資料 V11 及包含影像資料 V1 的資料 V12（參照圖 5A 及圖 5C）。如此，使用供應到第一驅動電路 SD1 及第二驅動電路 SD2 的影像資料 V1 顯示區域 233，使用供應到第一驅動電路 SD1 的影像資料 V1 顯示區域 233 以外的顯示區域 231。

[0116]

在本實施方式中可用的數位電路的一個例子中，可以使用信號線 sel1 及信號線 sel0 的兩個信號線傳送控制資料 SS（參照圖 6A）。當對信號線傳送 0 和 1 的兩個值作為 High 及 low 的電源電壓時，可以組合上述值表示四種狀態。作為第一狀態的控制資料 SS1、第二狀態的控制資料 SS2 以及第三狀態的控制資料 SS3，使用上述四種狀態中的三種。藉由使用上述控制資料 SS，可以分別對第一驅動電路 SD1 或第二驅動電路 SD2 供應影像資料 V1 或背景資料 V00 的信號（參照圖 6B）。

[0117]

〈驅動電路 SD1、驅動電路 SD2〉

驅動電路 SD1 具有根據資料 V11 供應影像信號的功能，驅動電路 SD2 具有根據資料 V12 供應影像信號的功能。另外，也可以使用集成了驅動電路 SD1 及驅動電路 SD2 的驅動電路 SD 代替驅動電路 SD1 及驅動電路 SD2。

[0118]

例如，可以將移位暫存器等各種時序電路等用於驅動電路 SD1 或驅動電路 SD2。

[0119]

明確而言，作為驅動電路 SD，可以使用形成在矽基板上的積體電路。

[0120]

例如，驅動電路 SD1 具有生成供應給與反射型顯示元件電連接的像素電路的信號的功能。明確而言，驅動電路 SD1 具有生成極性反轉的信號的功能。由此，例如，可以驅動反射型液晶顯示元件。

[0121]

例如，驅動電路 SD2 具有生成供應給與發光元件電連接的像素電路的信號的功能。

[0122]

〈像素 232 (i, j)〉

例如，可以將反射型顯示元件及發光元件用於像素 232 (i, j) (參照圖 4C)。

[0123]

明確而言，像素 232 (i, j) 包括第一顯示元件 235A 及第二顯示元件 235B。另外，還包括驅動第一顯示元件 235A 及第二顯示元件 235B 的像素電路。

[0124]

〈第一顯示元件 235A〉

例如，可以將具有控制光的反射或透過的功能的顯示元件用於第一顯示元件 235A。另外，藉由使用反射型顯示元件，可以抑制顯示面板的功耗。

[0125]

例如，可以使用組合液晶元件和偏光板的結構或快門方式的 MEMS 顯示元件等。明確而言，可以將反射型液晶顯示元件用於第一顯示元件 235A。

[0126]

第一顯示元件 235A 包括第一電極、第二電極及液晶層。液晶層包含能夠利用第一電極及第二電極間的電壓控制配向的液晶材料。例如，可以將液晶層的厚度方向（也被稱為縱向方向）、橫向方向或斜方向的電場用於控制液晶材料的配向的電場。

[0127]

〈第二顯示元件 235B〉

例如，可以將具有發射光的功能的顯示元件用於第二顯示元件 235B。明確而言，可以使用有機 EL 元件。

[0128]

例如，可以將具有發射白色光的功能的有機 EL 元件用於第二顯示元件 235B。或者，可以將發射藍色光、綠色光或紅色光的有機 EL 元件用於第二顯示元件 235B。

[0129]

〈像素電路〉

可以將具有驅動第一顯示元件 235A 或第二顯示元件 235B 的功能的電路用於像素電路。

[0130]

可以將開關、電晶體、二極體、電阻元件、電感器或電容元件等用於像素電路。

[0131]

例如，可以將一個或多個電晶體用於開關。或者，可以將並聯連接的多個電晶體、串聯連接的多個電晶體、組合串聯與並聯連接的多個電晶體用於一開關。

[0132]

〈電晶體〉

例如，可以將能夠在同一製程中形成的半導體膜用於驅動電路及像素電路的電晶體。

[0133]

例如，可以使用底閘極型電晶體或頂閘極型電晶體等。

[0134]

例如，可以容易地將作為半導體包含非晶矽的底閘極型電晶體的生產線改造成作為半導體包含氧化物半導體的底閘極型電晶體的生產線。另外，例如，可以容易地將作為半導體包含多晶矽的頂閘極型電晶體的生產線改造成作為半導體包含氧化物半導體的頂閘極型電晶體的生產線。

[0135]

例如，可以利用使用包含第 14 族元素的半導體的電晶體。明確而言，可以將包含矽的半導體用於半導體膜。例如，可以使用將單晶矽、多晶矽、微晶矽或非晶矽等用於半導體膜的電晶體。

[0136]

將多晶矽用於半導體的電晶體的製造所需的溫度低於將單晶矽用於半導體的電晶體的製造所需的溫度。當使用低溫多晶矽(LTPS(Low

Temperature Poly-Silicon))時，製程溫度上限為 500°C 至 550°C 左右。

[0137]

另外，將多晶矽用於半導體的電晶體的場效移動率高於將非晶矽用於半導體的電晶體的場效移動率。由此，可以提高像素的開口率。另外，可以將以極高的密度設置的像素與閘極驅動電路及源極驅動電路形成在同一基板上。其結果是，可以減少構成電子裝置的構件數。

[0138]

另外，將多晶矽用於半導體的電晶體的可靠性比將非晶矽用於半導體的電晶體高。

[0139]

例如，可以利用使用氧化物半導體的電晶體。明確而言，可以將包含銦的氧化物半導體或包含銦、鎵及鋅的氧化物半導體用於半導體膜。

[0140]

例如，可以使用關閉狀態時的洩漏電流比將非晶矽用於半導體膜的電晶體小的電晶體。明確而言，可以使用將氧化物半導體用於半導體膜的電晶體。

[0141]

由此，可以使像素電路能夠保持影像信號的時間比使用將非晶矽用於半導體膜的電晶體的像素電路能夠保持的時間長。明確而言，可以抑制閃爍的發生，並以低於 30Hz、較佳為低於 1Hz、更佳為低於 1 次/分的頻率供應選擇信號。其結果是，可以降低資訊處理裝置的使用者的眼疲勞。另外，可以降低伴隨驅動的功耗。

[0142]

另外，例如，可以利用使用化合物半導體的電晶體。明確而言，可以將包含砷化鎵的半導體用於半導體膜。

[0143]

例如，可以利用使用有機半導體的電晶體。明確而言，可以將包含聚並苯類或石墨烯的有機半導體用於半導體膜。

[0144]

〈輸入部 240〉

輸入部 240 包括輸入面板。

[0145]

例如，輸入面板包括接近感測器，該接近感測器具有檢測接近的指示

器的功能。此外，可以將手指或觸控筆等用作指示器。

[0146]

可以將發光二極體等發光元件、金屬片或線圈等用作觸控筆。

[0147]

例如，可以將靜電容量型接近感測器、電磁感應型接近感測器、紅外線檢測型接近感測器、使用光電轉換元件的接近感測器等用於接近感測器。

[0148]

靜電容量型接近感測器包括導電膜，並具有檢測其介電常數比大氣大的物體接近導電膜的功能。例如，在輸入面板的相互不同的區域設置多個導電膜，根據寄生在導電膜中的電容的變化指定用於指示器的手指等接近的區域，而可以決定輸入位置座標資料。

[0149]

電磁感應型接近感測器具有檢測物體接近金屬片或線圈等檢測電路的功能。例如，在輸入面板的相互不同的區域設置多個振盪電路，根據振盪電路的電路定數的變化指定設置在用於指示器的觸控筆等的金屬片或線圈等接近的區域，而可以決定輸入位置座標資料。

[0150]

例如，光檢測型接近感測器具有檢測發光元件的接近的功能。例如，在輸入面板的相互不同的區域配置多個光電轉換元件，根據光電轉換元件的電動勢變化指定配置在用於指示器的觸控筆等的發光元件接近的區域，而可以決定輸入位置座標資料。

[0151]

〈檢測部 250〉

可以將能夠檢測周圍的狀態並供應該檢測資料 P2 的感測器用於檢測部 250。

[0152]

例如，可以將檢測環境的亮度的照度感測器或人體感應感測器等用於檢測部 250。

[0153]

例如，可以將照相機、加速度感測器、方位感測器、壓力感測器、溫度感測器、濕度感測器、照度感測器或 GPS（Global positioning System：全球定位系統）信號接收電路等用於檢測部 250。

[0154]

〈通訊部 290〉

通訊部 290 具有對網路供應資料或從網路獲取資料的功能。

[0155]

注意，本實施方式可以與本說明書所示的其他實施方式適當地組合。

[0156]

實施方式 2

在本實施方式中，參照圖 7 說明可用於本發明的一個實施方式的資訊處理裝置的程式。

[0157]

在本實施方式中，說明使用實施方式 1 所說明的結構根據由輸入/輸出裝置選擇圖示的頻率而供應第一狀態、第二狀態或第三狀態的控制資料 SS 的方法。並且，還示出根據從檢測部 250 供應到算術裝置的檢測資料而供應第一狀態、第二狀態或第三狀態的控制資料 SS 的方法。

[0158]

就是說，藉由使用上述程式，使用反射型顯示元件以低顯示的亮度顯示選擇頻率低的圖示，而使用發光元件及反射型顯示元件以高顯示的亮度，亦即，以強調的方式以高可見性顯示選擇頻率高的圖示。

[0159]

圖 7 是說明本發明的一個實施方式的程式的流程圖。

[0160]

〈程式的例子〉

本發明的一個實施方式的程式可以是對實施方式 1 所記載的程式的結構追加如下結構的程式：根據資訊處理裝置 200 的使用環境下的照度及由輸入/輸出裝置選擇圖示的選擇頻率如下面說明那樣進一步提高可見性的結構。

[0161]

選擇頻率高的圖示使用發光元件及反射型顯示元件進行顯示。

[0162]

在資訊處理裝置 200 的使用環境微暗或昏暗的情況下，使用發光元件顯示選擇頻率低的圖示。此時，即使在較暗的地方也可以良好地顯示影像資料。

[0163]

在資訊處理裝置 200 的使用環境明亮的情況下，使用反射型顯示元件顯示選擇頻率低的圖示。

[0164]

另外，與實施方式 1 同樣，在被供應第一狀態的控制資料時使用反射型顯示元件進行顯示。此外，在被供應第二狀態的控制資料時使用發光元件進行顯示。此外，在被供應第三狀態的控制資料時使用反射型顯示元件及發光元件的兩者進行顯示。

[0165]

就是說，程式包括下面的步驟。

[0166]

〈第一步驟至第三步驟〉

在第一步驟(圖 7(T1))至第三步驟(圖 7(T3))中，與圖 2(T1)至圖 2(T3)同樣，判斷有沒有從輸入部 240 供應的輸入，讀取從輸入部 240 供應的輸入位置座標資料 P1，而判斷有沒有與圖示的顯示的重疊。

[0167]

當沒有與圖示的顯示的重疊時，進入第五步驟(圖 7(T5))。當有與圖示的顯示的重疊時，進入第四步驟(圖 7(T4))。

[0168]

〈第四步驟〉

在第四步驟中，算術裝置 210 判斷第三步驟(圖 7(T3))中判斷為具有該重疊的圖示，亦即，選擇的圖示的這次選擇為止選擇頻率。

[0169]

當算術裝置 210 判斷選擇圖示的頻率高時，進入第七-三步驟(圖 7(T7-3))，對應於圖示的顯示的座標資料，亦即，圖示座標資料而供應第三狀態的控制資料 SS。選擇頻率的判斷方法為如下：判斷以輸入時間點為起點而到此為止，選擇圖示的次數是否大於預先設定的臨界值，並每當輸入時更新選擇的次數。此時，根據第三狀態的控制資料 SS，選擇電路 239 將影像資料 V1 供應到第一驅動電路 SD1 及第二驅動電路 SD2(參照圖 1B)。

[0170]

當算術裝置 210 判斷選擇圖示的頻率低時，進入第五步驟(圖 7(T5))。

[0171]

〈第五步驟〉

在第五步驟中，將照度感測器用於檢測部 250，並使與照度有關的檢測

資料 P2 供應到檢測部 250 而進行檢測資料 P2 與規定值的比較。

[0172]

〈第六步驟〉

在第六步驟中，根據與外部環境，亦即，照度有關的檢測資料 P2 決定是否供應第一狀態的控制資料還是第二狀態的控制資料。當資訊處理裝置 200 的使用環境明亮時，供應第一狀態的控制資料來使用反射型顯示元件進行顯示(圖 7(T7-1))。另一方面，當資訊處理裝置 200 的使用環境微暗或昏暗時，供應第二狀態的控制資料來使用發光元件進行顯示(圖 7(T7-2))。

[0173]

當資訊處理裝置 200 的使用環境明亮時，根據第一狀態的控制資料 SS，選擇電路 239 將影像資料 V1 供應到第一驅動電路 SD1 並將背景資料供應到第二驅動電路 SD2(參照圖 1B)。另一方面，當資訊處理裝置 200 的使用環境微暗或昏暗時，根據第二狀態的控制資料 SS，選擇電路 239 將影像資料 V1 供應到第二驅動電路 SD2 並將背景資料供應到第一驅動電路 SD1(參照圖 1B)。

[0174]

由此，可以根據照度等檢測資料及圖示的選擇頻率決定控制資料的狀態。其結果，可以選擇反射型顯示元件或發光元件或者兩者使用選擇的反射型顯示元件及/或發光元件，來顯示影像資料。

[0175]

注意，本實施方式可以與本說明書所示的其他實施方式適當地組合。

[0176]

實施方式 3

在本實施方式中，參照圖 8 說明可用於本發明的一個實施方式的資訊處理裝置的程式。

[0177]

在本實施方式中，可以改變藉由輸入/輸出裝置選擇的區域的顯示方法。在本實施方式的資訊處理裝置中，在使用發光元件進行通常的顯示時且產生由發光元件的驅動電路不良所導致的缺陷時，藉由使用輸入/輸出裝置的觸控感測器等輸入缺陷區域的座標資料，可以不僅使用發光元件而且使用反射型顯示元件補充顯示。

[0178]

當使用本實施方式的程式時，使用反射型顯示元件及發光元件顯示藉由輸入/輸出裝置選擇的區域，另一方面沒有選擇的區域使用發光元件進行顯示。

[0179]

另外，也可以將本實施方式用於在使用反射型顯示元件進行通常顯示時不僅使用反射型顯示元件而且使用發光元件進行顯示的情況。

[0180]

圖 8 是說明本發明的一個實施方式的程式的流程圖。

[0181]

〈程式的例子〉

〈第一步驟〉

在第一步驟（圖 8（U1））中，判斷有沒有從輸入部 240 供應的輸入，在有輸入時，進入第二步驟。

[0182]

〈第二步驟〉

在第二步驟（圖 8（U2））中，讀取從輸入部 240 供應的輸入位置座標資料 P1。在本實施方式中，顯示以輸入位置座標資料 P1 所包含的座標為中心而具有一定程度的半徑的指示器。在本說明書中，將顯示該指示器的區域設定為指示器顯示區域。接著，進入第三步驟。

[0183]

〈第三步驟〉

在第三步驟中，向第二步驟中設定的指示器顯示區域的顯示部的座標供應第三狀態的控制資料 SS（圖 8（U3））。由此，在有輸入了第三狀態的控制資料 SS 的位置上使用反射型顯示元件及發光元件進行顯示，藉由補充缺陷區域的顯示而可以提高可見性。

[0184]

〈第四步驟〉

在第四步驟中，判斷是否以來自輸入部的輸入為起點而經過規定時間。“經過規定時間”意味著確認到所需要的顯示，為了恢復通常的顯示，進入第五步驟。

[0185]

〈第五步驟〉

在第五步驟中，向對應於指示器顯示區域的顯示部的座標供應通常顯

示的控制資料，亦即，第一狀態或第二狀態的控制資料。通常顯示的顯示方法是如實施方式 2 所示那樣使用檢測資料 P2 分配為選擇頻率低的圖示的方法。藉由恢復原來的顯示，可以更新所需要的強調的部分。

[0186]

在該指示器顯示區域具有多個輸入位置座標資料 P1 的情況下，可以具有多個該輸入位置座標資料 P1 的總和的區域。

[0187]

另外，也可以使用檢測資料、輸入位置座標資料或它們的組合實現本實施方式中所示的輸入。本實施方式也可以適當地與本說明書中所示的其他實施方式組合。

[0188]

實施方式 4

在本實施方式中，參照圖 9A、圖 9B1 及圖 9B2 至圖 11A、圖 11B1 及圖 11B2 以及圖 19A 至圖 20B 對本發明的一個實施方式的顯示面板的結構進行說明。

[0189]

圖 9A、圖 9B1 及圖 9B2 是說明本發明的一個實施方式的顯示面板 700 的結構的圖。圖 9A 是本發明的一個實施方式的顯示面板 700 的仰視圖。圖 9B1 是說明圖 9A 的一部分的仰視圖。圖 9B2 是省略在圖 9B1 中圖示的一部分結構而說明的仰視圖。

[0190]

圖 19A 至圖 19C 是說明本發明的一個實施方式的顯示面板 700 的結構的圖。圖 19A 是沿著圖 9A 的截斷線 X1-X2、X3-X4、X5-X6、X7-X8、X9-X10、X11-X12 的剖面圖。圖 19B 是說明顯示面板的一部分的結構的剖面圖。圖 19C 是說明顯示面板的其他一部分的結構的剖面圖。

[0191]

圖 10 是說明本發明的一個實施方式的顯示面板 700 的結構的圖。圖 10 是可以用於本發明的一個實施方式的顯示面板 700 所包括的像素電路 530 (i,j) 及像素電路 530 (i,j+1) 的電路圖。

[0192]

圖 11A、圖 11B1 及圖 11B2 是說明本發明的一個實施方式的顯示面板 700 的結構的圖。圖 11A 是說明可以用於本發明的一個實施方式的顯示面

板 700 的像素及佈線等的配置的方塊圖。圖 11B1 及圖 11B2 是說明可以用於本發明的一個實施方式的顯示面板 700 的開口 751H 的配置的示意圖。

[0193]

〈顯示面板的結構實例 1〉

本實施方式所說明的顯示面板 700 包括信號線 $S1(j)$ 以及像素 $702(i,j)$ (參照圖 9B1 及圖 9B2)。

[0194]

像素 $702(i,j)$ 與信號線 $S1(j)$ 電連接。

[0195]

像素 $702(i,j)$ 包括第一顯示元件 $750(i,j)$ 、第一導電膜、第二導電膜、絕緣膜 501C、像素電路 $530(i,j)$ 以及第二顯示元件 $550(i,j)$ (參照圖 19A 及圖 10)。

[0196]

第一導電膜與第一顯示元件 $750(i,j)$ 電連接 (參照圖 19A)。例如，可以將第一導電膜用於第一顯示元件 $750(i,j)$ 的第一電極 $751(i,j)$ 。

[0197]

第二導電膜包括與第一導電膜重疊的區域。例如，可以將第二導電膜用於導電膜 512B，該導電膜 512B 具有可用於開關 SW1 的電晶體的源極電極或汲極電極的功能。

[0198]

絕緣膜 501C 包括被夾在第二導電膜和第一導電膜之間的區域。

[0199]

像素電路 $530(i,j)$ 與第二導電膜電連接。例如，像素電路 $530(i,j)$ 的開關 SW1 可以使用將第二導電膜用於用作源極電極或汲極電極的導電膜 512B 的電晶體 (參照圖 19A 及圖 10)。

[0200]

第二顯示元件 $550(i,j)$ 與像素電路 $530(i,j)$ 電連接。

[0201]

絕緣膜 501C 包括開口 591A (參照圖 19A)。

[0202]

第二導電膜藉由開口 591A 與第一導電膜電連接。例如，導電膜 512B 與兼作第一導電膜的第一電極 $751(i,j)$ 電連接。

[0203]

像素電路 530 (i,j) 與信號線 S1 (j) 電連接 (參照圖 10)。導電膜 512A 與信號線 S1 (j) 電連接 (參照圖 10 及圖 19A)。

[0204]

第一電極 751 (i,j) 包括埋入於絕緣膜 501C 的側端部。

[0205]

本實施方式所說明的顯示面板的像素電路 530 (i,j) 包括開關 SW1。開關 SW1 包括電晶體。電晶體包括氧化物半導體。

[0206]

本實施方式所說明的顯示面板的第二顯示元件 550 (i,j) 具有與第一顯示元件 750 (i,j) 所具有的視角的一部分重疊的視角。換言之，具有在與第一顯示元件 750 (i,j) 進行顯示的方向的一部分相同的方向上進行顯示的功能。例如，在圖式中以虛線的箭頭表示第一顯示元件 750 (i,j) 藉由控制反射外光的強度進行顯示的方向。此外，在圖式中以實線的箭頭表示第二顯示元件 550 (i,j) 進行顯示的方向 (參照圖 19A)。

[0207]

此外，本實施方式所說明的顯示面板的第二顯示元件 550 (i,j) 具有在由第一顯示元件 750 (i,j) 進行顯示的區域圍繞的區域中進行顯示的功能 (參照圖 11B1 或圖 11B2)。另外，第一顯示元件 750 (i,j) 在與第一電極 751 (i,j) 重疊的區域中進行顯示，而第二顯示元件 550 (i,j) 在與開口 751H 重疊的區域中進行顯示。

[0208]

本實施方式所說明的顯示面板的第一顯示元件 750 (i,j) 包括具有反射入射光的功能的反射膜，且具有控制反射光的強度的功能。而且，反射膜包括開口 751H。例如，可以將第一導電膜或第一電極 751 (i,j) 等用於第一顯示元件 750 (i,j) 的反射膜。

[0209]

第二顯示元件 550 (i,j) 具有向開口 751H 發射光的功能。

[0210]

本實施方式所說明的顯示面板包括像素 702 (i,j)、一組像素 702 (i,1) 至像素 702 (i,n)、另一組像素 702 (1,j) 至像素 702 (m,j) 以及掃描線 G1 (i) (參照圖 11A)。另外，i 是 1 以上且 m 以下的整數，j 是 1 以上且 n 以下的整數，並且 m 及 n 是 1 以上的整數。

[0211]

本實施方式所說明的顯示面板包括掃描線 $G2(i)$ 、佈線 $CSCOM$ 以及佈線 ANO 。

[0212]

像素組 $702(i,1)$ 至像素 $702(i,n)$ 包括像素 $702(i,j)$ ，並設置在行方向（圖式中的以箭頭 R 表示的方向）上。

[0213]

此外，另一像素組 $702(1,j)$ 至像素 $702(m,j)$ 包括像素 $702(i,j)$ ，並設置在與行方向交叉的列方向（圖式中的以箭頭 C 表示的方向）上。

[0214]

掃描線 $G1(i)$ 與設置在行方向上的像素組 $702(i,1)$ 至像素 $702(i,n)$ 電連接。

[0215]

設置在列方向上的另一像素組 $702(1,j)$ 至像素 $702(m,j)$ 與信號線 $S1(j)$ 電連接。

[0216]

例如，在行方向上與像素 $702(i,j)$ 相鄰的像素 $702(i,j+1)$ 包括開口，該開口以與相對於像素 $702(i,j)$ 的開口 $751H$ 的位置不同的方式設置在像素 $702(i,j+1)$ 中（參照圖 11B1）。

[0217]

例如，在列方向上與像素 $702(i,j)$ 相鄰的像素 $702(i+1,j)$ 包括開口，該開口以與相對於像素 $702(i,j)$ 的開口 $751H$ 的位置不同的方式設置在像素 $702(i+1,j)$ 中（參照圖 11B2）。另外，例如，可以將第一電極 $751(i,j)$ 用於反射膜。

[0218]

本實施方式所說明的顯示面板包括：第一顯示元件；與第一顯示元件電連接的第一導電膜；包括與第一導電膜重疊的區域的第二導電膜；包括被夾在第二導電膜和第一導電膜之間的區域的絕緣膜；與第二導電膜電連接的像素電路；以及與像素電路電連接的第二顯示元件，其中絕緣膜包括開口，並且第二導電膜藉由開口與第一導電膜電連接。

[0219]

由此，例如可以使用能夠藉由同一製程形成的像素電路驅動第一顯示元件及以與第一顯示元件不同的方法進行顯示的第二顯示元件。其結果是，可以提供一種方便性優異的新穎的顯示面板。

[0220]

此外，本實施方式所說明的顯示面板包括端子 519B 以及導電膜 511B（參照圖 19A）。

[0221]

絕緣膜 501C 包括被夾在端子 519B 和導電膜 511B 之間的區域。此外，絕緣膜 501C 包括開口 591B。

[0222]

端子 519B 藉由開口 591B 與導電膜 511B 電連接。此外，導電膜 511B 與像素電路 530 (i,j) 電連接。例如，當將第一電極 751 (i,j) 或第一導電膜用於反射膜時，用作與端子 519B 接觸點的面與第一電極 751 (i,j) 的朝向入射到第一顯示元件 750 (i,j) 的光的面朝向相同的方向。

[0223]

由此，可以藉由端子將電力或信號供應到像素電路。其結果是，可以提供一種方便性優異的新穎的顯示面板。

[0224]

本實施方式所說明的顯示面板的第一顯示元件 750 (i,j) 包括包含液晶材料的層 753、第一電極 751 (i,j) 以及第二電極 752。另外，第二電極 752 以在與第一電極 751 (i,j) 之間形成控制液晶材料的配向的電場的方式設置。

[0225]

此外，本實施方式所說明的顯示面板包括配向膜 AF1 及配向膜 AF2。配向膜 AF2 以在與配向膜 AF1 之間夾有包含液晶材料的層 753 的方式設置。

[0226]

此外，本實施方式所說明的顯示面板的第二顯示元件 550 (i,j) 包括第三電極 551 (i,j)、第四電極 552 以及包含發光性有機化合物的層 553 (j)。

[0227]

第四電極 552 包括與第三電極 551 (i,j) 重疊的區域。包含發光性有機化合物的層 553 (j) 設置在第三電極 551 (i,j) 和第四電極 552 之間。而且，第三電極 551 (i,j) 在連接部 522 中與像素電路 530 (i,j) 電連接。

[0228]

本實施方式所說明的顯示面板的像素 702 (i,j) 包括彩色膜 CF1、遮光膜 BM、絕緣膜 771 以及功能膜 770P。

[0229]

彩色膜 CF1 包括與第一顯示元件 750 (i,j) 重疊的區域。遮光膜 BM 在

與第一顯示元件 750 (i,j) 重疊的區域包括開口。

[0230]

絕緣膜 771 設置在彩色膜 CF1 和包含液晶材料的層 753 之間或遮光膜 BM 和包含液晶材料的層 753 之間。由此，可以使因彩色膜 CF1 的厚度產生的凹凸為平坦。或者，可以抑制從遮光膜 BM 或彩色膜 CF1 等擴散到包含液晶材料的層 753 的雜質。

[0231]

功能膜 770P 包括與第一顯示元件 750 (i,j) 重疊的區域。功能膜 770P 以在與第一顯示元件 750 (i,j) 之間夾有基板 770 的方式設置。

[0232]

本實施方式所說明的顯示面板包括基板 570、基板 770 以及功能層 520。

[0233]

基板 770 包括與基板 570 重疊的區域。功能層 520 設置在基板 570 和基板 770 之間。

[0234]

功能層 520 包括像素電路 530 (i,j)、第二顯示元件 550 (i,j)、絕緣膜 521 以及絕緣膜 528。此外，功能層 520 包括絕緣膜 518 以及絕緣膜 516。

[0235]

絕緣膜 521 設置在像素電路 530 (i,j) 和第二顯示元件 550 (i,j) 之間。

[0236]

絕緣膜 528 設置在絕緣膜 521 和基板 570 之間，並在與第二顯示元件 550 (i,j) 重疊的區域包括開口。沿著第三電極 551 的外周形成的絕緣膜 528 可以防止第三電極 551 和第四電極 552 之間的短路。

[0237]

絕緣膜 518 包括設置在絕緣膜 521 和像素電路 530 (i,j) 之間的區域。絕緣膜 516 包括設置在絕緣膜 518 和像素電路 530 (i,j) 之間的區域。

[0238]

此外，本實施方式所說明的顯示面板包括接合層 505、密封劑 705 以及結構體 KB1。

[0239]

接合層 505 設置在功能層 520 和基板 570 之間，並具有貼合功能層 520 和基板 570 的功能。

[0240]

密封劑 705 設置在功能層 520 和基板 770 之間，並具有貼合功能層 520 和基板 770 的功能。

[0241]

結構體 KB1 具有在功能層 520 和基板 770 之間提供指定的空隙的功能。

[0242]

本實施方式所說明的顯示面板包括端子 519C、導電膜 511C 以及導電體 CP。

[0243]

絕緣膜 501C 包括被夾在端子 519C 和導電膜 511C 之間的區域。此外，絕緣膜 501C 還包括開口 591C。

[0244]

端子 519C 藉由開口 591C 與導電膜 511C 電連接。此外，導電膜 511C 與像素電路 530 (i,j) 電連接。

[0245]

導電體 CP 被夾在端子 519C 和第二電極 752 之間，並使端子 519C 和第二電極 752 電連接。例如，可以將導電粒子用於導電體 CP。

[0246]

此外，本實施方式所說明的顯示面板包括驅動電路 GD 以及驅動電路 SD (參照圖 9A 及圖 11A)。

[0247]

驅動電路 GD 與掃描線 G1 (i) 電連接。驅動電路 GD 例如包括電晶體 MD。明確而言，可以將包括能夠藉由與像素電路 530 (i,j) 所包括的電晶體相同的製程形成的半導體膜的電晶體用於電晶體 MD (參照圖 19A 及圖 19C)。

[0248]

驅動電路 SD 與信號線 S1 (j) 電連接。例如，驅動電路 SD 使用導電材料電連接到能夠藉由與端子 519B 或端子 519C 同一製程形成的端子。

[0249]

下面說明顯示面板的各組件。注意，有時無法明確區分上述組件，一個組件可能兼作其他組件或包含其他組件的一部分。

[0250]

例如，可以將第一導電膜用於第一電極 751 (i,j)。此外，還可以將第一導電膜用於反射膜。

[0251]

可以將第二導電膜用於具有電晶體的源極電極或汲極電極的功能的導電膜 512B。

[0252]

〈〈結構實例〉〉

本發明的一個實施方式的顯示面板包括基板 570、基板 770、結構體 KB1、密封劑 705 及接合層 505。

[0253]

本發明的一個實施方式的顯示面板包括功能層 520、絕緣膜 521 以及絕緣膜 528。

[0254]

本發明的一個實施方式的顯示面板包括信號線 S1 (j)、信號線 S2 (j)、掃描線 G1 (i)、掃描線 G2 (i)、佈線 CSCOM 以及佈線 ANO。

[0255]

本發明的一個實施方式的顯示面板包括第一導電膜或第二導電膜。

[0256]

本發明的一個實施方式的顯示面板包括端子 519B、端子 519C、導電膜 511B 或導電膜 511C。

[0257]

本發明的一個實施方式的顯示面板包括像素電路 530(i,j)或開關 SW1。

[0258]

本發明的一個實施方式的顯示面板包括第一顯示元件 750 (i,j)、第一電極 751(i,j)、反射膜、開口 751H、包含液晶材料的層 753 及第二電極 752。

[0259]

本發明的一個實施方式的顯示面板包括配向膜 AF1、配向膜 AF2、彩色膜 CF1、遮光膜 BM、絕緣膜 771 及功能膜 770P。

[0260]

本發明的一個實施方式的顯示面板包括第二顯示元件 550 (i,j)、第三電極 551 (i,j)、第四電極 552 或包含發光性有機化合物的層 553 (j)。

[0261]

本發明的一個實施方式的顯示面板包括絕緣膜 501C。

[0262]

本發明的一個實施方式的顯示面板包括驅動電路 GD 或驅動電路 SD。

[0263]

《基板 570》

可以將具有能夠承受製程中的熱處理的程度的耐熱性的材料用於基板 570 等。明確而言，可以使用厚度為 0.7mm 的無鹼玻璃。或者，可以使用拋光至大約 0.1mm 厚的無鹼玻璃。

[0264]

例如，可以將第 6 代(1500mm×1850mm)、第 7 代(1870mm×2200mm)、第 8 代(2200mm×2400mm)、第 9 代(2400mm×2800mm)、第 10 代(2950mm×3400mm)等大面積的玻璃基板用於基板 570 等。由此，可以製造大型顯示裝置。

[0265]

可以將有機材料、無機材料或混合有機材料和無機材料等的複合材料等用於基板 570 等。例如，可以將玻璃、陶瓷、金屬等無機材料用於基板 570 等。

[0266]

明確而言，可以將無鹼玻璃、鈉鈣玻璃、鉀鈣玻璃、水晶玻璃、石英或藍寶石等用於基板 570 等。明確而言，可以將無機氧化物膜、無機氮化物膜或無機氧氮化物膜等用於基板 570 等。例如，可以將氧化矽、氮化矽、氧氮化矽、氧化鋁膜等用於基板 570 等。可以將不鏽鋼或鋁等用於基板 570 等。

[0267]

例如，可以將以矽或碳化矽為材料的單晶半導體基板或多晶半導體基板、以矽鍺等為材料的化合物半導體基板、SOI 基板等用於基板 570 等。由此，可以將半導體元件形成於基板 570 等。

[0268]

例如，可以將樹脂、樹脂薄膜或塑膠等有機材料用於基板 570 等。明確而言，可以將聚酯、聚烯烴、聚醯胺、聚醯亞胺、聚碳酸酯或丙烯酸樹脂等的樹脂薄膜或樹脂板用於基板 570 等。

[0269]

例如，基板 570 等可以使用將金屬板、薄板狀的玻璃板或無機材料等的膜貼合於樹脂薄膜等的複合材料。例如，基板 570 等可以使用將纖維狀或粒子狀的金屬、玻璃或無機材料等分散到樹脂薄膜而得到的複合材料。例如，基板 570 等可以使用將纖維狀或粒子狀的樹脂或有機材料等分散到

無機材料而得到的複合材料。

[0270]

另外，可以將單層的材料或層疊有多個層的材料用於基板 570 等。例如，也可以將層疊有基材與防止包含在基材中的雜質擴散的絕緣膜等的材料用於基板 570 等。明確而言，可以將層疊有玻璃與防止包含在玻璃中的雜質擴散的選自氧化矽層、氮化矽層或氧氮化矽層等中的一種或多種的膜的材料用於基板 570 等。或者，可以將層疊有樹脂與防止穿過樹脂的雜質的擴散的氧化矽膜、氮化矽膜或氧氮化矽膜等的材料用於基板 570 等。

[0271]

具體地，可以將聚酯、聚烯烴、聚醯胺、聚醯亞胺、聚碳酸酯或丙烯酸樹脂等的樹脂薄膜、樹脂板或疊層體等用於基板 570 等。

[0272]

明確而言，可以將包含聚酯、聚烯烴、聚醯胺（尼龍、芳族聚醯胺等）、聚醯亞胺、聚碳酸酯、聚氨酯、丙烯酸樹脂、環氧樹脂或矽酮樹脂等具有矽氧烷鍵合的樹脂的材料用於基板 570 等。

[0273]

明確而言，可以將聚對苯二甲酸乙二醇酯（PET）、聚萘二甲酸乙二醇酯（PEN）、聚醚砜（PES）或丙烯酸等用於基板 570 等。

[0274]

另外，可以將紙或木材等用於基板 570 等。

[0275]

例如，可以將具有撓性的基板用於基板 570 等。

[0276]

此外，可以採用在基板上直接形成電晶體或電容元件等的方法。另外，可以使用如下方法：例如在對製程中的加熱具有耐性的製程用基板上形成電晶體或電容元件等，並將形成的電晶體或電容元件等轉置到基板 570 等。由此，例如可以在具有撓性的基板上形成電晶體或電容元件等。

[0277]

〈〈基板 770〉〉

例如，可以將具有透光性的材料用於基板 770。明確而言，基板 770 可以使用選自可用於基板 570 的材料的材料。明確而言，可以使用拋光至大約 0.7mm 厚或 0.1mm 厚的無鹼玻璃。

[0278]

《結構體 KB1》

例如，可以將有機材料、無機材料或有機材料和無機材料的複合材料用於結構體 KB1 等。由此，可以將夾住結構體 KB1 等的結構之間設定成預定的間隔。

[0279]

明確而言，可以將聚酯、聚烯烴、聚醯胺、聚醯亞胺、聚碳酸酯、聚矽氧烷或丙烯酸樹脂等或選自上述樹脂中的多種樹脂的複合材料等用於結構體 KB1 等。另外，也可以使用具有感光性的材料。

[0280]

《密封劑 705》

可以將無機材料、有機材料或無機材料和有機材料的複合材料等用於密封劑 705 等。

[0281]

例如，可以將熱熔性樹脂或固化樹脂等有機材料用於密封劑 705 等。

[0282]

例如，可以將反應固化型黏合劑、光固化型黏合劑、熱固性黏合劑或/及厭氧型黏合劑等有機材料用於密封劑 705 等。

[0283]

明確而言，可以將包含環氧樹脂、丙烯酸樹脂、矽酮樹脂、酚醛樹脂、聚醯亞胺樹脂、亞胺樹脂、PVC（聚氯乙烯）樹脂、PVB（聚乙烯醇縮丁醛）樹脂、EVA（乙烯-醋酸乙烯酯）樹脂等的黏合劑用於密封劑 705 等。

[0284]

《接合層 505》

例如，可以將能夠用於密封劑 705 的材料用於接合層 505。

[0285]

《絕緣膜 521》

例如，可以將絕緣性無機材料、絕緣性有機材料或包含無機材料和有機材料的絕緣性複合材料用於絕緣膜 521 等。

[0286]

明確而言，可以將無機氧化物膜、無機氮化物膜、無機氧氮化物膜等或層疊有選自這些材料中的多個材料的疊層材料用於絕緣膜 521 等。例如，可以將氧化矽膜、氮化矽膜、氧氮化矽膜、氧化鋁膜等或包含層疊有選自這些材料中的多個材料的疊層材料的膜用於絕緣膜 521 等。

[0287]

明確而言，可以將聚酯、聚烯烴、聚醯胺、聚醯亞胺、聚碳酸酯、聚矽氧烷或丙烯酸樹脂等或選自上述樹脂中的多個樹脂的疊層材料或複合材料等用於絕緣膜 521 等。另外，也可以使用具有感光性的材料。

[0288]

由此，例如可以使起因於與絕緣膜 521 重疊的各種結構的步階平坦化。

[0289]

《絕緣膜 528》

例如，可以將能夠用於絕緣膜 521 的材料用於絕緣膜 528 等。明確而言，可以將厚度為 1 μ m 的包含聚醯亞胺的膜用於絕緣膜 528。

[0290]

《絕緣膜 501C》

例如，可以將能夠用於絕緣膜 521 的材料用作絕緣膜 501C。明確而言，可以將包含矽及氧的材料用於絕緣膜 501C。由此，可以抑制雜質擴散到像素電路或第二顯示元件等。

[0291]

例如，可以將包含矽、氧及氮的厚度為 200nm 的膜用作絕緣膜 501C。

[0292]

此外，絕緣膜 501C 包括開口 591A、開口 591B 及開口 591C。

[0293]

《佈線、端子、導電膜》

可以將具有導電性的材料用於佈線等。明確而言，可以將具有導電性的材料用於信號線 S1 (j)、信號線 S2 (j)、掃描線 G1 (i)、掃描線 G2 (i)、佈線 CSCOM、佈線 ANO、端子 519B、端子 519C、導電膜 511B 或導電膜 511C 等。

[0294]

例如，可以將無機導電性材料、有機導電性材料、金屬或導電性陶瓷等用於佈線等。

[0295]

具體地，可以將選自鋁、金、鉑、銀、銅、鉻、鉭、鈾、鎢、鎳、鐵、鈷、鈮或錳的金屬元素等用於佈線等。或者，可以將含有上述金屬元素的合金等用於佈線等。尤其是，銅和錳的合金適用於利用濕蝕刻法的微細加工。

[0296]

具體地，佈線等可以採用如下結構：在鋁膜上層疊有鈦膜的雙層結構；在氮化鈦膜上層疊有鈦膜的雙層結構；在氮化鈦膜上層疊有鎢膜的雙層結構；在氮化鉬膜或氮化鎢膜上層疊有鎢膜的雙層結構；依次層疊有鈦膜、鋁膜和鈦膜的三層結構等。

[0297]

具體地，可以將氧化銦、銦錫氧化物、銦鋅氧化物、氧化鋅、添加了鎳的氧化鋅等導電氧化物用於佈線等。

[0298]

具體地，可以將含有石墨烯或石墨的膜用於佈線等。

[0299]

例如，可以形成含有氧化石墨烯的膜，然後藉由使含有氧化石墨烯的膜還原來形成含有石墨烯的膜。作為還原方法，可以舉出利用加熱的方法以及利用還原劑的方法等。

[0300]

具體地，可以將導電高分子用於佈線等。

[0301]

《第一導電膜、第二導電膜》

例如，可以將能夠用於佈線等的材料用於第一導電膜或第二導電膜。

[0302]

此外，可以將第一電極 751 (i, j) 或佈線等用於第一導電膜。

[0303]

此外，可以將能夠用於開關 SW1 的電晶體的導電膜 512B 或佈線等用於第二導電膜。

[0304]

《像素電路 530 (i, j) 》

像素電路 530 (i, j) 與信號線 S1 (j)、信號線 S2 (j)、掃描線 G1 (i)、掃描線 G2 (i)、佈線 CSCOM 及佈線 ANO 電連接（參照圖 10）。

[0305]

像素電路 530 (i, j+1) 與信號線 S1 (j+1)、信號線 S2 (j+1)、掃描線 G1 (i)、掃描線 G2 (i)、佈線 CSCOM 及佈線 ANO 電連接。

[0306]

在用於供應到信號線 S2(j)的信號的電壓與用於供應到信號線 S1(j+1)

的信號的電壓不同的情況下，以與信號線 S2 (j) 相離的方式配置信號線 S1 (j+1)。明確而言，以與信號線 S2 (j) 相鄰的方式配置信號線 S2 (j+1)。

[0307]

像素電路 530 (i,j) 包括開關 SW1、電容元件 C1、開關 SW2、電晶體 M 及電容元件 C2。

[0308]

例如，可以將包括與掃描線 G1 (i) 電連接的閘極電極及與信號線 S1 (j) 電連接的第一電極的電晶體用於開關 SW1。

[0309]

電容元件 C1 包括與用於開關 SW1 的電晶體的第二電極電連接的第一電極以及與佈線 CSCOM 電連接的第二電極。

[0310]

例如，可以將包括與掃描線 G2 (i) 電連接的閘極電極及與信號線 S2 (j) 電連接的第一電極的電晶體用於開關 SW2。

[0311]

電晶體 M 包括與用於開關 SW2 的電晶體的第二電極電連接的閘極電極及與佈線 ANO 電連接的第一電極。

[0312]

此外，可以將包括以在閘極電極與導電膜之間夾著半導體膜的方式設置的導電膜的電晶體用於電晶體 M。例如，可以使用與能夠供應與電晶體 M 的第一電極相同的電位的佈線電連接的導電膜。

[0313]

電容元件 C2 包括與用於開關 SW2 的電晶體的第二電極電連接的第一電極及與電晶體 M 的第一電極電連接的第二電極。

[0314]

此外，第一顯示元件 750 (i,j) 的第一電極與用於開關 SW1 的電晶體的第二電極電連接，第一顯示元件 750 (i,j) 的第二電極與佈線 VCOM1 電連接。由此，可以驅動第一顯示元件 750 (i,j)。

[0315]

此外，第二顯示元件 550 (i,j) 的第一電極與電晶體 M 的第二電極電連接，第二顯示元件 550 (i,j) 的第二電極與佈線 VCOM2 電連接。由此，可以驅動第二顯示元件 550 (i,j)。

[0316]

《開關 SW1、開關 SW2、電晶體 M、電晶體 MD》

例如，可以將底閘極型或頂閘極型等電晶體用於開關 SW1、開關 SW2、電晶體 M、電晶體 MD 等。

[0317]

例如，可以利用將包含第 14 族元素的半導體用於半導體膜的電晶體。明確而言，可以將包含矽的半導體用於半導體膜。例如，可以使用將單晶矽、多晶矽、微晶矽或非晶矽等用於半導體膜的電晶體。

[0318]

例如，可以利用將氧化物半導體用於半導體膜的電晶體。明確而言，可以將包含銦的氧化物半導體或包含銦、鎵及鋅的氧化物半導體用於半導體膜。

[0319]

例如，可以將與將非晶矽用於半導體膜的電晶體相比關閉狀態下的洩漏電流更小的電晶體用於開關 SW1、開關 SW2、電晶體 M、電晶體 MD 等。明確而言，可以將對半導體膜 508 使用氧化物半導體的電晶體用於開關 SW1、開關 SW2、電晶體 M、電晶體 MD 等。

[0320]

由此，與利用將非晶矽用於半導體膜的電晶體的像素電路相比，可以使像素電路能夠保持的影像信號的時間長。明確而言，可以抑制閃爍的發生，並以低於 30Hz、較佳為低於 1Hz、更佳為低於 1 次/分的頻率供應選擇信號。其結果是，可以降低資訊處理裝置的使用者的眼疲勞。另外，可以降低伴隨驅動的功耗。

[0321]

能夠用於開關 SW1 的電晶體包括半導體膜 508 及具有與半導體膜 508 重疊的區域的導電膜 504（參照圖 19B）。另外，能夠用於開關 SW1 的電晶體包括導電膜 512A 及導電膜 512B。

[0322]

導電膜 504 具有閘極電極的功能，絕緣膜 506 具有閘極絕緣膜的功能。導電膜 512A 具有源極電極的功能和汲極電極的功能中的一個，導電膜 512B 具有源極電極的功能和汲極電極的功能中的另一個。

[0323]

此外，可以將包括以在與導電膜 504 之間夾著半導體膜 508 的方式設置的導電膜 524 的電晶體用作電晶體 M（參照圖 19C）。

[0324]

可以將依次層疊有包含鉬及氮的厚度為 10nm 的膜以及包含銅的厚度為 300nm 的膜的導電膜用作導電膜 504。

[0325]

可以將層疊有包含矽及氮的厚度為 400nm 的膜以及包含矽、氧及氮的厚度為 200nm 的膜的材料用作絕緣膜 506。

[0326]

可以將包含銦、鎳及鋅的厚度為 25nm 的膜用作半導體膜 508。

[0327]

可以將依次層疊有包含鎢的厚度為 50nm 的膜、包含鋁的厚度為 400nm 的膜、包含鈦的厚度為 100nm 的膜的導電膜用作導電膜 512A 或導電膜 512B。

[0328]

《第一顯示元件 750 (i, j) 》

例如，可以將具有控制反射光或透光的功能的顯示元件用作第一顯示元件 750 (i, j) 等。例如，可以使用組合有液晶元件與偏光板的結構或快門方式的 MEMS 顯示元件等。明確而言，藉由使用反射型顯示元件，可以抑制顯示面板的功耗。例如，可以將反射型液晶顯示元件用作第一顯示元件 750。

[0329]

此外，可以使用可藉由 IPS (In-Plane-Switching：平面內切換) 模式、TN (Twisted Nematic：扭曲向列) 模式、FFS (Fringe Field Switching：邊緣電場切換) 模式、ASM (Axially Symmetric aligned Micro-cell：軸對稱排列微單元) 模式、OCB (Optically Compensated Birefringence：光學補償彎曲) 模式、FLC (Ferroelectric Liquid Crystal：鐵電性液晶) 模式以及 AFLC (Anti Ferroelectric Liquid Crystal：反鐵電性液晶) 模式等驅動方法驅動的液晶元件。

[0330]

另外，可以使用可藉由例如如下模式驅動的液晶元件：垂直配向 (VA) 模式諸如 MVA (Multi-Domain Vertical Alignment：多象限垂直配向) 模式、PVA (Patterned Vertical Alignment：垂直配向構型) 模式、ECB (Electrically Controlled Birefringence：電控雙折射) 模式、CPA (Continuous Pinwheel Alignment：連續焰火狀排列) 模式、ASV (Advanced Super-View：超視覺)

模式等。

[0331]

例如，可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶、鐵電液晶、反鐵電液晶等。或者，可以使用呈現膽固醇相、層列相、立方相、手性向列相、各向同性相等的液晶材料。或者，可以使用呈現藍相的液晶材料。

[0332]

《《第一電極 751 (i,j)》》

例如，可以將用於佈線等的材料用於第一電極 751 (i,j)。明確而言，可以將反射膜用於第一電極 751 (i,j)。

[0333]

《《反射膜》》

例如，可以將反射可見光的材料用於反射膜。明確而言，可以將包含銀的材料用於反射膜。例如，可以將包含銀及鈰等的材料或包含銀及銅等的材料用於反射膜。

[0334]

反射膜例如反射透過包含液晶材料的層 753 的光。由此，可以將第一顯示元件 750 用作反射型液晶元件。另外，例如，可以將其表面不平坦的材料用於反射膜。由此，使入射的光向各種方向反射，而可以進行白色顯示。

[0335]

另外，不侷限於將第一電極 751 (i,j) 用於反射膜的結構。例如，可以在包含液晶材料的層 753 與第一電極 751 (i,j) 之間設置反射膜。或者，可以在反射膜與包含液晶材料的層 753 之間設置具有透光性的第一電極 751 (i,j)。

[0336]

《《開口 751H》》

當對於非開口的總面積的開口 751H 的總面積的比過大時，使用第一顯示元件 750 (i,j) 的顯示變暗。另外，當對於非開口的總面積的開口 751H 的總面積的比過小時，使用第二顯示元件 550 (i,j) 的顯示變暗。

[0337]

另外，當設置在反射膜中的開口 751H 的面積過小時，從第二顯示元件 550 所發射的光提取的光的效率降低。

[0338]

可以將多角形、四角形、橢圓形、圓形或十字等形狀用作開口 751H 的形狀。另外，可以將細條狀、狹縫狀、方格狀的形狀用作開口 751H 的形狀。此外，也可以將開口 751H 配置在相鄰的像素附近。較佳的是，以靠近具有顯示相同顏色的功能的其他像素的方式配置開口 751H。由此，可以抑制第二顯示元件 550 所發射的光射入到配置在鄰接的像素的彩色膜中的現象(也稱為串擾)。

[0339]

《第二電極 752》

例如，可以將對可見光具有透光性及導電性的材料用於第二電極 752。

[0340]

例如，可以將導電氧化物、薄得可以透光的金屬膜或金屬奈米線用於第二電極 752。

[0341]

明確而言，可以將包含銦的導電氧化物用於第二電極 752。或者，可以將厚度為 1nm 以上且 10nm 以下的金屬薄膜用於第二電極 752。或者，可以將包含銀的金屬奈米線用於第二電極 752。

[0342]

明確而言，可以將氧化銦、銦錫氧化物、銦鋅氧化物、氧化鋅、添加有鎘的氧化鋅、添加有鋁的氧化鋅等用於第二電極 752。

[0343]

《配向膜 AF1、配向膜 AF2》

例如，可以將包含聚醯亞胺等的材料用於配向膜 AF1 或配向膜 AF2。明確而言，可以使用藉由摩擦處理或光配向技術在預定的方向上配向而形成的材料。

[0344]

例如，可以將包含可溶性聚醯亞胺的膜用於配向膜 AF1 或配向膜 AF2。

[0345]

《彩色膜 CF1》

可以將使預定的顏色的光透過的材料用於彩色膜 CF1。由此，例如可以將彩色膜 CF1 用於濾色片。

[0346]

例如，可以將使藍色光透過的材料、使綠色光透過的材料、使紅色光

透過的材料、使黃色光透過的材料或使白色光透過的材料等用於彩色膜 CF1。

[0347]

《遮光膜 BM》

可以將防止透光的材料用於遮光膜 BM。由此，例如可以將遮光膜 BM 用於黑矩陣。

[0348]

《絕緣膜 771》

例如，可以將聚醯亞胺、環氧樹脂、丙烯酸樹脂等用於絕緣膜 771。

[0349]

《功能膜 770P》

例如，可以將偏光板、相位差板、擴散薄膜、防反射膜或聚光薄膜等用於功能膜 770P。或者，可以將包含二色性色素的偏光板用於功能膜 770P。

[0350]

另外，可以將抑制塵埃的附著的抗靜電膜、不容易被弄髒的具有拒水性的膜、抑制使用時的損傷的硬塗膜等用於功能膜 770P。

[0351]

《第二顯示元件 550 (i,j) 》

例如，可以將發光元件用於第二顯示元件 550 (i,j)。明確而言，可以將有機電致發光元件、無機電致發光元件或發光二極體等用於第二顯示元件 550 (i,j)。

[0352]

例如，可以將以發射藍色光的方式形成的疊層體、以發射綠色光的方式形成的疊層體或以發射紅色光的方式形成的疊層體等用於包含發光性有機化合物的層 553 (j)。

[0353]

例如，可以將沿著信號線 S1 (j) 在列方向上較長的帶狀疊層體用於包含發光性有機化合物的層 553 (j)。此外，可以將發射與包含發光性有機化合物的層 553 (j) 不同的顏色的光且沿著信號線 S1 (j+1) 在列方向上較長的帶狀疊層體用於包含發光性有機化合物的層 553 (j+1)。

[0354]

例如，可以將以發射白色光的方式形成的疊層體用於包含發光性有機化合物的層 553 (j) 及包含發光性有機化合物的層 553 (j+1)。明確而言，

可以將層疊有使用包含發射藍色光的螢光材料的發光性有機化合物的層及包含發射綠色光及紅色光的螢光材料以外的材料的層或包含發射黃色光的螢光材料以外的材料的層的疊層體用於包含發光性有機化合物的層 553 (j) 及包含發光性有機化合物的層 553 (j+1)。

[0355]

例如，可以將能夠用於佈線等的材料用於第三電極 551 (i,j) 或第四電極 552。

[0356]

例如，可以將選自能夠用於佈線等的材料的對可見光具有透光性的材料用於第三電極 551 (i,j)。

[0357]

明確而言，作為第三電極 551 (i,j) 可以使用導電氧化物或包含銦的導電氧化物、氧化銦、銦錫氧化物、銦鋅氧化物、氧化鋅、添加有鎳的氧化鋅等。或者，可以將薄得可以透光的金屬膜用於第三電極 551 (i,j)。

[0358]

例如，可以將選自能夠用於佈線等的材料的對可見光具有反射性的材料用於第四電極 552。

[0359]

〈驅動電路 GD〉

可以將移位暫存器等各種時序電路等用於驅動電路 GD。例如，可以將電晶體 MD、電容元件等用於驅動電路 GD。明確而言，可以使用包括能夠與電晶體 M 在同一製程中形成的半導體膜的電晶體。

[0360]

或者，可以將具有與能夠用於開關 SW1 的電晶體不同的結構的電晶體用於電晶體 MD。明確而言，可以將包括導電膜 524 的電晶體用於電晶體 MD (參照圖 19C)。

[0361]

在與導電膜 504 之間夾著半導體膜 508 的方式設置導電膜 524，在導電膜 524 與半導體膜 508 之間設置絕緣膜 516，並在半導體膜 508 與導電膜 504 之間設置絕緣膜 506。例如，使供應與導電膜 504 相同電位的佈線與導電膜 524 電連接。

[0362]

可以將與電晶體 M 相同的結構用於電晶體 MD。

[0363]

〈〈驅動電路 SD〉〉

例如，可以將積體電路用於驅動電路 SD。明確而言，可以將形成在矽基板上的積體電路用於驅動電路 SD。

[0364]

例如，可以利用 COG（Chip on glass：晶粒玻璃接合）法將驅動電路 SD 安裝於與像素電路 530（i，j）電連接的焊盤上。明確而言，可以使用異方性導電膜將積體電路安裝於焊盤上。

[0365]

焊盤可以與端子 519B 或端子 519C 在同一製程中形成。

[0366]

〈顯示面板的結構實例 2〉

圖 20A 及圖 20B 是說明本發明的一個實施方式的顯示面板 700B 的結構的圖。圖 20A 是沿圖 9A 的切斷線 X1-X2、X3-X4、X5-X6、X7-X8、X9-X10、X11-X12 中的剖面圖。圖 20B 是說明顯示面板的一部分的結構的剖面圖。

[0367]

顯示面板 700B 與參照圖 19A 至圖 19C 說明的顯示面板 700 的不同之處在於包括頂閘極型電晶體代替底閘極型電晶體。在此，關於能夠使用與上述說明相同的結構的部分援用上述說明，對不同的部分進行詳細說明。

[0368]

〈〈開關 SW1B、電晶體 MB、電晶體 MDB〉〉

能夠用於開關 SW1B 的電晶體、電晶體 MB 以及電晶體 MDB 包括具有與絕緣膜 501C 重疊的區域的導電膜 504 以及具有設置在絕緣膜 501C 與導電膜 504 之間的區域的半導體膜 508。此外，導電膜 504 具有閘極電極的功能（參照圖 20B）。

[0369]

半導體膜 508 具有：不與導電膜 504 重疊的第一區域 508A 及第二區域 508B；以及第一區域 508A 與第二區域 508B 之間的重疊於導電膜 504 的第三區域 508C。

[0370]

電晶體 MDB 在第三區域 508C 與導電膜 504 之間包括絕緣膜 506。絕緣膜 506 具有閘極絕緣膜的功能。

[0371]

第一區域 508A 及第二區域 508B 具有比第三區域 508C 低的電阻率，並具有源極區域的功能或汲極區域的功能。

[0372]

例如可以利用將在本實施方式的最後詳細說明的氧化物半導體的電阻率的控制方法在半導體膜 508 中形成第一區域 508A 及第二區域 508B。明確而言，可以適用使用包含稀有氣體的氣體的電漿處理。

[0373]

例如，可以將導電膜 504 用作遮罩。由此，第三區域 508C 的一部分的形狀可以自對準地與導電膜 504 的端部的形狀一致。

[0374]

電晶體 MDB 包括與第一區域 508A 接觸的導電膜 512A 以及與第二區域 508B 接觸的導電膜 512B。導電膜 512A 及導電膜 512B 具有源極電極或汲極電極的功能。

[0375]

可以將能夠與電晶體 MDB 在同一製程中形成的電晶體用於電晶體 MB。

[0376]

〈氧化物半導體的電阻率的控制方法〉

對控制氧化物半導體膜的電阻率的方法進行說明。

[0377]

可以將具有預定的電阻率的氧化物半導體膜用於半導體膜 508 或導電膜 524 等。

[0378]

例如，可以將控制氧化物半導體膜所包含的氫、水等雜質的濃度及/或膜中的氧缺陷的方法用於控制氧化物半導體的電阻率的方法。

[0379]

明確而言，可以將電漿處理用於增加或減少氫、水等雜質濃度及/或膜中的氧缺陷的方法。

[0380]

明確而言，可以利用使用包含選自稀有氣體（He、Ne、Ar、Kr、Xe）、氫、硼、磷及氮中的一種以上的氣體進行的電漿處理。例如，可以使用 Ar 氛圍下的電漿處理、Ar 和氫的混合氣體氛圍下的電漿處理、氮氛圍下的電

漿處理、Ar 和氨的混合氣體氛圍下的電漿處理或氮氛圍下的電漿處理等。由此，氧化物半導體膜可以具有高載子密度及低電阻率。

[0381]

或者，可以利用離子植入法、離子摻雜法或電漿浸沒離子佈植技術等，將氫、硼、磷或氮注入到氧化物半導體膜，由此使氧化物半導體膜具有低電阻率。

[0382]

或者，可以以接觸氧化物半導體膜的方式形成包含氫的絕緣膜，並且使氫從絕緣膜擴散到氧化物半導體膜。由此，可以提高氧化物半導體膜的載子密度，並降低電阻率。

[0383]

例如，藉由以接觸氧化物半導體膜的方式形成膜中的含氫濃度為 $1 \times 10^{22} \text{ atoms/cm}^3$ 以上的絕緣膜，可以有效地使氧化物半導體膜含氫。明確而言，可以將氮化矽膜用於以接觸氧化物半導體膜的方式形成的絕緣膜。

[0384]

包含在氧化物半導體膜中的氫與鍵合於金屬原子的氧起反應生成水，與此同時在發生氧脫離的晶格（或氧脫離的部分）中形成氧缺陷。當氫進入該氧缺陷時，有時產生作為載子的電子。另外，有時由於氫的一部分與鍵合於金屬原子的氧鍵合，產生作為載子的電子。由此，氧化物半導體膜可以具有高載子密度及低電阻率。

[0385]

明確而言，可以適當地將藉由二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）得到的氫濃度為 $8 \times 10^{19} \text{ atoms/cm}^3$ 以上、較佳為 $1 \times 10^{20} \text{ atoms/cm}^3$ 以上、更佳為 $5 \times 10^{20} \text{ atoms/cm}^3$ 以上的氧化物半導體用於導電膜 524。

[0386]

另一方面，可以將電阻率高的氧化物半導體用於形成有電晶體的通道的半導體膜。明確而言，可以將電阻率高的氧化物半導體用於半導體膜 508。

[0387]

例如，以接觸氧化物半導體的方式形成包含氧的絕緣膜（換言之，能夠釋放氧的絕緣膜），將氧從絕緣膜供應到氧化物半導體膜中，而可以填充膜中或介面的氧缺陷。由此，氧化物半導體膜可以具有高電阻率。

[0388]

例如，可以將氧化矽膜或氮化矽膜用於能釋放氧的絕緣膜。

[0389]

氧缺陷被填補且氫濃度被降低的氧化物半導體膜可以說是高純度本質或實質上高純度本質的氧化物半導體膜。在此，“實質上本質”是指氧化物半導體膜的載子密度低於 $8 \times 10^{11}/\text{cm}^3$ ，較佳為低於 $1 \times 10^{11}/\text{cm}^3$ ，更佳為低於 $1 \times 10^{10}/\text{cm}^3$ 。高純度本質或實質上高純度本質的氧化物半導體膜具有較少的載子發生源，因此可以具有較低的載子密度。此外，高純度本質或實質上高純度本質的氧化物半導體膜的缺陷態密度低，因此可以降低陷阱態密度。

[0390]

包括高純度本質或實質上高純度本質的氧化物半導體膜的電晶體的關態電流顯著低，即便是通道寬度為 $1 \times 10^6 \mu\text{m}$ 、通道長度 L 為 $10 \mu\text{m}$ 的元件，當源極電極與汲極電極間的電壓（汲極電壓）在 1V 至 10V 的範圍時，關態電流也可以為半導體參數分析儀的測定極限以下，亦即 $1 \times 10^{-13} \text{A}$ 以下。

[0391]

將上述高純度本質或實質上高純度本質的氧化物半導體膜用於通道區域的電晶體的電特性的變動小且可靠性高。

[0392]

明確而言，可以適當地將藉由二次離子質譜分析法（SIMS：Secondary Ion Mass Spectrometry）得到的氫濃度為 $2 \times 10^{20} \text{atoms}/\text{cm}^3$ 以下、較佳為 $5 \times 10^{19} \text{atoms}/\text{cm}^3$ 以下、更佳為 $1 \times 10^{19} \text{atoms}/\text{cm}^3$ 以下、更佳為低於 $5 \times 10^{18} \text{atoms}/\text{cm}^3$ 、更佳為 $1 \times 10^{18} \text{atoms}/\text{cm}^3$ 以下、更佳為 $5 \times 10^{17} \text{atoms}/\text{cm}^3$ 以下、更佳為 $1 \times 10^{16} \text{atoms}/\text{cm}^3$ 以下的氧化物半導體用於形成有電晶體的通道的半導體。

[0393]

將氫濃度及/或氧缺陷量比半導體膜 508 多且電阻率比半導體膜 508 低的氧化物半導體膜用於導電膜 524。

[0394]

另外，可以將包含其濃度為半導體膜 508 所包含的氫濃度的 2 倍以上，較佳為 10 倍以上的氫的膜用於導電膜 524。

[0395]

另外，可以將其電阻率為半導體膜 508 的電阻率的 1×10^{-8} 倍以上且低於 1×10^{-1} 倍的膜用於導電膜 524。

[0396]

明確而言，可以將其電阻率為 $1 \times 10^{-3} \Omega \text{cm}$ 以上且低於 $1 \times 10^4 \Omega \text{cm}$ ，較佳為 $1 \times 10^{-3} \Omega \text{cm}$ 以上且低於 $1 \times 10^{-1} \Omega \text{cm}$ 的膜用於導電膜 524。

[0397]

注意，本實施方式可以與本說明書所示的其他實施方式適當地組合。

[0398]

實施方式 5

在本實施方式中，參照圖 12A 至圖 12D 對可用於本發明的一個實施方式的顯示面板的電晶體的結構進行說明。

[0399]

〈半導體裝置的結構例子〉

圖 12A 是電晶體 100 的俯視圖，圖 12C 相當於沿著圖 12A 所示的切斷線 X1-X2 的切斷面的剖面圖，圖 12D 相當於沿著圖 12A 所示的切斷線 Y1-Y2 的切斷面的剖面圖。注意，在圖 12A 中，為了方便起見，省略電晶體 100 的組件的一部分（用作閘極絕緣膜的絕緣膜等）而進行圖示。此外，有時將切斷線 X1-X2 方向稱為通道長度方向，將切斷線 Y1-Y2 方向稱為通道寬度方向。注意，有時在後面的電晶體的俯視圖中也與圖 12A 同樣地省略組件的一部分。

[0400]

注意，可以將電晶體 100 用於實施方式 4 所說明的顯示面板 700 等。

[0401]

例如，當將電晶體 100 用於開關 SW1 時，將基板 102 換稱為絕緣膜 501C、將導電膜 104 換稱為導電膜 504、將層疊有絕緣膜 106 及絕緣膜 107 的疊層膜換稱為絕緣膜 506、將氧化物半導體膜 108 換稱為半導體膜 508、將導電膜 112a 換稱為導電膜 512A、將導電膜 112b 換稱為導電膜 512B、將層疊有絕緣膜 114 及絕緣膜 116 的疊層膜換稱為絕緣膜 516、並將絕緣膜 118 換稱為絕緣膜 518。

[0402]

電晶體 100 包括：基板 102 上的用作閘極電極的導電膜 104；基板 102 及導電膜 104 上的絕緣膜 106；絕緣膜 106 上的絕緣膜 107；絕緣膜 107 上的氧化物半導體膜 108；與氧化物半導體膜 108 電連接的用作源極電極的導電膜 112a；以及與氧化物半導體膜 108 電連接的用作汲極電極的導電膜 112b。另外，在電晶體 100 上，詳細地說，在導電膜 112a、112b 及氧化物

半導體膜 108 上設置有絕緣膜 114、116 及 118。絕緣膜 114、116 及 118 具有電晶體 100 的保護絕緣膜的功能。

[0403]

此外，氧化物半導體膜 108 包括用作閘極電極的導電膜 104 一側的第一氧化物半導體膜 108a 以及第一氧化物半導體膜 108a 上的第二氧化物半導體膜 108b。另外，絕緣膜 106 及絕緣膜 107 具有電晶體 100 的閘極絕緣膜的功能。

[0404]

作為氧化物半導體膜 108 可以使用 In-M (M 表示 Ti、Ga、Sn、Y、Zr、La、Ce、Nd 或 Hf) 氧化物及 In-M-Zn 氧化物。尤其是，作為氧化物半導體膜 108 較佳為使用 In-M-Zn 氧化物。

[0405]

此外，第一氧化物半導體膜 108a 包括其 In 的原子個數比大於 M 的原子個數比的第一區域。第二氧化物半導體膜 108b 包括其 In 的原子個數比少於第一氧化物半導體膜 108a 的第二區域。第二區域包括薄於第一區域的部分。

[0406]

藉由使第一氧化物半導體膜 108a 包括其 In 的原子個數比大於 M 的原子個數比的第一區域，可以提高電晶體 100 的場效移動率（有時簡單地稱為移動率或 μ_{FE} ）。明確而言，電晶體 100 的場效移動率可以超過 $10\text{cm}^2/\text{Vs}$ 。

[0407]

例如，藉由將上述場效移動率高的電晶體用於生成閘極信號的閘極驅動器（特別是，連接到閘極驅動器所包括的移位暫存器的輸出端子的解多工器），可以提供邊框寬度窄（也稱為窄邊框）的半導體裝置或顯示裝置。

[0408]

另一方面，當採用包括其 In 的原子個數比大於 M 的原子個數比的第一區域的第一氧化物半導體膜 108a 時，光照射時的電晶體 100 的電特性容易變動。然而，在本發明的一個實施方式的半導體裝置中，在第一氧化物半導體膜 108a 上形成有第二氧化物半導體膜 108b。另外，第二氧化物半導體膜 108b 的通道區域的厚度小於第一氧化物半導體膜 108a 的厚度。

[0409]

此外，因為第二氧化物半導體膜 108b 包括其 In 的原子個數比小於第一氧化物半導體膜 108a 的第二區域，所以其 E_g 大於第一氧化物半導體膜

108a。因此，具有第一氧化物半導體膜 108a 和第二氧化物半導體膜 108b 的疊層結構的氧化物半導體膜 108 的對光負偏壓應力測試的耐性變高。

[0410]

藉由採用上述結構的氧化物半導體膜，可以減少光照射時的氧化物半導體膜 108 的光吸收量。因此，能夠抑制光照射時的電晶體 100 的電特性變動。此外，因為在本發明的一個實施方式的半導體裝置中，絕緣膜 114 或絕緣膜 116 包含過量氧，所以可以進一步抑制光照射時的電晶體 100 的電特性變動。

[0411]

在此，參照圖 12B 詳細地說明氧化物半導體膜 108。

[0412]

圖 12B 是將圖 12C 所示的電晶體 100 的剖面中的氧化物半導體膜 108 附近放大的剖面圖。

[0413]

在圖 12B 中，將第一氧化物半導體膜 108a 的厚度表示為 t_1 ，將第二氧化物半導體膜 108b 的厚度表示為 t_{2-1} 及 t_{2-2} 。因為在第一氧化物半導體膜 108a 上設置有第二氧化物半導體膜 108b，所以在形成導電膜 112a、112b 時不會使第一氧化物半導體膜 108a 暴露於蝕刻氣體或蝕刻溶液等。因此，第一氧化物半導體膜 108a 不會變薄或幾乎不會變薄。另一方面，在第二氧化物半導體膜 108b 中，在形成導電膜 112a、112b 時第二氧化物半導體膜 108b 的不與導電膜 112a、112b 重疊的部分被蝕刻而形成凹部。也就是說，第二氧化物半導體膜 108b 的與導電膜 112a、112b 重疊的區域的厚度為 t_{2-1} ，第二氧化物半導體膜 108b 的不與導電膜 112a、112b 重疊的區域的厚度為 t_{2-2} 。

[0414]

第一氧化物半導體膜 108a 和第二氧化物半導體膜 108b 的厚度的關係較佳為 $t_{2-1} > t_1 > t_{2-2}$ 。藉由採用這種厚度的關係，可以提供具有高場效移動率且光照射時的臨界電壓的變動量少的電晶體。

[0415]

此外，當在電晶體 100 所具有的氧化物半導體膜 108 中形成有氧缺陷時，產生作為載子的電子，由此容易成為常開啓特性。由此，為了獲得穩定的電晶體特性，減少氧化物半導體膜 108 中的氧缺陷，特別減少第一氧化物半導體膜 108a 中的氧缺陷是重要的。於是，本發明的一個實施方式的

電晶體的結構特徵在於：藉由對氧化物半導體膜 108 上的絕緣膜，在此，氧化物半導體膜 108 上的絕緣膜 114 及/或絕緣膜 116 引入過量氧，使氧從絕緣膜 114 及/或絕緣膜 116 移動到氧化物半導體膜 108 中，來填補氧化物半導體膜 108 中的氧缺陷，特別填補第一氧化物半導體膜 108a 中的氧缺陷。

[0416]

另外，絕緣膜 114、116 更佳為具有含有超過化學計量組成的氧的區域（氧過量區域）。換句話說，絕緣膜 114、116 是一種能夠釋放氧的絕緣膜。此外，為了在絕緣膜 114、116 中設置氧過量區域，例如，藉由對成膜後的絕緣膜 114、116 引入氧形成氧過量區域。作為氧的引入方法，可以使用離子植入法、離子摻雜法、電漿浸沒離子佈植技術、電漿處理等。

[0417]

此外，為了填補第一氧化物半導體膜 108a 中的氧缺陷，較佳為使第二氧化物半導體膜 108b 的通道區域附近的厚度減薄。因此，滿足 $t_2 - 2 < t_1$ 的關係，即可。例如，第二氧化物半導體膜 108b 的通道區域附近的厚度較佳為 1nm 以上且 20nm 以下，更佳為 3nm 以上且 10nm 以下。

[0418]

下面，對本實施方式的半導體裝置所包括的其他組件進行詳細說明。

[0419]

〈基板〉

雖然對基板 102 的材料等沒有特別的限制，但是至少需要具有能夠承受後續的加熱處理的耐熱性。例如，作為基板 102，可以使用玻璃基板、陶瓷基板、石英基板、藍寶石基板等。

[0420]

另外，還可以使用以矽或碳化矽為材料的單晶半導體基板或多晶半導體基板、以矽鍺等為材料的化合物半導體基板、SOI（Silicon On Insulator：絕緣層上覆矽）基板等。

[0421]

並且也可以將在這些基板上設置有半導體元件的基板用作基板 102。

[0422]

當作為基板 102 使用玻璃基板時，藉由使用第 6 代（1500mm×1850mm）、第 7 代（1870mm×2200mm）、第 8 代（2200mm×2400mm）、第 9 代（2400mm×2800mm）、第 10 代（2950mm×3400mm）等的大面積基板，可以製造大型顯示裝置。

[0423]

作為基板 102，也可以使用撓性基板，並且在撓性基板上直接形成電晶體 100。或者，也可以在基板 102 與電晶體 100 之間設置剝離層。剝離層可以在如下情況下使用，亦即在剝離層上製造半導體裝置的一部分或全部，然後將其從基板 102 分離並轉置到其他基板上的情況。此時，也可以將電晶體 100 轉置到耐熱性低的基板或撓性基板上。

[0424]

〈用作閘極電極、源極電極及汲極電極的導電膜〉

用作閘極電極的導電膜 104、用作源極電極的導電膜 112a 及用作汲極電極的導電膜 112b 都可以使用選自鉻 (Cr)、銅 (Cu)、鋁 (Al)、金 (Au)、銀 (Ag)、鋅 (Zn)、鉬 (Mo)、鉭 (Ta)、鈦 (Ti)、鎢 (W)、錳 (Mn)、鎳 (Ni)、鐵 (Fe)、鈷 (Co) 中的金屬元素、以上述金屬元素為成分的合金或者組合上述金屬元素的合金等形成。

[0425]

此外，導電膜 104 及導電膜 112a、112b 也可以具有單層結構或者兩層以上的疊層結構。例如，可以舉出包含矽的鋁膜的單層結構、在鋁膜上層疊鈦膜的兩層結構、在氮化鈦膜上層疊鈦膜的兩層結構、在氮化鈦膜上層疊鎢膜的兩層結構、在氮化鉭膜或氮化鎢膜上層疊鎢膜的兩層結構以及依次層疊鈦膜、鋁膜和鈦膜的三層結構等。另外，還可以使用組合鋁與選自鈦、鉭、鎢、鉬、鉻、釵、鈳中的一種或多種而形成的合金膜或氮化膜。

[0426]

導電膜 104 及導電膜 112a、112b 也可以使用銦錫氧化物、包含氧化鎢的銦氧化物、包含氧化鎢的銦鋅氧化物、包含氧化鈦的銦氧化物、包含氧化鈦的銦錫氧化物、銦鋅氧化物、添加有氧化矽的銦錫氧化物等透光導電材料。

[0427]

另外，作為導電膜 104 及導電膜 112a、112b，也可以應用 Cu-X 合金膜 (X 為 Mn、Ni、Cr、Fe、Co、Mo、Ta 或 Ti)。藉由使用 Cu-X 合金膜，可以藉由濕蝕刻製程進行加工，從而可以抑制製造成本。

[0428]

〈用作閘極絕緣膜的絕緣膜〉

作為用作電晶體 100 的閘極絕緣膜的絕緣膜 106、107，可以分別使用藉由電漿增強化學氣相沉積 (PECVD: Plasma Enhanced Chemical Vapor

Deposition) 法、濺射法等形成的包括氧化矽膜、氧氮化矽膜、氮氧化矽膜、氮化矽膜、氧化鋁膜、氧化鉛膜、氧化釷膜、氧化鋯膜、氧化鎂膜、氧化鎳膜、氧化鈣膜和氧化鈉膜中的一種以上的絕緣膜。注意，也可以使用選自上述材料中的單層或三層以上的絕緣膜，而不採用絕緣膜 106 和絕緣膜 107 的疊層結構。

[0429]

絕緣膜 106 具有抑制氧透過的障壁膜的功能。例如，當對絕緣膜 107、114、116 及/或氧化物半導體膜 108 供應過量氧時，絕緣膜 106 能夠抑制氧透過。

[0430]

接觸於用作電晶體 100 的通道區域的氧化物半導體膜 108 的絕緣膜 107 較佳為氧化物絕緣膜，更佳為包括包含超過化學計量組成的氧的區域（氧過量區域）。換言之，絕緣膜 107 是能夠釋放氧的絕緣膜。為了在絕緣膜 107 中設置氧過量區域，例如在氧氛圍下形成絕緣膜 107 即可。或者，也可以對成膜後的絕緣膜 107 引入氧形成氧過量區域。作為氧的引入方法，可以使用離子植入法、離子摻雜法、電漿浸沒離子佈植技術、電漿處理等。

[0431]

此外，當作為絕緣膜 107 使用氧化鉛時發揮如下效果。氧化鉛的相對介電常數比氧化矽或氧氮化矽高。因此，可以使絕緣膜 107 的厚度比使用氧化矽的情況大，由此，可以減少穿隧電流引起的洩漏電流。也就是說，可以實現關態電流（off-state current）小的電晶體。再者，與具有非晶結構的氧化鉛相比，具有結晶結構的氧化鉛的相對介電常數較高。因此，為了形成關態電流低的電晶體，較佳為使用包括結晶結構的氧化鉛。作為結晶結構的一個例子，可以舉出單斜晶系或立方晶系等。注意，本發明的一個實施方式不侷限於此。

[0432]

注意，在本實施方式中，作為絕緣膜 106 形成氮化矽膜，作為絕緣膜 107 形成氧化矽膜。與氧化矽膜相比，氮化矽膜的相對介電常數較高且為了得到與氧化矽膜相等的靜電容量需要的厚度較大，因此，藉由使電晶體 100 的閘極絕緣膜包括氮化矽膜，可以增加絕緣膜的物理厚度。因此，可以藉由抑制電晶體 100 的絕緣耐壓的下降並提高絕緣耐壓來抑制電晶體 100 的靜電破壞。

[0433]

〈氧化物半導體膜〉

作為氧化物半導體膜 108 可以使用上述材料。

[0434]

當氧化物半導體膜 108 為 In-M-Zn 氧化物時，用來形成 In-M-Zn 氧化物的濺射靶材的金屬元素的原子個數比較佳為滿足 $\text{In} \geq \text{M}$ 及 $\text{Zn} \geq \text{M}$ 。這種濺射靶材的金屬元素的原子個數比較佳為 $\text{In:M:Zn}=1:1:1$ 、 $\text{In:M:Zn}=1:1:1.2$ 、 $\text{In:M:Zn}=2:1:3$ 、 $\text{In:M:Zn}=3:1:2$ 、 $\text{In:M:Zn}=4:2:4.1$ 。

[0435]

另外，當氧化物半導體膜 108 為 In-M-Zn 氧化物時，作為濺射靶材較佳為使用包含多晶的 In-M-Zn 氧化物的靶材。藉由使用包含多晶的 In-M-Zn 氧化物的靶材，容易形成具有結晶性的氧化物半導體膜 108。注意，所形成的氧化物半導體膜 108 的原子個數比分別包含上述濺射靶材中的金屬元素的原子個數比的 $\pm 40\%$ 的範圍內的誤差。例如，在作為濺射靶材使用原子個數比為 $\text{In:Ga:Zn}=4:2:4.1$ 時，有時所形成的氧化物半導體膜 108 的原子個數比為 $\text{In:Ga:Zn}=4:2:3$ 附近。

[0436]

例如，第一氧化物半導體膜 108a 可以使用上述 $\text{In:M:Zn}=2:1:3$ 、 $\text{In:M:Zn}=3:1:2$ 、 $\text{In:M:Zn}=4:2:4.1$ 等濺射靶材形成。此外，第二氧化物半導體膜 108b 可以使用上述 $\text{In:M:Zn}=1:1:1$ 、 $\text{In:M:Zn}=1:1:1.2$ 等濺射靶材形成。另外，作為用於第二氧化物半導體膜 108b 的濺射靶材的金屬元素的原子個數比，不一定需要滿足 $\text{In} \geq \text{M}$ 、 $\text{Zn} \geq \text{M}$ ，也可以滿足 $\text{In} \geq \text{M}$ 、 $\text{Zn} < \text{M}$ 。明確而言，可以舉出 $\text{In:M:Zn}=1:3:2$ 等。

[0437]

氧化物半導體膜 108 的能隙為 2eV 以上，較佳為 2.5eV 以上，更佳為 3eV 以上。如此，藉由使用能隙較寬的氧化物半導體，可以降低電晶體 100 的關態電流。特別是，作為第一氧化物半導體膜 108a 使用能隙為 2eV 以上，較佳為 2eV 以上且 3.0eV 以下的氧化物半導體膜，作為第二氧化物半導體膜 108b 使用能隙為 2.5eV 以上且 3.5eV 以下的氧化物半導體膜。此外，較佳為第二氧化物半導體膜 108b 的能隙大於第一氧化物半導體膜 108a 的能隙。

[0438]

此外，第一氧化物半導體膜 108a 及第二氧化物半導體膜 108b 的厚度分別為 3nm 以上且 200nm 以下，較佳為分別為 3nm 以上且 100nm 以下，

更佳為分別為 3nm 以上且 50nm 以下。注意，較佳為滿足上述厚度的關係。

[0439]

此外，作為第二氧化物半導體膜 108b 使用載子密度較低的氧化物半導體膜。例如，第二氧化物半導體膜 108b 的載子密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以下，較佳為 $1 \times 10^{15} \text{cm}^{-3}$ 以下，更佳為 $1 \times 10^{13} \text{cm}^{-3}$ 以下，進一步較佳為 $1 \times 10^{11} \text{cm}^{-3}$ 以下。

[0440]

本發明不侷限於上述記載，可以根據所需的電晶體的半導體特性及電特性（場效移動率、臨界電壓等）來使用具有適當的組成的材料。另外，較佳為適當地設定第一氧化物半導體膜 108a 及第二氧化物半導體膜 108b 的載子密度、雜質濃度、缺陷密度、金屬元素與氧的原子個數比、原子間距離、密度等，以得到所需的電晶體的半導體特性。

[0441]

藉由作為第一氧化物半導體膜 108a 及第二氧化物半導體膜 108b 分別使用雜質濃度低且缺陷態密度低的氧化物半導體膜，可以製造具有更優良的電特性的電晶體，所以是較佳的。這裡，將雜質濃度低且缺陷態密度低（氧缺陷少）的狀態稱為“高純度本質”或“實質上高純度本質”。因為高純度本質或實質上高純度本質的氧化物半導體膜的載子發生源較少，所以可以降低載子密度。因此，在該氧化物半導體膜中形成有通道區域的電晶體很少具有負臨界電壓的電特性（也稱為常開啓特性）。因為高純度本質或實質上高純度本質的氧化物半導體膜具有較低的缺陷態密度，所以有可能具有較低的陷阱態密度。高純度本質或實質上高純度本質的氧化物半導體膜的關態電流顯著低，即便是通道寬度為 $1 \times 10^6 \mu\text{m}$ 、通道長度 L 為 $10 \mu\text{m}$ 的元件，當源極電極與汲極電極間的電壓（汲極電壓）在 1V 至 10V 的範圍時，關態電流也可以為半導體參數分析儀的測定極限以下，亦即 $1 \times 10^{-13} \text{A}$ 以下。

[0442]

因此，在上述高純度本質或實質上高純度本質的氧化物半導體膜中形成有通道區域的電晶體可以是電特性變動小且可靠性高的電晶體。此外，被氧化物半導體膜的陷阱能階俘獲的電荷到消失需要較長的時間，有時像固定電荷那樣動作。因此，有時在陷阱態密度高的氧化物半導體膜中形成有通道區域的電晶體的電特性不穩定。作為雜質有氫、氮、鹼金屬或鹼土金屬等。

[0443]

包含在氧化物半導體膜中的氫與鍵合於金屬原子的氧起反應生成水，與此同時在發生氧脫離的晶格（或氧脫離的部分）中形成氧缺陷。當氫進入該氧缺陷時，有時生成作為載子的電子。另外，有時由於氫的一部分與鍵合於金屬原子的氧鍵合，產生作為載子的電子。因此，使用包含氫的氧化物半導體膜的電晶體容易具有常開啓特性。由此，較佳為儘可能減少氧化物半導體膜 108 中的氫。明確而言，在氧化物半導體膜 108 中，利用 SIMS（二次離子質譜分析法：Secondary Ion Mass Spectrometry）測得的氫濃度為 $2 \times 10^{20} \text{ atoms/cm}^3$ 以下，較佳為 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下，更佳為 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下，更佳為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下，更佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下，更佳為 $5 \times 10^{17} \text{ atoms/cm}^3$ 以下，更佳為 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下。

[0444]

此外，當第一氧化物半導體膜 108a 包含第 14 族元素之一的矽或碳時，在第一氧化物半導體膜 108a 中氧缺陷增加而導致第一氧化物半導體膜 108a 的 n 型化。因此，第一氧化物半導體膜 108a 中的矽或碳的濃度以及與第一氧化物半導體膜 108a 之間的介面附近的矽或碳的濃度（利用 SIMS 分析測得的濃度）為 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下，較佳為 $2 \times 10^{17} \text{ atoms/cm}^3$ 以下。

[0445]

另外，在第一氧化物半導體膜 108a 中，利用 SIMS 分析測得的鹼金屬或鹼土金屬的濃度為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下，較佳為 $2 \times 10^{16} \text{ atoms/cm}^3$ 以下。當鹼金屬及鹼土金屬與氧化物半導體鍵合時有時生成載子而使電晶體的關態電流增大。由此，較佳為降低第一氧化物半導體膜 108a 的鹼金屬或鹼土金屬的濃度。

[0446]

當在第一氧化物半導體膜 108a 中含有氮時，生成作為載子的電子，載子密度增加而導致第一氧化物半導體膜 108a 的 n 型化。其結果是，使用含有氮的氧化物半導體膜的電晶體容易具有常開啓特性。因此，較佳為儘可能地減少氧化物半導體膜中的氮，例如，利用 SIMS 分析測得的氮濃度較佳為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

[0447]

第一氧化物半導體膜 108a 及第二氧化物半導體膜 108b 可以分別具有非單晶結構。非單晶結構例如包括 CAAC-OS（C Axis Aligned Crystalline Oxide Semiconductor：c 軸配向結晶氧化物半導體）、多晶結構、微晶結構或非晶結構。

[0448]

〈用作電晶體的保護絕緣膜的絕緣膜〉

絕緣膜 114、116 具有對氧化物半導體膜 108 供應氧的功能。絕緣膜 118 具有電晶體 100 的保護絕緣膜的功能。絕緣膜 114、116 包含氧。絕緣膜 114 是能夠使氧透過的絕緣膜。注意，絕緣膜 114 還用作在後面形成絕緣膜 116 時緩解對氧化物半導體膜 108 造成的損傷的膜。

[0449]

作為絕緣膜 114，可以使用厚度為 5nm 以上且 150nm 以下，較佳為 5nm 以上且 50nm 以下的氧化矽、氧氮化矽等。

[0450]

此外，較佳為使絕緣膜 114 中的缺陷量較少，典型的是，藉由 ESR (Electron Spin Resonance：電子自旋共振) 測量的起因於矽的懸空鍵的 $g=2.001$ 處呈現的信號的自旋密度較佳為 $3 \times 10^{17} \text{ spins/cm}^3$ 以下。這是因為若絕緣膜 114 的缺陷密度高，氧則與該缺陷鍵合，而使絕緣膜 114 中的氧透過量減少。

[0451]

在絕緣膜 114 中，有時從外部進入絕緣膜 114 的氧不是全部移動到絕緣膜 114 的外部，而是其一部分殘留在絕緣膜 114 的內部。另外，有時在氧進入絕緣膜 114 的同時，絕緣膜 114 中含有的氧移動到絕緣膜 114 的外部，而在絕緣膜 114 中發生氧的移動。在形成能夠使氧透過的氧化物絕緣膜作為絕緣膜 114 時，可以使從設置在絕緣膜 114 上的絕緣膜 116 脫離的氧經由絕緣膜 114 移動到氧化物半導體膜 108 中。

[0452]

此外，絕緣膜 114 可以使用起因於氮氧化物的態密度低的氧化物絕緣膜形成。注意，該起因於氮氧化物的態密度有時會形成在氧化物半導體膜的價帶頂的能量 (E_{v_os}) 與氧化物半導體膜的導帶底的能量 (E_{c_os}) 之間。作為上述氧化物絕緣膜，可以使用氮氧化物的釋放量少的氧氮化矽膜或氮氧化物的釋放量少的氧氮化鋁膜等。

[0453]

此外，在熱脫附譜分析中，氮氧化物的釋放量少的氧氮化矽膜是氮釋放量比氮氧化物的釋放量多的膜，典型的是氮釋放量為 $1 \times 10^{18} \text{ cm}^{-3}$ 以上且 $5 \times 10^{19} \text{ cm}^{-3}$ 以下。注意，該氮釋放量為在進行膜表面溫度為 50°C 以上且 650°C 以下，較佳為 50°C 以上且 550°C 以下的加熱處理時的釋放量。

[0454]

氮氧化物 (NO_x , x 大於 0 以上且為 2 以下, 較佳為 1 以上且 2 以下), 典型的是 NO_2 或 NO , 在絕緣膜 114 等中形成能階。該能階位於氧化物半導體膜 108 的能隙中。由此, 當氮氧化物擴散到絕緣膜 114 與氧化物半導體膜 108 的介面時, 有時該能階在絕緣膜 114 一側俘獲電子。其結果是, 被俘獲的電子留在絕緣膜 114 與氧化物半導體膜 108 的介面附近, 由此使電晶體的臨界電壓向正方向漂移。

[0455]

另外, 當進行加熱處理時, 氮氧化物與氨及氧起反應。當進行加熱處理時, 絕緣膜 114 所包含的氮氧化物與絕緣膜 116 所包含的氨起反應, 由此絕緣膜 114 所包含的氮氧化物減少。因此, 在絕緣膜 114 與氧化物半導體膜 108 的介面中不容易俘獲電子。

[0456]

藉由作為絕緣膜 114 使用上述氧化物絕緣膜, 可以降低電晶體的臨界電壓的漂移, 從而可以降低電晶體的電特性的變動。

[0457]

藉由進行電晶體的製程的加熱處理, 典型的是 300°C 以上且低於 350°C 的加熱處理, 在對絕緣膜 114 利用 100K 以下的 ESR 測得的光譜中, 觀察到 g 值為 2.037 以上且 2.039 以下的第一信號、 g 值為 2.001 以上且 2.003 以下的第二信號以及 g 值為 1.964 以上且 1.966 以下的第三信號。在 X 帶的 ESR 測定中, 第一信號與第二信號之間的分割寬度 (split width) 及第二信號與第三信號之間的分割寬度大約為 5mT。另外, g 值為 2.037 以上且 2.039 以下的第一信號、 g 值為 2.001 以上且 2.003 以下的第二信號以及 g 值為 1.964 以上且 1.966 以下的第三信號的自旋密度的總和低於 $1 \times 10^{18} \text{spins/cm}^3$, 典型為 $1 \times 10^{17} \text{spins/cm}^3$ 以上且低於 $1 \times 10^{18} \text{spins/cm}^3$ 。

[0458]

在 100K 以下的 ESR 譜中, g 值為 2.037 以上且 2.039 以下的第一信號、 g 值為 2.001 以上且 2.003 以下的第二信號以及 g 值為 1.964 以上且 1.966 以下的第三信號相當於起因於氮氧化物 (NO_x , x 大於 0 以上且為 2 以下, 較佳為 1 以上且 2 以下) 的信號。作為氮氧化物的典型例子, 有一氧化氮、二氧化氮等。就是說, g 值為 2.037 以上且 2.039 以下的第一信號、 g 值為 2.001 以上且 2.003 以下的第二信號以及 g 值為 1.964 以上且 1.966 以下的第三信號的自旋密度的總數越少, 氧化物絕緣膜中的氮氧化物含量越少。

[0459]

另外，對上述氧化物絕緣膜利用 SIMS 測得的氮濃度為 $6 \times 10^{20} \text{atoms/cm}^3$ 以下。

[0460]

藉由在基板溫度為 220°C 以上且 350°C 以下的情況下利用使用矽烷及一氧化二氮的 PECVD 法形成上述氧化物絕緣膜，可以形成緻密且硬度高的膜。

[0461]

絕緣膜 116 使用其氧含量超過化學計量組成的氧化物絕緣膜形成。其氧含量超過化學計量組成的氧化物絕緣膜由於被加熱而其一部分的氧脫離。藉由 TDS 分析，其氧含量超過化學計量組成的氧化物絕緣膜換算為氧原子的氧的脫離量為 $1.0 \times 10^{19} \text{atoms/cm}^3$ 以上，較佳為 $3.0 \times 10^{20} \text{atoms/cm}^3$ 以上。注意，上述 TDS 分析時的膜的表面溫度較佳為 100°C 以上且 700°C 以下或 100°C 以上且 500°C 以下。

[0462]

作為絕緣膜 116 可以使用厚度為 30nm 以上且 500nm 以下，較佳為 50nm 以上且 400nm 以下的氧化矽膜、氮化矽膜等。

[0463]

此外，較佳為使絕緣膜 116 中的缺陷量較少，典型的是，藉由 ESR 測量的起因於矽的懸空鍵的 $g=2.001$ 處呈現的信號的自旋密度低於 $1.5 \times 10^{18} \text{spins/cm}^3$ ，更佳為 $1 \times 10^{18} \text{spins/cm}^3$ 以下。由於絕緣膜 116 與絕緣膜 114 相比離氧化物半導體膜 108 更遠，所以絕緣膜 116 的缺陷密度也可以高於絕緣膜 114。

[0464]

另外，因為絕緣膜 114、116 可以使用相同種類材料形成，所以有時無法明確地確認到絕緣膜 114 與絕緣膜 116 之間的介面。因此，在本實施方式中，以虛線圖示出絕緣膜 114 與絕緣膜 116 之間的介面。注意，在本實施方式中，雖然說明絕緣膜 114 與絕緣膜 116 的兩層結構，但是不侷限於此，例如，也可以採用絕緣膜 114 的單層結構。

[0465]

絕緣膜 118 包含氮。另外，絕緣膜 118 包含氮及矽。此外，絕緣膜 118 具有能夠阻擋氧、氫、水、鹼金屬、鹼土金屬等的功能。藉由設置絕緣膜 118，能夠防止氧從氧化物半導體膜 108 擴散到外部，並且能夠防止絕緣膜

114、116 所包含的氧擴散到外部，還能夠防止氫、水等從外部侵入氧化物半導體膜 108 中。作為絕緣膜 118，例如可以使用氮化物絕緣膜。作為該氮化物絕緣膜，有氮化矽、氮氧化矽、氮化鋁、氮氧化鋁等。另外，也可以設置對氧、氫、水等具有阻擋效果的氧化物絕緣膜代替對氧、氫、水、鹼金屬、鹼土金屬等具有阻擋效果的氮化物絕緣膜。作為對氧、氫、水等具有阻擋效果的氧化物絕緣膜，有氧化鋁膜、氧氮化鋁膜、氧化鎵膜、氧氮化鎵膜、氧化釷膜、氧氮化釷膜、氧化鉛膜、氧氮化鉛膜等。

[0466]

雖然上述所記載的導電膜、絕緣膜及氧化物半導體膜等各種膜可以利用濺射法或 PECVD 法形成，但是也可以利用例如熱 CVD（Chemical Vapor Deposition：有機金屬化學氣相沉積）法形成。作為熱 CVD 法的例子，可以使用 MOCVD（Metal Organic Chemical Vapor Deposition：有機金屬化學氣相沉積）法或 ALD（Atomic Layer Deposition：原子層沉積）法。

[0467]

由於熱 CVD 法是不使用電漿的成膜方法，因此具有不產生因電漿損傷所引起的缺陷的優點。

[0468]

可以以如下方法進行利用熱 CVD 法的成膜：將源氣體及氧化劑同時供應到腔室內，將腔室內的壓力設定為大氣壓或減壓，使其在基板附近或在基板上發生反應而沉積在基板上。

[0469]

另外，也可以以如下方法進行利用 ALD 法的成膜：將腔室內的壓力設定為大氣壓或減壓，將用於反應的源氣體依次引入腔室，並且按該順序反復地引入氣體。例如，藉由切換各開關閥（也稱為高速閥）來將兩種以上的源氣體依次供應到腔室內，為了防止多種源氣體混合，在引入第一源氣體的同時或之後引入惰性氣體（氫或氮等）等，然後引入第二源氣體。注意，當同時引入第一源氣體及惰性氣體時，惰性氣體被用作載子氣體，另外，可以在引入第二源氣體的同時引入惰性氣體。另外，也可以不引入惰性氣體而藉由真空抽氣將第一源氣體排出，然後引入第二源氣體。第一源氣體附著到基板表面形成第一層，之後引入的第二源氣體與該第一層起反應，由此第二層層疊在第一層上而形成薄膜。藉由按該順序反復多次地引入氣體直到獲得所希望的厚度為止，可以形成步階覆蓋性良好的薄膜。由於薄膜的厚度可以根據按順序反復引入氣體的次數來進行調節，因此，ALD

法可以準確地調節厚度而適用於製造微型 FET。

[0470]

藉由 MOCVD 法或 ALD 法等熱 CVD 法可以形成上述實施方式所述的導電膜、絕緣膜、氧化物半導體膜及金屬氧化膜等各種膜，例如，當形成 In-Ga-ZnO 膜時，使用三甲基銦、三甲基鎵及二甲基鋅。三甲基銦的化學式為 $\text{In}(\text{CH}_3)_3$ 。三甲基鎵的化學式為 $\text{Ga}(\text{CH}_3)_3$ 。另外，二甲基鋅的化學式為 $\text{Zn}(\text{CH}_3)_2$ 。另外，不侷限於上述組合，也可以使用三乙基鎵（化學式為 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ）代替三甲基鎵，並使用二乙基鋅（化學式為 $\text{Zn}(\text{C}_2\text{H}_5)_2$ ）代替二甲基鋅。

[0471]

例如，在使用利用 ALD 法的成膜裝置形成氧化鉛膜時，使用如下兩種氣體：藉由使包含溶劑和鉛前體化合物的液體（鉛醇鹽、四二甲基醯胺鉛（TDMAH）等鉛醯胺）氣化而得到的源氣體；以及用作氧化劑的臭氧（ O_3 ）。此外，四二甲基醯胺鉛的化學式為 $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$ 。另外，作為其他材料液有四（乙基甲基醯胺）鉛等。

[0472]

例如，在使用利用 ALD 法的成膜裝置形成氧化鋁膜時，使用如下兩種氣體：藉由使包含溶劑和鋁前體化合物的液體（三甲基鋁（TMA）等）氣化而得到的源氣體；以及用作氧化劑的 H_2O 。此外，三甲基鋁的化學式為 $\text{Al}(\text{CH}_3)_3$ 。另外，作為其他材料液有三（二甲基醯胺）鋁、三異丁基鋁、鋁三（2，2，6，6-四甲基-3，5-庚二酮）等。

[0473]

例如，在使用利用 ALD 法的成膜裝置形成氧化矽膜時，使六氯乙矽烷附著在被成膜面上，去除附著物所包含的氯，供應氧化性氣體（ O_2 、一氧化二氮）的自由基使其與附著物起反應。

[0474]

例如，在使用利用 ALD 法的成膜裝置形成鎢膜時，依次反復引入 WF_6 氣體和 B_2H_6 氣體形成初始鎢膜，然後使用 WF_6 氣體和 H_2 氣體形成鎢膜。注意，也可以使用 SiH_4 氣體代替 B_2H_6 氣體。

[0475]

例如，在使用利用 ALD 法的成膜裝置形成氧化物半導體膜如 In-Ga-ZnO 膜時，依次反復引入 $\text{In}(\text{CH}_3)_3$ 氣體和 O_3 氣體形成 In-O 層，然後使用 $\text{Ga}(\text{CH}_3)_3$ 氣體和 O_3 氣體形成 GaO 層，之後使用 $\text{Zn}(\text{CH}_3)_2$ 氣

體和 O_3 氣體形成 ZnO 層。注意，這些層的順序不侷限於上述例子。此外，也可以混合這些氣體來形成混合化合物層如 $In-Ga-O$ 層、 $In-Zn-O$ 層、 $Ga-Zn-O$ 層等。注意，雖然也可以使用利用 Ar 等惰性氣體使水起泡而得到的 H_2O 氣體代替 O_3 氣體，但是較佳為使用不包含 H 的 O_3 氣體。另外，也可以使用 $In(C_2H_5)_3$ 氣體代替 $In(CH_3)_3$ 氣體。另外，也可以使用 $Ga(C_2H_5)_3$ 氣體代替 $Ga(CH_3)_3$ 氣體。另外，也可以使用 $Zn(CH_3)_2$ 氣體。

[0476]

注意，本實施方式可以與本說明書所示的其他實施方式適當地組合。

[0477]

實施方式 6

在本實施方式中，參照圖 13A 至圖 13C 對可用於本發明的一個實施方式的顯示面板的電晶體的結構進行說明。

[0478]

〈半導體裝置的結構例子〉

圖 13A 是電晶體 100 的俯視圖，圖 13B 相當於沿著 13A 所示的切斷線 $X1-X2$ 的切斷面的剖面圖，圖 13C 相當於沿著圖 13A 所示的切斷線 $Y1-Y2$ 的切斷面的剖面圖。注意，在圖 13A 中，為了方便起見，省略電晶體 100 的組件的一部分（用作閘極絕緣膜的絕緣膜等）而進行圖示。此外，有時將切斷線 $X1-X2$ 方向稱為通道長度方向，將切斷線 $Y1-Y2$ 方向稱為通道寬度方向。注意，有時在後面的電晶體的俯視圖中也與圖 13A 同樣地省略組件的一部分。

[0479]

注意，可以將電晶體 100 用於實施方式 4 所說明的顯示面板 700 等。

[0480]

例如，當將電晶體 100 用於電晶體 M 或電晶體 MD 時，將基板 102 換稱為絕緣膜 501C、將導電膜 104 換稱為導電膜 504、將層疊有絕緣膜 106 及絕緣膜 107 的疊層膜換稱為絕緣膜 506、將氧化物半導體膜 108 換稱為半導體膜 508、將導電膜 112a 換稱為導電膜 512A、將導電膜 112b 換稱為導電膜 512B、將層疊有絕緣膜 114 及絕緣膜 116 的疊層膜換稱為絕緣膜 516、將絕緣膜 118 換稱為絕緣膜 518、並將導電膜 120b 換稱為導電膜 524。

[0481]

電晶體 100 包括：基板 102 上的用作第一閘極電極的導電膜 104；基板

102 及導電膜 104 上的絕緣膜 106；絕緣膜 106 上的絕緣膜 107；絕緣膜 107 上的氧化物半導體膜 108；與氧化物半導體膜 108 電連接的用作源極電極的導電膜 112a；與氧化物半導體膜 108 電連接的用作汲極電極的導電膜 112b；氧化物半導體膜 108、導電膜 112a 及 112b 上的絕緣膜 114、116；設置在絕緣膜 116 上且與導電膜 112b 電連接的導電膜 120a；絕緣膜 116 上的導電膜 120b；以及絕緣膜 116 及導電膜 120a、120b 上的絕緣膜 118。

[0482]

另外，在電晶體 100 中，絕緣膜 106、107 具有作為電晶體 100 的第一閘極絕緣膜的功能，絕緣膜 114、116 具有作為電晶體 100 的第二閘極絕緣膜的功能，絕緣膜 118 具有作為電晶體 100 的保護絕緣膜的功能。注意，在本說明書等中，有時將絕緣膜 106、107、絕緣膜 114、116、以及絕緣膜 118 分別稱為第一絕緣膜、第二絕緣膜以及第三絕緣膜。

[0483]

可以將導電膜 120b 用於電晶體 100 的第二閘極電極。

[0484]

另外，當將電晶體 100 用於顯示面板的像素部時，可以將導電膜 120a 用於顯示元件的電極等。

[0485]

另外，氧化物半導體膜 108 包括用作第一閘極電極的導電膜 104 一側的氧化物半導體膜 108b 以及氧化物半導體膜 108b 上的氧化物半導體膜 108c。另外，氧化物半導體膜 108b 及氧化物半導體膜 108c 包括 In、M（M 是 Al、Ga、Y 或 Sn）及 Zn。

[0486]

例如，作為氧化物半導體膜 108b，較佳為包括 In 的原子個數比大於 M 的原子個數比的區域。另外，作為氧化物半導體膜 108c，較佳為包括 In 的原子個數比小於氧化物半導體膜 108b 的區域。

[0487]

藉由使氧化物半導體膜 108b 包括其 In 的原子個數比大於 M 的原子個數比的區域，可以提高電晶體 100 的場效移動率（有時簡單地稱為移動率或 μ_{FE} ）。明確而言，電晶體 100 的場效移動率可以超過 $10\text{cm}^2/\text{Vs}$ ，較佳的是，電晶體 100 的場效移動率可以超過 $30\text{cm}^2/\text{Vs}$ 。

[0488]

例如，藉由將上述場效移動率高的電晶體用於生成閘極信號的閘極驅動器（特別是，連接到閘極驅動器所包括的移位暫存器的輸出端子的解多工器），可以提供邊框寬度窄（也稱為窄邊框）的半導體裝置或顯示裝置。

[0489]

另一方面，當氧化物半導體膜 108b 包括 In 的原子個數比大於 M 的原子個數比的區域時，當光照射時電晶體 100 的電特性容易變動。然而，在本發明的一個實施方式的半導體裝置中，氧化物半導體膜 108b 上形成有氧化物半導體膜 108c。另外，氧化物半導體膜 108c 包括 In 的原子個數比小於氧化物半導體膜 108b 的區域，所以氧化物半導體膜 108c 的 E_g 大於氧化物半導體膜 108b。因此，採用氧化物半導體膜 108b 與氧化物半導體膜 108c 的疊層結構的氧化物半導體膜 108 能夠提高對光負偏壓應力測試的耐性。

[0490]

另外，在氧化物半導體膜 108 中，尤其是混入到氧化物半導體膜 108b 的通道區域的氫或水分等雜質對電晶體特性造成影響而引起問題。因此，在氧化物半導體膜 108b 中的通道區域中，氫或水分等雜質越少越好。另外，形成在氧化物半導體膜 108b 中的通道區域中的氧缺陷對電晶體特性造成影響而引起問題。例如，當在氧化物半導體膜 108b 的通道區域中形成有氧缺陷時，該氧缺陷與氫鍵合，而成為載子供應源。當在氧化物半導體膜 108b 的通道區域中產生載子供應源時，包括氧化物半導體膜 108b 的電晶體 100 的電特性發生變動，典型為臨界電壓的漂移。因此，在氧化物半導體膜 108b 的通道區域中，氧缺陷越少越好。

[0491]

於是，在本發明的一個實施方式中，接觸於氧化物半導體膜 108 的絕緣膜，明確而言，形成在氧化物半導體膜 108 下方的絕緣膜 107 及形成在氧化物半導體膜 108 上方的絕緣膜 114、116 包含過量氧。藉由使氧或過量氧從絕緣膜 107 及絕緣膜 114、116 移動到氧化物半導體膜 108，能夠減少氧化物半導體膜中的氧缺陷。因此，能夠抑制電晶體 100 的電特性，尤其是因光照射產生的電晶體 100 的變動。

[0492]

另外，在本發明的一個實施方式中，為了使絕緣膜 107 及絕緣膜 114、116 包含過量氧，使用不增加製程或製程的增加極少的製造方法。因此，能夠提高電晶體 100 的良率。

[0493]

明確而言，在形成氧化物半導體膜 108b 的製程中，藉由利用濺射法在包含氧氣體的氛圍下形成氧化物半導體膜 108b，對其上形成有氧化物半導體膜 108b 的絕緣膜 107 添加氧或過量氧。

[0494]

另外，在形成導電膜 120a、120b 的製程中，藉由利用濺射法在包含氧氣體的氛圍下形成導電膜 120a、120b，對其上形成有導電膜 120a、120b 的絕緣膜 116 添加氧或過量氧。注意，當對絕緣膜 116 添加氧或過量氧時，有時還對位於絕緣膜 116 的下方的絕緣膜 114 及氧化物半導體膜 108 添加氧或過量氧。

[0495]

〈氧化物導電體〉

接著，對氧化物導電體進行說明。在形成導電膜 120a、120b 的製程中，導電膜 120a、120b 被用作抑制氧從絕緣膜 114、116 釋放的保護膜。另外，導電膜 120a、120b 在形成絕緣膜 118 的製程之前具有作為半導體的功能，而導電膜 120a、120b 在形成絕緣膜 118 的製程之後具有作為導電體的功能。

[0496]

為了將導電膜 120a、120b 用作導電體，在導電膜 120a、120b 中形成氧缺陷，對該氧缺陷從絕緣膜 118 添加氫，由此在傳導帶附近形成施體能階。其結果是，導電膜 120a、120b 的導電性變高而成為導電體。可以將成為導電體的導電膜 120a、120b 分別稱為氧化物導電體。一般而言，氧化物半導體的能隙較大，所以對可見光具有透光性。另一方面，氧化物導電體是在傳導帶附近具有施體能階的氧化物半導體。因此，氧化物導電體的起因於該施體能階的吸收的影響較小，而對可見光具有與氧化物半導體相同程度的透光性。

[0497]

〈半導體裝置的組件〉

下面將對本實施方式的半導體裝置所包括的組件進行詳細說明。

[0498]

注意，下面的材料可以使用與實施方式 5 所說明的材料同樣的材料。

[0499]

可以將可用於實施方式 5 所說明的基板 102 的材料用於基板 102。另外，可以將可用於實施方式 5 所說明的絕緣膜 106、107 的材料用於絕緣膜 106、107。

[0500]

另外，可以將可用於實施方式 5 所說明的用作閘極電極、源極電極及汲極電極的導電膜的材料用於用作第一閘極電極、源極電極及汲極電極的導電膜。

[0501]

〈氧化物半導體膜〉

作為氧化物半導體膜 108 可以使用上述材料。

[0502]

當氧化物半導體膜 108b 為 In-M-Zn 氧化物時，用來形成 In-M-Zn 氧化物的濺射靶材的金屬元素的原子個數比較佳為滿足 $\text{In} > \text{M}$ 。作為這種濺射靶材的金屬元素的原子個數比，可以舉出 $\text{In:M:Zn}=2:1:3$ 、 $\text{In:M:Zn}=3:1:2$ 、 $\text{In:M:Zn}=4:2:4.1$ 等。

[0503]

另外，當氧化物半導體膜 108c 為 In-M-Zn 氧化物時，用來形成 In-M-Zn 氧化物的濺射靶材的金屬元素的原子個數比較佳為滿足 $\text{In} \leq \text{M}$ 。作為這種濺射靶材的金屬元素的原子個數比，可以舉出 $\text{In:M:Zn}=1:1:1$ 、 $\text{In:M:Zn}=1:1:1.2$ 、 $\text{In:M:Zn}=1:3:2$ 、 $\text{In:M:Zn}=1:3:4$ 、 $\text{In:M:Zn}=1:3:6$ 、 $\text{In:M:Zn}=1:4:5$ 等。

[0504]

另外，當氧化物半導體膜 108b 及氧化物半導體膜 108c 為 In-M-Zn 氧化物時，作為濺射靶材較佳為使用包含多晶的 In-M-Zn 氧化物的靶材。藉由使用包含多晶的 In-M-Zn 氧化物的靶材，容易形成具有結晶性的氧化物半導體膜 108b 及氧化物半導體膜 108c。注意，所形成的氧化物半導體膜 108b 及氧化物半導體膜 108c 的原子個數比分別包含上述濺射靶材中的金屬元素的原子個數比的 $\pm 40\%$ 的範圍內的誤差。例如，在作為氧化物半導體膜 108b 的濺射靶材使用原子個數比為 $\text{In:Ga:Zn}=4:2:4.1$ 時，有時所形成的氧化物半導體膜 108b 的原子個數比為 $\text{In:Ga:Zn}=4:2:3$ 附近。

[0505]

氧化物半導體膜 108 的能隙為 2eV 以上，較佳為 2.5eV 以上，更佳為 3eV 以上。如此，藉由使用能隙較寬的氧化物半導體，可以降低電晶體 100 的關態電流。尤其是，作為氧化物半導體膜 108b 使用能隙為 2eV 以上，較佳為 2eV 以上且 3.0eV 以下的氧化物半導體膜，作為氧化物半導體膜 108c 使用能隙為 2.5eV 以上且 3.5eV 以下的氧化物半導體膜。此外，較佳為氧化

物半導體膜 108c 的能隙大於氧化物半導體膜 108b 的能隙。

[0506]

此外，氧化物半導體膜 108b 及氧化物半導體膜 108c 的厚度分別為 3nm 以上且 200nm 以下，較佳為分別為 3nm 以上且 100nm 以下，更佳為分別為 3nm 以上且 50nm 以下。

[0507]

此外，作為氧化物半導體膜 108c 使用載子密度較低的氧化物半導體膜。例如，氧化物半導體膜 108c 的載子密度為 $1 \times 10^{17} \text{cm}^{-3}$ 以下，較佳為 $1 \times 10^{15} \text{cm}^{-3}$ 以下，更佳為 $1 \times 10^{13} \text{cm}^{-3}$ 以下，進一步較佳為 $1 \times 10^{11} \text{cm}^{-3}$ 以下。

[0508]

本發明不侷限於上述記載，可以根據所需的電晶體的半導體特性及電特性（場效移動率、臨界電壓等）來使用具有適當的組成的材料。另外，較佳為適當地設定氧化物半導體膜 108b 及氧化物半導體膜 108c 的載子密度、雜質濃度、缺陷密度、金屬元素與氧的原子個數比、原子間距離、密度等，以得到所需的電晶體的半導體特性。

[0509]

藉由作為氧化物半導體膜 108b 及氧化物半導體膜 108c 分別使用雜質濃度低且缺陷態密度低的氧化物半導體膜，可以製造具有更優良的電特性的電晶體，所以是較佳的。這裡，將雜質濃度低且缺陷態密度低（氧缺陷少）的狀態稱為“高純度本質”或“實質上高純度本質”。因為高純度本質或實質上高純度本質的氧化物半導體膜的載子發生源較少，所以可以降低載子密度。因此，在該氧化物半導體膜中形成有通道區域的電晶體很少具有負臨界電壓的電特性（也稱為常開啓特性）。因為高純度本質或實質上高純度本質的氧化物半導體膜具有較低的缺陷態密度，所以有可能具有較低的陷阱態密度。高純度本質或實質上高純度本質的氧化物半導體膜的關態電流顯著低，即便是通道寬度為 $1 \times 10^6 \mu\text{m}$ 、通道長度 L 為 $10 \mu\text{m}$ 的元件，當源極電極與汲極電極間的電壓（汲極電壓）在 1V 至 10V 的範圍時，關態電流也可以為半導體參數分析儀的測定極限以下，亦即 $1 \times 10^{-13} \text{A}$ 以下。

[0510]

因此，在上述高純度本質或實質上高純度本質的氧化物半導體膜中形成有通道區域的電晶體可以是電特性變動小且可靠性高的電晶體。此外，被氧化物半導體膜的陷阱能階俘獲的電荷到消失需要較長的時間，有時像固定電荷那樣動作。因此，有時在陷阱態密度高的氧化物半導體膜中形成

有通道區域的電晶體的電特性不穩定。作為雜質有氫、氮、鹼金屬或鹼土金屬等。

[0511]

包含在氧化物半導體膜中的氫與鍵合於金屬原子的氧起反應生成水，與此同時在發生氧脫離的晶格（或氧脫離的部分）中形成氧缺陷。當氫進入該氧缺陷時，有時生成作為載子的電子。另外，有時由於氫的一部分與鍵合於金屬原子的氧鍵合，產生作為載子的電子。因此，使用包含氫的氧化物半導體膜的電晶體容易具有常開啓特性。由此，較佳為儘可能減少氧化物半導體膜 108 中的氫。明確而言，在氧化物半導體膜 108 中，利用 SIMS（二次離子質譜分析法：Secondary Ion Mass Spectrometry）測得的氫濃度為 $2 \times 10^{20} \text{ atoms/cm}^3$ 以下，較佳為 $5 \times 10^{19} \text{ atoms/cm}^3$ 以下，更佳為 $1 \times 10^{19} \text{ atoms/cm}^3$ 以下，更佳為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下，更佳為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下，更佳為 $5 \times 10^{17} \text{ atoms/cm}^3$ 以下，更佳為 $1 \times 10^{16} \text{ atoms/cm}^3$ 以下。

[0512]

另外，氧化物半導體膜 108b 較佳為包括氫濃度小於氧化物半導體膜 108c 的區域。藉由使氧化物半導體膜 108b 包括氫濃度小於氧化物半導體膜 108c 的區域，可以提供可靠性高的半導體裝置。

[0513]

此外，當氧化物半導體膜 108b 包含第 14 族元素之一的矽或碳時，在氧化物半導體膜 108b 中氧缺陷增加而導致氧化物半導體膜 108b 的 n 型化。因此，氧化物半導體膜 108b 中的矽或碳的濃度以及與氧化物半導體膜 108b 之間的介面附近的矽或碳的濃度（利用 SIMS 分析測得的濃度）為 $2 \times 10^{18} \text{ atoms/cm}^3$ 以下，較佳為 $2 \times 10^{17} \text{ atoms/cm}^3$ 以下。

[0514]

另外，在氧化物半導體膜 108b 中，利用 SIMS 分析測得的鹼金屬或鹼土金屬的濃度為 $1 \times 10^{18} \text{ atoms/cm}^3$ 以下，較佳為 $2 \times 10^{16} \text{ atoms/cm}^3$ 以下。當鹼金屬及鹼土金屬與氧化物半導體鍵合時有時生成載子而使電晶體的關態電流增大。由此，較佳為降低氧化物半導體膜 108b 的鹼金屬或鹼土金屬的濃度。

[0515]

當在氧化物半導體膜 108b 中含有氮時，生成作為載子的電子，載子密度增加而導致氧化物半導體膜 108b 的 n 型化。其結果是，使用含有氮的氧化物半導體膜的電晶體容易具有常開啓特性。因此，較佳為儘可能地減少

氧化物半導體膜中的氮，例如，利用 SIMS 分析測得的氮濃度較佳為 $5 \times 10^{18} \text{ atoms/cm}^3$ 以下。

[0516]

氧化物半導體膜 108b 及氧化物半導體膜 108c 可以分別具有非單晶結構。非單晶結構例如包括 CAAC-OS (C Axis Aligned Crystalline Oxide Semiconductor: c 軸配向結晶氧化物半導體)、多晶結構、微晶結構或非晶結構。

[0517]

〈用作第二閘極絕緣膜的絕緣膜〉

絕緣膜 114、116 被用作電晶體 100 的第二閘極絕緣膜。另外，絕緣膜 114、116 具有對氧化物半導體膜 108 供應氧的功能。亦即，絕緣膜 114、116 包含氧。另外，絕緣膜 114 是能夠使氧透過的絕緣膜。注意，絕緣膜 114 還被用作在後面形成絕緣膜 116 時緩解對氧化物半導體膜 108 造成的損傷的膜。

[0518]

例如，可以將實施方式 5 所說明的絕緣膜 114、116 用於絕緣膜 114、116。

[0519]

〈用作導電膜的氧化物半導體膜及用作第二閘極電極的氧化物半導體膜〉

可以將與上述氧化物半導體膜 108 同樣的材料用於用作導電膜的導電膜 120a 及用作第二閘極電極的導電膜 120b。

[0520]

也就是說，用作導電膜的導電膜 120a 及用作第二閘極電極的導電膜 120b 含有包含於氧化物半導體膜 108 (氧化物半導體膜 108b 及氧化物半導體膜 108c) 中的金屬元素。例如，藉由使用作第二閘極電極的導電膜 120b 與氧化物半導體膜 108 (氧化物半導體膜 108b 及氧化物半導體膜 108c) 包含同一金屬元素，能夠抑制製造成本。

[0521]

例如，當用作導電膜的導電膜 120a 及用作第二閘極電極的導電膜 120b 是 In-M-Zn 氧化物時，用來形成 In-M-Zn 氧化物的濺射靶材的金屬元素的原子個數比較佳為滿足 $\text{In} \geq \text{M}$ 。作為這種濺射靶材的金屬元素的原子個數比，可以舉出 $\text{In:M:Zn}=2:1:3$ 、 $\text{In:M:Zn}=3:1:2$ 、 $\text{In:M:Zn}=4:2:4.1$ 等。

[0522]

另外，作為用作導電膜的導電膜 120a 及用作第二閘極電極的導電膜 120b 的結構，可以採用單層結構或兩層以上的疊層結構。注意，當導電膜 120a、120b 是疊層結構時，不限於上述濺射靶材的組成。

[0523]

〈用作電晶體的保護絕緣膜的絕緣膜〉

絕緣膜 118 被用作電晶體 100 的保護絕緣膜。

[0524]

絕緣膜 118 包含氫和氮中的一個或兩個。另外，絕緣膜 118 包含氮及矽。此外，絕緣膜 118 具有能夠阻擋氧、氫、水、鹼金屬、鹼土金屬等的功能。藉由設置絕緣膜 118，能夠防止氧從氧化物半導體膜 108 擴散到外部，並且能夠防止絕緣膜 114、116 所包含的氧擴散到外部，還能夠防止氫、水等從外部侵入氧化物半導體膜 108 中。

[0525]

另外，絕緣膜 118 具有對用作導電膜的導電膜 120a 及用作第二閘極電極的導電膜 120b 供應氫及氮中的任一者或兩者的功能。尤其是，作為絕緣膜 118，較佳為具有包含氫且將該氫供應到導電膜 120a、120b 的功能。藉由將氫從絕緣膜 118 供應到導電膜 120a、120b，導電膜 120a、120b 具有作為導電體的功能。

[0526]

作為絕緣膜 118，例如可以使用氮化物絕緣膜。作為該氮化物絕緣膜，有氮化矽、氮氧化矽、氮化鋁、氮氧化鋁等。

[0527]

雖然上述所記載的導電膜、絕緣膜及氧化物半導體膜等各種膜可以利用濺射法或 PECVD 法形成，但是也可以利用例如熱 CVD（Chemical Vapor Deposition：有機金屬化學氣相沉積）法形成。作為熱 CVD 法的例子，可以使用 MOCVD（Metal Organic Chemical Vapor Deposition：有機金屬化學氣相沉積）法或 ALD（Atomic Layer Deposition：原子層沉積）法。

[0528]

由於熱 CVD 法是不使用電漿的成膜方法，因此具有不產生因電漿損傷所引起的缺陷的優點。

[0529]

可以以如下方法進行利用熱 CVD 法的成膜：將源氣體及氧化劑同時供

應到腔室內，將腔室內的壓力設定為大氣壓或減壓，使其在基板附近或在基板上發生反應而沉積在基板上。

[0530]

另外，也可以以如下方法進行利用 ALD 法的成膜：將腔室內的壓力設定為大氣壓或減壓，將用於反應的源氣體依次引入腔室，並且按該順序反復地引入氣體。例如，藉由切換各開關閥（也稱為高速閥）來將兩種以上的源氣體依次供應到腔室內，為了防止多種源氣體混合，在引入第一源氣體的同時或之後引入惰性氣體（氬或氮等）等，然後引入第二源氣體。注意，當同時引入第一源氣體及惰性氣體時，惰性氣體被用作載子氣體，另外，可以在引入第二源氣體的同時引入惰性氣體。另外，也可以不引入惰性氣體而藉由真空抽氣將第一源氣體排出，然後引入第二源氣體。第一源氣體附著到基板表面形成第一層，之後引入的第二源氣體與該第一層起反應，由此第二層層疊在第一層上而形成薄膜。藉由按該順序反復多次地引入氣體直到獲得所希望的厚度為止，可以形成步階覆蓋性良好的薄膜。由於薄膜的厚度可以根據按順序反復引入氣體的次數來進行調節，因此，ALD 法可以準確地調節厚度而適用於製造微型 FET。

[0531]

藉由 MOCVD 法或 ALD 法等熱 CVD 法可以形成上述實施方式所述的導電膜、絕緣膜、氧化物半導體膜及金屬氧化膜等各種膜，例如，當形成 In-Ga-ZnO 膜時，使用三甲基銦、三甲基鎵及二甲基鋅。三甲基銦的化學式為 $\text{In}(\text{CH}_3)_3$ 。三甲基鎵的化學式為 $\text{Ga}(\text{CH}_3)_3$ 。另外，二甲基鋅的化學式為 $\text{Zn}(\text{CH}_3)_2$ 。另外，不侷限於上述組合，也可以使用三乙基鎵（化學式為 $\text{Ga}(\text{C}_2\text{H}_5)_3$ ）代替三甲基鎵，並使用二乙基鋅（化學式為 $\text{Zn}(\text{C}_2\text{H}_5)_2$ ）代替二甲基鋅。

[0532]

例如，在使用利用 ALD 法的成膜裝置形成氧化鈺膜時，使用如下兩種氣體：藉由使包含溶劑和鈺前體化合物的液體（鈺醇鹽、四二甲基醯胺鈺（TDMAH）等鈺醯胺）氣化而得到的源氣體；以及用作氧化劑的臭氧（ O_3 ）。此外，四二甲基醯胺鈺的化學式為 $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$ 。另外，作為其他材料液有四（乙基甲基醯胺）鈺等。

[0533]

例如，在使用利用 ALD 法的成膜裝置形成氧化鋁膜時，使用如下兩種氣體：藉由使包含溶劑和鋁前體化合物的液體（三甲基鋁（TMA）等）氣

化而得到的源氣體；以及用作氧化劑的 H_2O 。此外，三甲基鋁的化學式為 $\text{Al}(\text{CH}_3)_3$ 。另外，作為其他材料液有三（二甲基醯胺）鋁、三異丁基鋁、鋁三（2，2，6，6-四甲基-3，5-庚二酮）等。

[0534]

例如，在使用利用 ALD 法的成膜裝置形成氧化矽膜時，使六氯乙矽烷附著在被成膜面上，去除附著物所包含的氯，供應氧化性氣體（ O_2 、一氧化二氮）的自由基使其與附著物起反應。

[0535]

例如，在使用利用 ALD 法的成膜裝置形成鎢膜時，依次反復引入 WF_6 氣體和 B_2H_6 氣體形成初始鎢膜，然後使用 WF_6 氣體和 H_2 氣體形成鎢膜。注意，也可以使用 SiH_4 氣體代替 B_2H_6 氣體。

[0536]

例如，在使用利用 ALD 法的成膜裝置形成氧化物半導體膜如 In-Ga-ZnO 膜時，依次反復引入 $\text{In}(\text{CH}_3)_3$ 氣體和 O_3 氣體形成 In-O 層，然後使用 $\text{Ga}(\text{CH}_3)_3$ 氣體和 O_3 氣體形成 GaO 層，之後使用 $\text{Zn}(\text{CH}_3)_2$ 氣體和 O_3 氣體形成 ZnO 層。注意，這些層的順序不侷限於上述例子。此外，也可以混合這些氣體來形成混合化合物層如 In-Ga-O 層、In-Zn-O 層、Ga-Zn-O 層等。注意，雖然也可以使用利用 Ar 等惰性氣體使水起泡而得到的 H_2O 氣體代替 O_3 氣體，但是較佳為使用不包含 H 的 O_3 氣體。另外，也可以使用 $\text{In}(\text{C}_2\text{H}_5)_3$ 氣體代替 $\text{In}(\text{CH}_3)_3$ 氣體。另外，也可以使用 $\text{Ga}(\text{C}_2\text{H}_5)_3$ 氣體代替 $\text{Ga}(\text{CH}_3)_3$ 氣體。另外，也可以使用 $\text{Zn}(\text{CH}_3)_2$ 氣體。

[0537]

注意，本實施方式可以與本說明書所示的其他實施方式適當地組合。

[0538]

實施方式 7

在本實施方式中，參照圖 14 說明本發明的一個實施方式的輸入/輸出裝置的結構。

[0539]

圖 14 是說明輸入/輸出裝置 800 的結構的分解圖。

[0540]

輸入/輸出裝置 800 包括具有與顯示面板 806 及顯示面板 806 重疊的區

域的觸控感測器 804。輸入/輸出裝置 800 可以被稱為觸控面板。

[0541]

輸入/輸出裝置 800 包括：驅動觸控感測器 804 及顯示面板 806 的驅動電路 810；對驅動電路 810 供應電力的電池 811；以及容納觸控感測器 804、顯示面板 806、驅動電路 810 及電池 811 的外殼部。

[0542]

〈〈觸控感測器 804〉〉

觸控感測器 804 具有與顯示面板 806 重疊的區域。FPC803 與觸控感測器 804 電連接。

[0543]

例如，可以將電阻膜方式、靜電容量型或使用光電轉換元件的方式等用於觸控感測器 804。

[0544]

另外，也可以將觸控感測器 804 用於顯示面板 806 的一部分。

[0545]

〈〈顯示面板 806〉〉

例如，可以將實施方式 1 所說明的顯示面板用於顯示面板 806。FPC805 等與顯示面板 806 電連接。

[0546]

〈〈驅動電路 810〉〉

例如，可以將電源電路或信號處理電路等用於驅動電路 810。另外，也可以利用電池或外部的商用電源所供應的電力。

[0547]

信號處理電路具有輸出視訊信號及時脈信號等的功能。

[0548]

電源電路具有供應預定的電力的功能。

[0549]

〈〈外殼部〉〉

例如，作為外殼部可以使用：上蓋 801、與上蓋 801 嵌在一起的下蓋 802；以及容納於被上蓋 801 及下蓋 802 圍繞的區域的框架 809。

[0550]

框架 809 具有保護顯示面板 806 的功能、遮斷隨著驅動電路 810 的工

作而發生的電磁波的功能或作為散熱板的功能。

[0551]

可以將金屬、樹脂或人造橡膠等用於上蓋 801、下蓋 802 或框架 809。

[0552]

〈〈電池 811〉〉

電池 811 具有供應電力的功能。

[0553]

可以將偏光板、相位差板、稜鏡片等構件用於輸入/輸出裝置 800。

[0554]

注意，本實施方式可以與本說明書所示的其他實施方式適當地組合。

[0555]

實施方式 8

在本實施方式中，對半導體裝置（記憶體裝置）及包括該半導體裝置（記憶體裝置）的 CPU 進行說明，該半導體裝置（記憶體裝置）即使在沒有電力供應的情況下也能夠保持存儲內容，並且對寫入次數也沒有限制。本實施方式所說明的 CPU 例如可以被用於實施方式 1 所說明的資訊處理裝置。

[0556]

〈記憶體裝置〉

圖 15A 至圖 15C 示出半導體裝置（記憶體裝置）的一個例子，該半導體裝置（記憶體裝置）即使在沒有電力供應的情況下也能夠保持存儲內容，並且，對寫入次數也沒有限制。另外，圖 15B 是由電路圖表示圖 15A 的圖。

[0557]

在圖 15A 及圖 15B 所示的半導體裝置包括：使用第一半導體材料的電晶體 3200；使用第二半導體材料的電晶體 3300；以及電容元件 3400。

[0558]

第一半導體材料及第二半導體材料較佳為具有不同的能隙的材料。例如，第一半導體材料可以是氧化物半導體以外的半導體材料（矽（包括應變矽）、鍺、矽鍺、碳化矽、砷化鎵、砷化鋁鎵、磷化銦、氮化鎵、有機半導體等），第二半導體材料可以是氧化物半導體。使用用作氧化物半導體以外的材料的單晶矽等的電晶體易於進行高速工作。另一方面，使用氧化物

半導體的電晶體的關態電流低。

[0559]

電晶體 3300 是其通道形成在包括氧化物半導體的半導體層中的電晶體。因為電晶體 3300 的關態電流低，所以藉由使用該電晶體，可以長期保持存儲內容。換言之，因為可以形成不需要更新工作或更新工作的頻率極低的半導體記憶體裝置，所以可以充分降低功耗。

[0560]

在圖 15B 中，第一佈線 3001 與電晶體 3200 的源極電極電連接，第二佈線 3002 與電晶體 3200 的汲極電極電連接。此外，第三佈線 3003 與電晶體 3300 的源極電極和汲極電極中的一個電連接，第四佈線 3004 與電晶體 3300 的閘極電極電連接。再者，電晶體 3200 的閘極電極及電晶體 3300 的源極電極和汲極電極中的另一個與電容元件 3400 的電極的一個電連接，第五佈線 3005 與電容元件 3400 的電極的另一個電連接。

[0561]

在圖 15A 所示的半導體裝置中，藉由有效地利用能夠保持電晶體 3200 的閘極電極的電位的特徵，可以如下所示那樣進行資料的寫入、保持以及讀出。

[0562]

對資料的寫入及保持進行說明。首先，將第四佈線 3004 的電位設定為使電晶體 3300 成為導通狀態的電位，使電晶體 3300 成為導通狀態。由此，第三佈線 3003 的電位施加到電晶體 3200 的閘極電極及電容元件 3400。換言之，對電晶體 3200 的閘極施加規定的電荷（寫入）。這裡，施加賦予兩種不同電位位準的電荷（以下，稱為低位準電荷、高位準電荷）中的任一種。然後，藉由將第四佈線 3004 的電位設定為使電晶體 3300 成為關閉狀態（off-state）的電位，來使電晶體 3300 成為關閉狀態，而保持施加到電晶體 3200 的閘極的電荷（保持）。

[0563]

因為電晶體 3300 的關態電流極低，所以電晶體 3200 的閘極的電荷被長時間地保持。

[0564]

接著，對資料的讀出進行說明。當在對第一佈線 3001 施加規定的電位（恆電位）的狀態下對第五佈線 3005 施加適當的電位（讀出電位）時，根據保持在電晶體 3200 的閘極中的電荷量，第二佈線 3002 具有不同的電位。

這是因為如下緣故：一般而言，在電晶體 3200 為 n 通道電晶體的情況下，對電晶體 3200 的閘極電極施加高位準電荷時的外觀上的臨界電壓 V_{th_H} 低於對電晶體 3200 的閘極電極施加低位準電荷時的外觀上的臨界電壓 V_{th_L} 。在此，外觀上的臨界電壓是指為了使電晶體 3200 成為“導通狀態”所需要的第五佈線 3005 的電位。因此，藉由將第五佈線 3005 的電位設定為 V_{th_L} 與 V_{th_H} 之間的電位 V_0 ，可以辨別施加到電晶體 3200 的閘極的電荷。例如，在寫入時被供應高位準電荷的情況下，如果第五佈線 3005 的電位為 V_0 ($>V_{th_H}$)，電晶體 3200 則成為“導通狀態”。當被供應低位準電荷時，即使第五佈線 3005 的電位為 V_0 ($<V_{th_L}$)，電晶體 3200 還保持“關閉狀態”。因此，藉由辨別第二佈線 3002 的電位，可以讀出所保持的資料。

[0565]

注意，當將記憶單元配置為陣列狀時，需要僅讀出所希望的記憶單元的資料。如此，當不讀出資料時，對第五佈線 3005 施加不管閘極的狀態如何都使電晶體 3200 成為“關閉狀態”的電位，亦即小於 V_{th_H} 的電位，即可。

[0566]

圖 15C 所示的半導體裝置與圖 15A 之間的不同之處在於沒有設置電晶體 3200。在此情況下也可以藉由與上述相同的工作進行資料的寫入及保持工作。

[0567]

接著，對圖 15C 所示的半導體裝置的資料的讀出進行說明。在電晶體 3300 成為導通狀態時，處於浮動狀態的第三佈線 3003 和電容元件 3400 導通，且在第三佈線 3003 和電容元件 3400 之間再次分配電荷。其結果是，第三佈線 3003 的電位產生變化。第三佈線 3003 的電位的變化量根據電容元件 3400 的電極中的一個的電位（或積累在電容元件 3400 中的電荷）而具有不同的值。

[0568]

例如，在電容元件 3400 的電極中的一個的電位為 V ，電容元件 3400 的電容為 C ，第三佈線 3003 所具有的電容成分為 CB ，再次分配電荷之前的第三佈線 3003 的電位為 $VB0$ 時，再次分配電荷之後的第三佈線 3003 的電位為 $(CB \times VB0 + C \times V) / (CB + C)$ 。因此，在假定作為記憶單元的狀態，電容元件 3400 的電極中的一個的電位成為兩種狀態，亦即 $V1$ 和 $V0$

($V1 > V0$) 時，可以知道保持電位為 $V1$ 的狀態時的第三佈線 3003 的電位 ($= (CB \times VB0 + C \times V1) / (CB + C)$) 高於保持電位 $V0$ 時的第三佈線 3003

的電位 ($= (CB \times VB0 + C \times V0) / (CB + C)$)。

[0569]

藉由對第三佈線 3003 的電位和規定的電位進行比較，可以讀出資料。

[0570]

在此情況下，可以將使用上述第一半導體材料的電晶體用於用來驅動記憶單元的驅動電路，並在該驅動電路上作為電晶體 3300 層疊使用第二半導體材料的電晶體。

[0571]

在本實施方式所示的半導體裝置中，藉由使用其通道形成區域包括氧化物半導體的關態電流極低的電晶體，可以極長期地保持存儲內容。換言之，因為不需要進行更新工作，或者，可以使更新工作的頻率變得極低，所以可以充分降低功耗。另外，即使在沒有電力供給的情況下（注意，較佳為固定電位），也可以長期保持存儲內容。

[0572]

另外，在本實施方式所示的半導體裝置中，資料的寫入不需要高電壓，而且也沒有元件劣化的問題。由於例如不需要如習知的非揮發性記憶體那樣地對浮動閘極注入電子或從浮動閘極抽出電子，因此不會發生如閘極絕緣膜的劣化等的問題。換言之，在根據本實施方式所示的半導體裝置中，對重寫的次數沒有限制，這限制是習知的非揮發性記憶體所具有的問題，所以可靠性得到極大提高。再者，根據電晶體的導通狀態或關閉狀態而進行資料寫入，而可以容易實現高速工作。

[0573]

可以將上述記憶體裝置應用於例如 CPU (Central Processing Unit：中央處理器)、LSI 諸如 DSP (Digital Signal Processor：數位信號處理器)、定製 LSI、PLD (Programmable Logic Device：可程式邏輯裝置) 等、RF-ID (Radio Frequency Identification：射頻識別)。

[0574]

〈CPU〉

下面說明包括上述記憶體裝置的 CPU。

[0575]

圖 16 是示出包括上述記憶體裝置的 CPU 的結構的一個例子的方塊圖。

[0576]

圖 16 所示的 CPU 在基板 1190 上具有：ALU1191 (ALU：Arithmetic logic

unit：算術邏輯單元)、ALU 控制器 1192、指令解碼器 1193、中斷控制器 1194、時序控制器 1195、暫存器 1196、暫存器控制器 1197、匯流排介面 1198 (Bus I/F)、能夠重寫的 ROM1199 以及 ROM 介面 1189 (ROM I/F)。作為基板 1190 使用半導體基板、SOI 基板、玻璃基板等。ROM1199 及 ROM 介面 1189 也可以設置在不同的晶片上。當然，圖 16 所示的 CPU 只不過是簡化其結構而表示的一個例子，所以實際上的 CPU 根據其用途具有各種結構。例如，也可以以包括圖 16 所示的 CPU 或算術電路的結構為核心，設置多個該核心並使其同時工作。另外，在 CPU 的內部算術電路或資料匯流排中能夠處理的位元數例如可以為 8 位元、16 位元、32 位元、64 位元等。

[0577]

藉由匯流排介面 1198 輸入到 CPU 的指令在輸入到指令解碼器 1193 並被解碼之後，輸入到 ALU 控制器 1192、中斷控制器 1194、暫存器控制器 1197、時序控制器 1195。

[0578]

ALU 控制器 1192、中斷控制器 1194、暫存器控制器 1197、時序控制器 1195 根據被解碼的指令進行各種控制。明確而言，ALU 控制器 1192 生成用來控制 ALU1191 的工作的信號。另外，中斷控制器 1194 在執行 CPU 的程式時，根據其優先度或遮罩的狀態來判斷來自外部的輸入/輸出裝置或週邊電路的中斷要求而對該要求進行處理。暫存器控制器 1197 生成暫存器 1196 的位址，並根據 CPU 的狀態來進行暫存器 1196 的讀出或寫入。

[0579]

另外，時序控制器 1195 生成用來控制 ALU1191、ALU 控制器 1192、指令解碼器 1193、中斷控制器 1194 以及暫存器控制器 1197 的工作時序的信號。例如，時序控制器 1195 具有根據參考時脈信號生成內部時脈信號的內部時脈發生器，並將內部時脈信號供應到上述各種電路。

[0580]

在圖 16 所示的 CPU 中，在暫存器 1196 中設置有記憶單元。

[0581]

在圖 16 所示的 CPU 中，暫存器控制器 1197 根據來自 ALU1191 的指令進行暫存器 1196 中的保持工作的選擇。換言之，暫存器控制器 1197 在暫存器 1196 所具有的記憶單元中選擇由正反器保持資料還是由電容元件保持資料。在選擇由正反器保持資料的情況下，對暫存器 1196 中的記憶單元供應電源電壓。在選擇由電容元件保持資料的情況下，對電容元件進行資

料的重寫，而可以停止對暫存器 1196 中的記憶單元供應電源電壓。

[0582]

圖 17 是可以用作暫存器 1196 的記憶元件的電路圖的一個例子。記憶元件 1200 包括當關閉電源時丟失存儲資料的電路 1201、當關閉電源時不丟失存儲資料的電路 1202、開關 1203、開關 1204、邏輯元件 1206、電容元件 1207 以及具有選擇功能的電路 1220。電路 1202 包括電容元件 1208、電晶體 1209 及電晶體 1210。另外，記憶元件 1200 根據需要還可以包括其他元件諸如二極體、電阻元件或電感器等。

[0583]

在此，電路 1202 可以使用上述記憶體裝置。在停止對記憶元件 1200 供應電源電壓時，接地電位（0V）或使電晶體 1209 關閉的電位繼續輸入到電路 1202 中的電晶體 1209 的閘極。例如，電晶體 1209 的閘極藉由電阻元件等負載接地。

[0584]

在此示出開關 1203 為具有一導電型（例如，n 通道型）的電晶體 1213，而開關 1204 為具有與此相反的導電型（例如，p 通道型）的電晶體 1214 的例子。這裡，開關 1203 的第一端子對應於電晶體 1213 的源極和汲極中的一個，開關 1203 的第二端子對應於電晶體 1213 的源極和汲極中的另一個，並且開關 1203 的第一端子與第二端子之間的導通或非導通（亦即，電晶體 1213 的開啓狀態或關閉狀態）由輸入到電晶體 1213 的閘極的控制信號 RD 選擇。開關 1204 的第一端子對應於電晶體 1214 的源極和汲極中的一個，開關 1204 的第二端子對應於電晶體 1214 的源極和汲極中的另一個，並且開關 1204 的第一端子與第二端子之間的導通或非導通（亦即，電晶體 1214 的開啓狀態或關閉狀態）由輸入到電晶體 1214 的閘極的控制信號 RD 選擇。

[0585]

電晶體 1209 的源極電極和汲極電極中的一個電連接到電容元件 1208 的一對電極中的一個及電晶體 1210 的閘極。在此，將連接部分稱為節點 M2。電晶體 1210 的源極和汲極中的一個電連接到能夠供應低電源電位的佈線（例如，GND 線），而另一個電連接到開關 1203 的第一端子（電晶體 1213 的源極和汲極中的一個）。開關 1203 的第二端子（電晶體 1213 的源極和汲極中的另一個）電連接到開關 1204 的第一端子（電晶體 1214 的源極和汲極中的一個）。開關 1204 的第二端子（電晶體 1214 的源極和汲極中的另一個）電連接到能夠供應電源電位 VDD 的佈線。開關 1203 的第二端子（電

晶體 1213 的源極和汲極中的另一個)、開關 1204 的第一端子(電晶體 1214 的源極和汲極中的一個)、邏輯元件 1206 的輸入端子和電容元件 1207 的一對電極中的一個彼此電連接。在此，將連接部分稱為節點 M1。可以對電容元件 1207 的一對電極中的另一個輸入固定電位。例如，可以輸入低電源電位(GND 等)或高電源電位(VDD 等)。電容元件 1207 的一對電極中的另一個電連接到能夠供應低電源電位的佈線(例如，GND 線)。可以對電容元件 1208 的一對電極中的另一個輸入固定電位。例如，可以輸入低電源電位(GND 等)或高電源電位(VDD 等)。電容元件 1208 的一對電極中的另一個電連接到能夠供應低電源電位的佈線(例如，GND 線)。

[0586]

當積極地利用電晶體或佈線的寄生電容等時，可以不設置電容元件 1207 及電容元件 1208。

[0587]

控制信號 WE 輸入到電晶體 1209 的第一閘極(第一閘極電極)。開關 1203 及開關 1204 的第一端子與第二端子之間的導通狀態或非導通狀態由與控制信號 WE 不同的控制信號 RD 選擇，當一個開關的第一端子與第二端子之間處於導通狀態時，另一個開關的第一端子與第二端子之間處於非導通狀態。

[0588]

對應於保持在電路 1201 中的資料的信號被輸入到電晶體 1209 的源極和汲極中的另一個。圖 17 示出從電路 1201 輸出的信號輸入到電晶體 1209 的源極和汲極中的另一個的例子。由邏輯元件 1206 使從開關 1203 的第二端子(電晶體 1213 的源極和汲極中的另一個)輸出的信號的邏輯值反轉而成為反轉信號，將其經由電路 1220 輸入到電路 1201。

[0589]

另外，雖然圖 17 示出從開關 1203 的第二端子(電晶體 1213 的源極和汲極中的另一個)輸出的信號經由邏輯元件 1206 及電路 1220 輸入到電路 1201 的例子，但是不侷限於此。另外，也可以不使從開關 1203 的第二端子(電晶體 1213 的源極和汲極中的另一個)輸出的信號的邏輯值反轉而輸入到電路 1201。例如，當在電路 1201 內存在其中保持使從輸入端子輸入的信號的邏輯值反轉的信號的節點時，可以將從開關 1203 的第二端子(電晶體 1213 的源極和汲極中的另一個)輸出的信號輸入到該節點。

[0590]

在圖 17 所示的用於記憶元件 1200 的電晶體中，電晶體 1209 以外的電晶體可以使用其通道形成在由氧化物半導體以外的半導體構成的層中或基板 1190 中的電晶體。例如，可以使用其通道形成在矽層或矽基板中的電晶體。此外，也可以作為用於記憶元件 1200 的所有的電晶體使用其通道形成在氧化物半導體膜中的電晶體。或者，記憶元件 1200 還可以包括電晶體 1209 以外的其通道形成在氧化物半導體膜中的電晶體，並且作為剩下的電晶體可以使用其通道形成在由氧化物半導體以外的半導體構成的層中或基板 1190 中的電晶體。

[0591]

圖 17 所示的電路 1201 例如可以使用正反器電路。另外，作為邏輯元件 1206 例如可以使用反相器或時脈反相器等。

[0592]

在本實施方式所示的半導體裝置中，在不向記憶元件 1200 供應電源電壓的期間，可以由設置在電路 1202 中的電容元件 1208 保持儲存在電路 1201 中的資料。

[0593]

另外，其通道形成在氧化物半導體膜中的電晶體的關態電流極低。例如，其通道形成在氧化物半導體膜中的電晶體的關態電流比其通道形成在具有結晶性的矽中的電晶體的關態電流低得多。因此，藉由將其通道形成在氧化物半導體膜中的電晶體用作電晶體 1209，即使在不向記憶元件 1200 供應電源電壓的期間也可以長期間地儲存電容元件 1208 所保持的信號。因此，記憶元件 1200 在停止供應電源電壓的期間也可以保持存儲內容(資料)。

[0594]

另外，由於該記憶元件是以藉由設置開關 1203 及開關 1204 進行預充電工作為特徵的記憶元件，因此它可以縮短在再次開始供應電源電壓之後直到電路 1201 再次保持原來的資料為止的時間。

[0595]

另外，在電路 1202 中，由電容元件 1208 保持的信號被輸入到電晶體 1210 的閘極。因此，在再次開始向記憶元件 1200 供應電源電壓之後，可以根據由電容元件 1208 保持的信號決定電晶體 1210 的狀態（開啓狀態或關閉狀態），並從電路 1202 讀出。因此，即使對應於保持在電容元件 1208 中的信號的電位有些變動，也可以準確地讀出原來的信號。

[0596]

藉由將這種記憶元件 1200 用於處理器所具有的暫存器或快取記憶體等記憶體裝置，可以防止記憶體裝置內的資料因停止電源電壓的供應而消失。另外，在再次開始供應電源電壓之後記憶體裝置可以在短時間內恢復到停止供應電源之前的狀態。因此，在整個處理器或構成處理器的一個或多個邏輯電路中在短時間內也可以停止電源，從而可以抑制功耗。

[0597]

注意，在本實施方式中，雖然對將記憶元件 1200 用於 CPU 的例子進行說明，但是也可以將記憶元件 1200 應用於 LSI 諸如 DSP（Digital Signal Processor：數位信號處理器）、定製 LSI、PLD（Programmable Logic Device：可程式邏輯裝置）等、RF-ID（Radio Frequency Identification：射頻識別）。

[0598]

本實施方式的至少一部分可以與本說明書所記載的其他實施方式適當地組合而實施。

[0599]

實施方式 9

在本實施方式中，參照圖 18A 至圖 18H 對包括本發明的一個實施方式的資訊處理裝置的顯示模組及電子裝置進行說明。

[0600]

圖 18A 至圖 18G 是示出電子裝置的圖。這些電子裝置可以包括外殼 5000、顯示部 5001、揚聲器 5003、LED 燈 5004、操作鍵 5005（包括電源開關或操作開關）、連接端子 5006、感測器 5007（具有測量如下因素的功能：力、位移、位置、速度、加速度、角速度、轉速、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、輻射線、流量、濕度、傾斜度、振動、氣味或紅外線）、麥克風 5008 等。

[0601]

圖 18A 示出移動電腦，該移動電腦除了上述以外還可以包括開關 5009、紅外線埠 5010 等。圖 18B 示出具備記錄介質的可攜式影像再現裝置（例如 DVD 再現裝置），該可攜式影像再現裝置除了上述以外還可以包括第二顯示部 5002、記錄介質讀取部 5011 等。圖 18C 示出護目鏡型顯示器，該護目鏡型顯示器除了上述以外還可以包括第二顯示部 5002、支撐部 5012、耳機 5013 等。圖 18D 示出可攜式遊戲機，該可攜式遊戲機除了上述以外還可以包括記錄介質讀取部 5011 等。圖 18E 示出具有電視接收功能的

數位相機，該數位相機除了上述以外還可以包括天線 5014、快門按鈕 5015、影像接收部 5016 等。圖 18F 示出可攜式遊戲機，該可攜式遊戲機除了上述以外還可以包括第二顯示部 5002、記錄介質讀取部 5011 等。圖 18G 示出可攜式電視接收機，該可攜式電視接收機除了上述以外還可以包括能夠收發信號的充電器 5017 等。

[0602]

圖 18A 至圖 18G 所示的電子裝置可以具有各種功能。例如，可以具有如下功能：將各種資料（靜態影像、動態影像、文字影像等）顯示在顯示部上；觸控面板；顯示日曆、日期或時刻等；藉由利用各種軟體（程式）控制處理；進行無線通訊；藉由利用無線通訊功能來連接到各種電腦網路；藉由利用無線通訊功能，進行各種資料的發送或接收；讀出儲存在記錄介質中的程式或資料來將其顯示在顯示部上等。再者，在具有多個顯示部的電子裝置中，可以具有如下功能：一個顯示部主要顯示影像資料，而另一個顯示部主要顯示文字資料；或者，在多個顯示部上顯示考慮到視差的影像來顯示立體影像等。再者，在具有影像接收部的電子裝置中，可以具有如下功能：拍攝靜態影像；拍攝動態影像；對所拍攝的影像進行自動或手動校正；將所拍攝的影像儲存在記錄介質（外部或內置於相機）中；將所拍攝的影像顯示在顯示部等。注意，圖 18A 至圖 18G 所示的電子裝置可具有的功能不侷限於上述功能，而可以具有各種功能。

[0603]

圖 18H 示出一種智慧手錶，包括外殼 7302、顯示面板 7304、操作按鈕 7312、連接端子 7313、錶帶 7321、錶帶扣 7322 等。

[0604]

安裝在兼作框架（bezel）部分的外殼 7302 中的顯示面板 7304 具有非矩形狀的顯示區域。另外，顯示面板 7304 也可以具有矩形狀的顯示區域。顯示面板 7304 可以顯示表示時間的圖示 7305 以及其他圖示 7306 等。

[0605]

圖 18H 所示的智慧手錶可以具有各種功能。例如，可以具有如下功能：將各種資料（靜態影像、動態影像、文字影像等）顯示在顯示部上；觸控面板；顯示日曆、日期或時刻等；藉由利用各種軟體（程式）控制處理；進行無線通訊；藉由利用無線通訊功能來連接到各種電腦網路；藉由利用無線通訊功能，進行各種資料的發送或接收；讀出儲存在記錄介質中的程式或資料來將其顯示在顯示部上等。

[0606]

外殼 7302 的內部可具有揚聲器、感測器（具有測定如下因素的功能：力、位移、位置、速度、加速度、角速度、轉速、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、輻射線、流量、濕度、傾斜度、振動、氣味或紅外線）、麥克風等。另外，智慧手錶可以藉由將發光元件用於其顯示面板 7304 來製造。

[0607]

注意，本實施方式可以與本說明書所示的其他實施方式適當地組合。

[0608]

例如，在本說明書等中，當明確地記載為“X 與 Y 連接”時，在本說明書等中公開了如下情況：X 與 Y 電連接的情況；X 與 Y 在功能上連接的情況；以及 X 與 Y 直接連接的情況。因此，不侷限於圖式或文中所示的連接關係等規定的連接關係，圖式或文中所示的連接關係以外的連接關係也記載於圖式或文中。

[0609]

在此，X 和 Y 為物件（例如，裝置、元件、電路、佈線、電極、端子、導電膜、層等）。

[0610]

作為 X 與 Y 直接連接的情況的一個例子，可以舉出在 X 與 Y 之間沒有連接能夠電連接 X 與 Y 的元件（例如開關、電晶體、電容元件、電感器、電阻元件、二極體、顯示元件、發光元件和負載等），並且 X 與 Y 沒有藉由能夠電連接 X 與 Y 的元件（例如開關、電晶體、電容元件、電感器、電阻元件、二極體、顯示元件、發光元件和負載等）連接的情況。

[0611]

作為 X 和 Y 電連接的情況的一個例子，可以在 X 和 Y 之間連接一個以上的能夠電連接 X 和 Y 的元件（例如開關、電晶體、電容元件、電感器、電阻元件、二極體、顯示元件、發光元件、負載等）。此外，開關具有控制導通或關閉的功能。換言之，開關具有其成為導通狀態（開啓狀態）或非導通狀態（關閉狀態）而控制是否使電流流過的功能。或者，開關具有選擇並切換電流路徑的功能。另外，X 和 Y 電連接的情況包括 X 與 Y 直接連接的情況。

[0612]

作為 X 和 Y 在功能上連接的情況的一個例子，可以在 X 和 Y 之間連接

一個以上的能夠在功能上連接 X 和 Y 的電路（例如，邏輯電路（反相器、NAND 電路、NOR 電路等）、信號轉換電路（DA 轉換電路、AD 轉換電路、 γ （伽瑪）校正電路等）、電位位準轉換電路（電源電路（升壓電路、降壓電路等）、改變信號的電位位準的位準轉換器電路等）、電壓源、電流源、切換電路、放大電路（能夠增大信號振幅或電流量等的電路、運算放大器、差動放大電路、源極隨耦電路、緩衝器電路等）、信號產生電路、記憶體電路、控制電路等）。注意，例如，即使在 X 與 Y 之間夾有其他電路，當從 X 輸出的信號傳送到 Y 時，也可以說 X 與 Y 在功能上是連接著的。另外，X 與 Y 在功能上連接的情況包括 X 與 Y 直接連接的情況及 X 與 Y 電連接的情況。

[0613]

此外，當明確地記載為“X 與 Y 電連接”時，在本說明書等中公開了如下情況：X 與 Y 電連接的情況（換言之，以中間夾有其他元件或其他電路的方式連接 X 與 Y 的情況）；X 與 Y 在功能上連接的情況（換言之，以中間夾有其他電路的方式在功能上連接 X 與 Y 的情況）；以及 X 與 Y 直接連接的情況（換言之，以中間不夾有其他元件或其他電路的方式連接 X 與 Y 的情況）。換言之，當明確記載為“電連接”時，在本說明書等中公開了與只明確記載為“連接”的情況相同的內容。

[0614]

注意，例如，在電晶體的源極（或第一端子等）藉由 Z1（或沒有藉由 Z1）與 X 電連接，電晶體的汲極（或第二端子等）藉由 Z2（或沒有藉由 Z2）與 Y 電連接的情況下以及在電晶體的源極（或第一端子等）與 Z1 的一部分直接連接，Z1 的另一部分與 X 直接連接，電晶體的汲極（或第二端子等）與 Z2 的一部分直接連接，Z2 的另一部分與 Y 直接連接的情況下，可以表示為如下。

[0615]

例如，可以表示為“X、Y、電晶體的源極（或第一端子等）及電晶體的汲極（或第二端子等）互相電連接，並按 X、電晶體的源極（或第一端子等）、電晶體的汲極（或第二端子等）及 Y 的順序電連接”。或者，可以表示為“電晶體的源極（或第一端子等）與 X 電連接，電晶體的汲極（或第二端子等）與 Y 電連接，X、電晶體的源極（或第一端子等）、電晶體的汲極（或第二端子等）與 Y 依次電連接”。或者，可以表示為“X 藉由電晶體的源極（或第一端子等）及汲極（或第二端子等）與 Y 電連接，X、電晶體

的源極（或第一端子等）、電晶體的汲極（或第二端子等）、Y 依次設置為相互連接”。藉由使用與這種例子相同的表示方法規定電路結構中的連接順序，可以區別電晶體的源極（或第一端子等）與汲極（或第二端子等）而決定技術範圍。

[0616]

另外，作為其他表示方法，例如可以表示為“電晶體的源極（或第一端子等）至少藉由第一連接路徑與 X 電連接，上述第一連接路徑不具有第二連接路徑，上述第二連接路徑是電晶體的源極（或第一端子等）與電晶體的汲極（或第二端子等）之間的路徑，上述第一連接路徑是藉由 Z1 的路徑，電晶體的汲極（或第二端子等）至少藉由第三連接路徑與 Y 電連接，上述第三連接路徑不具有上述第二連接路徑，上述第三連接路徑是藉由 Z2 的路徑”。或者，也可以表示為“電晶體的源極（或第一端子等）至少在第一連接路徑上藉由 Z1 與 X 電連接，上述第一連接路徑不具有第二連接路徑，上述第二連接路徑具有藉由電晶體的連接路徑，電晶體的汲極（或第二端子等）至少在第三連接路徑上藉由 Z2 與 Y 電連接，上述第三連接路徑不具有上述第二連接路徑”。或者，也可以表示為“電晶體的源極（或第一端子等）至少經過第一電路徑，藉由 Z1 與 X 電連接，上述第一電路徑不具有第二電路徑，上述第二電路徑是從電晶體的源極（或第一端子等）到電晶體的汲極（或第二端子等）的電路徑，電晶體的汲極（或第二端子等）至少經過第三電路徑，藉由 Z2 與 Y 電連接，上述第三電路徑不具有第四電路徑，上述第四電路徑是從電晶體的汲極（或第二端子等）到電晶體的源極（或第一端子等）的電路徑”。藉由使用與這些例子同樣的表述方法規定電路結構中的連接路徑，可以區別電晶體的源極（或第一端子等）和汲極（或第二端子等）來確定技術範圍。

[0617]

注意，這種表示方法是一個例子，不侷限於上述表示方法。在此，X、Y、Z1 及 Z2 為物件（例如，裝置、元件、電路、佈線、電極、端子、導電膜及層等）。

[0618]

另外，即使在電路圖上獨立的組件彼此電連接，也有時一個組件兼有多個組件的功能。例如，在佈線的一部分用作電極時，一個導電膜兼有佈線和電極的兩個組件的功能。因此，本說明書中的“電連接”的範疇內還包括這種一個導電膜兼有多個組件的功能的情況。

【符號說明】

[0619]

AF1 配向膜

AF2 配向膜

ANO 佈線

C1 電容元件

C2 電容元件

CF1 彩色膜

CSCOM 佈線

G1 掃描線

G2 掃描線

GD 驅動電路

GDA 驅動電路

GDB 驅動電路

KB1 結構體

M 電晶體

MD 電晶體

M1 節點

M2 節點

P1 輸入位置座標資料

P2 檢測資料

S1 信號線

S2 信號線

SD 驅動電路

SD1 驅動電路

SD2 驅動電路

sel0 信號線

sel1 信號線

SS 控制資料

SS1 控制資料

SS2 控制資料

SS3 控制資料

SW1 開關
 SW1B 開關
 SW2 開關
 V0 電位
 V00 背景資料
 V1 影像資料
 V11 資料
 V12 資料
 VCOM1 佈線
 VCOM2 佈線
 100 電晶體
 102 基板
 104 導電膜
 106 絕緣膜
 107 絕緣膜
 108 氧化物半導體膜
 108a 氧化物半導體膜
 108b 氧化物半導體膜
 108c 氧化物半導體膜
 112a 導電膜
 112b 導電膜
 114 絕緣膜
 116 絕緣膜
 118 絕緣膜
 120a 導電膜
 120b 導電膜
 200 資訊處理裝置
 210 算術裝置
 211 算術部
 212 記憶部
 214 傳輸路徑
 215 輸入/輸出介面
 220 輸入/輸出裝置

- 230 顯示部
- 230B 顯示部
- 231 顯示區域
- 232 像素
- 233 區域
- 235A 顯示元件
- 235B 顯示元件
- 239 選擇電路
- 240 輸入部
- 250 檢測部
- 290 通訊部
- 501C 絕緣膜
- 504 導電膜
- 505 接合層
- 506 絕緣膜
- 508 半導體膜
- 508A 區域
- 508B 區域
- 508C 區域
- 511B 導電膜
- 511C 導電膜
- 512A 導電膜
- 512B 導電膜
- 516 絕緣膜
- 518 絕緣膜
- 519B 端子
- 519C 端子
- 520 功能層
- 521 絕緣膜
- 522 連接部
- 524 導電膜
- 528 絕緣膜
- 530 像素電路

550 顯示元件
 551 電極
 552 電極
 553 層
 570 基板
 591A 開口
 591B 開口
 591C 開口
 700 顯示面板
 700B 顯示面板
 702 像素
 705 密封劑
 750 顯示元件
 751 電極
 751H 開口
 752 電極
 753 層
 770 基板
 770P 功能膜
 771 絕緣膜
 800 輸入/輸出裝置
 801 上蓋
 802 下蓋
 803 FPC
 804 觸控感測器
 805 FPC
 806 顯示面板
 809 框架
 810 驅動電路
 811 電池
 1189 ROM 介面
 1190 基板
 1191 ALU

1192	ALU 控制器
1193	指令解碼器
1194	中斷控制器
1195	時序控制器
1196	暫存器
1197	暫存器控制器
1198	匯流排介面
1199	ROM
1200	記憶元件
1201	電路
1202	電路
1203	開關
1204	開關
1206	邏輯元件
1207	電容元件
1208	電容元件
1209	電晶體
1210	電晶體
1213	電晶體
1214	電晶體
1220	電路
3001	佈線
3002	佈線
3003	佈線
3004	佈線
3005	佈線
3200	電晶體
3300	電晶體
3400	電容元件
5000	外殼
5001	顯示部
5002	顯示部
5003	揚聲器

- 5004 LED 燈
- 5005 操作鍵
- 5006 連接端子
- 5007 感測器
- 5008 麥克風
- 5009 開關
- 5010 紅外線埠
- 5011 記錄介質讀取部
- 5012 支撐部
- 5013 耳機
- 5014 天線
- 5015 快門按鈕
- 5016 影像接收部
- 5017 充電器
- 7302 外殼
- 7304 顯示面板
- 7305 圖示
- 7306 圖示
- 7312 操作按鈕
- 7313 連接端子
- 7321 錶帶
- 7322 錶帶扣

申請專利範圍

1. 一種資訊處理裝置，包括：
輸入/輸出裝置；以及
算術裝置，
其中，該輸入/輸出裝置供應輸入位置座標資料及檢測資料，
該輸入/輸出裝置被供應影像資料及控制資料，
該算術裝置被供應該輸入位置座標資料及該檢測資料，
該算術裝置供應該影像資料及該控制資料，
該輸入/輸出裝置包括顯示部、輸入部及檢測部，
該輸入部供應該輸入位置座標資料，
該檢測部供應該檢測資料，
該顯示部顯示該影像資料，
該顯示部包括選擇電路、第一驅動電路、第二驅動電路以及顯示面板，
該算術裝置生成該影像資料，
該算術裝置根據該輸入位置座標資料、該檢測資料以及該影像資料生成該控制資料，
該控制資料是第一狀態的控制資料、第二狀態的控制資料和第三狀態的控制資料中的任一個，
該選擇電路在被供應該第一狀態的控制資料的情況下將該影像資料供應給該第一驅動電路且將背景資料供應給該第二驅動電路，
該選擇電路在被供應該第二狀態的控制資料的情況下將背景資料供應給該第一驅動電路且將該影像資料供應給該第二驅動電路，
並且，該選擇電路在被供應該第三狀態的控制資料的情況下將該影像資料供應給該第一驅動電路及該第二驅動電路。
2. 一種資訊處理裝置，包括：
輸入/輸出裝置；以及
算術裝置，
其中，該輸入/輸出裝置供應輸入位置座標資料及檢測資料，
該輸入/輸出裝置被供應影像資料及控制資料，
該算術裝置被供應該輸入位置座標資料及該檢測資料，
該算術裝置供應該影像資料及該控制資料，
該輸入/輸出裝置包括顯示部、輸入部及檢測部，

該輸入部供應該輸入位置座標資料，
該檢測部供應該檢測資料，
該顯示部顯示該影像資料，
該顯示部包括選擇電路、第一驅動電路、第二驅動電路以及顯示面板，
該算術裝置生成該影像資料，
該算術裝置根據該輸入位置座標資料、該檢測資料以及該影像資料生成該控制資料，
該控制資料是第一狀態的控制資料、第二狀態的控制資料和第三狀態的控制資料中的任一個，
該選擇電路在被供應該第一狀態的控制資料的情況下將該影像資料供應給該第一驅動電路且將黑色顯示資料供應給該第二驅動電路，
該選擇電路在被供應該第二狀態的控制資料的情況下將該黑色顯示資料供應給該第一驅動電路且將該影像資料供應給該第二驅動電路，
並且，該選擇電路在被供應該第三狀態的控制資料的情況下將該影像資料供應給該第一驅動電路及該第二驅動電路。

3. 根據申請專利範圍第1或2項之資訊處理裝置，

其中該顯示面板包括第一信號線、第二信號線以及一組像素，

該一組像素配置在列方向上，

該第一信號線與配置在該列方向上的該一組像素電連接，

該第一信號線與該第一驅動電路電連接，

該第二信號線與配置在該列方向上的該一組像素電連接，

並且該第二信號線與該第二驅動電路電連接。

4. 根據申請專利範圍第3項之資訊處理裝置，

其中該一組像素各包括第一顯示元件及第二顯示元件，

該第一顯示元件包括反射型顯示元件，

該第一顯示元件與該第一信號線電連接，

該第二顯示元件包括發光元件，

並且該第二顯示元件與該第二信號線電連接。

5. 根據申請專利範圍第4項之資訊處理裝置，

其中該第一顯示元件包括向進行顯示的方向反射外光的反射膜並控制該反射膜所反射的光的強度，

該反射膜包括開口，

並且該第二顯示元件包括重疊於該開口的區域及包含發光性有機化合物的層，並向該開口發射光。

6. 根據申請專利範圍第1或2項之資訊處理裝置，

其中在圖示被選擇時，該算術裝置對應於顯示該圖示的區域的座標而供應該第三狀態的控制資料。

7. 根據申請專利範圍第1或2項之資訊處理裝置，

其中該算術裝置根據圖示被選擇的履歷決定特定的圖示，並向顯示該特定的圖示的區域的座標供應該第三狀態的控制資料。

8. 根據申請專利範圍第1或2項之資訊處理裝置，

其中該算術裝置在有來自該輸入部的最後輸入後經過規定時間之前，向指示器顯示區域供應該第三狀態的控制資料，

並且該算術裝置在有來自該輸入部的最後輸入後經過該規定時間之後，向該指示器顯示區域供應該第一狀態的控制資料或該第二狀態的控制資料。

9. 根據申請專利範圍第1或2項之資訊處理裝置，

其中該檢測部包括照度感測器，

並且該照度感測器供應包含使用該資訊處理裝置的環境下的照度資料的該檢測資料。

10. 根據申請專利範圍第1或2項之資訊處理裝置，

其中該輸入部包括鍵盤、硬體按鈕、指向裝置、觸控感測器、照度感測器、攝像裝置、聲音輸入裝置、視點輸入裝置和姿態檢測裝置中的至少一個。

圖式

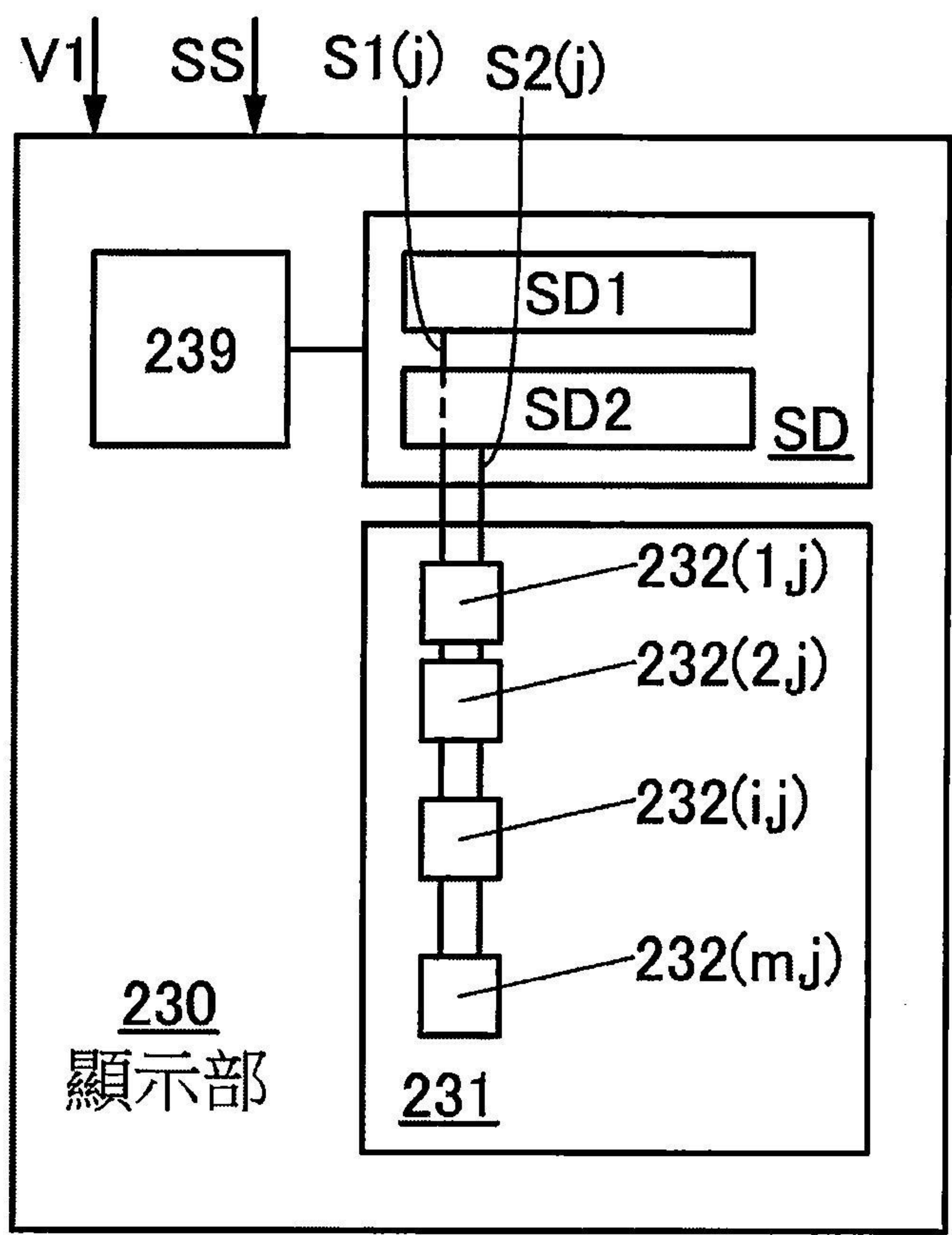


圖 1A

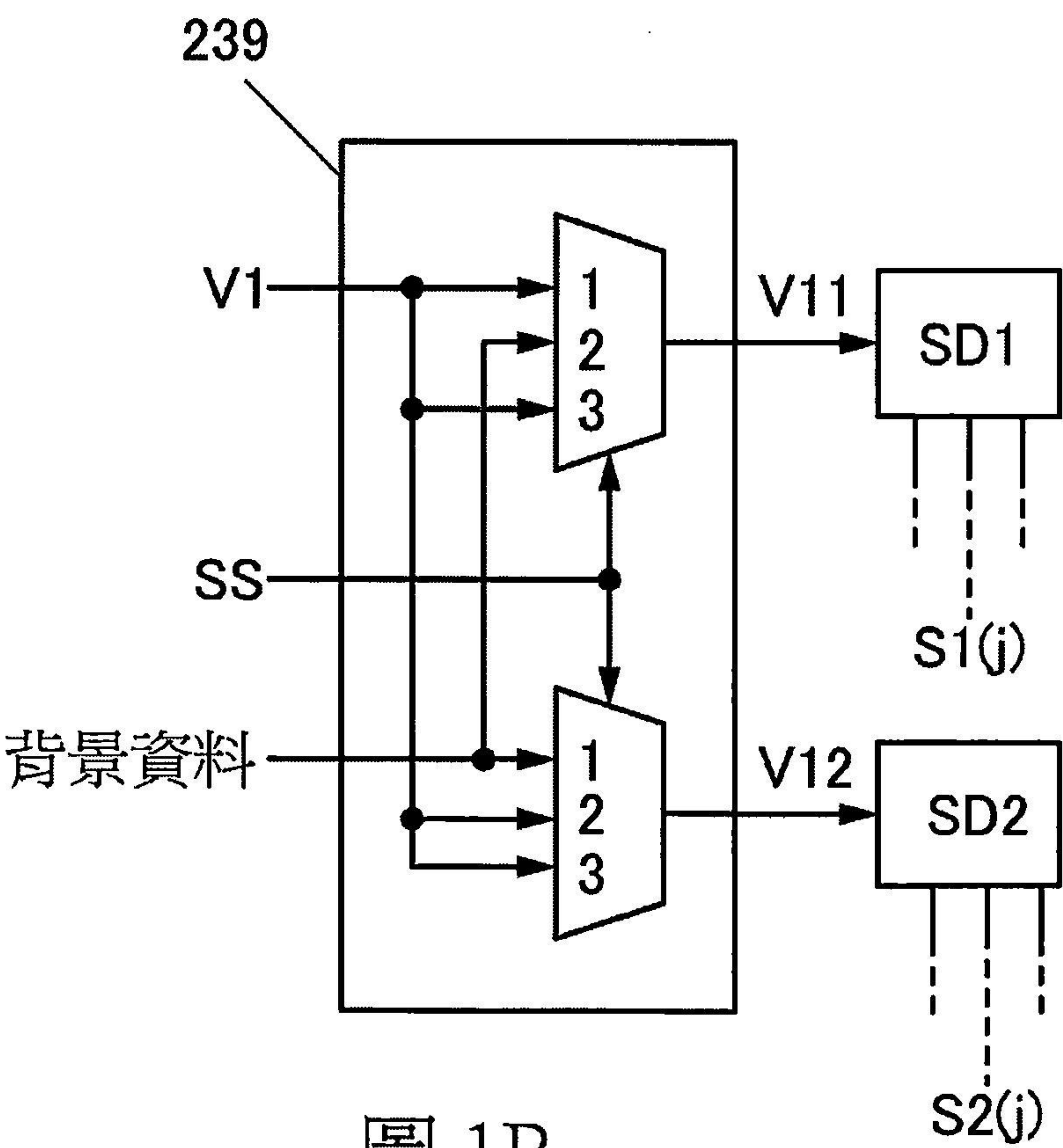


圖 1B

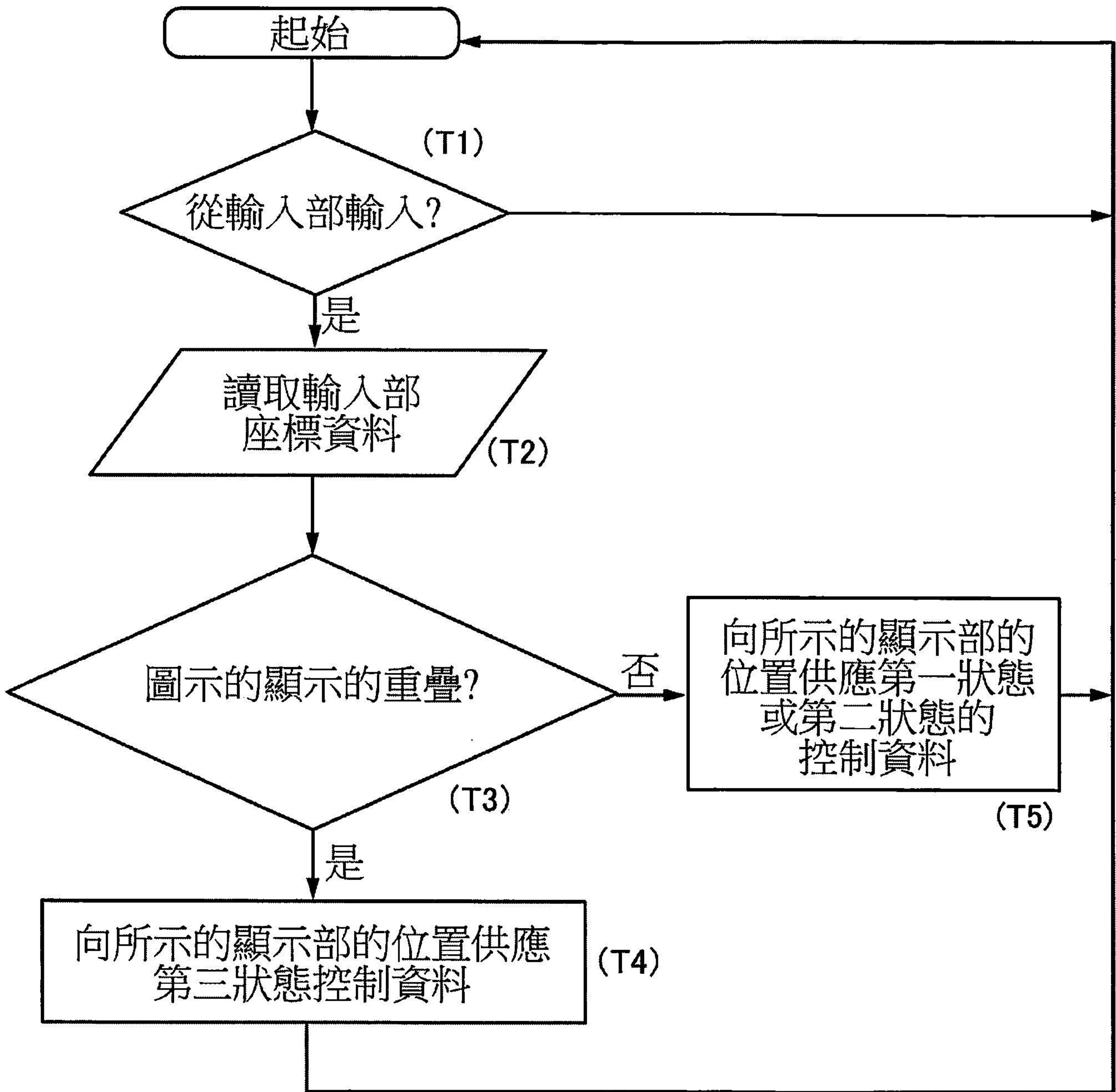
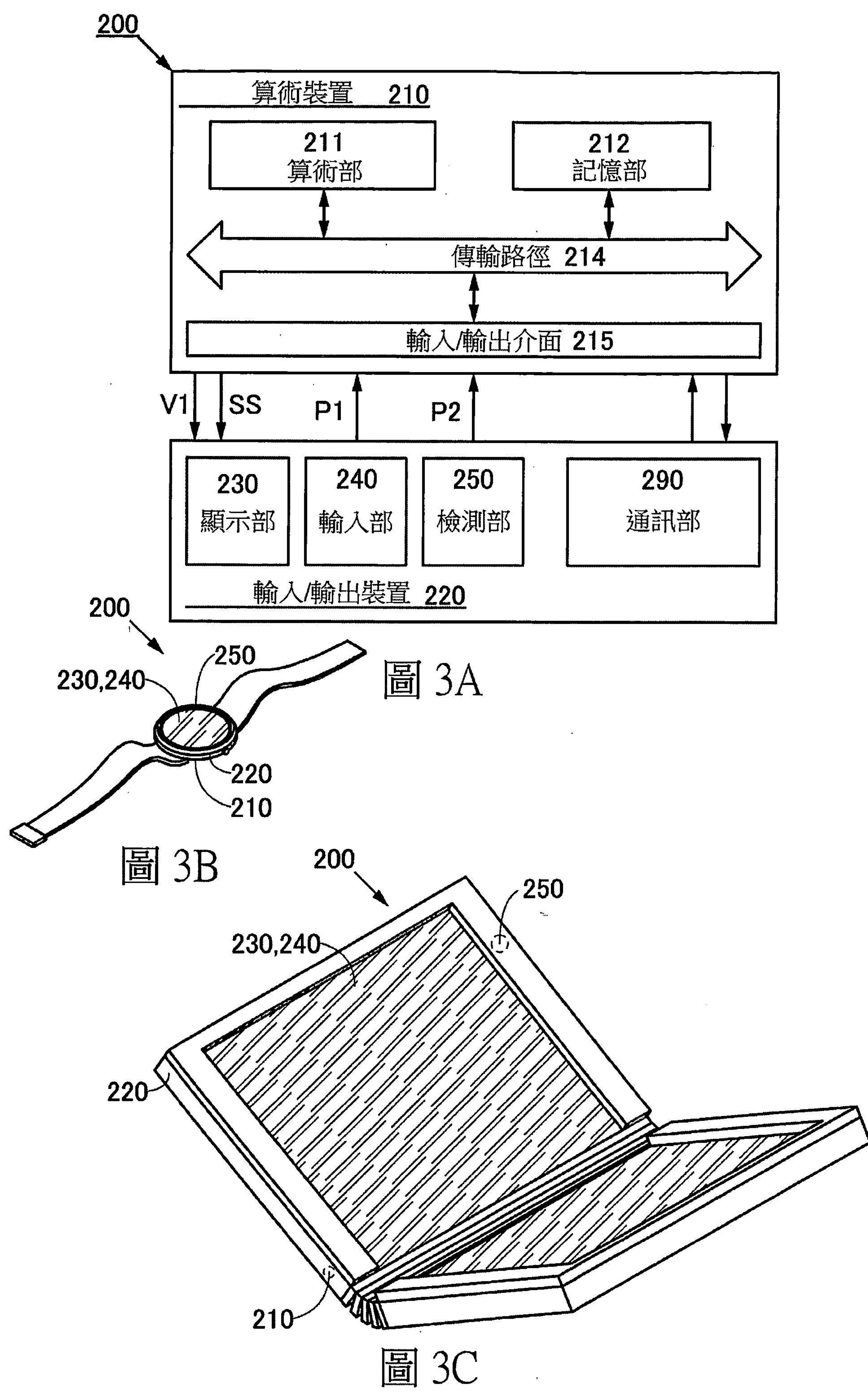


圖 2



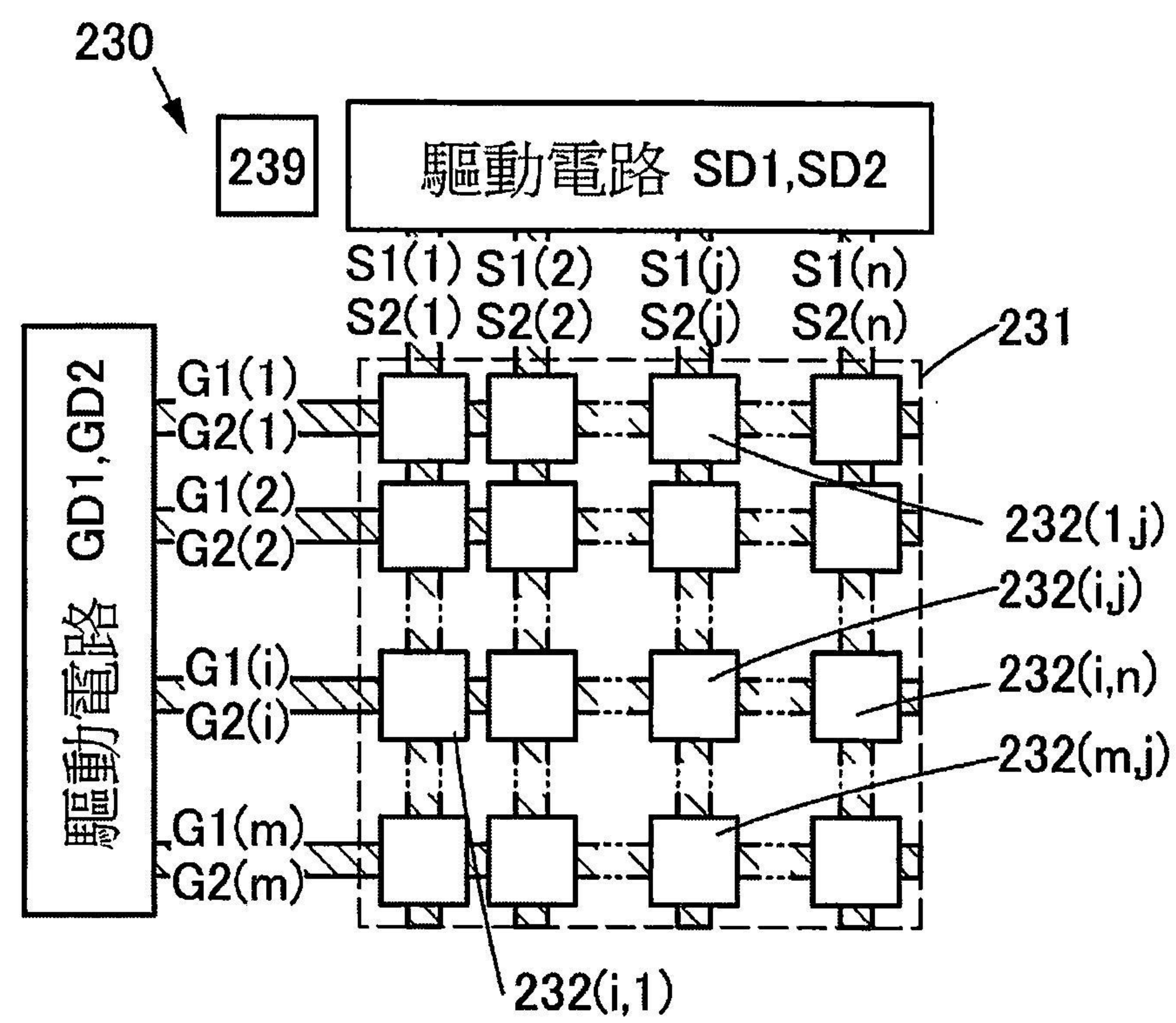


圖 4A

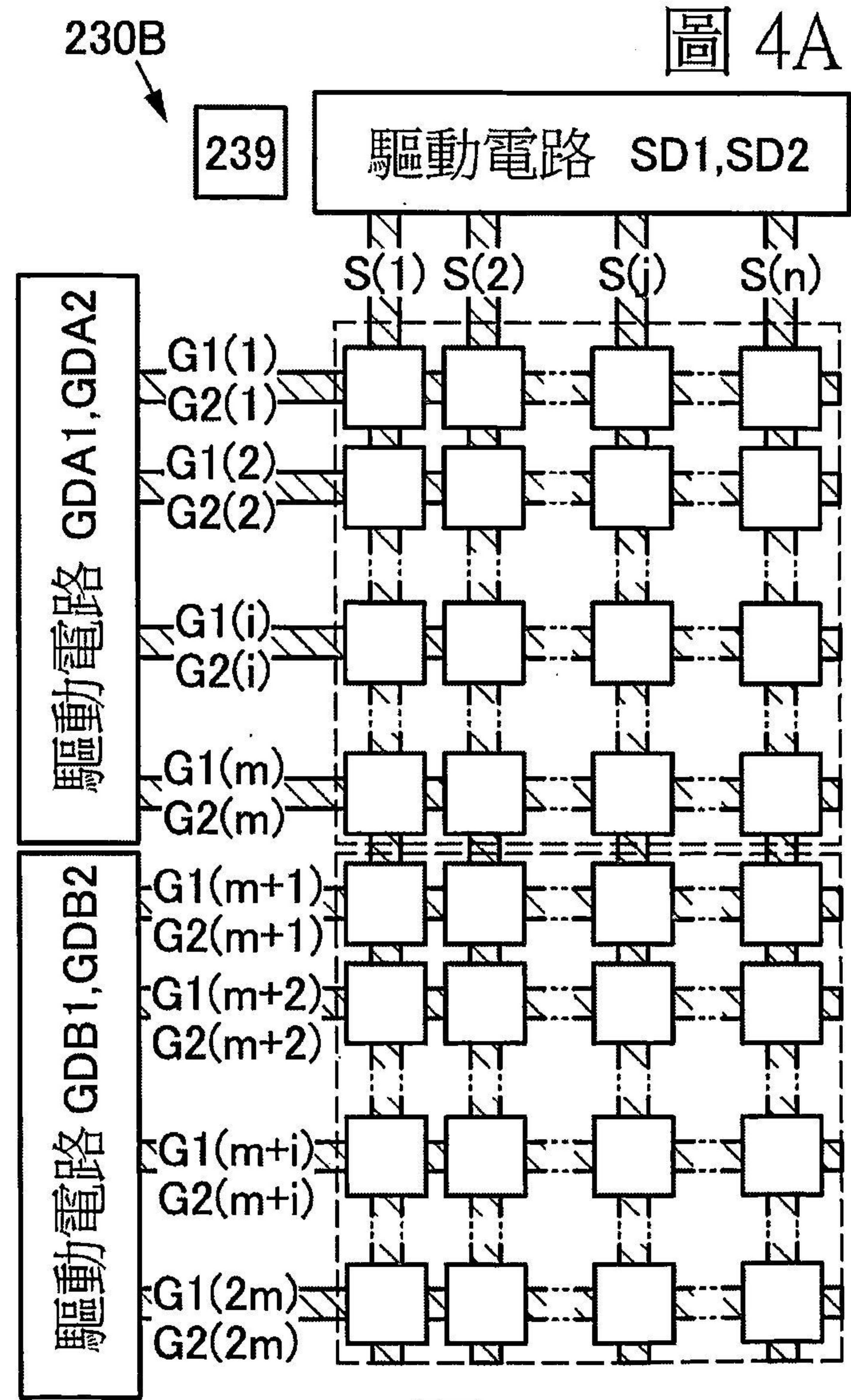


圖 4B

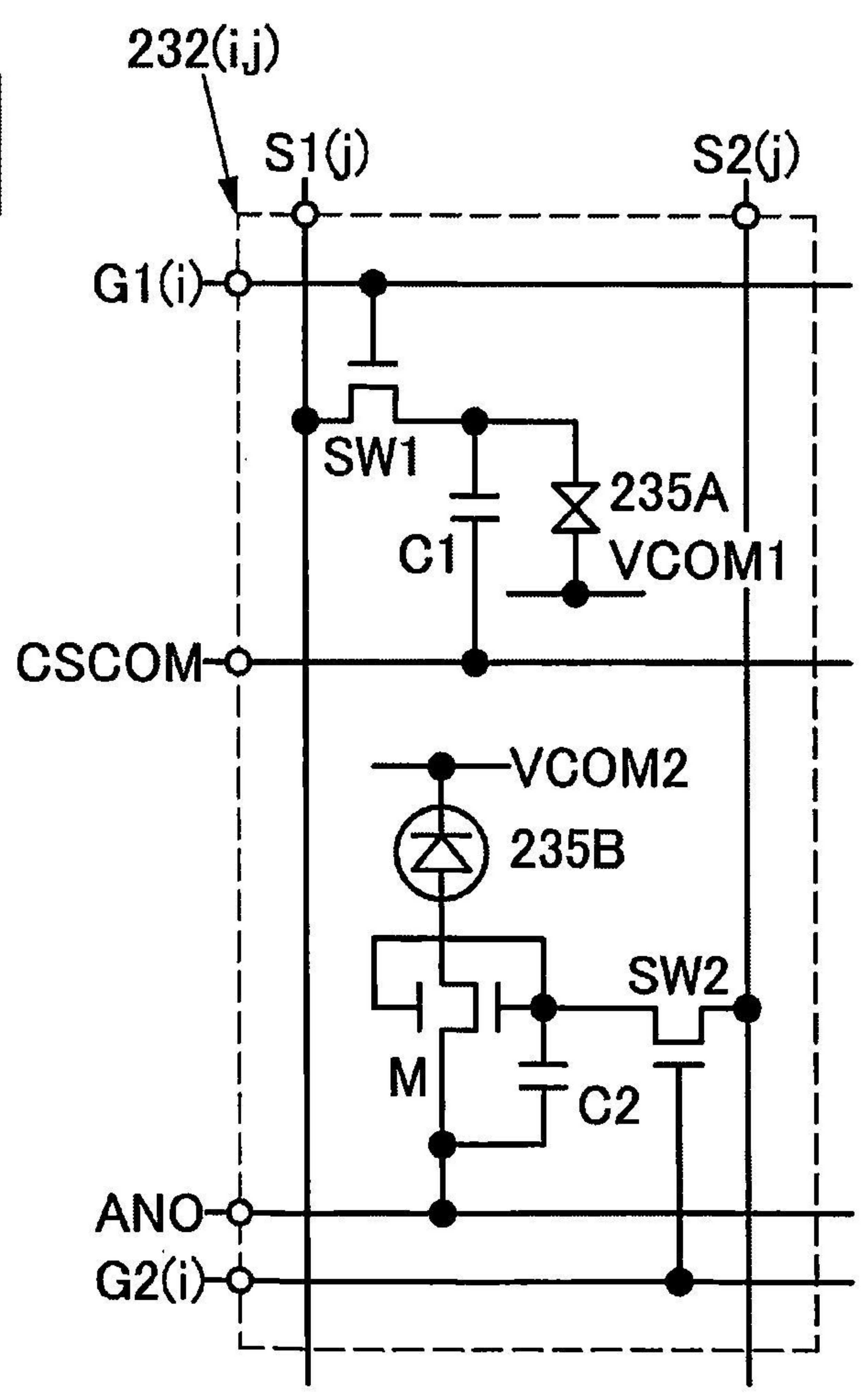


圖 4C

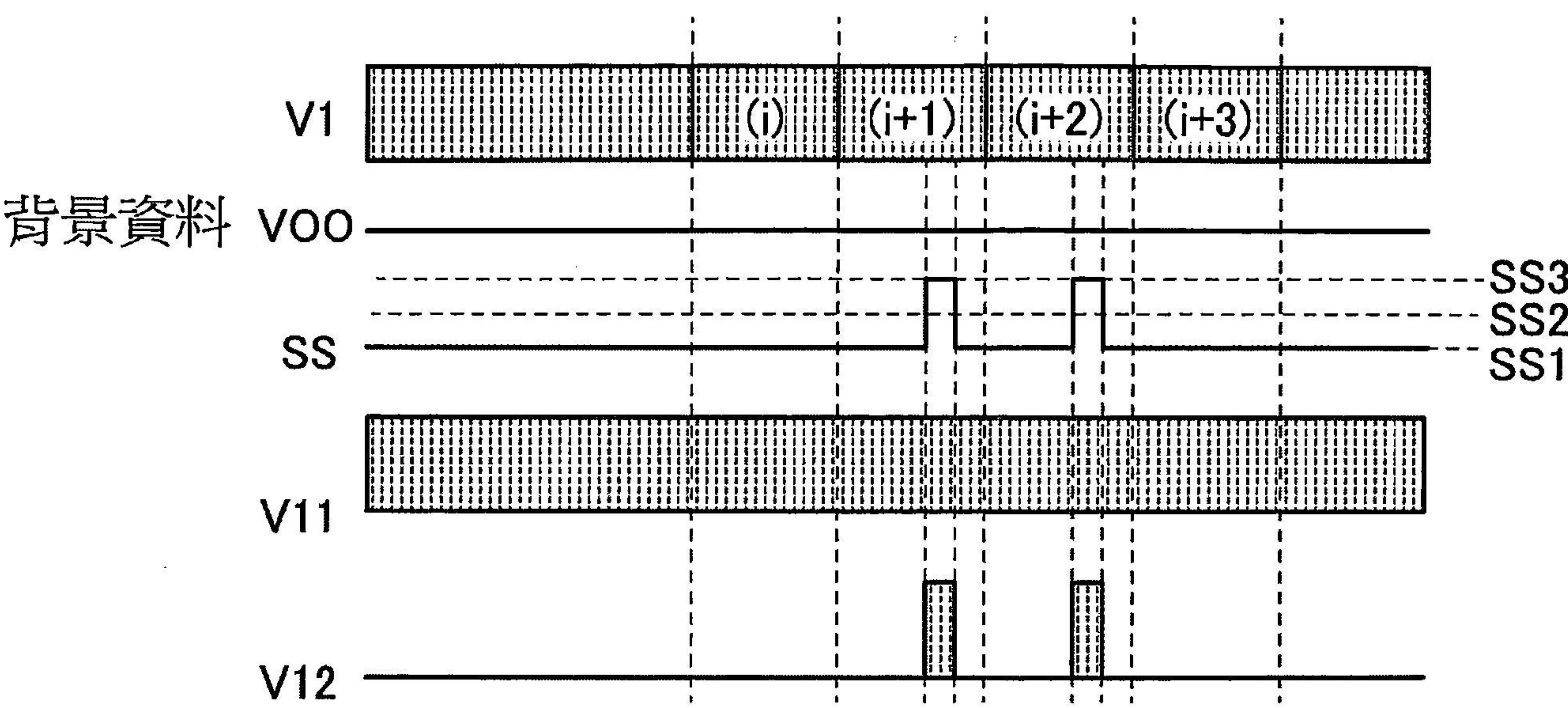


圖 5A

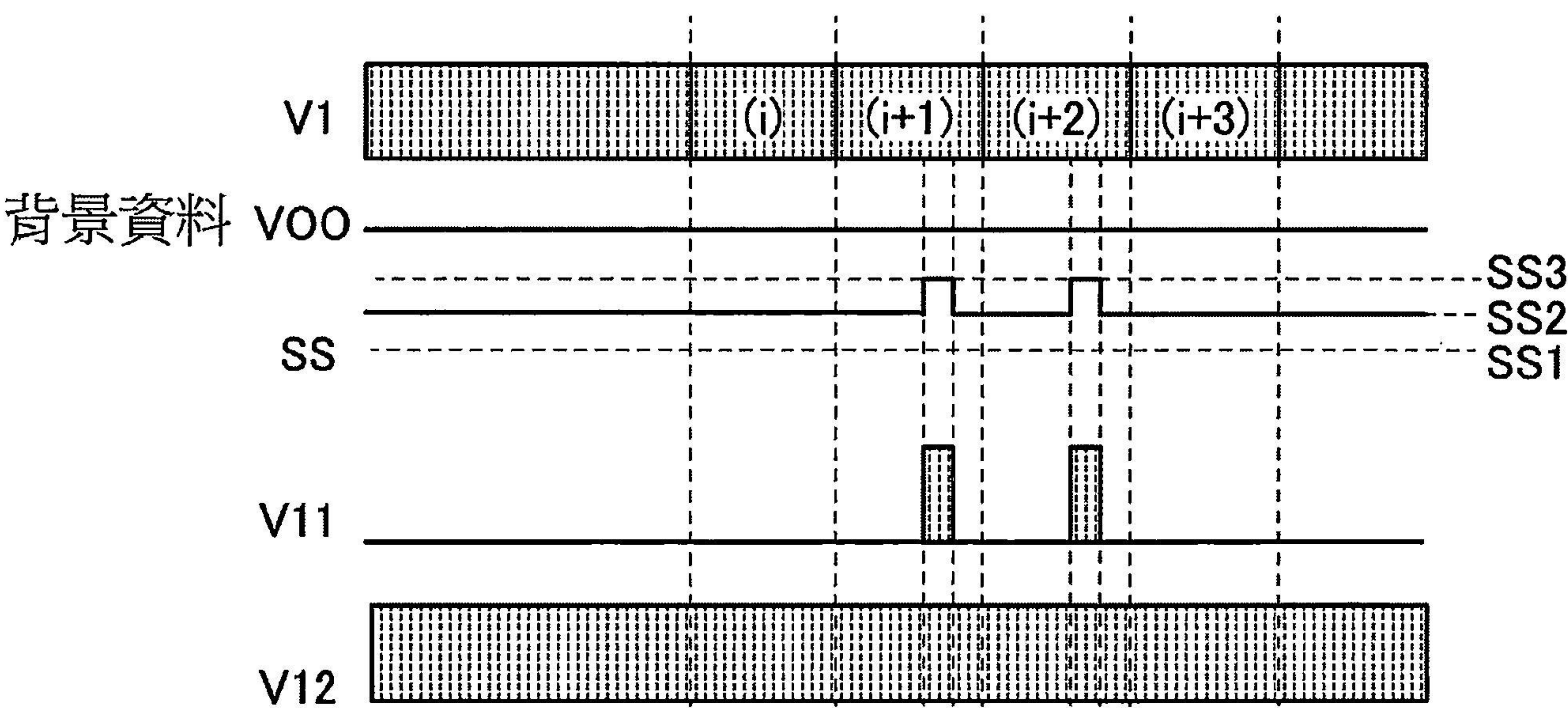


圖 5B

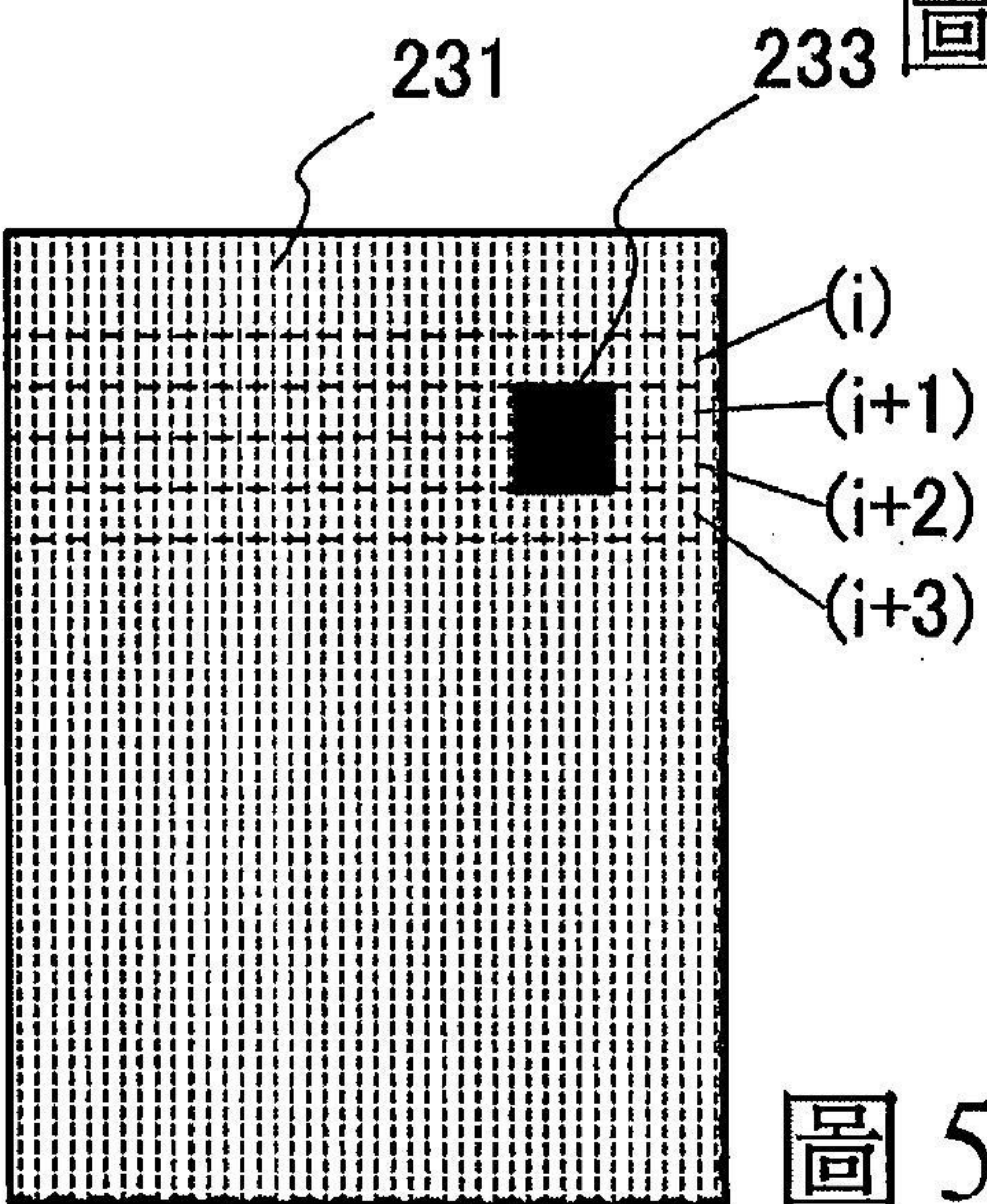


圖 5C

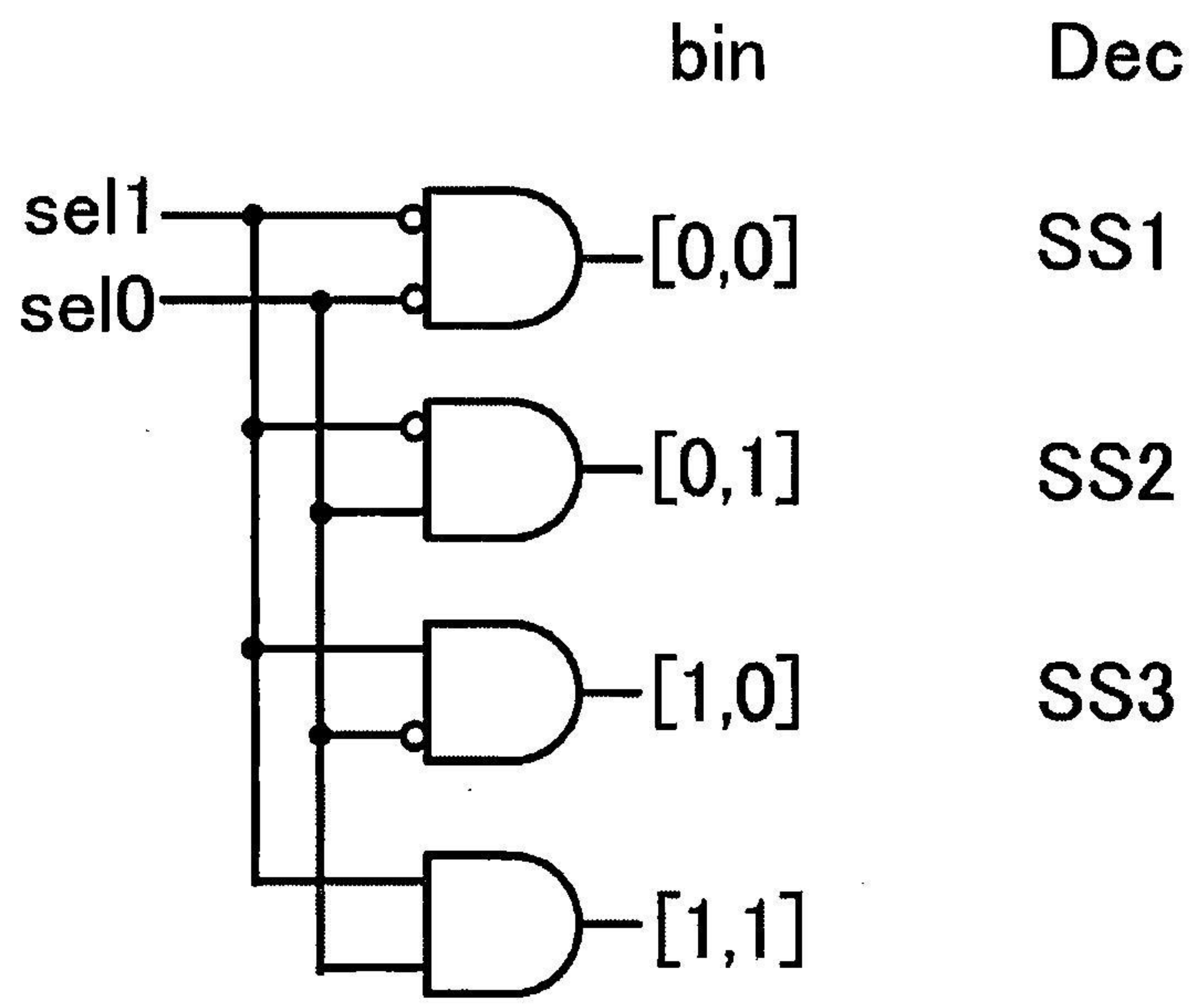


圖 6A

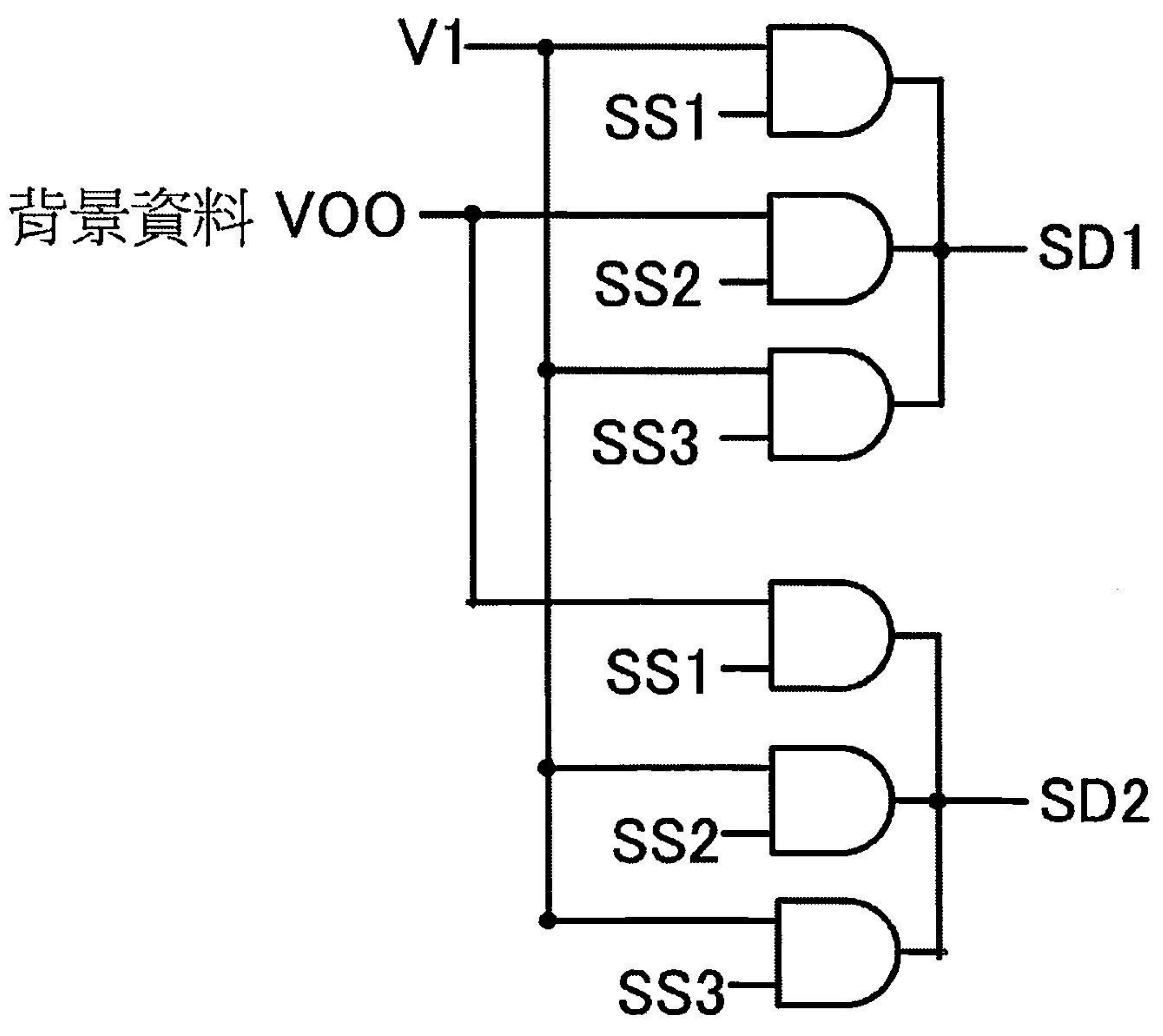


圖 6B

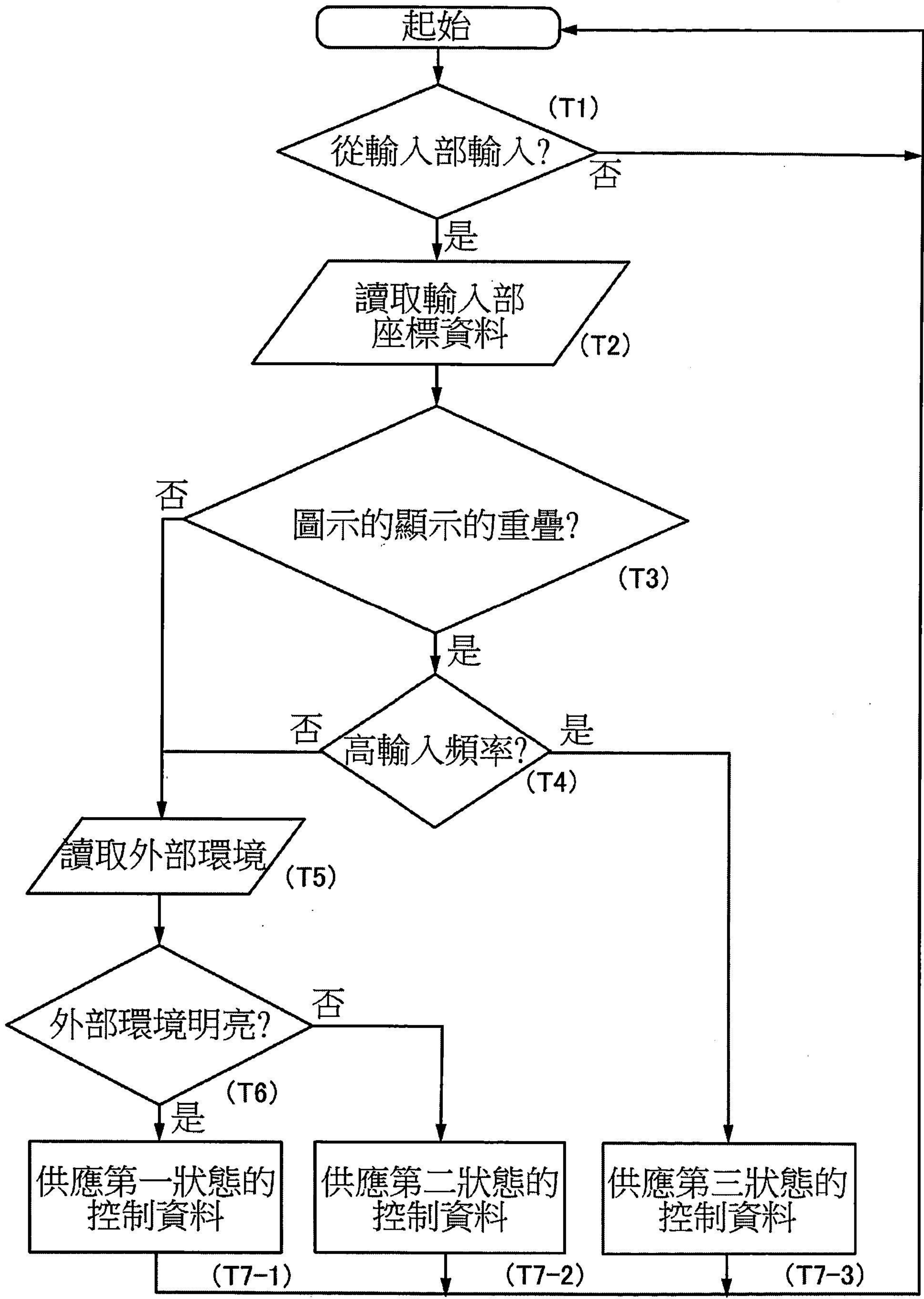


圖 7

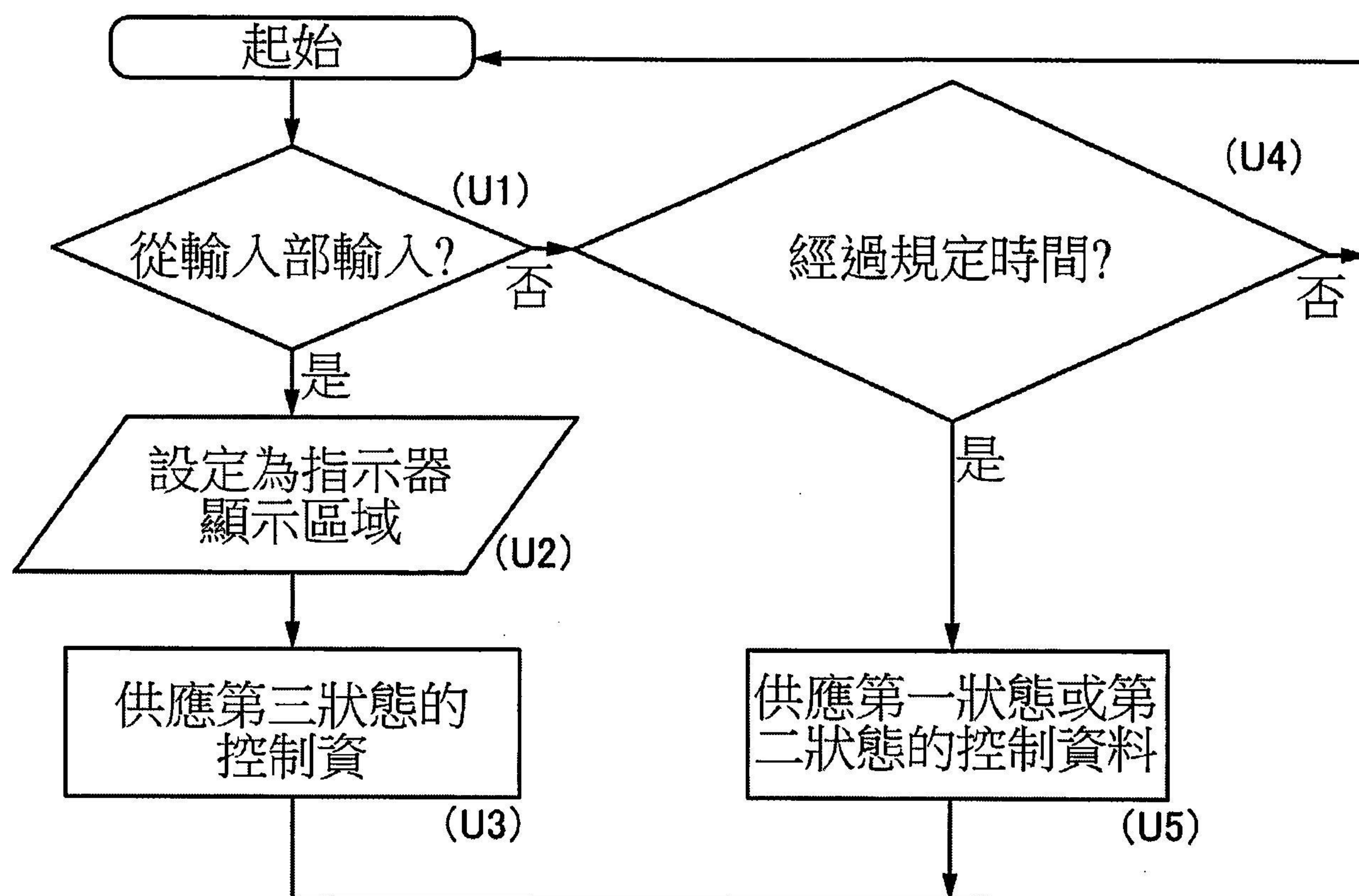


圖 8

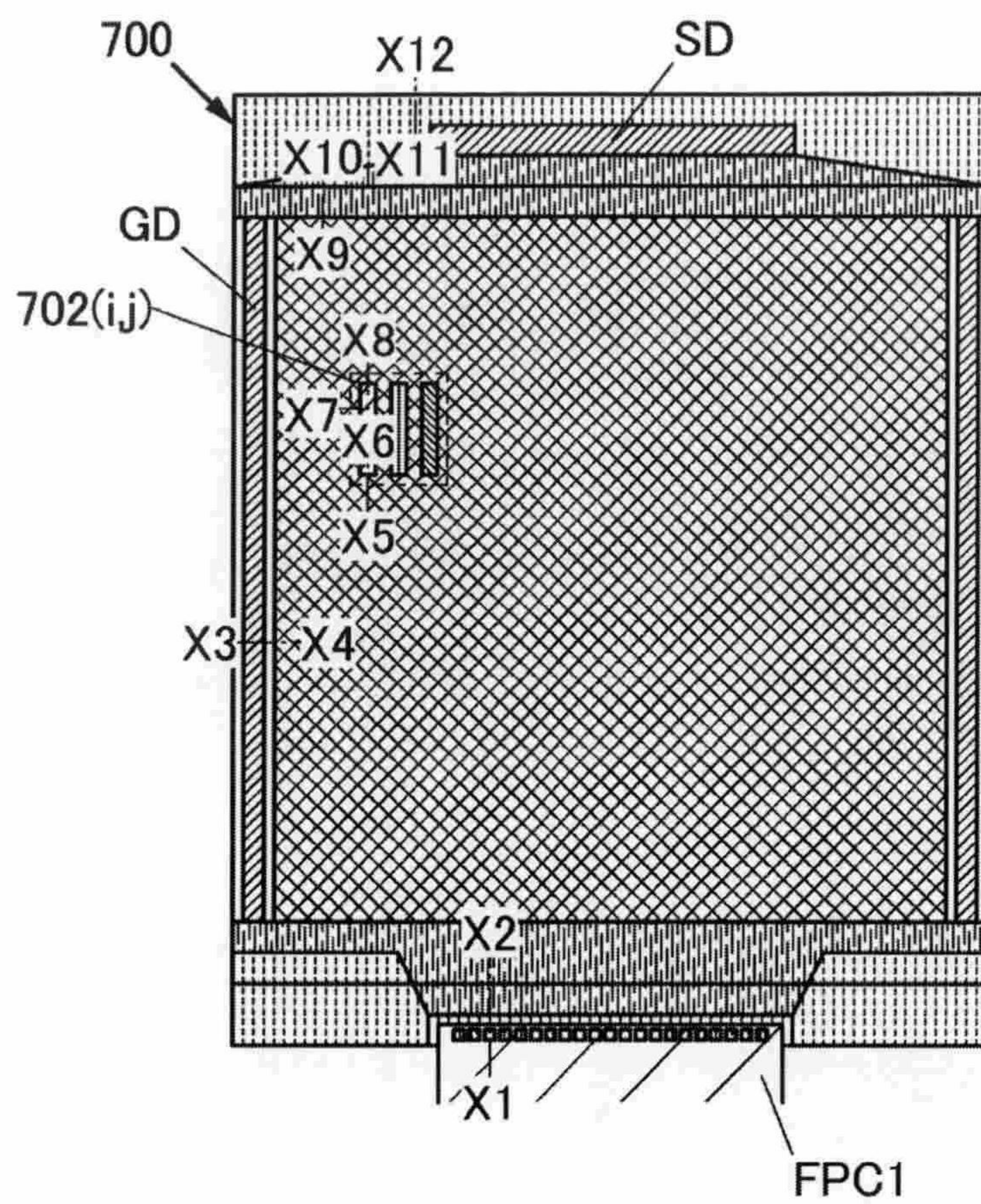


圖 9A

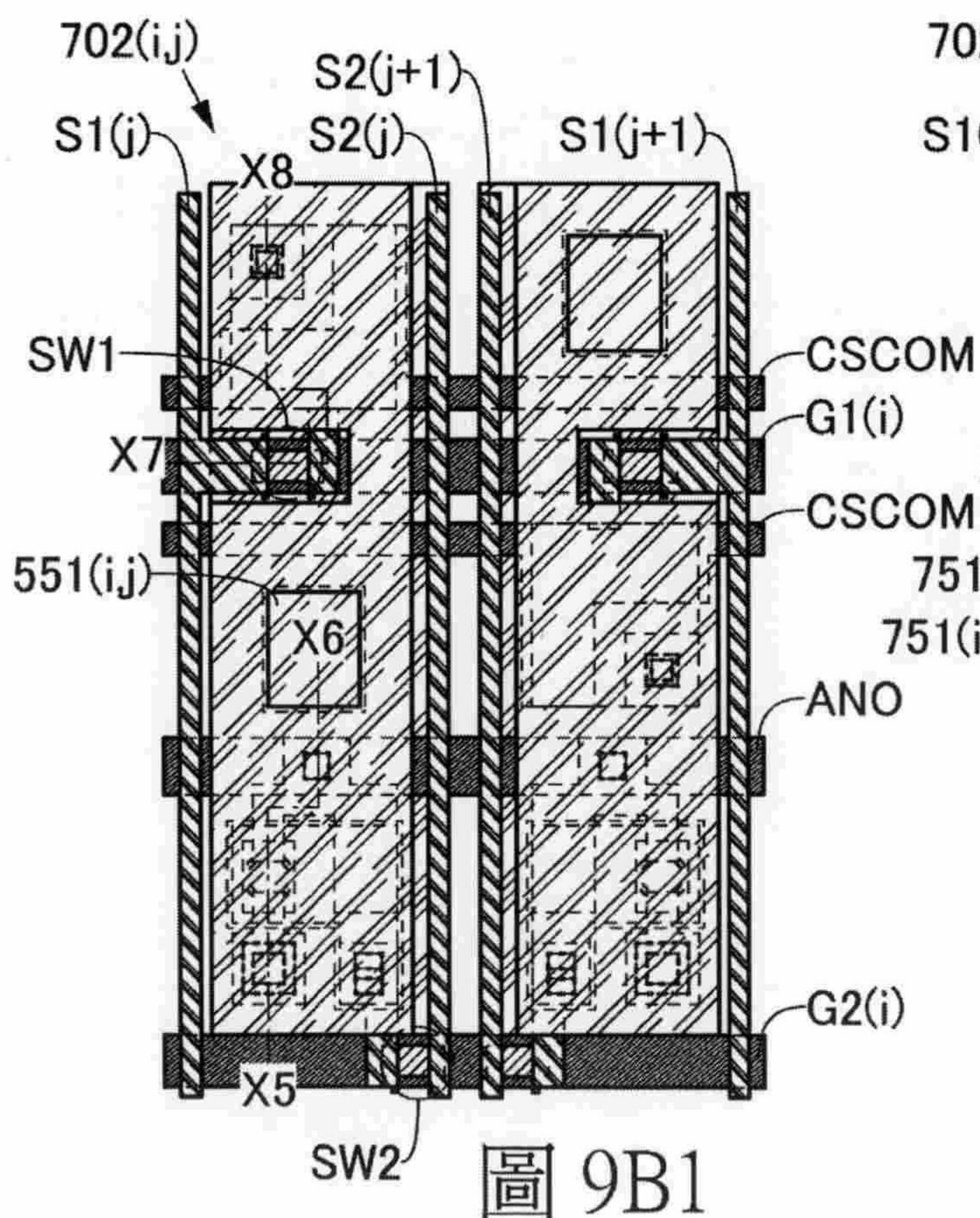


圖 9B1

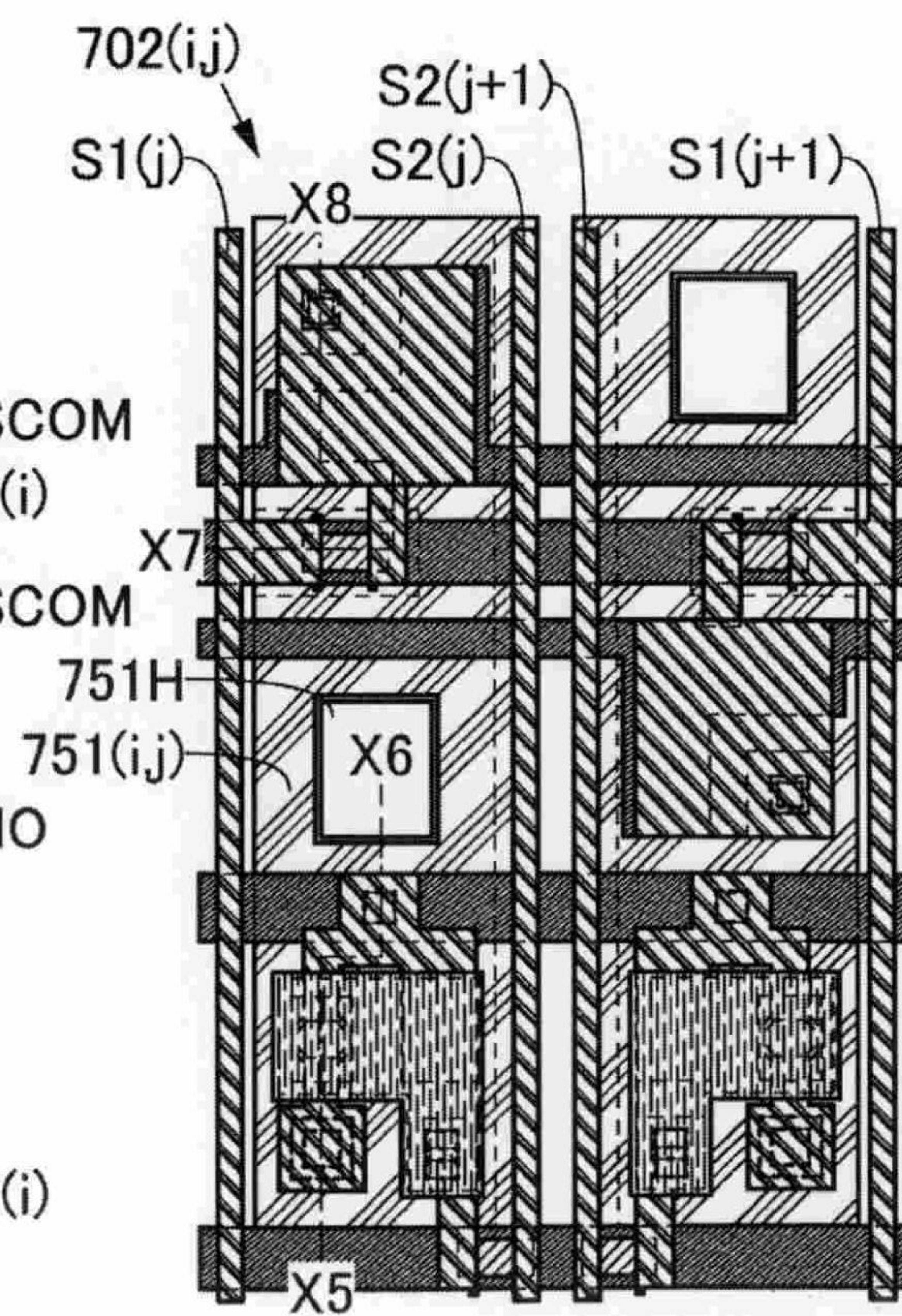


圖 9B2

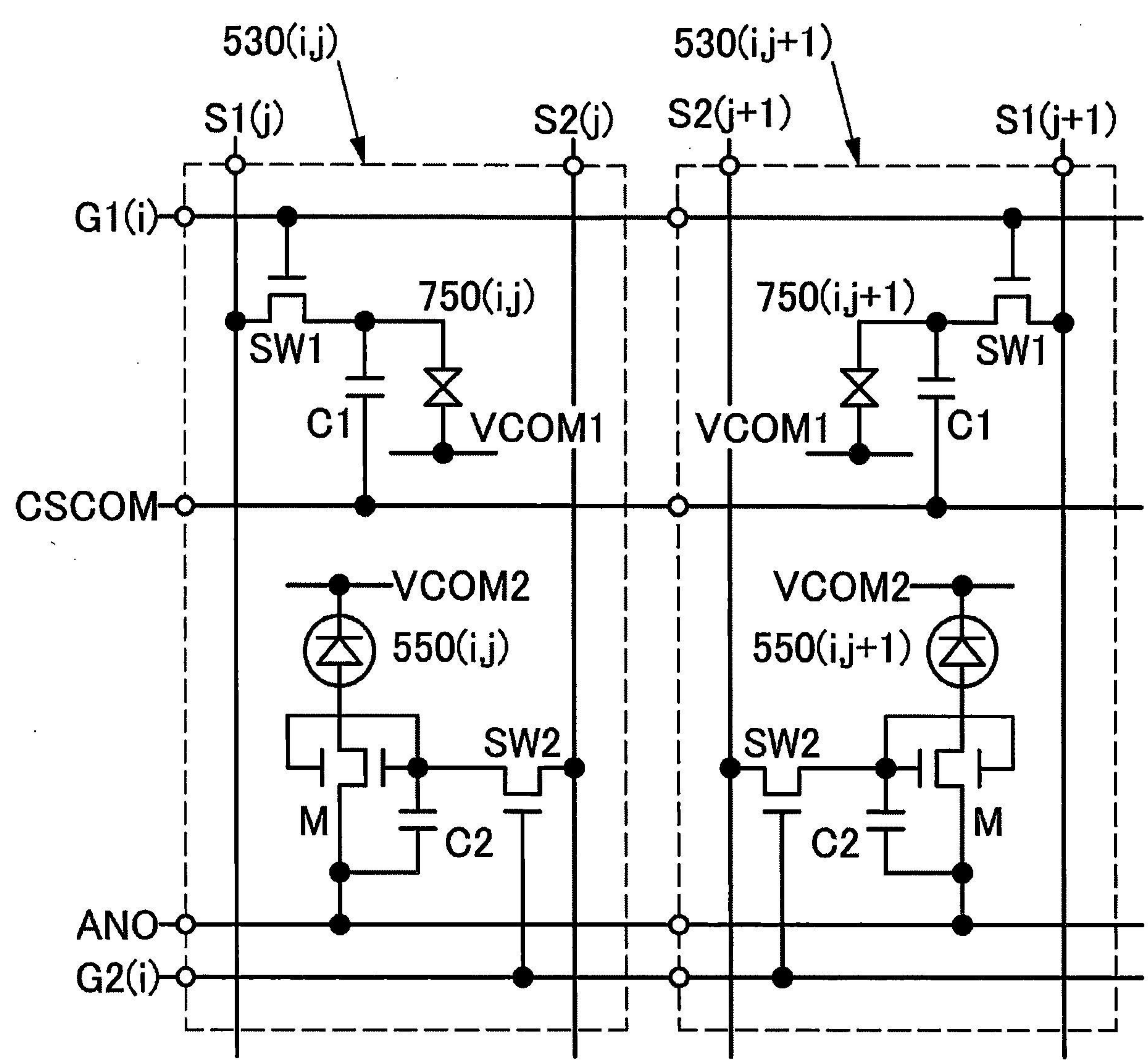


圖 10

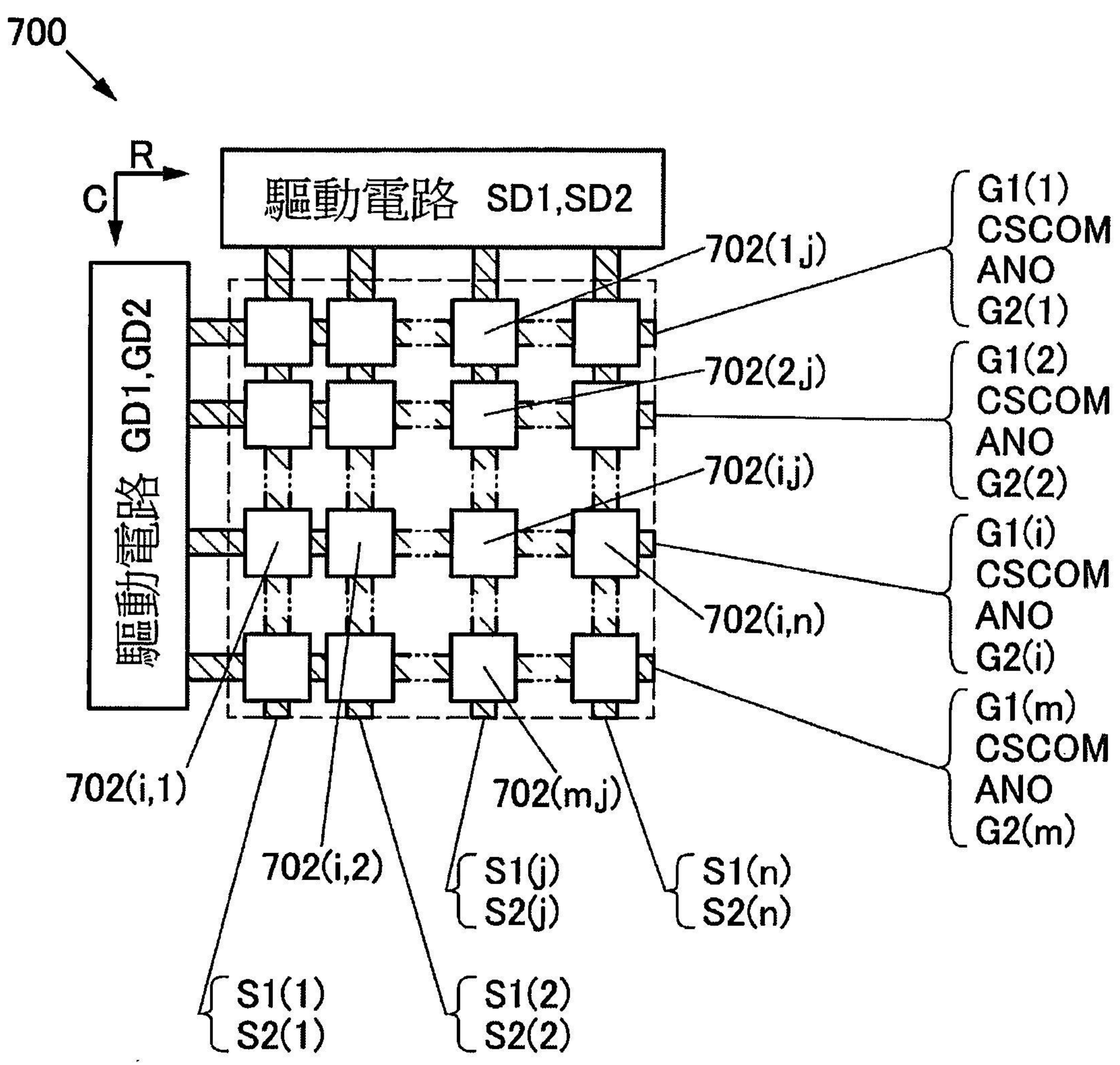


圖 11A

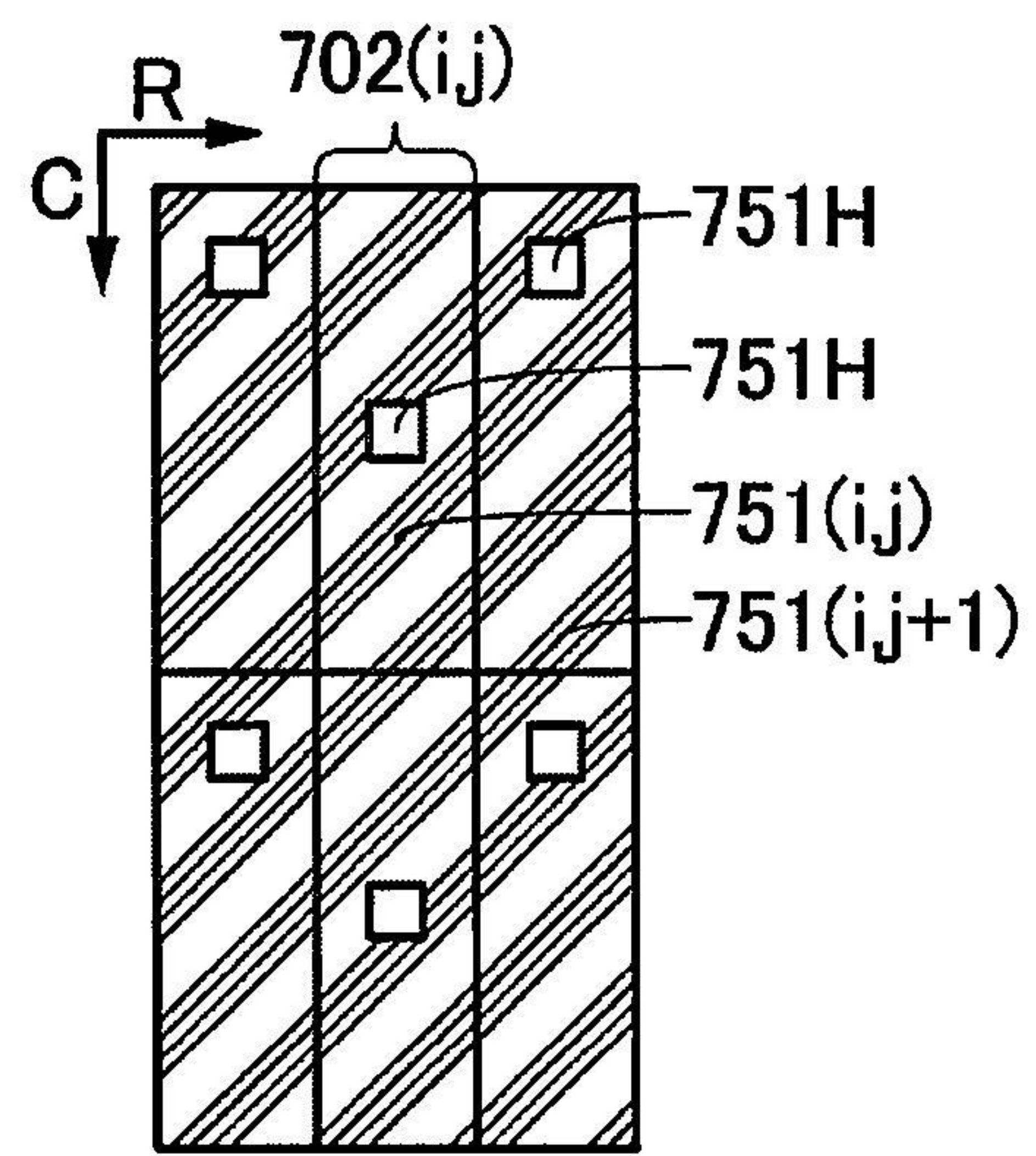


圖 11B1

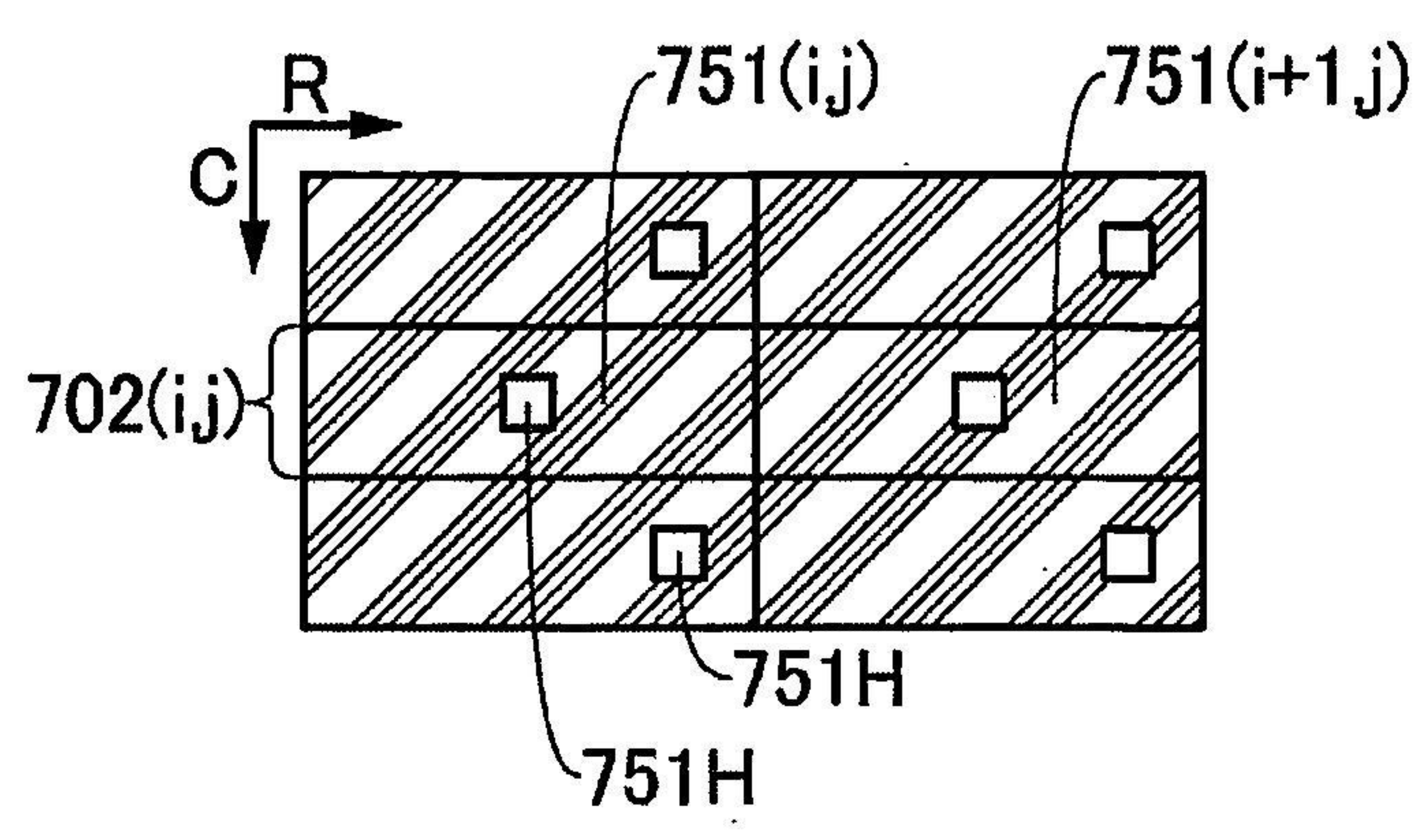


圖 11B2

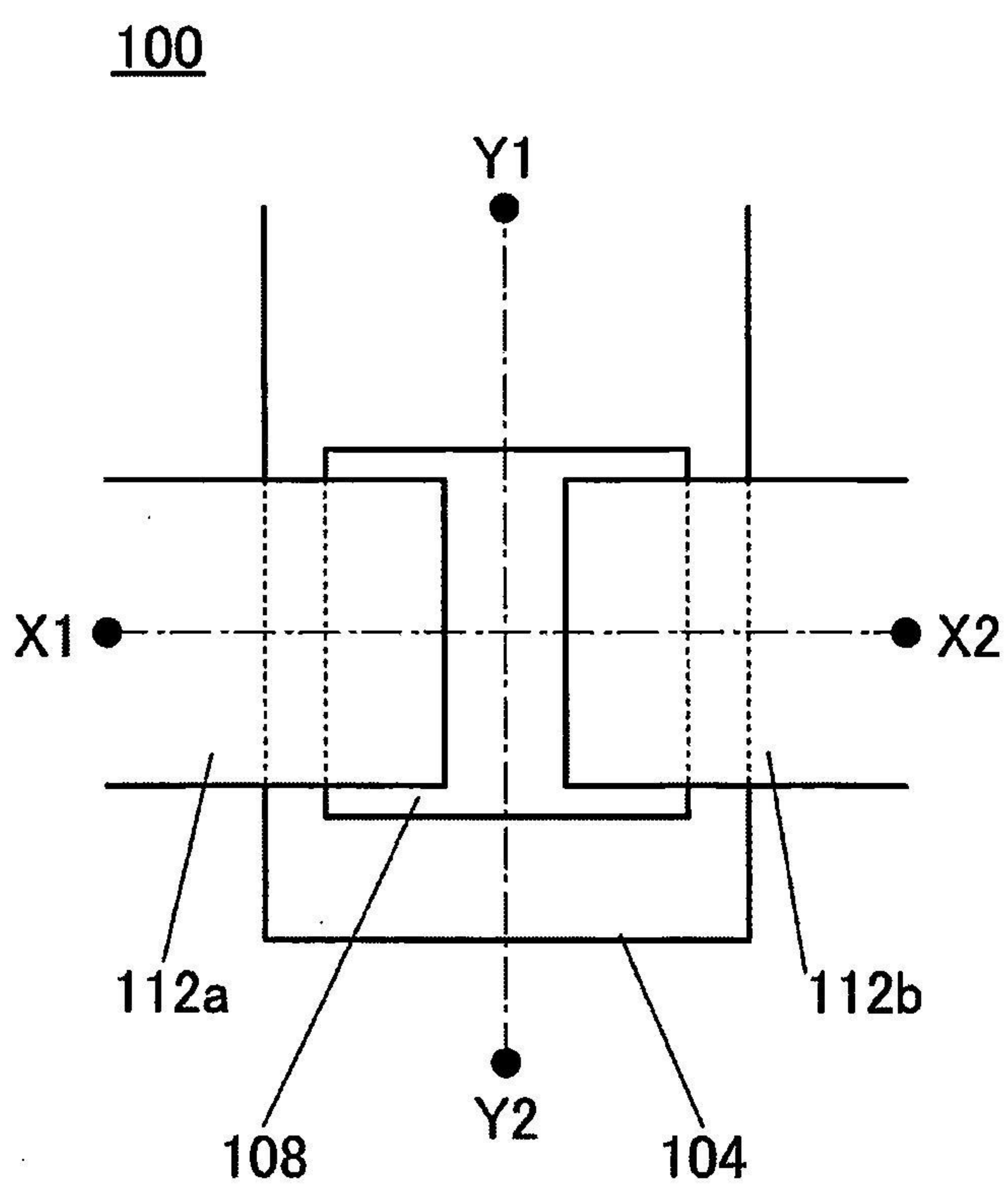


圖 12A

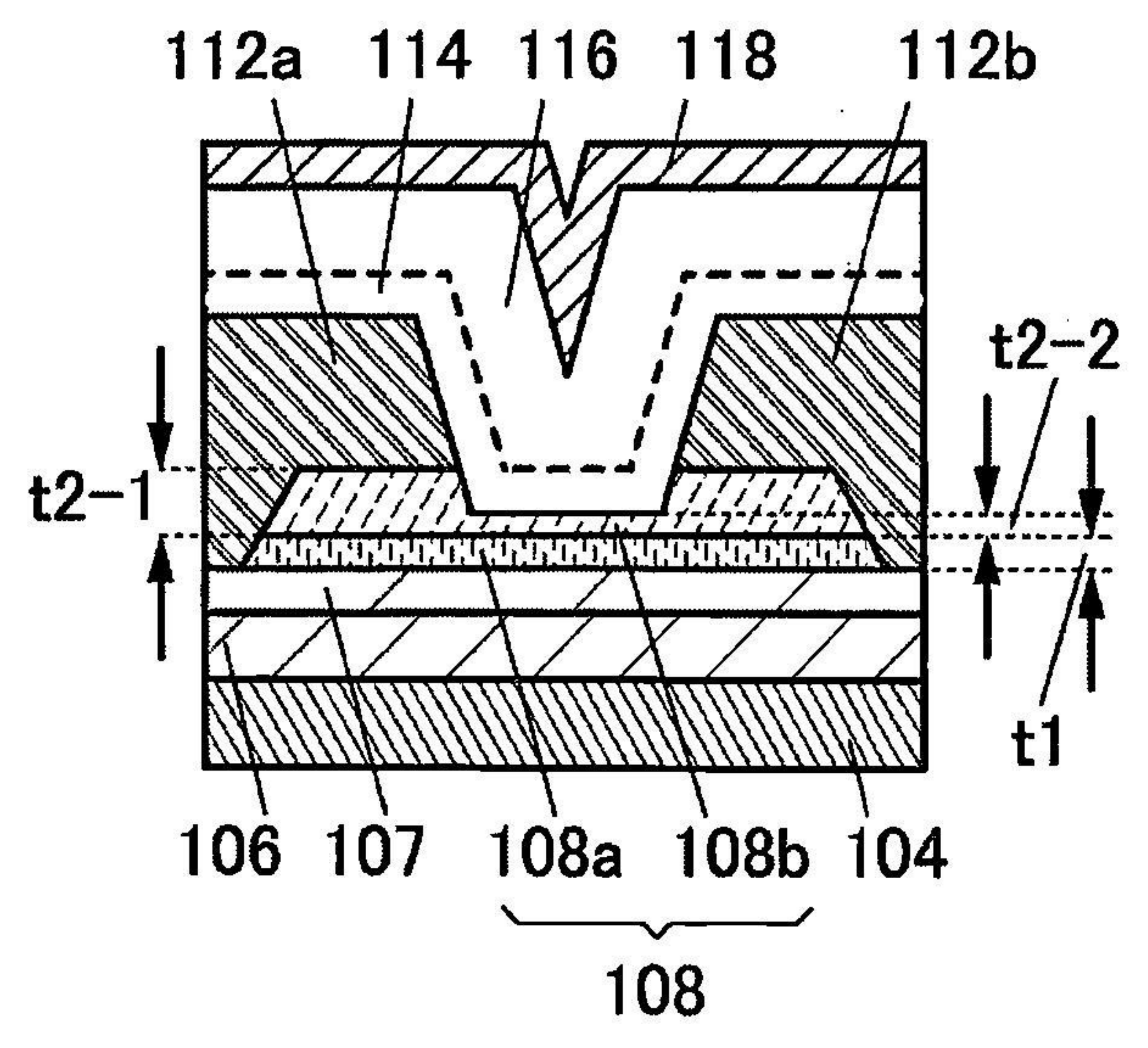


圖 12B

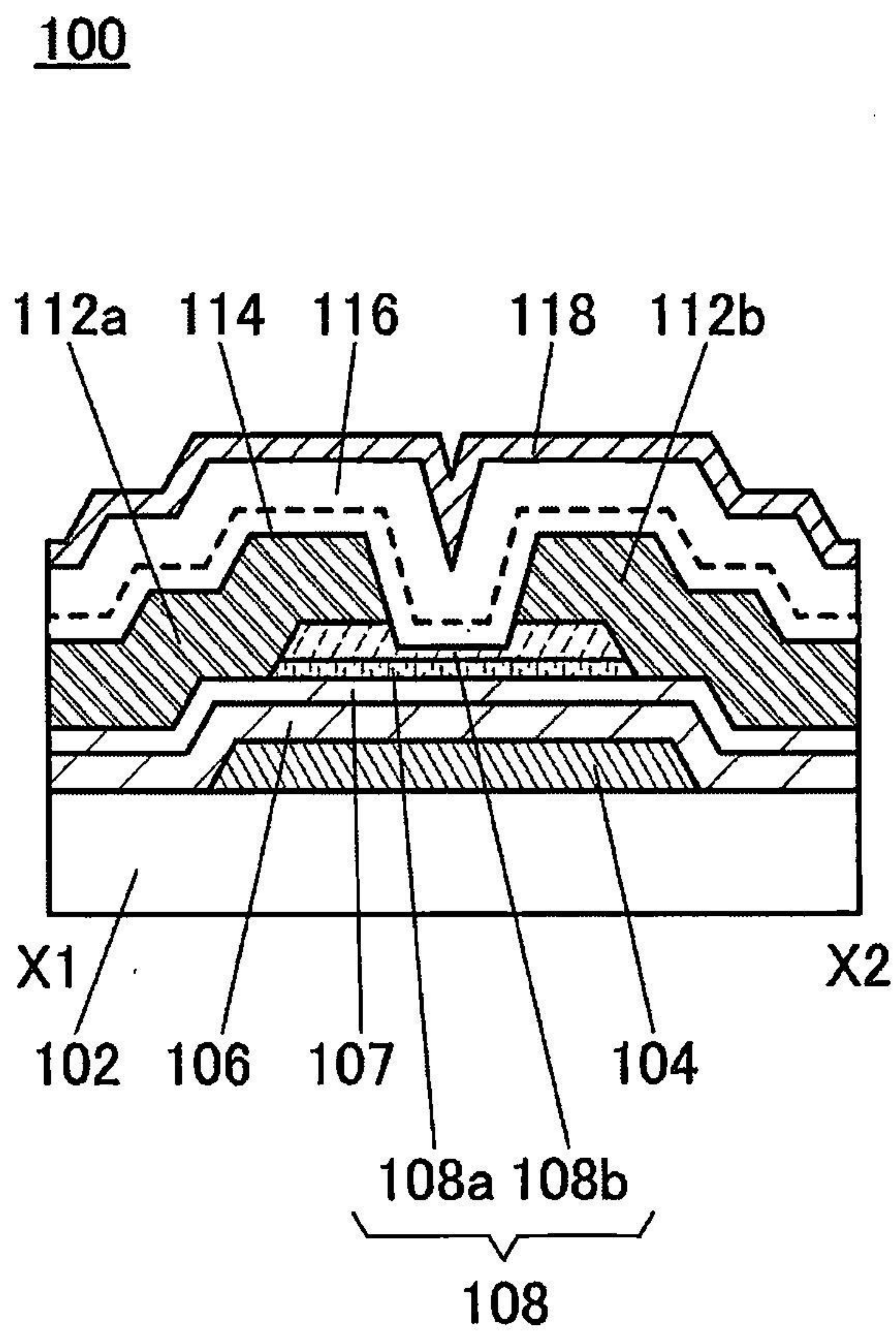


圖 12C

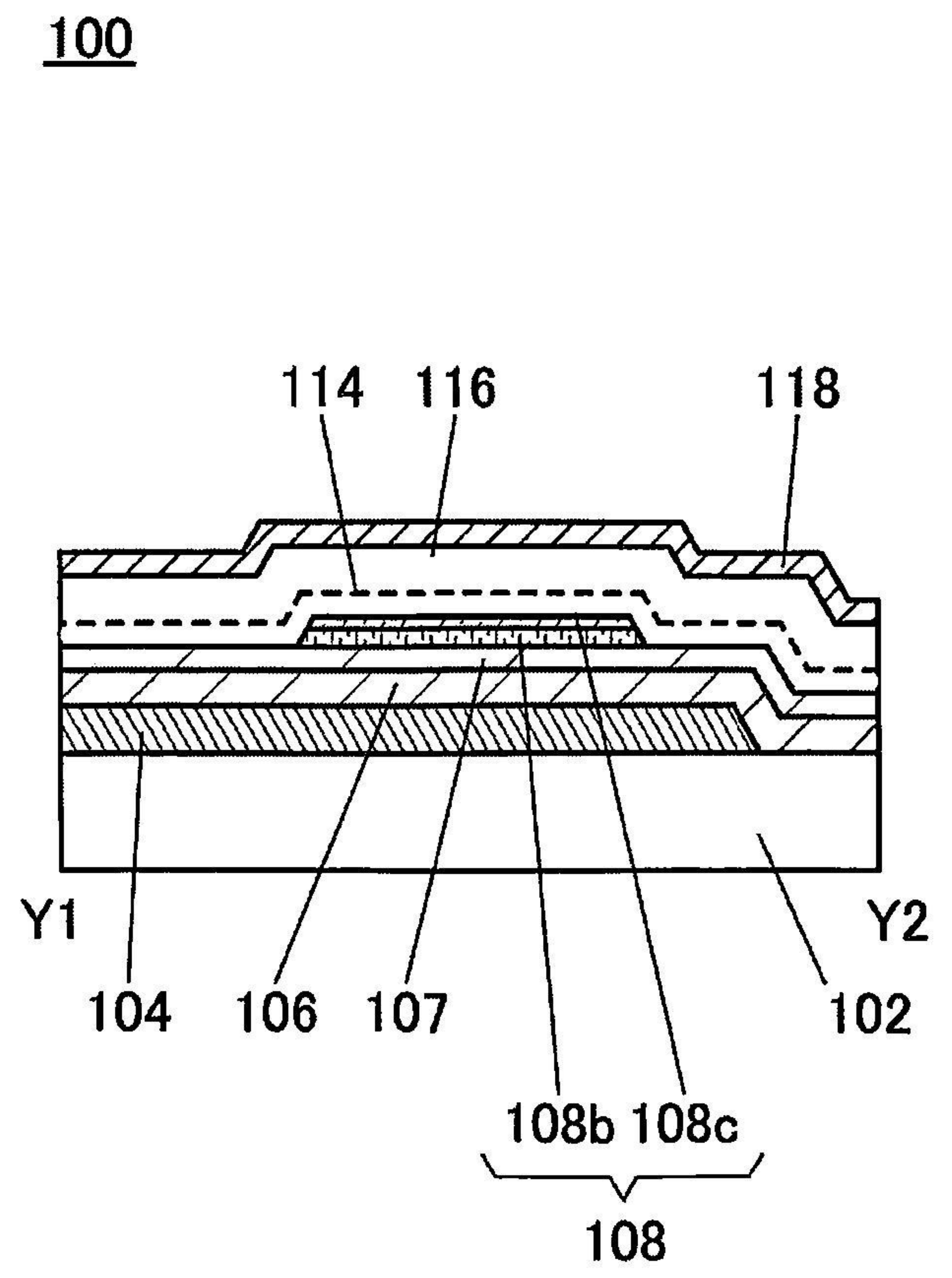


圖 12D

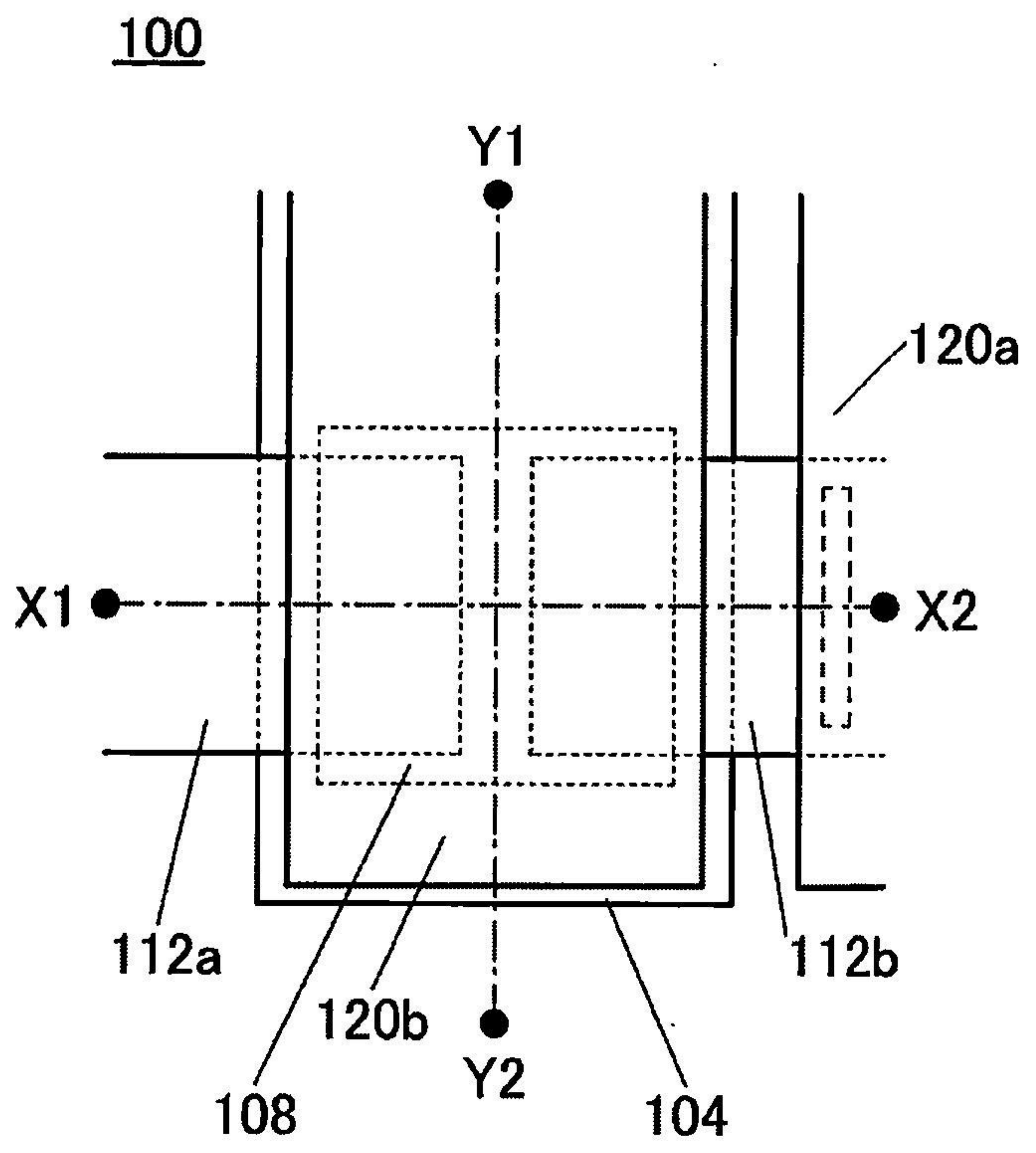


圖 13A

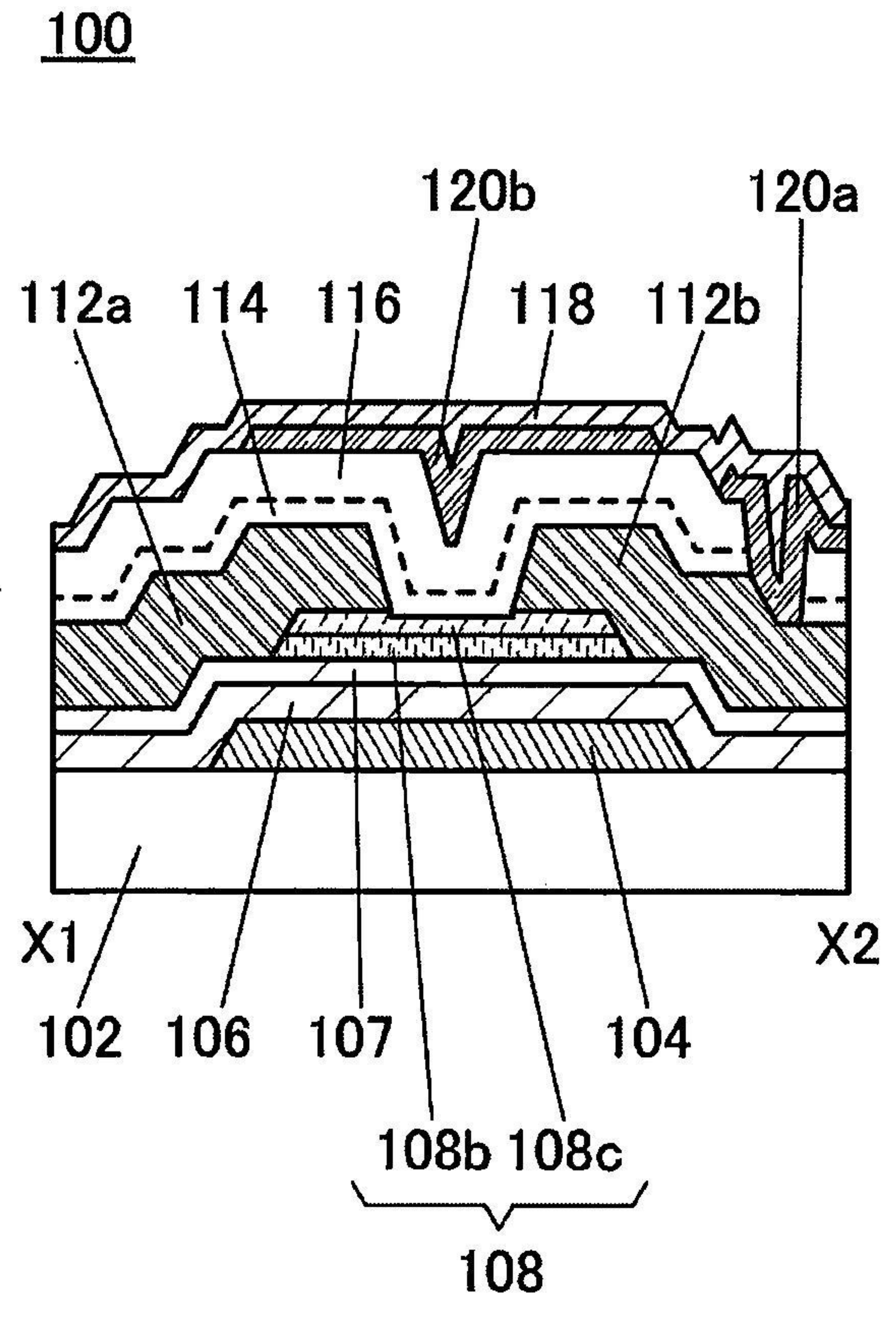


圖 13B

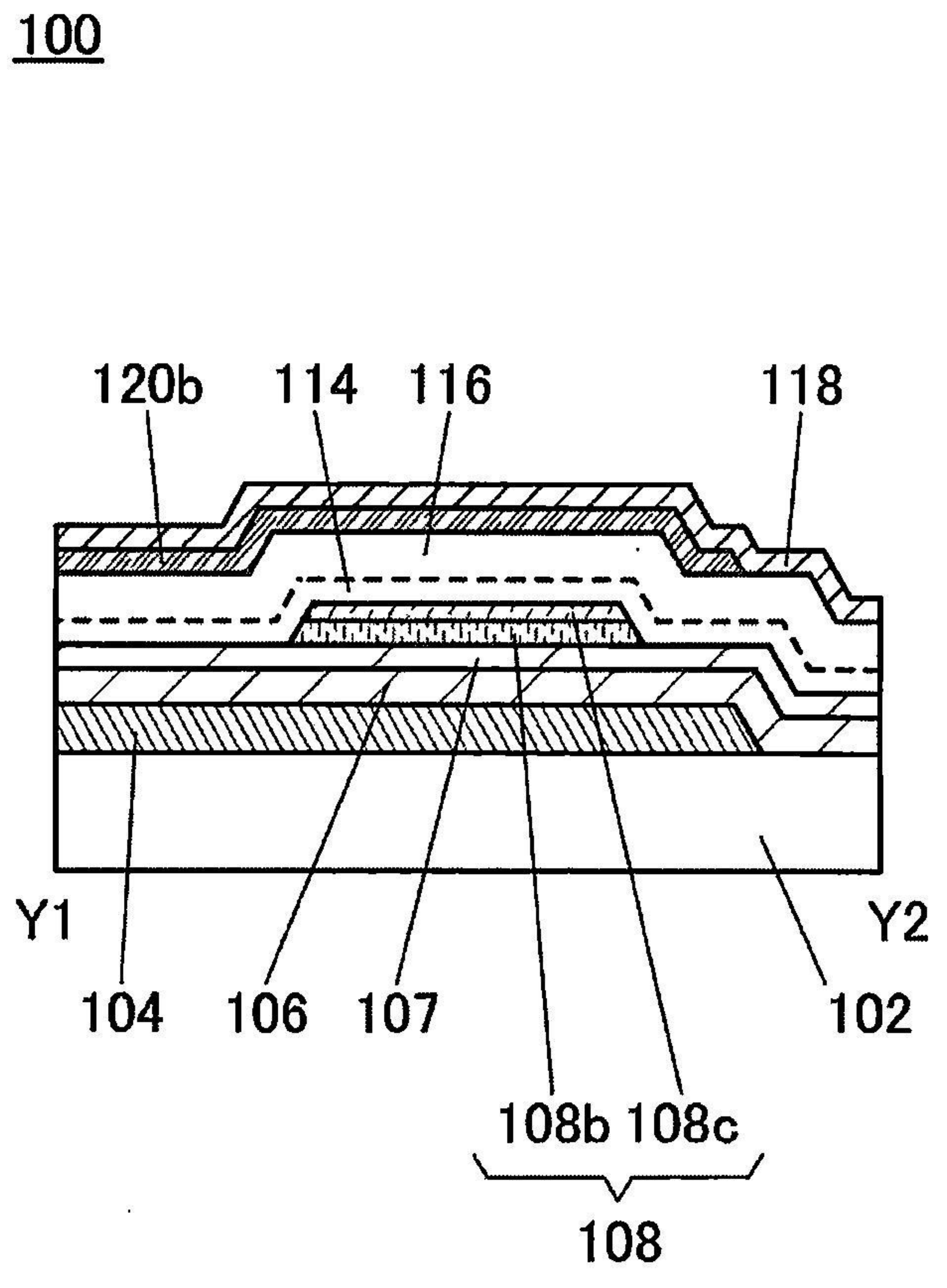


圖 13C

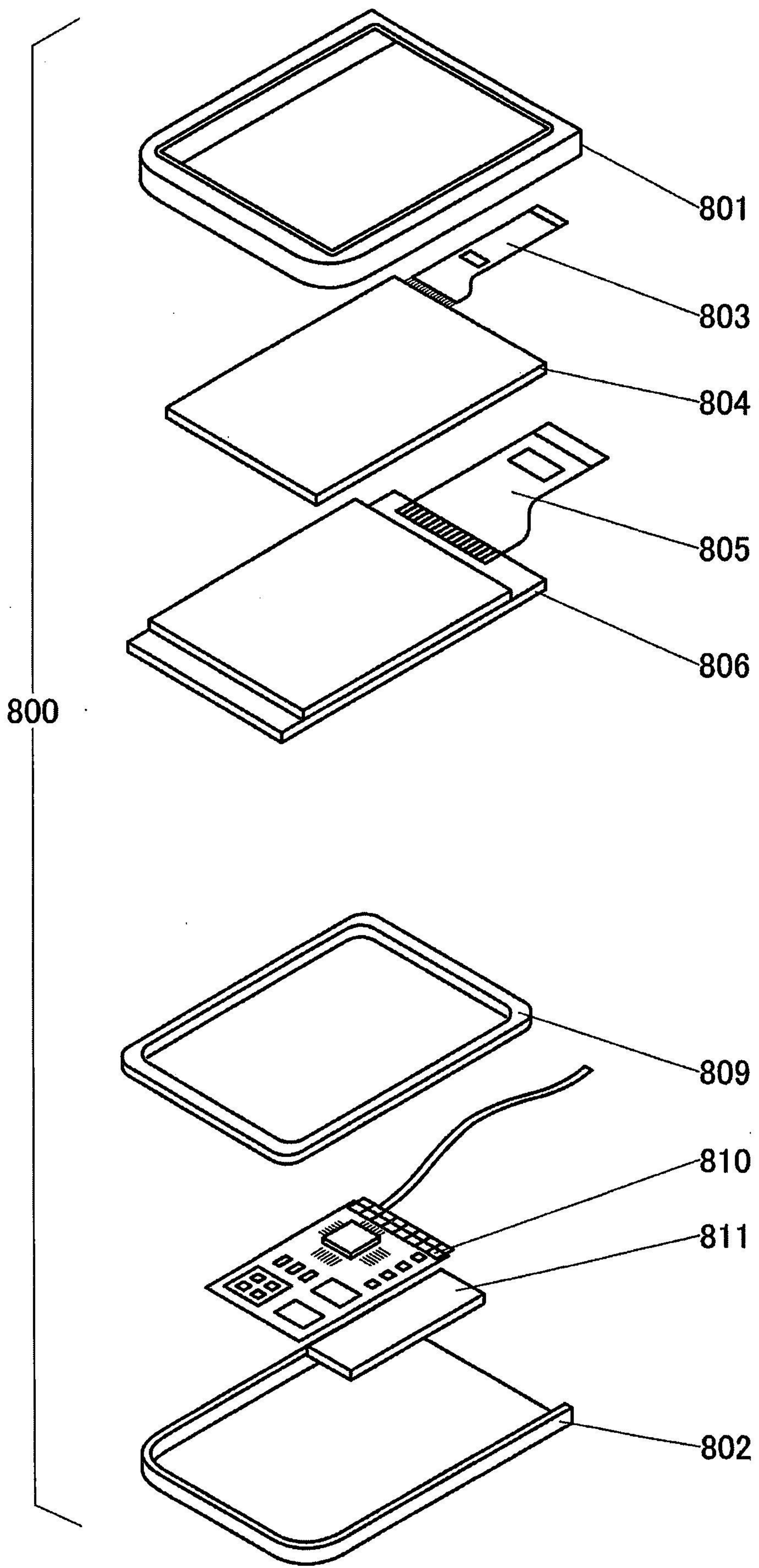


圖 14

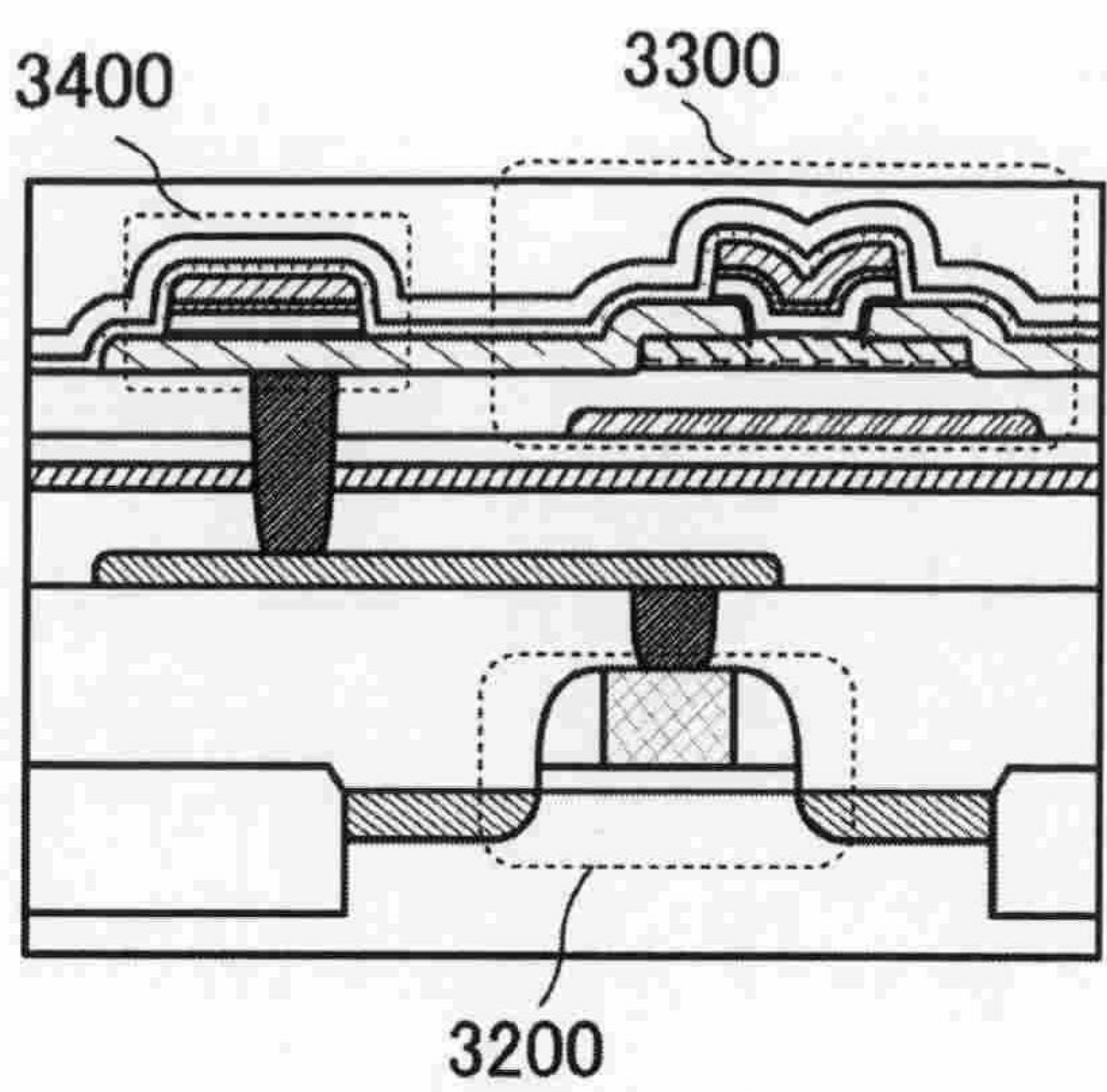


圖 15A

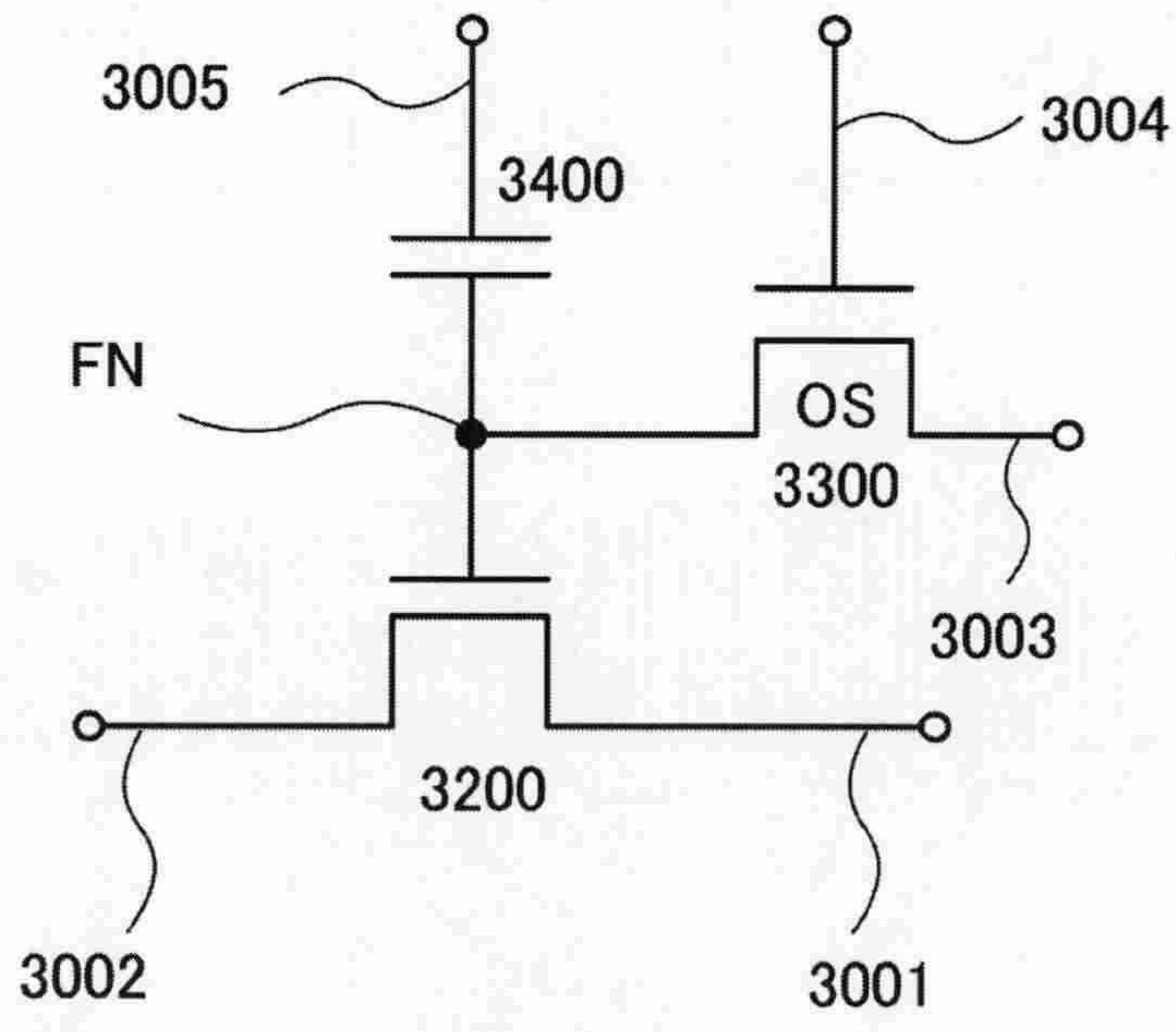


圖 15B

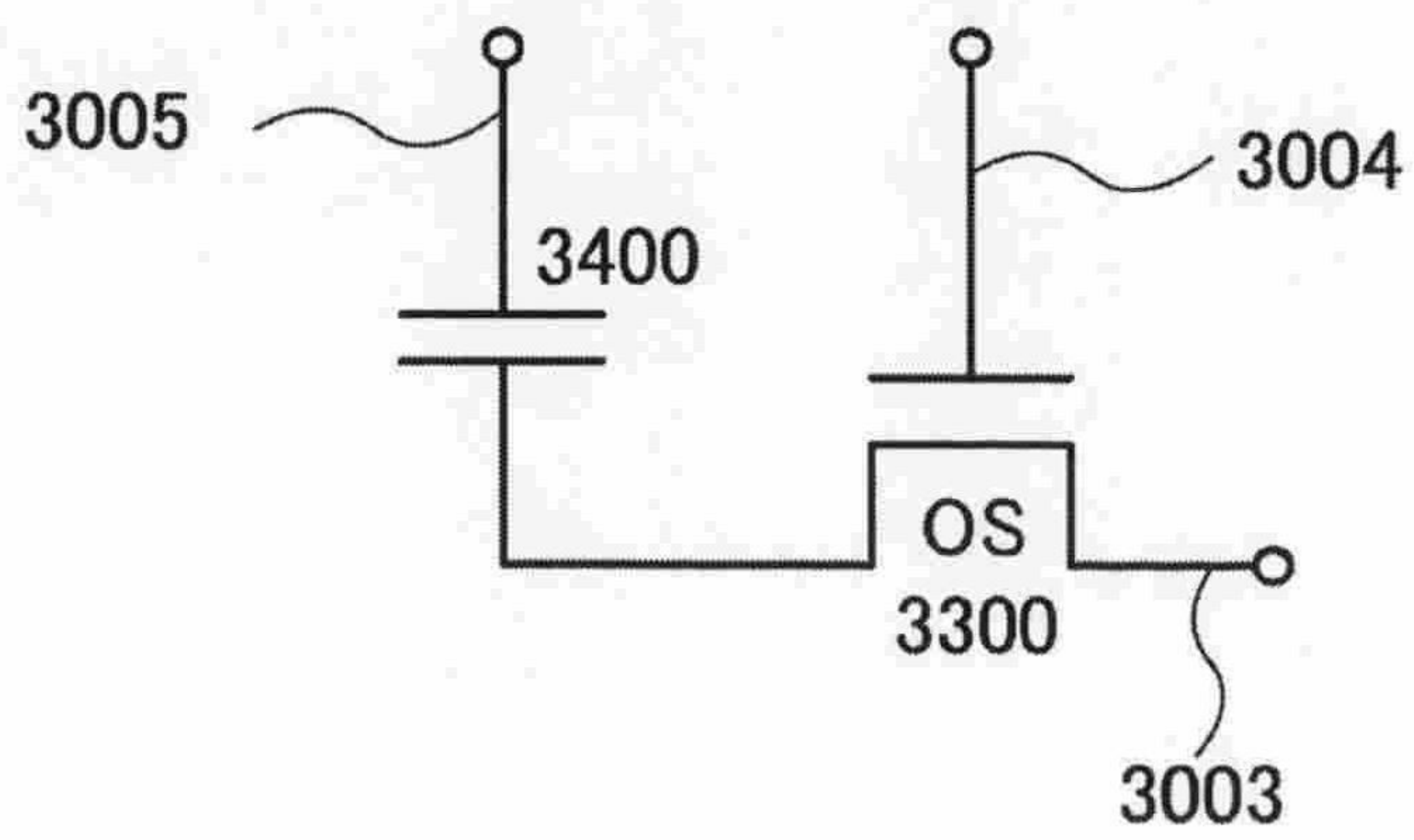


圖 15C

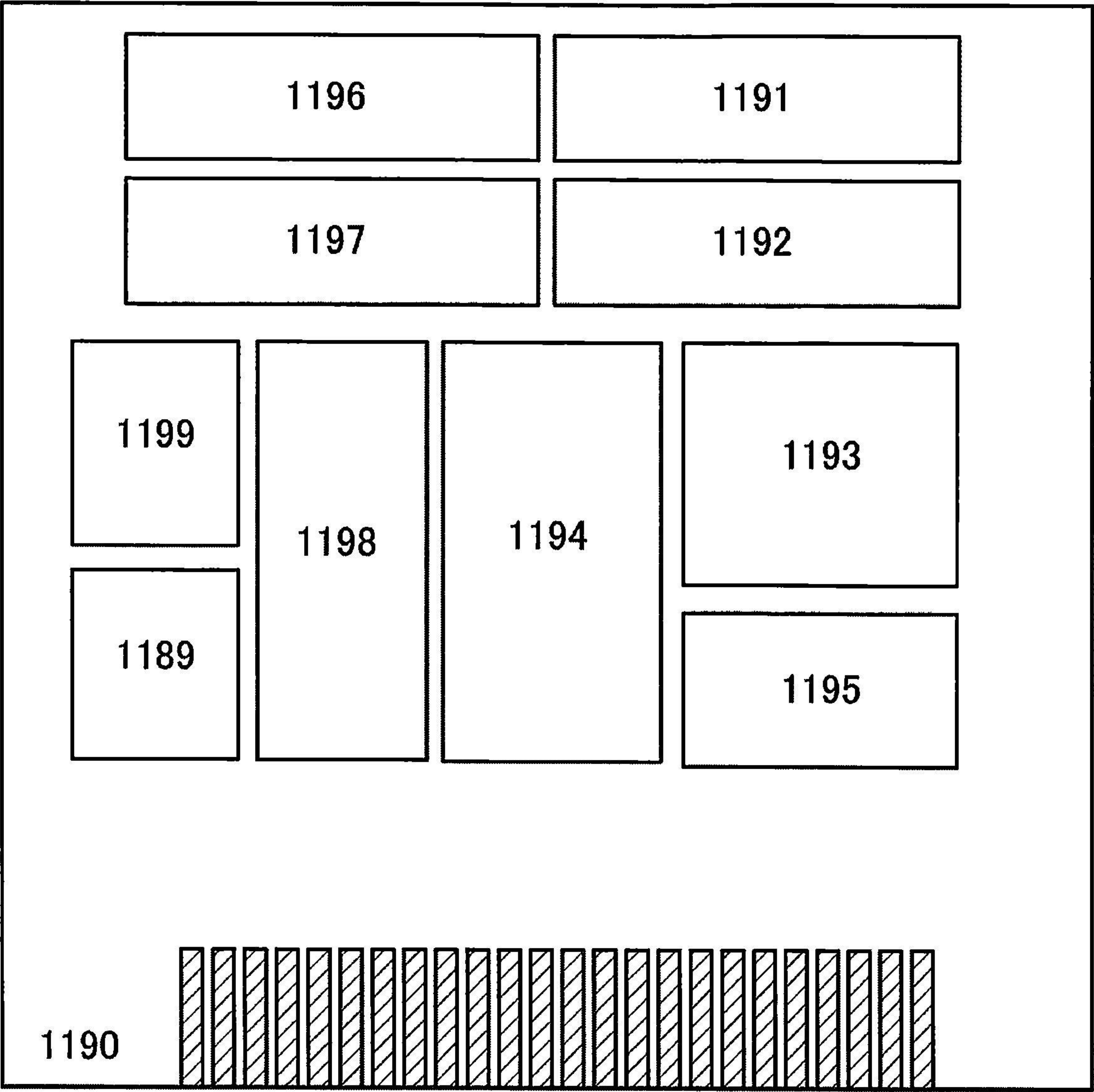


圖 16



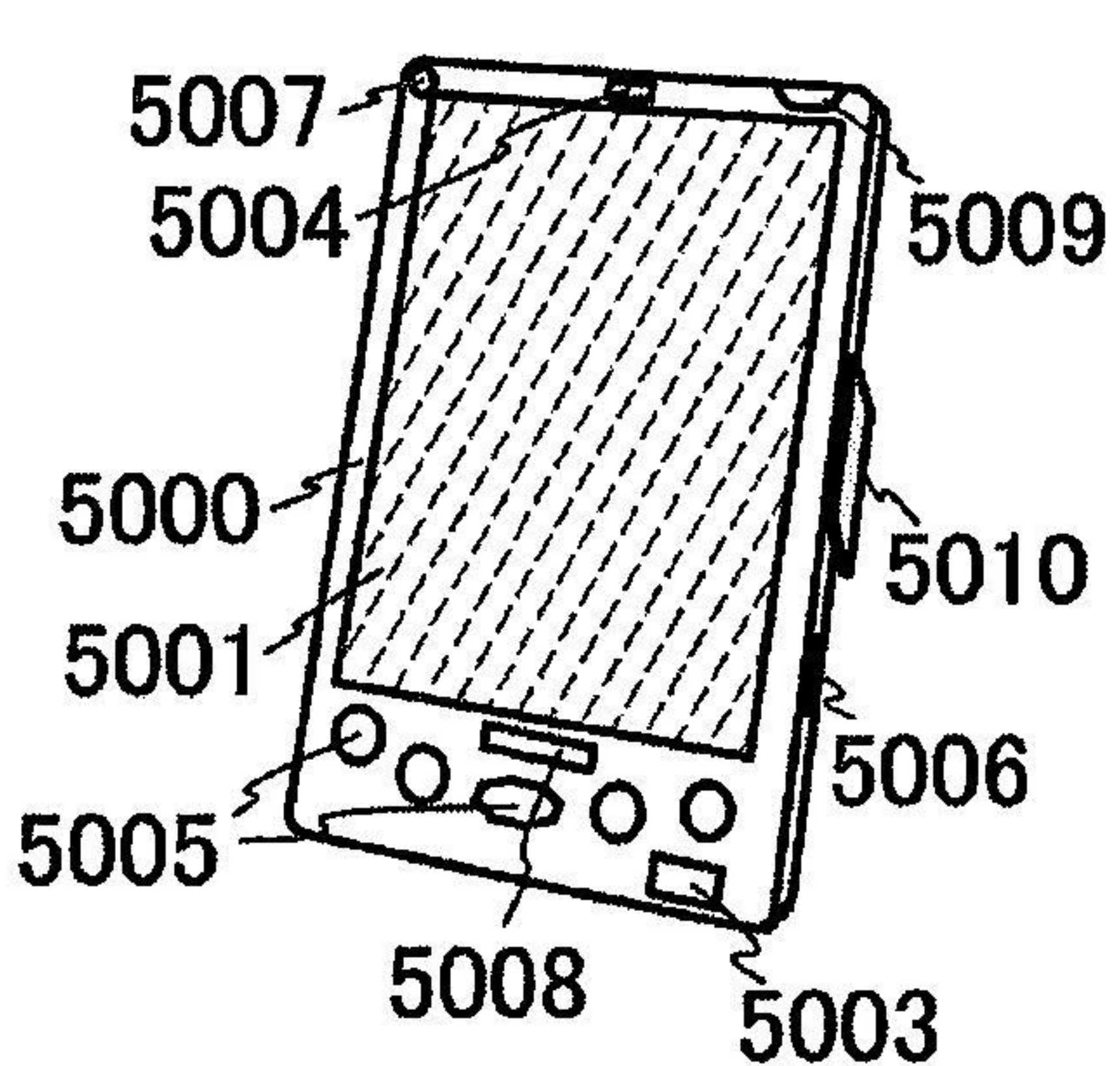


圖 18A

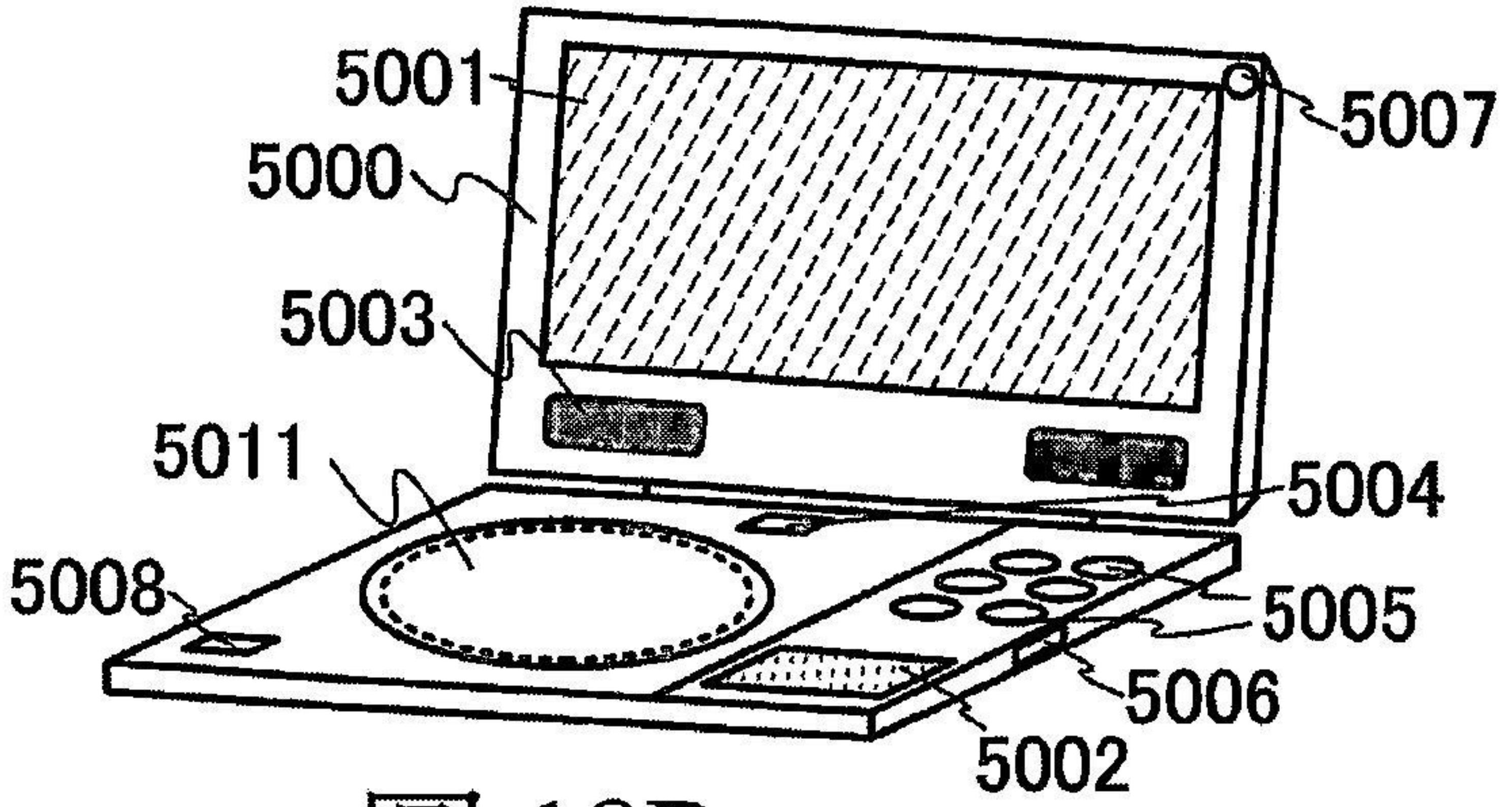


圖 18B

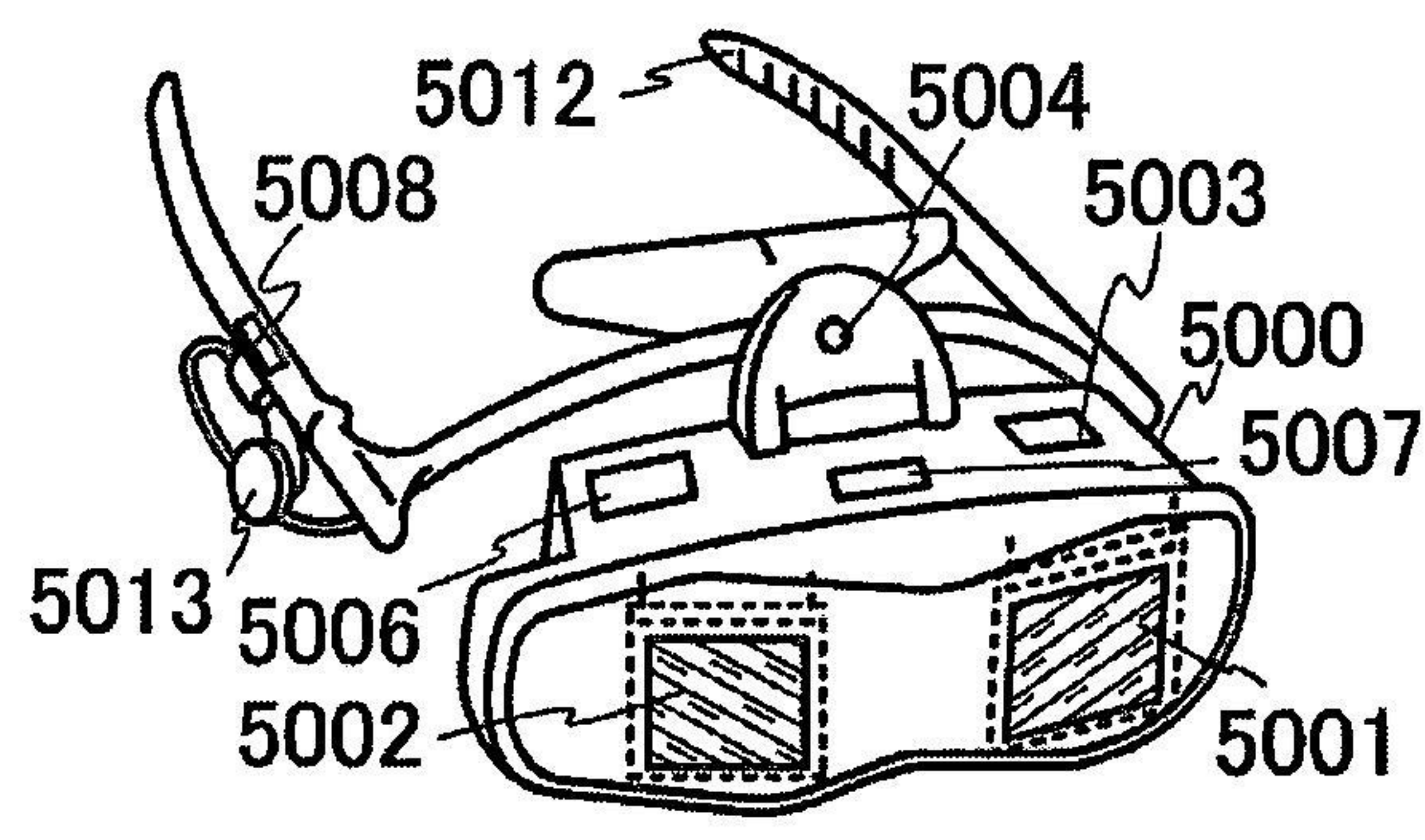


圖 18C

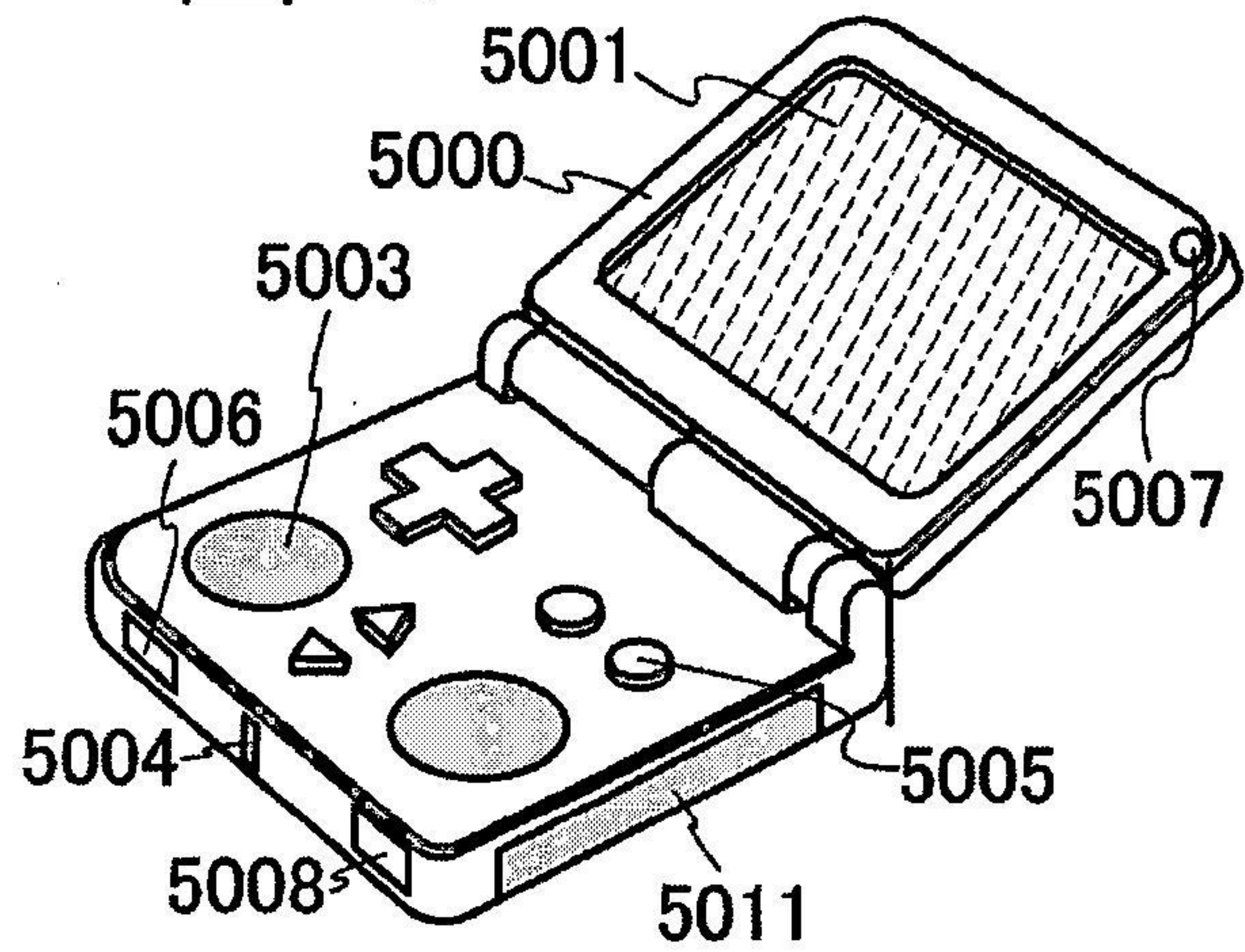


圖 18D

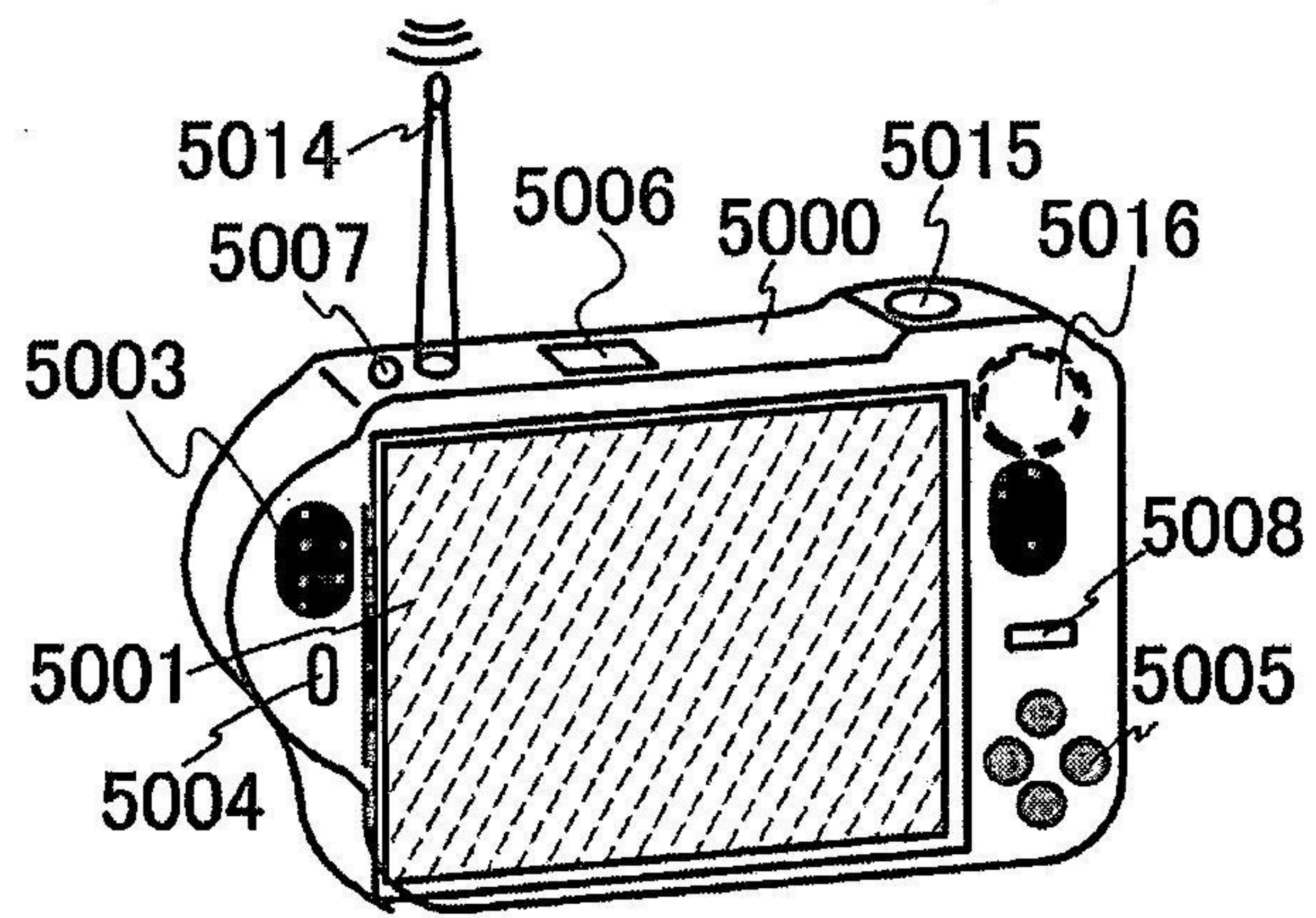


圖 18E

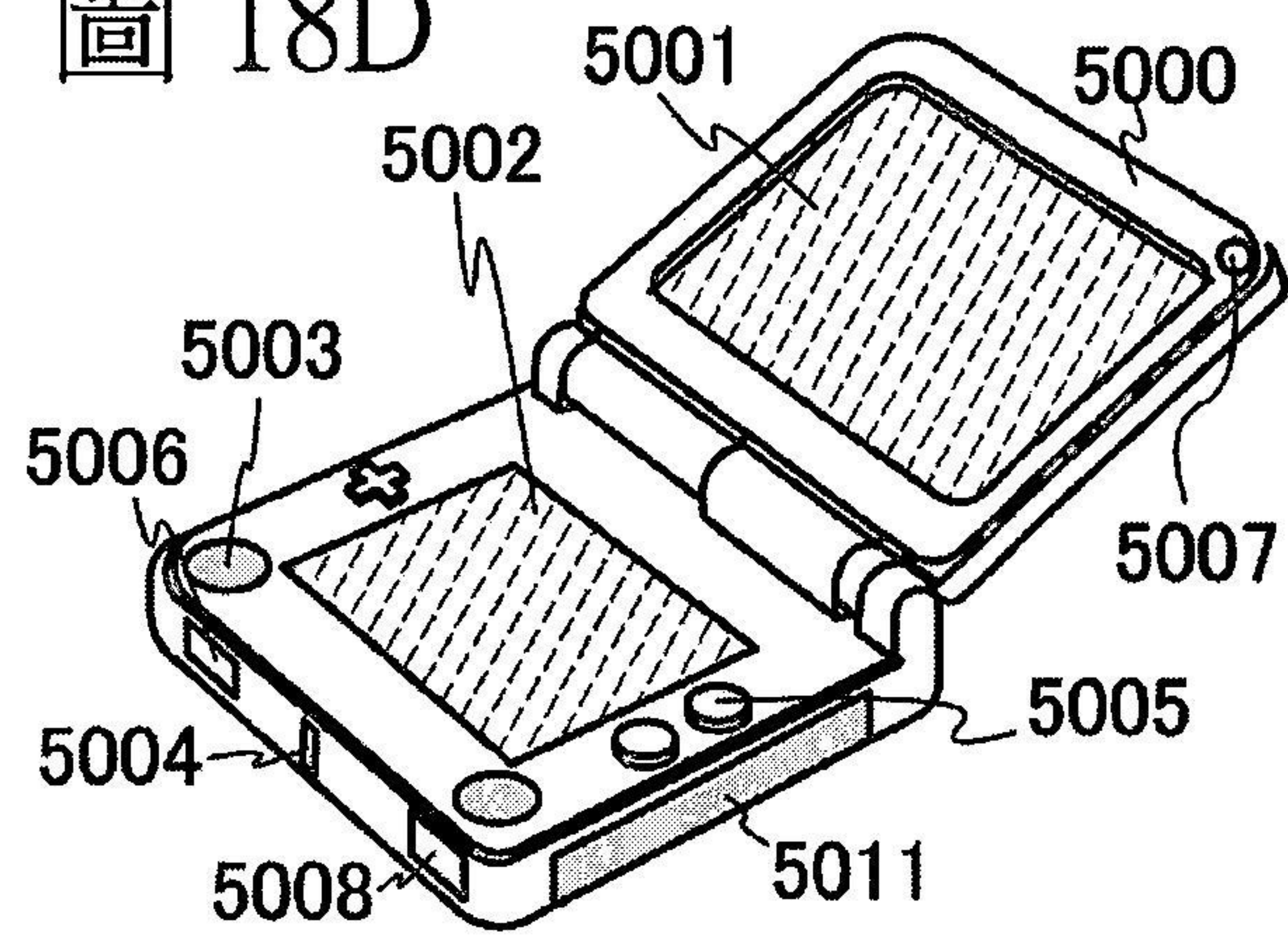


圖 18F

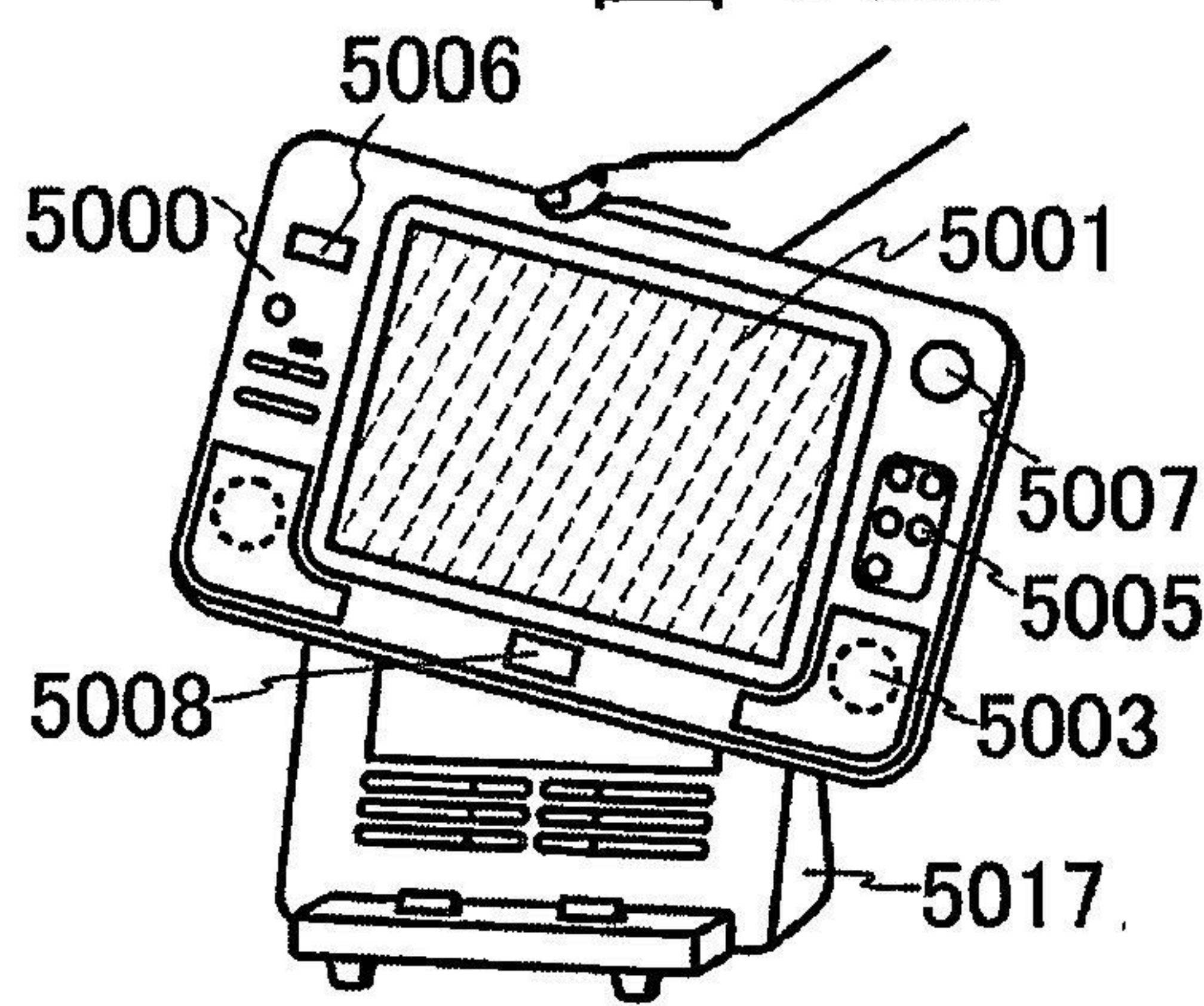


圖 18G

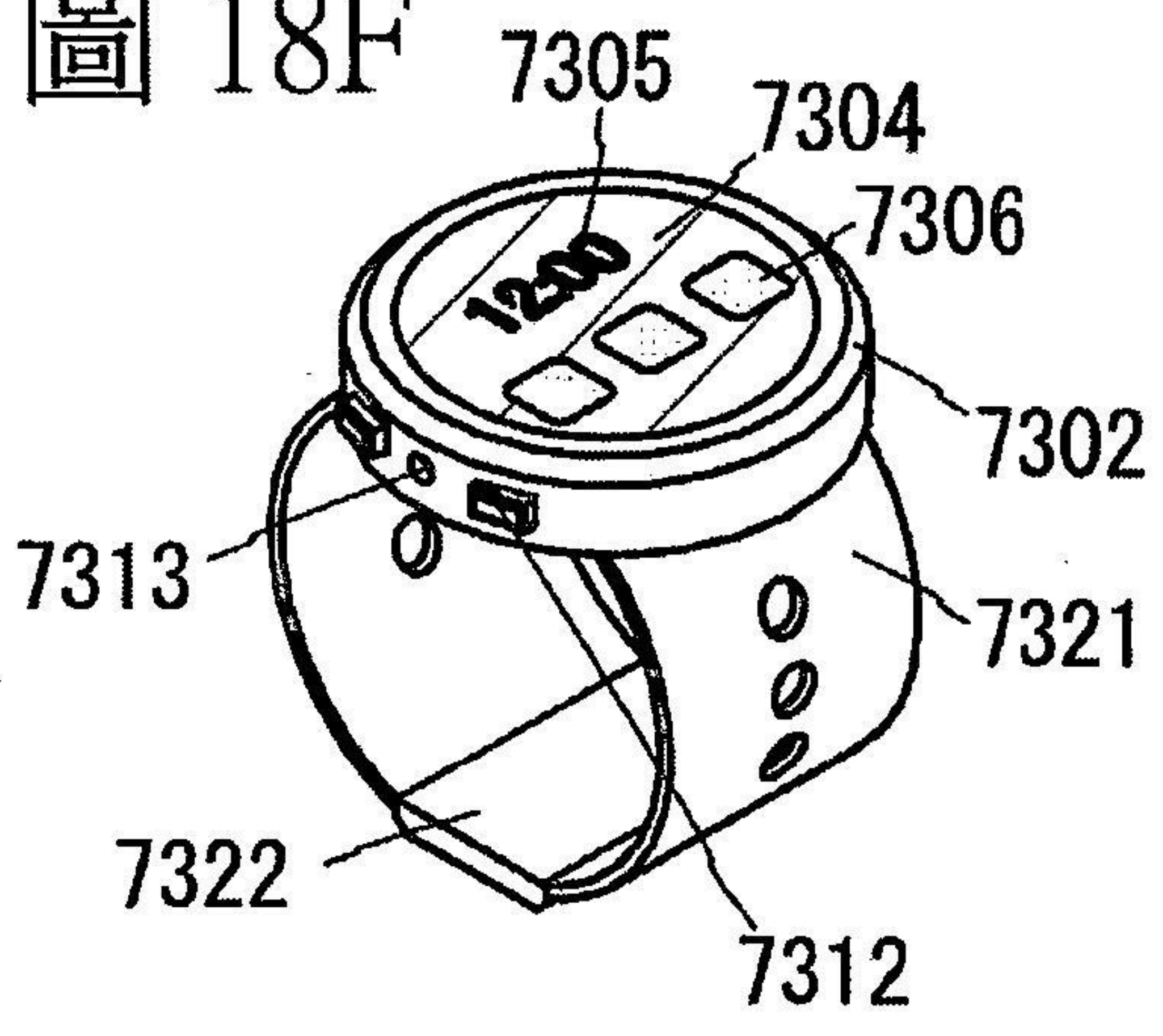


圖 18H

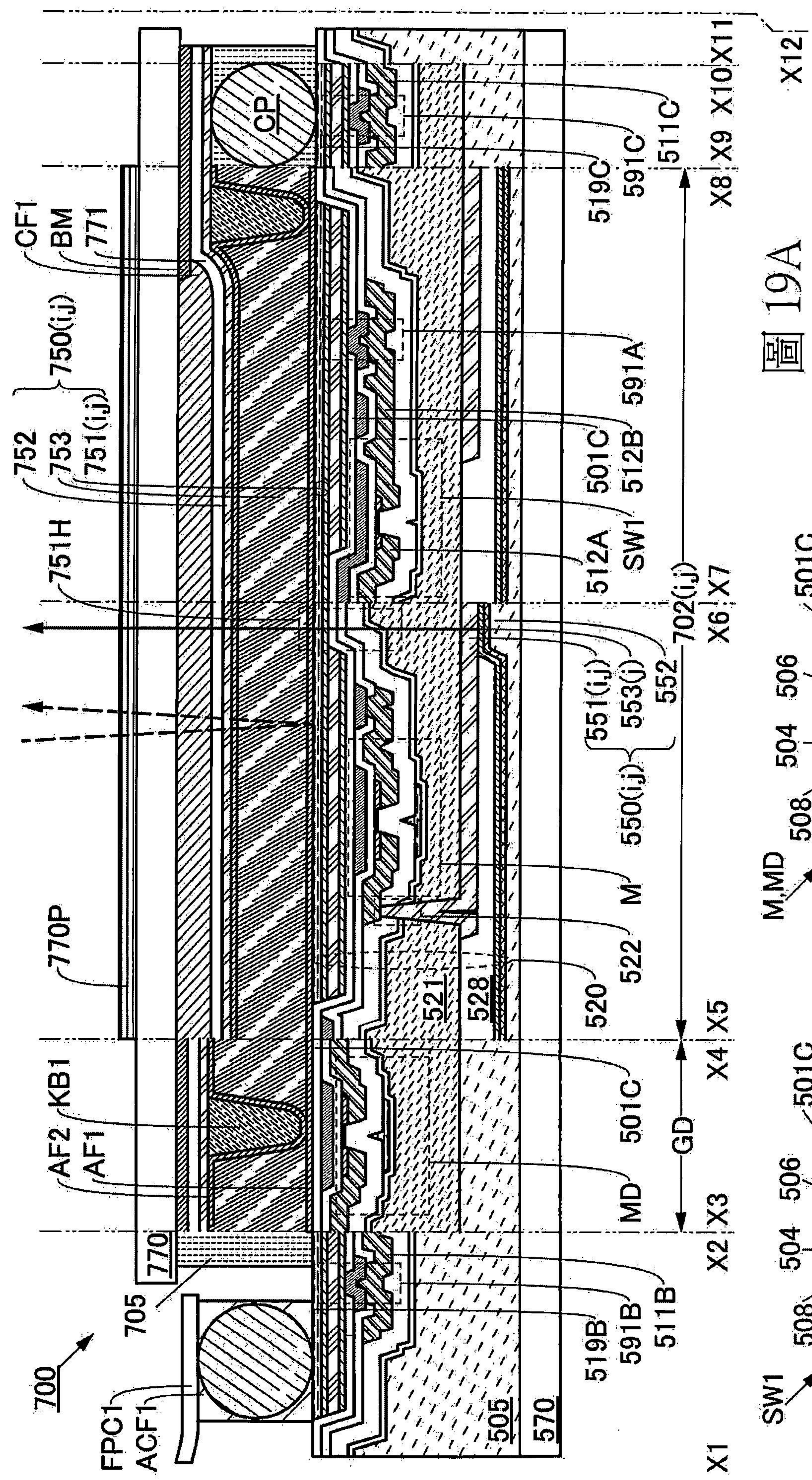


圖 19A

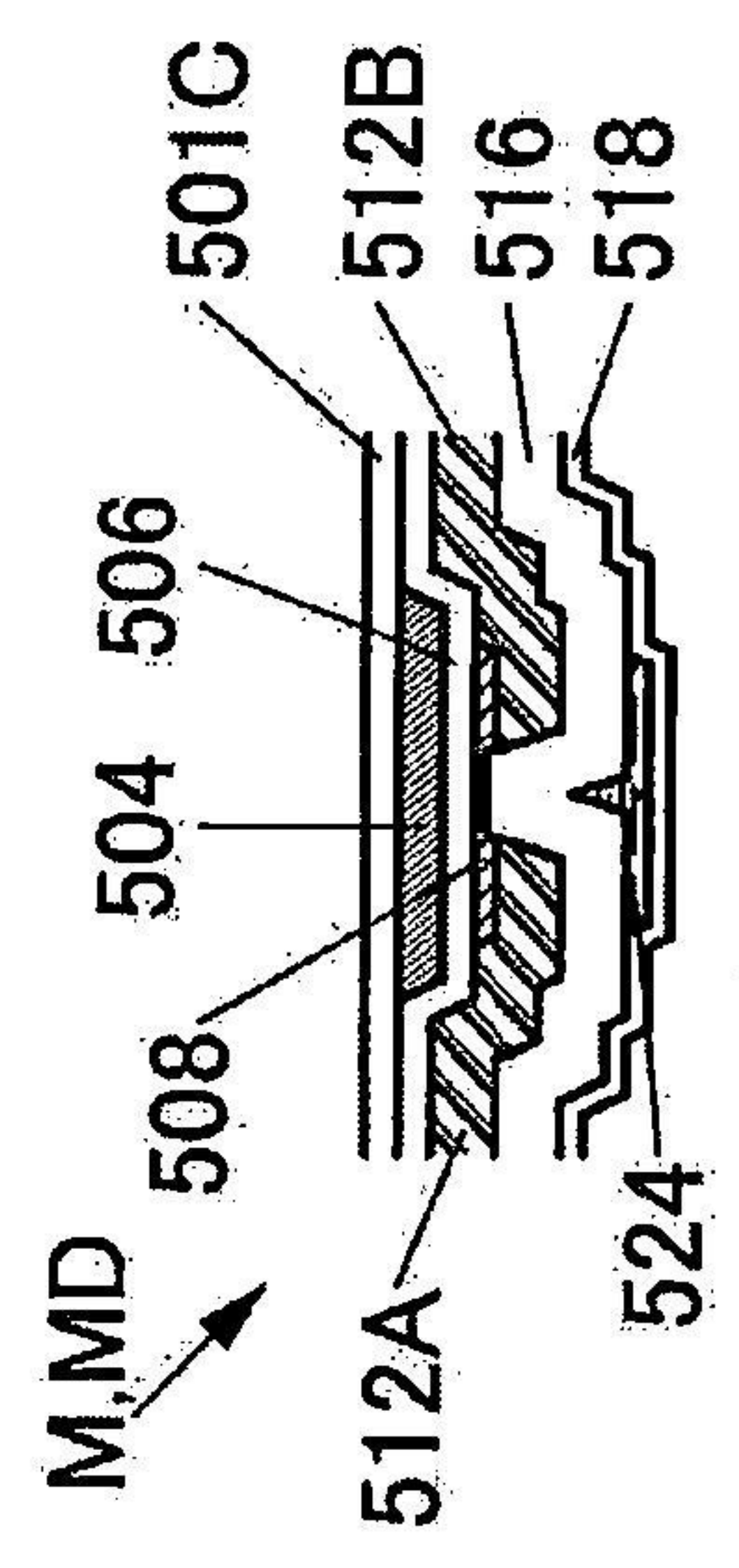


圖 19B

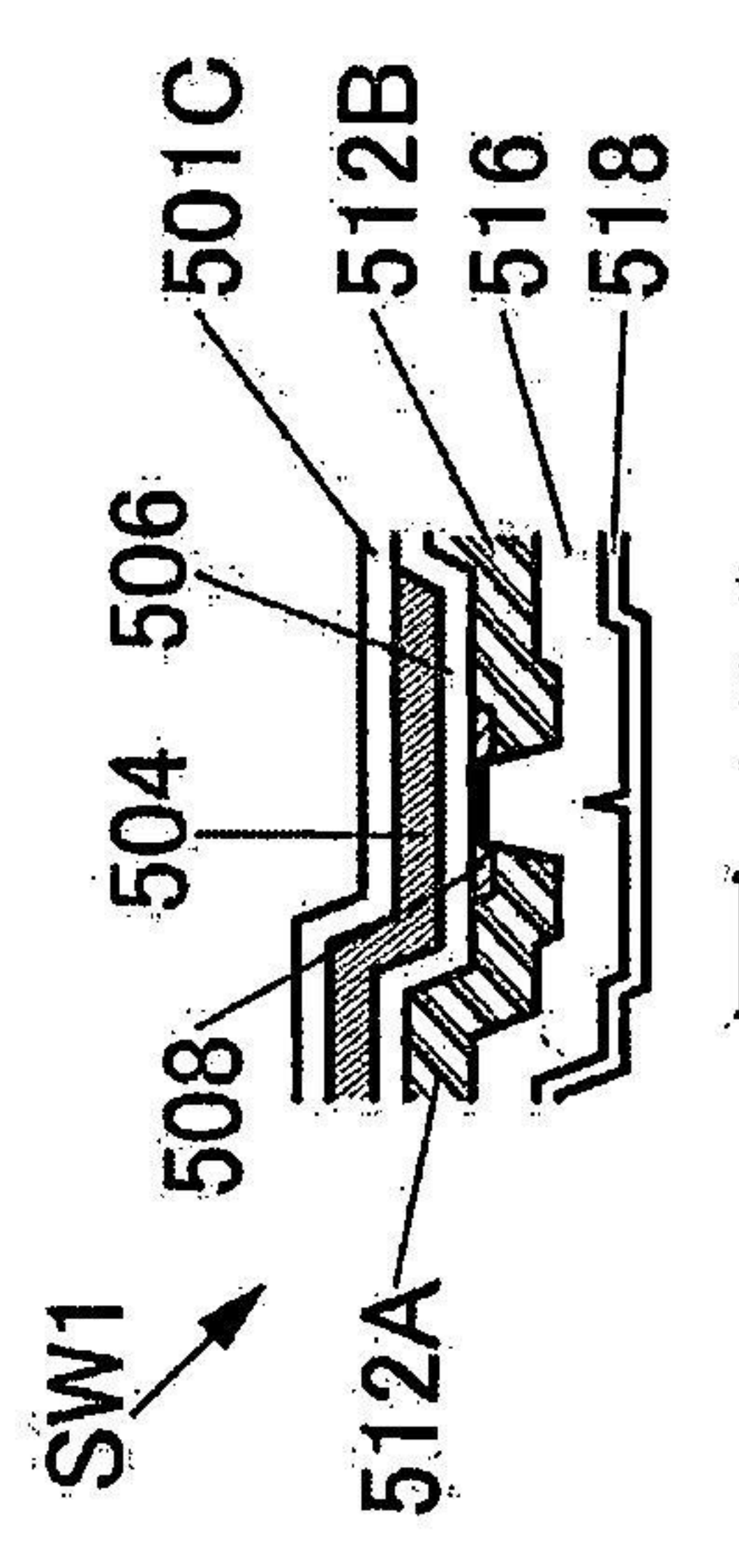


圖 19C

