(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2014 年 1 月 23 日 (23.01.2014)

WIPO | PCT

(10) 国际公布号
WO 2014/012343 A1

(51) 国际专利分类号:
G01R 31/3187 (2006.01) *H03M 1/10* (2006.01)

(21) 国际申请号: PCT/CN2012/087896

(22) 国际申请日: 2012 年 12 月 28 日 (28.12.2012)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201210253425.4 2012 年 7 月 20 日 (20.07.2012) CN

(71) 申请人: **中国科学院深圳先进技术研究院 (SHENZHEN INSTITUTES OF ADVANCED TECHNOLOGY, CHINESE ACADEMY OF SCIENCES)** [CN/CN]; 中国广东省深圳市南山区西丽深圳大学城学苑大道 1068 号, Guangdong 518055 (CN)。

(72) 发明人: **朱洪宇 (ZHU, Hongyu)**; 中国广东省深圳市南山区西丽深圳大学城学苑大道 1068 号, Guangdong 518055 (CN)。 **李慧云 (LI, Huiyun)**; 中国广东省深圳市南山区西丽深圳大学城学苑大道 1068 号, Guangdong 518055 (CN)。 **徐国卿 (XU, Guoqing)**; 中国香港特别行政区新界沙田香港中文大学, Hong Kong (CN)。

(74) 代理人: **北京三聚阳光知识产权代理有限公司 (SUNSHINE INTELLECTUAL PROPERTY INTERNATIONAL CO.,LTD.)**; 中国北京市海淀区海淀南路甲 21 号中关村知识产权大厦 A 座 503 室, Beijing 100080 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) **Title**: SYSTEM ON CHIP OR SYSTEM IN PACKAGE-BASED BUILT-IN SELF-TEST SYSTEM

(54) **发明名称** : 基于片上系统或系统级封装的内建自测试系统

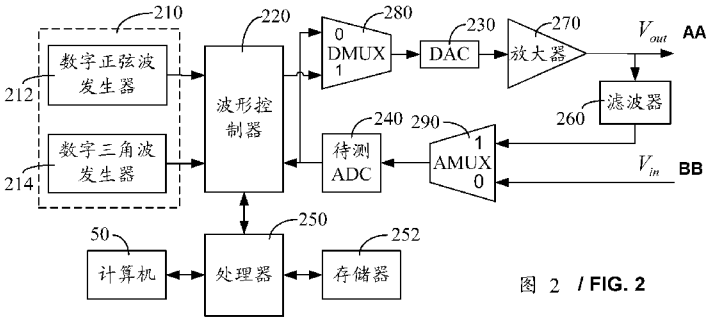


图 2 / FIG. 2

50 COMPUTER
212 DIGITAL SINE WAVE GENERATOR
214 DIGITAL TRIANGULAR WAVE GENERATOR
220 WAVEFORM CONTROLLER
230 DAC
240 ADC UNDER TEST
250 PROCESSOR
252 MEMORY
260 FILTER
270 AMPLIFIER
280 0 DMUX 1
290 1 AMUX 0
AA V OUT
BB V IN

(57) **Abstract**: A system on chip or system in package-based built-in self-test system, comprising: a waveform generator (210) used for generating a voltage excitation signal for testing; a waveform controller (220) which is connected to the waveform generator (210) and used for receiving and processing the voltage excitation signal for testing and outputting a digital quantity excitation signal with a controllable waveform parameter; a digital-to-analogue converter (230) which is used for receiving the digital quantity excitation signal and converting the digital quantity excitation signal into an analogue quantity excitation signal; an analogue-to-digital converter under test (240) which is used for converting the analogue quantity excitation signal into a digital sequence and transmitting the digital sequence to the waveform controller (220); and a processor (250) which is connected to the waveform controller (220) and used for inputting to the waveform controller (220) an instruction to control the waveform parameter of the digital quantity excitation signal and acquiring the digital sequence through the waveform controller (220) and converting same into histogram data for storage. The abovementioned system on chip or system in package-based built-in self-test system reduces the on-chip integrated devices, occupies a smaller chip space, and improves the system reliability.

(57) **摘要**:

[见续页]

WO 2014/012343 A1

根据细则 4.17 的声明:

— 关于申请人有权申请并被授予专利(细则 4.17(ii))

— 关于申请人有权要求在先申请的优先权(细则 4.17(iii))

— 发明人资格(细则 4.17(iv))

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种基于片上系统或系统级封装的内建自测试系统，包括：波形发生器（210），用于生成测试用电压激励信号；波形控制器（220），与波形发生器（210）相连接，用于接收并处理测试用电压激励信号，输出波形参数可控的数字量激励信号；数模转换器（230），用于接收数字量激励信号并将数字量激励信号转换为模拟量激励信号；待测模数转换器（240），用于将模拟量激励信号转换为数字序列并将数字序列输送至波形控制器（220）；以及处理器（250），与波形控制器（220）相连接，用于向波形控制器（220）输入控制数字量激励信号波形参数的指令、通过波形控制器（220）采集数字序列并转换为直方图数据进行保存。上述基于片上系统或系统级封装的内建自测试系统，减少了片内集成的器件，占用芯片空间较小，增加了系统的可靠性。

基于片上系统或系统级封装的内建自测试系统

技术领域

本发明涉及集成电路测试领域，特别是涉及一种基于片上系统或系统级封装的内建自测试系统。

背景技术

内建自测试是通过内建的硬件功能所完成的测试。内建自测试的特点是由集成电路自己生成测试信号，并依靠集成电路自身逻辑来判断测试响应是否正确。如图 1 所示，内建自测试的组成部分主要包括 TPG（Test Pattern Generation，测试向量生成器）、控制器和 ORA （Output Response Analyzer，输出响应分析器）。TPG 主要担负测试信号生成的作用， ORA 主要用来采集并分析被测电路在 TPG 所生成的测试信号的作用下所产生的输出响应。控制器主要作用是监控整个测试过程，包括控制 TPG 生成测试信号、控制 ORA 采集输出响应并对所采集的输出响应的分析、控制整个测试过程的时钟同步及 TPG 与 ORA 工作的同步。

对于 ADC（Analog to Digital Converter，模数转换器）测试，TPG 主要用来生成模拟激励信号，通常包括三角波、正弦波等。被测电路的输出响应是对输入的模拟激励信号进行采样及量化后的结果。

当前，片上系统（简称 SoC，全称 system on a chip）或系统级封装（简称 SiP，全称 system in package）内部混合信号模块的测试是测试领域的一大挑战，也面临着诸多的问题。对于 ADC 测试，传统内建自测试方法是将专用的模拟 IP 核（Intellectual Property core，知识产权核）集成于芯片，利用该模拟 IP 核来生成激励信号，将该激励信号输入 ADC，采样并分析 ADC 的输出信号，进而完成片上系统或系统级封装的片内 ADC 的测试。但是，由于模拟 IP 核的采用的模拟元件较多，占用了片上系统或系统级封装的片内较大的面积，增加了片上系统或系统级封装的复杂性，降低了片上系统或系统级封装的可靠性。

发明内容

鉴于此，有必要针对内建自测试模拟元件较多的问题，提供一种基于片上系统或系统级封装的内建自测试系统。

一种基于片上系统或系统级封装的内建自测试系统，包括:

波形发生器，用于生成测试用电压激励信号;

波形控制器，与所述波形发生器相连接，用于接收并处理所述测试用电压激励信号，输出波形参数可控的数字量激励信号;

数模转换器，与所述波形控制器耦接，用于接收所述数字量激励信号并将所述数字量激励信号转换为模拟量激励信号;

待测模数转换器，与所述数模转换器耦接，用于将所述模拟量激励信号转换为数字序列并将所述数字序列输送至所述波形控制器；以及

处理器，与所述波形控制器相连接，用于向所述波形控制器输入控制所述数字量激励信号波形参数的指令、通过所述波形控制器采集所述数字序列并转换为直方图数据进行保存。

在其中一个实施例中，所述波形发生器包括数字正弦波发生器与数字三角波发生器，所述数字正弦波发生器应用于测试所述待测模数转换器的动态参数，所述数字三角波发生器应用于测试所述待测模数转换器的静态参数。

在其中一个实施例中，所述数字正弦波发生器为基于 DDS 的数字正弦波发生器。

在其中一个实施例中，所述波形参数为所述数字量激励信号的波形频率、初始相位与周期数。

在其中一个实施例中，还包括滤波器，所述滤波器分别与所述数模转换器以及所述待测模数转换器耦接，用于消除所述数模转换器所产生的干扰信号。

在其中一个实施例中，还包括放大器，所述放大器的输入端与所述数模转换器的输出端相连，输出端与所述待测模数转换器的输入端耦接，用于调整所述模拟量激励信号的幅值。

在其中一个实施例中，还包括数字复用器与模拟复用器，所述数字复用器连接于所述波形控制器及所述数模转换器之间，用于在测试时将所述数字量激

励信号传送至数模转换器；所述模拟复用器连接于所述数模转换器与所述待测模数转换器之间，用于在测试时将所述模拟量激励信号传送至待测模数转换器。

在其中一个实施例中，所述数字复用器还用于在非测试时将模拟量输入信号传送至待测模数转换器，所述数字复用器还用于在非测试时将输入的数字量中间信号传送至数模转换器，所述模拟量输入信号经所述待检测模数转换器转换成所述数字量中间信号。

在其中一个实施例中，还包括存储器，所述存储器与所述处理器相连，用于存储理论静态参数值与理论动态参数值。

上述基于片上系统或系统级封装的内建自测试系统，充分利用了片上系统或系统级封装的片内已有的处理器和数模转换器的资源来对片内待测模数转换器进行测试，结合额外添加的数字电路器件波形发生器与波形控制器，无需采用具有较多模拟器件的模拟 IP 核来生成激励信号，减少了片内集成的器件，占用芯片空间较小，增加了系统的可靠性。

附图说明

图 1 为内建自测试基本原理框图；

图 2 为一实施例的基于片上系统或系统级封装的内建自测试系统模块图；

图 3 为模拟三角波输入波形及其量化图；

图 4 是三角波量化所得直方图；

图 5 是模拟正弦波输入波形及其量化图；

图 6 是正弦波量化所得直方图。

具体实施方式

为了解决内建自测试因模拟元件较多所造成的占用片上系统或系统级封装的片内面积较大，片上系统或系统级封装较复杂，以及片上系统或系统级封装的可靠性较低的问题，提供了一种基于片上系统或系统级封装的内建自测试系统。

如图 2 所示，一实施例的基于片上系统或系统级封装的内建自测试系统，

括波形发生器 210、波形控制器 220、数模转换器 230、待测模数转换器 240 以及处理器 250。

波形发生器 210，用于生成测试用电压激励信号。本实施例的基于片上系统或系统级封装的内建自测试系统，具有测试模式和正常模式。波形发生器 210 集成于片上系统或系统级封装，作为测试模式下的测试用电压激励波形信号的发生源，在正常模式下，波形发生器 210 处于闲置状态。

波形控制器 220，与波形发生器 210 相连接，用于接收并处理测试用电压激励信号，输出波形参数可控的数字量激励信号。本实施例中，波形参数为数字量激励信号的波形频率、初始相位与周期数。此外，波形参数还可能为波形类型，比如三角波或正弦波。波形控制器 220 用于测试模式，正常模式下处于闲置状态。

数模转换器 230，简称 DAC（Digital to Analog Converter，数模转换器），与波形控制器 220 耦接，用于接收波形控制器 220 输出的数字量激励信号并将该数字量激励信号转换为模拟量激励信号。

待测模数转换器 240，与数模转换器 230 耦接，用于将数模转换器 230 输出的模拟量激励信号转换为数字序列，并将该数字序列输送至波形控制器 220。模数转换器简称 ADC（Analog to Digital Converter，模数转换器）。

处理器 250，与波形控制器 220 相连接，用于向波形控制器 220 输入控制数字量激励信号波形参数的指令、通过波形控制器 220 采集数字序列并转换为直方图数据进行保存。在测试模式下，波形发生器 210 生成测试用电压激励信号经过波形控制器 220 处理并输出波形参数可控的数字量激励信号，该数字量激励信号经过数模转换器 230 转换成模拟量激励信号，该模拟量激励信号用于测试待测模数转换器 240 相关参数。

上述基于片上系统或系统级封装的内建自测试系统，充分利用了片上系统或系统级封装的片内已有的处理器 250 和数模转换器 230 的资源来对片内待测模数转换器 240 进行测试，结合额外添加的数字电路器件波形发生器 210 与波形控制器 220，无需采用具有较多模拟器件的模拟 IP 核来生成激励信号，减少了片内集成的器件，占用芯片空间较小，增加了系统的可靠性。

为了使测试模式与正常模式不相互干扰，本实施例的基于片上系统或系统级封装的内建自测试系统，还包括数字复用器 280 与模拟复用器 290，数字复用器 280 连接于波形控制器 220 及数模转换器 230 之间，用于在测试时将波形控制器 220 输出的数字量激励信号传送给数模转换器 230。模拟复用器 290 连接于数模转换器 230 与待测模数转换器 240 之间，用于在测试时将数模转换器 230 输出的模拟量量激励信号传送给待测模数转换器 240。在非测试时，即在正常模式下，模拟复用器 290 还用于将模拟量输入信号 *Vin* 传送至待测模数转换器 240，由待测模数转换器 240 转换为数字量中间信号并将该数字量中间信号输入数字复用器 280。在非测试时，数字复用器 280 还用于将输入的数字量中间信号传送至数模转换器 230，由数模转换器 230 转换并输出模拟量输出信号 *Vout*。通常，数字复用器 280 与模拟复用器 290 具有多个输入接口，一个输出接口。为了便于识别，本实施例使用“0”和“1”表示数字复用器 280 或模拟复用器 290 其中两个接口，其中“0”接口用于正常模式，“1”接口用于测试模式。正常模式下，模拟量输入信号 *Vin* 从模拟复用器 290 的“0”接口输入模拟复用器 290，经模拟复用器 290 进入待测模数转换器 240 转换成数字量中间信号，该数字量中间信号从数字复用器 280 的“0”接口进入数字复用器 280，进而通过数模转换器 230 转换成模拟量输出信号 *Vout*。

本实施例中，波形发生器 210 包括数字正弦波发生器 212 与数字三角波发生器 214。数字正弦波发生器 212 应用于测试待测模数转换器 240 的动态参数，数字三角波发生器 214 应用于测试待测模数转换器 240 的静态参数。数字正弦波发生器 212 为基于 DDS（Direct Digital Synthesizer，直接数字式频率合成器）的数字正弦波发生器。如图 3 所示，在测试待测模数转换器 240 的静态参数时，数字三角波发生器 214 生成数字量三角波，依次经过波形控制器 220、数模转换器 230 处理后转换为模拟量激励信号，该模拟量激励信号作为待测模数转换器 240 的模拟输入，经过待测模数转换器 240 处理后输出数字序列，即量化输出。波形控制器 220 接受来自处理器 250 的指令，对相应的特殊状态寄存器进行修改，指明待测模数转换器 240 和数模转换器 230 的精度及工作时钟频率，指定所选择的测试用电压激励信号的波形类型为三角波，并根据实际情况指定波形

的频率、初始相位、周期数。在数字三角波发生器 214 生成数字量三角波产生的同时，波形控制器 220 会自动地启动数模转换器 230 和待测模数转换器 240 的工作，处理器 250 根据所接收到的待测模数转换器 240 的输出编码值对此编码值的直方图数据进行累加。当指定周期数的波形产生完成后，波形控制器 220 会停止数模转换器 230 和待测模数转换器 240 的工作。这样，最终会得到一组直方图数据（见图 4），处理器 250 会利用理想直方图数据和这组实际直方图数据进行计算来最终得到静态参数值。然后与理论静态参数范围值进行比较来判断待测模数转换器 240 是否通过了静态参数的测试。同理，利用数字正弦波发生器 212 生成的数字量正弦波可以测出待测模数转换器 240 的动态参数值（见图 5 和图 6），然后与理论动态参数范围值进行比较来判断待测模数转换器 240 是否通过了动态参数的测试。理论静态参数值与理论动态参数值存储于与处理器 250 相连的存储器 252 中。

如图 2 所示，在具体的实施例中，基于片上系统或系统级封装的内建自测试系统还包括滤波器 260 与放大器 270。滤波器 260 分别与数模转换器 230 以及待测模数转换器 240 耦接，用于消除数模转换器 230 所产生的干扰信号。放大器 270 的输入端与数模转换器 230 的输出端相连，输出端与待测模数转换器 240 的输入端耦接，用于调整模拟量激励信号的幅值。处理器 250 可以通过串口连接计算机 50。

以上所述实施例仅表达了本发明的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对本发明专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本发明构思的前提下，还可以做出若干变形和改进，这些都属于本发明的保护范围。因此，本发明专利的保护范围应以所附权利要求为准。

1、一种基于片上系统或系统级封装的内建自测试系统，其特征在于，包括:

波形发生器，用于生成测试用电压激励信号;

波形控制器，与所述波形发生器相连接，用于接收并处理所述测试用电压激励信号，输出波形参数可控的数字激励信号;

数模转换器，与所述波形控制器耦接，用于接收所述数字量激励信号并将所述数字量激励信号转换为模拟量激励信号;

待测模数转换器，与所述数模转换器耦接，用于将所述模拟量激励信号转换为数字序列并将所述数字序列输送至所述波形控制器；以及

处理器，与所述波形控制器相连接，用于向所述波形控制器输入控制所述数字量激励信号波形参数的指令、通过所述波形控制器采集所述数字序列并转换为直方图数据进行保存。

2、根据权利要求 1 所述的基于片上系统或系统级封装的内建自测试系统，其特征在于，所述波形发生器包括数字正弦波发生器与数字三角波发生器，所述数字正弦波发生器应用于测试所述待测模数转换器的动态参数，所述数字三角波发生器应用于测试所述待测模数转换器的静态参数。

3、根据权利要求 2 所述的基于片上系统或系统级封装的内建自测试系统，其特征在于，所述数字正弦波发生器为基于 DDS 的数字正弦波发生器。

4、根据权利要求 1 所述的基于片上系统或系统级封装的内建自测试系统，其特征在于，所述波形参数为所述数字量激励信号的波形频率、初始相位与周期数。

5、根据权利要求 1 所述的基于片上系统或系统级封装的内建自测试系统，其特征在于，还包括滤波器，所述滤波器分别与所述数模转换器以及所述待测模数转换器耦接，用于消除所述数模转换器所产生的干扰信号。

6、根据权利要求 1 所述的基于片上系统或系统级封装的内建自测试系统，其特征在于，还包括放大器，所述放大器的输入端与所述数模转换器的输出端相连，输出端与所述待测模数转换器的输入端耦接，用于调整所述模拟量激励信号的幅值。

7、根据权利要求 1 所述的基于片上系统或系统级封装的内建自测试系统，其特征在于，还包括数字复用器与模拟复用器，所述数字复用器连接于所述波形控制器及所述数模转换器之间，用于在测试时将所述数字量激励信号传送至数模转换器；所述模拟复用器连接于所述数模转换器与所述待测模数转换器之间，用于在测试时将所述模拟量激励信号传送至待测模数转换器。

8、根据权利要求 7 所述的基于片上系统或系统级封装的内建自测试系统，其特征在于，所述数字复用器还用于在非测试时将模拟量输入信号传送至待测模数转换器，所述数字复用器还用于在非测试时将输入的数字量中间信号传送至数模转换器，所述模拟量输入信号经所述待检测模数转换器转换成所述数字量中间信号。

9、根据权利要求 1 所述的基于片上系统或系统级封装的内建自测试系统，其特征在于，还包括存储器，所述存储器与所述处理器相连，用于存储理论静态参数值与理论动态参数值。

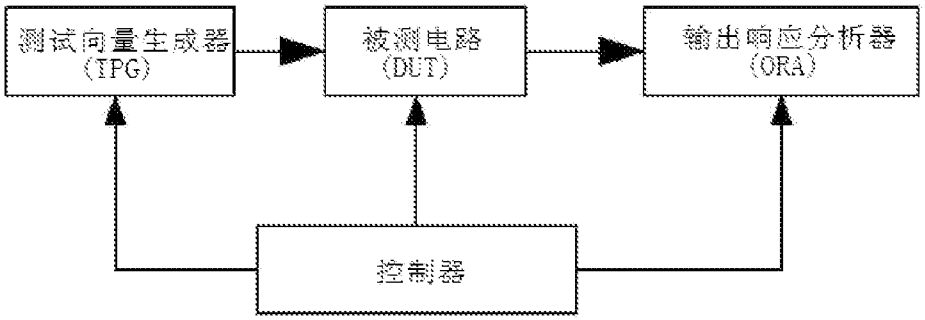

测试向量生成器
(TPG)
被测电路
(DUT)
输出响应分析器
(ORA)
控制器

图 1

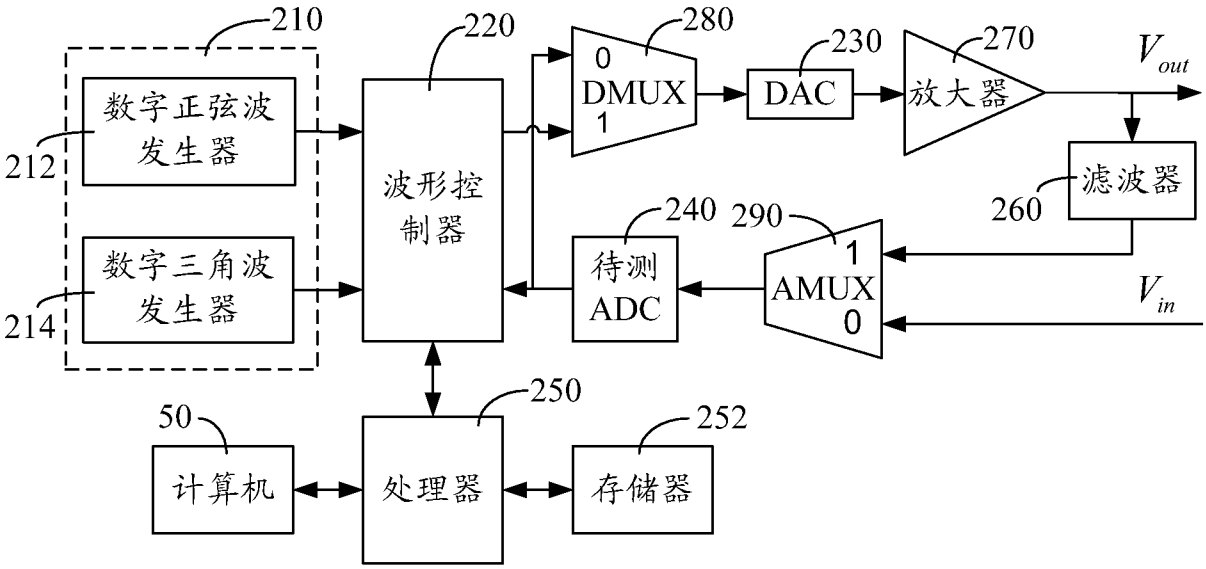

210
220
280
230
270
V_{out}
数字正弦波
发生器
212
波形控
制器
0
DMUX
1
DAC
放大器
滤波器
260
240
290
数字三角波
发生器
214
待测
ADC
1
AMUX
0
V_{in}
50
250
252
计算机
处理器
存储器

图 2

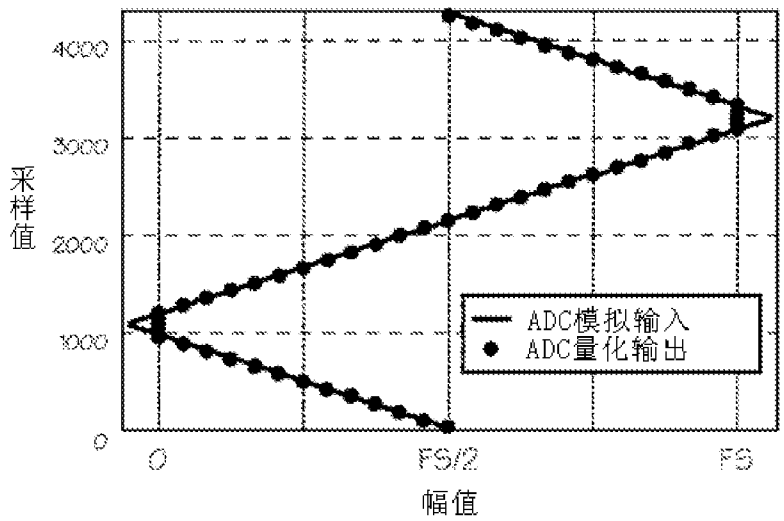

4000
3000
2000
1000
0
采样值
0
FS/2
FS
幅值
ADC模拟输入
ADC量化输出

图 3

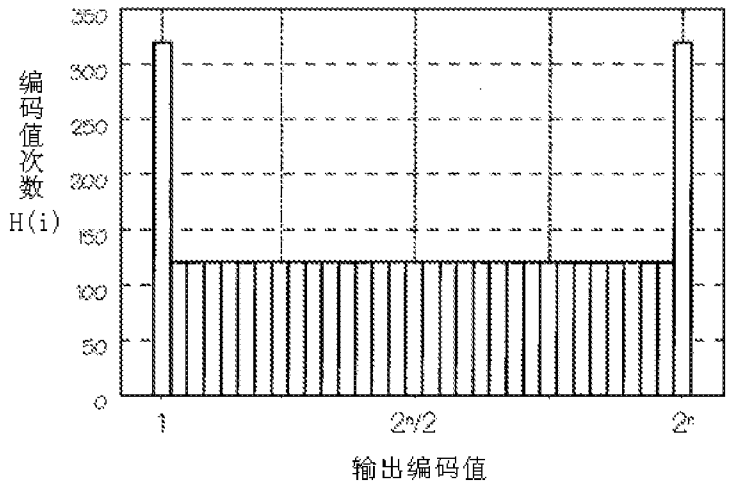

编码值次数 H(i)
350
300
250
200
150
100
50
0
1
2^n/2
2^n
输出编码值

图 4

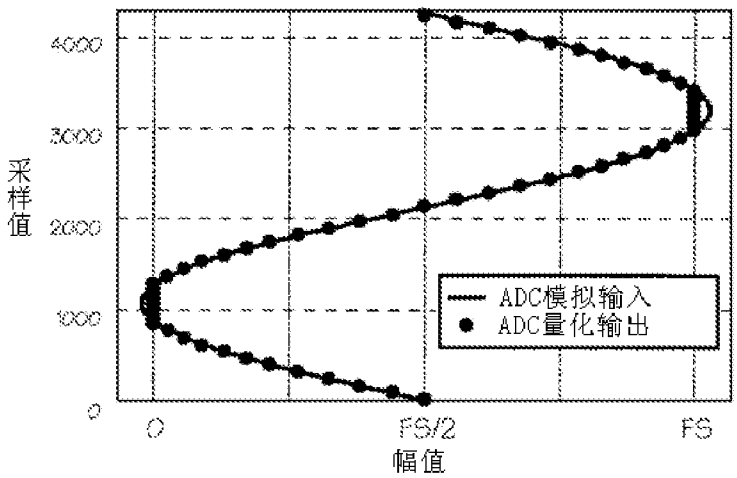

采样值
4000
3000
2000
1000
0
0
FS/2
FS
幅值
ADC模拟输入
ADC量化输出

图 5

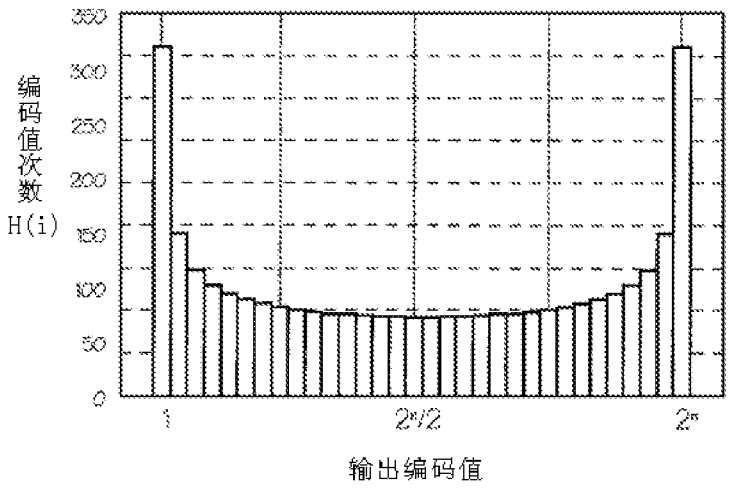

编码值次数 H(i)
350
300
250
200
150
100
50
0
1
2^n/2
2^n
输出编码值

图 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/087896

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G01R 31; H03M 1

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNABS, CNTXT, SIPOABS, DWPI: ADC, AD, A/D, ANALOGUE W DIGITAL, BIST, BUILT W IN W SELF W TEST, CONTROL, WAVE, SIGNAL, PROCESS+ , CPU, DSP, WAVEFORM GENERATE, STIMULATE, SINUSOID, TRIANGLE, STATIC, DYNAMIC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 102768336 A (SHENZHEN INSTITUTES OF ADVANCED TECHNOLOGY, CHINESE ACADEMY OF SCIENCES) 07 November 2012 (07.11.2012) claims 1-9	1-9
Y	ZHAO, Jianwu et al., ADC-BIST Testing Method in Electrical Imaging Well Logging Tools, Journal of University of Electronic Science and Technology of China, September 2010, vol. 39, no. 5, pages 788 to 792, ISSN 1008-8105	1-9
Y	CN 1354503 A (MITSUBISHI DENKI KK. et al.) 19 June 2002 (9.06.2002) description, page 7, lines 16 to 28 and figure 2	1-9
Y	CN 1604477 A (SPIROX CORP.) 06 April 2005 (06.04.2005) description, page 1, paragraph [0003]	2

☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
16 April 2013 (16.04.2013)	02 May 2013 (02.05.2013)
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHOU, Yapei Telephone No. (86-10) 62085865

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/087896

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 1617453 A (SPIROX CORP.) 18 May 2005 (18.05.2005) the whole document	1-9
A	CN 102420610 A (FREESCALE SEMICONDUCTOR INC.) 18 April 2012 (18.04.2012) the whole document	1-9
A	JP 7-93178 A (MITSUBISHI ELECTRIC CORP.) 7 April 1995 (07.04.1995) the whole document	1-9
A	JP 10-268004A (YOKOGAWA DENKI KK.) 9 October 1998 (09.10.1998) the whole document	1-9

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2012/087896

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102768336 A	07.11.2012	None	
CN 1354503 A	19.06.2002	US 2002062200 A1	23.05.2002
		JP 2002162450 A	07.06.2002
		US 6642736 B2	04.11.2003
		TW 518644 B	21.01.2003
		DE 10145152 A1	06.06.2002
		KR 20020040545 A	30.05.2002
CN 1604477 A	06.04.2005	None	
CN 1617453 A	18.05.2005	None	
CN 102420610 A	18.04.2012	US 2012075130 A1	29.03.2012
		US 8378865 B2	19.02.2013
JP 7-93178 A	07.04.1995	None	
JP 10-268004 A	09.10.1998	None	

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/087896

A. CLASSIFICATION OF SUBJECT MATTER

G01R 31/3187 (2006.01) i

H03M 1/10 (2006.01) i

国际检索报告

国际申请号
PCT/CN2012/087896

A. 主题的分类

参见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC:G01R31.H03M1

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNKI,CNABS,CNTXT:内建自测，波形发生,波形产生,模数,模拟数字,数模,数字模拟,控制,激励,正弦,三角,静态，动态 SIPOABS,DWPI: ADC,AD,A/D, ANALOGUE W DIGITAL, BIST,BUILT W IN W SELF W TEST,CONTROL, WAVE,SIGNAL,PROCESS+ ,CPU,DSP.,

C. 相关文件

类　型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN102768336A(中国科学院深圳先进技术研究院)07.11 月 2012（07.11.2012） 权利要求 1-9 项	1-9
Y	赵建武等，电成像测井仪器中 ADC-BIST 测试方法研究及实现，电子科技大学学报，2010 年 9 月，第 39 卷第 5 期，788-792 页，ISSN 1008-8105	1-9
Y	CN1354503A(三菱电机株式会社等)19.6 月 2002（19.06.2002）说明书第 7 页 16-28 行，图 2	1-9
Y	CN1604477A(蔚华科技股份有限公司)06.4 月 2005（06.04.2005）说明书第 1 页第 3 段	2
A	CN1617453A(蔚华科技股份有限公司)18.5 月 2005（18.05.2005）全文	1-9
A	CN102420610A(飞思卡尔半导体公司)18.4 月 2012（18.04.2012）全文	1-9

☒ 其余文件在 C 栏的续页中列出。　☒ 见同族专利附件。

* 引用文件的具体类型：

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当天或之后公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
16.4 月 2013（16.04.2013）	**02.5 月 2013 (02.05.2013)**
ISA/CN 的名称和邮寄地址： 中华人民共和国国家知识产权局 中国北京市海淀区蓟门桥西土城路 6 号 100088 传真号：　(86-10)62019451	受权官员 周亚沛 电话号码：(86-10) **62085865**

C(续). 相关文件

类　型	引用文件，必要时，指明相关段落	相关的权利要求
A	JP7-93178A(MITSUBISHI ELECTRIC CORP.)7.4 月 1995（07.04.1995）全	1-9
A	JP10-268004A(YOKOGAWA DENKI KK.)9.10 月 1998（09.10.1998）全文	1-9

国际检索报告

关于同族专利的信息

国际申请号
PCT/CN2012/087896

检索报告中引用的专利文件	公布日期	同族专利	公布日期
CN102768336A	07.11.2012	无	
CN1354503A	19.06.2002	US2002062200A1	23.05.2002
		JP2002162450A	07.06.2002
		US6642736B2	04.11.2003
		TW518644BB	21.01.2003
		DE10145152A1	06.06.2002
		KR20020040545A	30.05.2002
CN1604477A	06.04.2005	无	
CN1617453A	18.05.2005	无	
CN102420610A	18.04.2012	US2012075130A1	29.03.2012
		US8378865B2	19.02.2013
JP7-93178A	07.04.1995	无	
JP10-268004A	09.10.1998	无	

续：**A. 主题的分类**

G01R31/3187(2006.01)i

H03M1/10(2006.01)i