(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2015 년 11 월 12 일 (12.11.2015)

WIPO | PCT

(10) 국제공개번호
WO 2015/170848 A1

(51) 국제특허분류:
H01L 33/36 (2010.01)

(21) 국제출원번호: PCT/KR2015/004307

(22) 국제출원일: 2015 년 4 월 29 일 (29.04.2015)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2014-0054684 2014 년 5 월 8 일 (08.05.2014) KR
10-2014-0057693 2014 년 5 월 14 일 (14.05.2014) KR
10-2014-0057696 2014 년 5 월 14 일 (14.05.2014) KR

(71) 출원인: **엘지이노텍 주식회사 (LG INNOTEK CO., LTD.)** [KR/KR]; 100-714 서울시 중구 한강대로 416 번지 서울스퀘어, Seoul (KR).

(72) 발명자: **고은빈 (KO, Eun Bin)**; 100-714 서울시 중구 한강대로 416 번지 서울스퀘어, Seoul (KR). **박범두 (PARK, Bum Doo)**; 100-714 서울시 중구 한강대로 416 번지 서울스퀘어, Seoul (KR). **이상준 (LEE, Sang Jun)**; 100-714 서울시 중구 한강대로 416 번지 서울스퀘어, Seoul (KR).

(74) 대리인: **김기문 (KIM, Ki Moon)**; 135-936 서울특별시 강남구 역삼로 114, 6 층 (역삼동, 현죽빌딩), Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

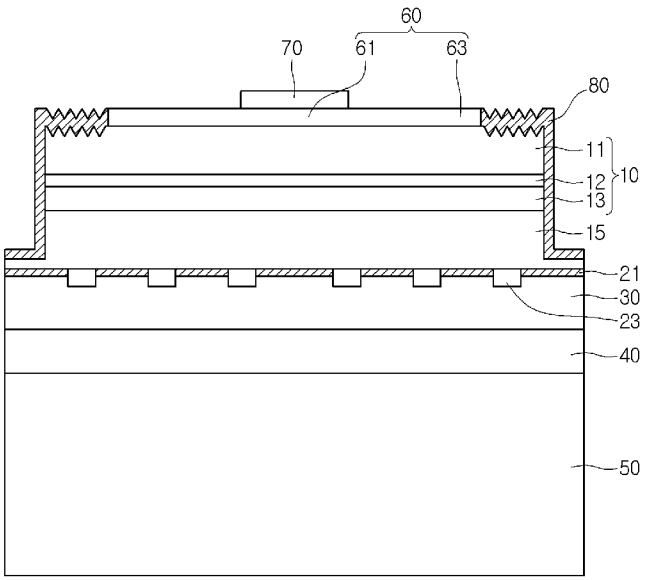
공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

— 청구범위 보정 기한 만료 전의 공개이며, 보정서를 접수하는 경우 그에 관하여 별도 공개함 (규칙 48.2(h))

(54) **Title**: LIGHT EMITTING DEVICE

(54) **발명의 명칭** : 발광소자



(57) **Abstract**: A light emitting device according to an embodiment comprises: a light emitting structure including a first conductive semiconductor layer, an active layer disposed under the first conductive semiconductor layer, and a second conductive semiconductor layer disposed under the active layer; a protective layer disposed above the light emitting structure and including a through region; a first electrode disposed in the through region and electrically connected to the first conductive semiconductor layer; an electrode pad electrically connected to the first electrode, and having a first region disposed on the first electrode and a second region disposed on the protective layer; and a second electrode electrically connected to the second conductive semiconductor layer.

(57) **요약서**: 실시 예에 따른 발광소자는, 제 1 도전형 반도체층, 상기 제 1 도전형 반도체층 아래에 배치된 활성층, 상기 활성층 아래에 배치된 제 2 도전형 반도체층을 포함하는 발광구조물; 상기 발광구조물 위에 배치되며 관통 영역을 포함하는 보호층; 상기 관통 영역 내에 배치되어 상기 제 1 도전형 반도체층에 전기적으로 연결된 제 1 전극; 상기 제 1 전극에 전기적으로 연결되며, 제 1 영역은 상기 제 1 전극 위에 배치되고 제 2 영역은 상기 보호층 위에 배치된 전극패드; 상기 제 2 도전형 반도체층에 전기적으로 연결된 제 2 전극; 을 포함한다.

WO 2015/170848 A1

명세서

발명의 명칭: 발광소자

기술분야

[1] 실시 예는 발광소자, 발광소자 패키지 및 라이트 유닛에 관한 것이다.

배경기술

[2] 발광소자의 하나로서 발광 다이오드(LED: Light Emitting Diode)가 많이 사용되고 있다. 발광 다이오드는 화합물 반도체의 특성을 이용해 전기 신호를 적외선, 가시광선, 자외선과 같은 빛의 형태로 변환한다.

[3] 발광소자의 광 효율이 증가됨에 따라 표시장치, 조명기기를 비롯한 다양한 분야에 발광소자가 적용되고 있다.

발명의 상세한 설명

기술적 과제

[4] 실시 예는 광 추출 효율을 향상시킬 수 있는 발광소자, 발광소자 패키지, 라이트 유닛을 제공한다.

[5] 실시 예는 동작 전압을 낮추고 신뢰성을 향상시킬 수 있는 발광소자, 발광소자 패키지, 라이트 유닛을 제공한다.

[6] 실시 예는 동작 전압을 낮추고 광도를 향상시킬 수 있는 발광소자, 발광소자 패키지, 라이트 유닛을 제공한다.

과제 해결 수단

[7] 실시 예에 따른 발광소자는, 제1 도전형 반도체층, 상기 제1 도전형 반도체층 아래에 배치된 활성층, 상기 활성층 아래에 배치된 제2 도전형 반도체층을 포함하는 발광구조물; 상기 발광구조물 위에 배치되며 복수의 관통홀을 포함하는 보호층; 상기 복수의 관통홀 내에 각각 제공되어 상기 제1 도전형 반도체층에 전기적으로 연결된 복수의 금속 점(dot)을 포함하는 제1 전극; 상기 제1 전극을 구성하는 상기 복수의 금속 점을 전기적으로 연결시키고, 제1 영역은 상기 제1 전극 위에 배치되고 제2 영역은 상기 보호층 위에 배치된 전극패드; 상기 제2 도전형 반도체층에 전기적으로 연결된 제2 전극; 을 포함한다.

[8] 실시 예에 따른 발광소자는, 제1 도전형 반도체층, 상기 제1 도전형 반도체층 아래에 배치된 활성층, 상기 활성층 아래에 배치된 제2 도전형 반도체층을 포함하는 발광구조물; 상기 발광구조물 아래에 배치되며, 상기 발광구조물로부터의 거리에 따라 에너지 밴드갭이 일정한 제1 영역과, 상기 제1 영역으로부터의 거리에 따라 에너지 밴드갭이 점차적으로 작아지는 제2 영역을 포함하는 에너지 버퍼층; 상기 에너지 버퍼층 아래에 배치되며 상기 제2 영역의 에너지 밴드갭에 비하여 작거나 같은 에너지 밴드갭을 갖는 인장변형 배리어층; 상기 인장변형 배리어층 아래에 배치된 윈도우층; 을 포함한다.

[9] 실시 예에 따른 발광소자는, 제1 도전형 반도체층, 상기 제1 도전형 반도체층

아래에 배치된 활성층, 상기 활성층 아래에 배치된 제2 도전형 반도체층을 포함하는 발광구조물; 상기 발광구조물 아래에 배치되며, 상기 제2 도전형 반도체층에 포함된 불순물과 같은 불순물을 포함하는 제1 윈도우층; 상기 제1 윈도우층 아래에 배치되며, 상기 제1 윈도우층에 포함된 불순물과 다른 불순물을 포함하고, 상기 제1 윈도우층에 비해 불순물 농도가 더 높은 제2 윈도우층; 상기 발광구조물 위에 배치되며 상기 제1 도전형 반도체층에 전기적으로 연결된 제1 전극; 상기 제2 윈도우층 아래에 배치되며 상기 제2 도전형 반도체층에 전기적으로 연결된 제2 전극; 을 포함한다.

발명의 효과

[10] 실시 예에 따른 발광소자, 발광소자 패키지, 라이트 유닛은 광 추출 효율을 향상시킬 수 있는 장점이 있다.

[11] 실시 예에 따른 발광소자, 발광소자 패키지, 라이트 유닛은 동작 전압을 낮추고 신뢰성을 향상시킬 수 있는 장점이 있다.

[12] 실시 예에 따른 발광소자, 발광소자 패키지, 라이트 유닛은 동작 전압을 낮추고 광도를 향상시킬 수 있는 장점이 있다.

도면의 간단한 설명

[13] 도 1은 실시 예에 따른 발광소자를 나타낸 도면이다.

[14] 도 2는 실시 예에 따른 발광소자에 적용된 제1 전극의 예를 나타낸 도면이다.

[15] 도 3은 실시 예에 따른 발광소자에 적용된 전극패드의 예를 나타낸 도면이다.

[16] 도 4 내지 도 7은 실시 예에 따른 발광소자 제조방법을 나타낸 도면이다.

[17] 도 8은 실시 예에 따른 발광소자의 다른 예를 나타낸 도면이다.

[18] 도 9는 도 8에 도시된 발광소자에 적용된 제1 전극의 예를 나타낸 도면이다.

[19] 도 10은 도 8에 도시된 발광소자에 적용된 전극패드의 예를 나타낸 도면이다.

[20] 도 11 내지 도 14는 실시 예에 따른 발광소자에 적용된 오믹 접촉 영역과 종래 발광소자에 적용된 오믹 접촉 영역의 차이를 설명하는 도면이다.

[21] 도 15는 실시 예에 따른 발광소자를 나타낸 도면이다.

[22] 도 16은 실시 예에 따른 발광소자에 적용된 반도체층의 에너지 밴드갭을 나타낸 도면이다.

[23] 도 17 내지 도 20은 실시 예에 따른 발광소자 제조방법을 나타낸 도면이다.

[24] 도 21은 실시 예에 따른 발광소자를 나타낸 도면이다.

[25] 도 22는 실시 예에 따른 발광소자에 적용된 반도체층의 에너지 밴드갭을 나타낸 도면이다.

[26] 도 23 내지 도 26은 실시 예에 따른 발광소자 제조방법을 나타낸 도면이다.

[27] 도 27은 실시 예에 따른 발광소자 패키지를 나타낸 도면이다.

[28] 도 28은 실시 예에 따른 표시장치를 나타낸 도면이다.

[29] 도 29는 실시 예에 따른 표시장치의 다른 예를 나타낸 도면이다.

[30] 도 30은 실시 예에 따른 조명장치를 나타낸 도면이다.

발명의 실시를 위한 형태

[31] 실시 예의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조물들이 기판, 각 층(막), 영역, 패드 또는 패턴들의 "상/위(on)"에 또는 "하/아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "상/위(on)"와 "하/아래(under)"는 "직접(directly)" 또는 "다른 층을 개재하여 (indirectly)" 형성되는 것을 모두 포함한다. 또한 각 층의 상/위 또는 하/아래에 대한 기준은 도면을 기준으로 설명한다.

[32] 이하, 첨부된 도면을 참조하여 실시 예들에 따른 발광소자, 발광소자 패키지, 라이트 유닛 및 발광소자 제조방법에 대해 상세히 설명하도록 한다.

[33] 도 1은 실시 예에 따른 발광소자를 나타낸 도면이다.

[34] 실시 예에 따른 발광소자는, 도 1에 도시된 바와 같이, 발광구조물(10), 제1 전극(60), 전극패드(70), 보호층(80)을 포함할 수 있다.

[35] 상기 발광구조물(10)은 제1 도전형 반도체층(11), 활성층(12), 제2 도전형 반도체층(13)을 포함할 수 있다. 상기 활성층(12)은 상기 제1 도전형 반도체층(11)과 상기 제2 도전형 반도체층(13) 사이에 배치될 수 있다. 상기 활성층(12)은 상기 제1 도전형 반도체층(11) 아래에 배치될 수 있으며, 상기 제2 도전형 반도체층(13)은 상기 활성층(12) 아래에 배치될 수 있다.

[36] 예로서, 상기 제1 도전형 반도체층(11)이 제1 도전형 도펀트로서 n형 도펀트가 첨가된 n형 반도체층으로 형성되고, 상기 제2 도전형 반도체층(13)이 제2 도전형 도펀트로서 p형 도펀트가 첨가된 p형 반도체층으로 형성될 수 있다. 또한 상기 제1 도전형 반도체층(11)이 p형 반도체층으로 형성되고, 상기 제2 도전형 반도체층(13)이 n형 반도체층으로 형성될 수도 있다.

[37] 상기 제1 도전형 반도체층(11)은 예를 들어, n형 반도체층을 포함할 수 있다. 상기 제1 도전형 반도체층(11)은 화합물 반도체로 구현될 수 있다. 상기 제1 도전형 반도체층(11)은 예로서 II족-VI족 화합물 반도체 또는 III족-V족 화합물 반도체로 구현될 수 있다.

[38] 예컨대, 상기 제1 도전형 반도체층(11)은 $(Al_xGa_{1-x})_yIn_{1-y}P(0\leq x\leq 1, 0\leq y\leq 1)$의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 제1 도전형 반도체층(11)은 상기 조성식에서 y는 0.5의 값을 갖고, x는 0.5 내지 0.8의 값을 가질 수도 있다. 상기 제1 도전형 반도체층(11)은 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있으며, Si, Ge, Sn, Se, Te 등의 n형 도펀트가 도핑될 수 있다.

[39] 상기 활성층(12)은 상기 제1 도전형 반도체층(11)을 통해서 주입되는 전자(또는 정공)와 상기 제2 도전형 반도체층(13)을 통해서 주입되는 정공(또는 전자)이 서로 만나서, 상기 활성층(12)의 형성 물질에 따른 에너지 밴드(Energy Band)의 밴드갭(Band Gap) 차이에 의해서 빛을 방출하는 층이다. 상기 활성층(12)은 단일 우물 구조, 다중 우물 구조, 양자점 구조 또는 양자선 구조 중 어느 하나로 형성될 수 있으나, 이에 한정되는 것은 아니다.

[40] 상기 활성층(12)은 화합물 반도체로 구현될 수 있다. 상기 활성층(12)은 예로서

II족-VI족 또는 III족-V족 화합물 반도체로 구현될 수 있다. 상기 활성층(12)은 예로서 $(Al_xGa_{1-x})_yIn_{1-y}P(0\leq x\leq 1, 0\leq y\leq 1)$의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 활성층(12)은 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있다. 상기 활성층(12)이 다중 우물 구조로 구현된 경우, 상기 활성층(12)은 복수의 우물층과 복수의 장벽층이 적층되어 구현될 수 있다.

[41] 상기 제2 도전형 반도체층(13)은 예를 들어, p형 반도체층으로 구현될 수 있다. 상기 제2 도전형 반도체층(13)은 화합물 반도체로 구현될 수 있다. 상기 제2 도전형 반도체층(13)은 예로서 II족-VI족 화합물 반도체 또는 III족-V족 화합물 반도체로 구현될 수 있다.

[42] 예컨대, 상기 제2 도전형 반도체층(13)은 $(Al_xGa_{1-x})_yIn_{1-y}P(0\leq x\leq 1, 0\leq y\leq 1)$의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 제2 도전형 반도체층(13)은, 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있으며, Mg, Zn, Ca, Sr, Ba, C 등의 p형 도펀트가 도핑될 수 있다.

[43] 예로서, 상기 발광구조물(10)은 알루미늄(Al), 갈륨(Ga), 인듐(In), 인(P)으로부터 선택된 적어도 두 개 이상의 원소를 포함하여 구현될 수 있다.

[44] 한편, 상기 제1 도전형 반도체층(11)이 p형 반도체층을 포함하고 상기 제2 도전형 반도체층(13)이 n형 반도체층을 포함할 수도 있다. 또한, 상기 제2 도전형 반도체층(13) 아래에는 n형 또는 p형 반도체층을 포함하는 반도체층이 더 형성될 수도 있다. 이에 따라, 상기 발광구조물(10)은 np, pn, npn, pnp 접합 구조 중 적어도 어느 하나를 가질 수 있다. 또한, 상기 제1 도전형 반도체층(11) 및 상기 제2 도전형 반도체층(13) 내의 불순물의 도핑 농도는 균일 또는 불균일하게 형성될 수 있다. 즉, 상기 발광구조물(10)의 구조는 다양하게 형성될 수 있으며, 이에 대해 한정하지는 않는다.

[45] 실시 예에 따른 발광소자는 윈도우층(15)을 포함할 수 있다. 상기 윈도우층(15)은 $(Al_xGa_{1-x})_yIn_{1-y}P(0\leq x\leq 1, 0\leq y\leq 1)$의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 윈도우층(15)은, 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있다. 상기 윈도우층(15)은 상기 제2 도전형 반도체층(13) 아래에 배치될 수 있다. 상기 윈도우층(15)은 전류 퍼짐 효과를 제공할 수 있다.

[46] 실시 예에 따른 발광소자는 ODR(Omni Directional Reflector)층(21), 오믹접촉층(23), 반사층(30)을 포함할 수 있다.

[47] 상기 ODR층(21)은 상부 방향으로부터 입사되는 빛을 상부 방향으로 반사시키는 기능을 수행할 수 있다. 상기 ODR층(21)은 예로서 상기 발광구조물(10)에 비해 낮은 굴절률을 갖도록 구현될 수 있다. 상기 ODR층(21)은 상기 발광구조물(10)을 이루는 물질의 굴절률과 큰 차이를 갖는 낮은 굴절률을 갖도록 선택됨으로써, 반사 기능을 제공할 수 있다. 상기 ODR층(21)은 상기 윈도우층(15)에 접촉되어 배치될 수 있다.

[48] 상기 ODR층(21)은 산화물 또는 질화물을 포함할 수 있다. 상기 ODR층(21)은 예로서, SiO_2, SiN_x, ITO(Indium-Tin-Oxide), IZO(Indium-Zinc-Oxide),

AZO(Aluminum-Zinc-Oxide), ATO(Antimony-Tin-Oxide), IZTO(Indium-Zinc-Tin-Oxide), IAZO(Indium-Aluminum-Zinc-Oxide), GZO(Gallium-Zinc-Oxide), IGZO(Indium-Gallium-Zinc-Oxide), IGTO(Indium-Gallium-Tin-Oxide), AZO(Aluminum-Zinc-Oxide) 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[49] 상기 오믹접촉층(23)은 상기 윈도우층(15)과 오믹 접촉되도록 구현될 수 있다. 상기 오믹접촉층(23)은 상기 윈도우층(15)과 오믹 접촉되는 영역을 포함할 수 있다. 상기 오믹접촉층(23)은 상기 발광구조물(10)에 전기적으로 연결될 수 있다. 상기 오믹접촉층(23)은 상기 ODR층(21)을 관통하여 배치될 수 있다. 예로서, 상기 오믹접촉층(23)은 원 또는 타원 형상의 상부면을 갖도록 구현될 수 있다. 상기 오믹접촉층(23)은 예로서, Au, Au/AuBe/Au, AuZn, ITO, AuBe, GeAu 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[50] 상기 반사층(30)은 상기 오믹접촉층(23) 아래에 배치될 수 있다. 상기 반사층(30)은 상기 ODR층(21) 아래에 배치될 수 있다. 상기 반사층(30)은 상부 방향으로부터 입사되는 빛을 상부 방향으로 반사시키는 기능을 수행할 수 있다. 상기 반사층(30)은 예로서, Ag, Au, Al 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[51] 실시 예에 따른 발광소자는 본딩층(40)과 지지기판(50)을 포함할 수 있다. 상기 본딩층(40)은 상기 반사층(30)과 상기 지지기판(50)을 부착시켜 주는 기능을 수행할 수 있다.

[52] 상기 본딩층(40)은 예로서, Sn, AuSn, Pd, Al, Ti, Au, Ni, Cr, Ga, In, Bi, Cu, Ag, Nb, Ta, Ti/Au/In/Au 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다. 상기 지지기판(50)은 Ti, Cr, Ni, Al, Pt, Au, W, Cu, Mo, Cu-W 또는 불순물이 주입된 반도체 기판(예: Si, Ge, GaN, GaAs, ZnO, SiC, SiGe 등) 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[53] 실시 예에 따른 발광소자는, 상기 발광구조물(10) 위에 배치된 상기 제1 전극(60), 상기 전극패드(70), 상기 보호층(80)을 포함할 수 있다.

[54] 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 접촉되어 배치될 수 있다. 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 오믹 접촉되어 배치될 수 있다. 상기 제1 전극(60)은 상기 발광구조물(10)과 오믹 접촉되는 영역을 포함할 수 있다. 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)과 오믹 접촉되는 영역을 포함할 수 있다. 상기 제1 전극(60)은 Ge, Zn, Mg, Ca, Au, Ni, AuGe, AuGe/Ni/Au 등에서 선택된 적어도 어느 하나를 포함할 수 있다.

[55] 실시 예에 따른 발광소자는, 상기 제1 전극(60)과 상기 제1 도전형 반도체층(11) 사이에 고농도 불순물 반도체층이 더 배치될 수도 있다. 예로서, 상기 고농도 분순물 반도체층은 GaAs 층으로 구현될 수도 있다. 상기 고농도 불순물 반도체층은 상기 제1 도전형 반도체층(11)과 동일 극성의 불순물을 포함할 수

있다. 상기 고농도 불순물 반도체층은 상기 제1 도전형 반도체층(11)에 비하여 더 높은 농도의 불순물을 포함할 수 있다.

[56] 상기 전극패드(70)는 상기 제1 전극(60)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60) 위에 배치될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60) 위에 접촉되어 배치될 수 있다. 상기 전극패드(70)는 외부 전원에 연결되어 상기 발광구조물(10)에 전원을 제공할 수 있다. 상기 전극패드(70)는 Cr, V, W, Ti, Zn, Ni, Cu, Al, Au, Mo, Ti/Au/Ti/Pt/Au, Ni/Au/Ti/Pt/Au, Cr/Al/Ni/Cu/Ni/Au 등에서 선택된 적어도 어느 하나를 포함할 수 있다.

[57] 실시 예에 의하면, 상기 보호층(80)은 상기 발광구조물(10)의 상부에 배치될 수 있다. 상기 보호층(80)은 상기 발광구조물(10)의 둘레에 배치될 수 있다. 상기 보호층(80)은 상기 발광구조물(10)의 측면에 배치될 수 있다. 상기 보호층(80)은 상기 윈도우층(15) 둘레에 배치될 수 있다. 상기 보호층(80)의 일부 영역은 상기 윈도우층(15)의 일부 영역 위에 배치될 수 있다.

[58] 상기 보호층(80)은 산화물 또는 질화물 중에서 적어도 하나를 포함할 수 있다. 상기 보호층(80)은 예로서 SiO_2, Si_xO_y, Si_3N_4, Si_xN_y, SiO_xN_y, Al_2O_3, TiO_2, AlN 등으로 이루어진 군에서 적어도 하나가 선택되어 형성될 수 있다.

[59] 한편, 도 2는 실시 예에 따른 발광소자에 적용된 제1 전극(60)의 예를 나타낸 평면도이고, 도 3은 실시 예에 따른 발광소자에 적용된 전극패드(70)의 예를 나타낸 평면도이다.

[60] 실시 예에 따른 제1 전극(60)은 상기 발광구조물(10) 위에 배치될 수 있다. 상기 제1 전극(60)은 메인 전극(61)과 주변 전극(63)을 포함할 수 있다. 예로서, 상기 메인 전극(61)은 상기 발광구조물(10)의 상부면 중앙 영역에 배치될 수 있으며, 상기 주변 전극(63)은 상기 메인 전극(61)으로부터 분기되어 외곽 방향으로 연장되어 배치될 수 있다. 예로서, 상기 주변 전극(63)의 폭은 4 마이크로 미터 내지 5 마이크로 미터로 제공될 수 있다. 상기 메인 전극(61)은 원형 또는 다각형의 상부면을 포함할 수 있다.

[61] 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 메인 전극(61)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 주변 전극(63)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다.

[62] 실시 예에 의하면, 상기 전극패드(70)는 상기 메인 전극(61)에 대응되는 위치에 배치될 수 있다. 상기 전극패드(70)의 형상은 원형 또는 다각형의 상부면을 포함할 수 있다.

[63] 상기 전극패드(70)는 상기 제1 전극(60)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 메인 전극(61)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 주변 전극(63)에 전기적으로 연결될 수 있다.

[64] 실시 예에 의하면, 상기 전극패드(70)는 상기 메인 전극(61) 위에 배치될 수

있다. 상기 전극패드(70)는 상기 메인 전극(61)에 접촉되어 배치될 수 있다. 예로서, 상기 전극패드(70)의 면적은 상기 메인 전극(61)의 면적에 비해 더 크게 제공될 수 있다. 이와 같이 상기 전극패드(70)의 면적이 상기 메인 전극(61)의 면적에 비해 더 크게 구현되는 경우, 상기 전극패드(70)의 하부에 상기 보호층(80)이 배치될 수 있다.

[65] 실시 예에 의하면, 상기 보호층(80)은 상기 발광구조물(10) 위에 배치될 수 있다. 상기 보호층(80)은 상기 제1 도전형 반도체층(11) 위에 배치될 수 있다. 상기 제1 도전형 반도체층(11)은 상부면에 제공된 광 추출 구조를 포함할 수 있다. 상기 광 추출 구조는 요철 구조로 지칭될 수 있다. 또한, 상기 광 추출 구조는 러프니스(roughness)로 지칭될 수도 있다. 상기 보호층(80)은 상기 제1 도전형 반도체층(11)에 제공된 광 추출 구조에 대응되는 광 추출 구조를 포함할 수 있다.

[66] 상기 보호층(80)은 관통 영역을 포함할 수 있다. 상기 제1 전극(60)은 상기 관통 영역 내에 배치될 수 있다. 예로서, 상기 메인전극(61)과 상기 주변 전극(63)이 상기 보호층(60)에 형성된 관통 영역 내에 제공될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60)에 전기적으로 연결되며, 상기 전극패드(70)의 제1 영역은 상기 제1 전극(70) 위에 배치되고 제2 영역은 상기 보호층(80) 위에 배치될 수 있다.

[67] 실시 예에 의하면, 상기 전극패드(70)의 면적이 상기 메인전극(61)의 면적에 비하여 더 크게 제공될 수 있다. 이에 따라, 상기 전극패드(70)의 제1 영역은 상기 메인전극(61) 위에 접촉되어 배치될 수 있으며, 상기 전극패드(70)의 제2 영역은 상기 메인전극(61)의 상부 둘레에 배치되어 상기 보호층(80) 위에 배치될 수 있다.

[68] 상기 전극패드(70) 하부에 배치된 상기 보호층(80)의 굴절률은 상기 제1 도전형 반도체층(11)의 굴절률에 비해 더 작은 값을 갖도록 선택될 수 있다. 이에 따라, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)은 일종의 ODR층 기능을 수행할 수 있으며, 상기 발광구조물(10)로부터 입사되는 빛이 상기 보호층(80)에서 반사되어 다시 상기 발광구조물(10) 방향으로 전파될 수 있다.

[69] 실시 예에 의하면, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)의 굴절률이 상기 전극패드(70)가 배치되지 않은 영역의 상기 보호층(80)에 비해 더 낮은 굴절률을 갖도록 구현될 수도 있다. 상기 전극패드(70) 하부에 배치된 상기 보호층(80)의 물질과 상기 전극패드(70)가 배치되지 않은 영역의 상기 보호층(80)이 서로 다른 물질로 구현될 수도 있다. 예컨대, 상기 전극패드(80) 하부에 배치된 상기 보호층(80)은 산화물을 포함하고, 상기 전극패드(80)가 배치되지 않은 영역의 상기 보호층(80)은 질화물을 포함할 수 있다.

[70] 이와 같이 구현되는 경우, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)은 일종의 ODR층의 기능을 수행하여 상기 발광구조물(10) 방향으로부터 입사되는 빛을 반사시키고, 상기 전극패드(70)가 배치되지 않은 영역의 상기 보호층(80)은 상기 발광구조물(10) 방향으로부터 입사되는 빛을 외부로 투과시킬 수도 있다.

[71] 실시 예에 의하면, 상기 발광구조물(10)로부터 입사되는 빛이 상기 보호층(80)을 투과하여 상기 전극패드(70)에 흡수되는 것을 방지할 수 있다. 이에 따라, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)에서 반사된 빛이 상기 발광구조물(10) 방향으로 전파될 수 있으며, 상기 전파되는 빛은 상기 발광구조물(10)을 투과하거나 또는 상기 발광구조물(10)에서 다른 방향으로 반사되어 외부로 추출됨으로써, 실시 예에 따른 발광소자의 전체 광 추출 효과가 향상될 수 있다.

[72] 실시 예에 의하면, 상기 메인 전극(61) 및 상기 주변 전극(63)의 배치는 다양하게 변형될 수 있다. 또한, 상기 패드전극(70)의 배치는 상기 메인 전극(61) 및 상기 주변 전극(63)의 배치에 대응되어 다양하게 변형될 수 있다.

[73] 한편, 실시 예에 의하면, 도 1에 도시된 바와 같이, 상기 지지기판(50)이 전도성으로 구현될 수 있으며, 상기 지지기판(50)에 연결된 외부 전원에 의하여 상기 발광구조물(10)에 전원이 인가될 수 있다. 상기 지지기판(50)을 통하여 상기 제2 도전형 반도체층(13)에 전원이 인가될 수 있다.

[74] 또한, 실시 예에 의하면, 상기 제2 도전형 반도체층(13)에 전기적으로 연결된 제2 전극은 상기 오믹접촉층(23), 상기 반사층(30), 상기 본딩층(40), 상기 지지기판(50) 중에서 적어도 하나를 포함할 수 있다.

[75] 그러면, 도 4 내지 도 7을 참조하여 실시 예에 따른 발광소자 제조방법을 설명하기로 한다.

[76] 실시 예에 따른 발광소자 제조방법에 의하면, 도 4에 도시된 바와 같이, 기판(5) 위에 식각정지층(7), 제1 도전형 반도체층(11), 활성층(12), 제2 도전형 반도체층(13), 윈도우층(15)이 형성될 수 있다. 상기 제1 도전형 반도체층(11), 상기 활성층(12), 상기 제2 도전형 반도체층(13)은 발광구조물(10)로 지칭될 수 있다.

[77] 상기 기판(5)은 예를 들어, 사파이어 기판(Al_2O_3), SiC, GaAs, GaN, ZnO, Si, GaP, InP, Ge 중 적어도 하나로 형성될 수 있으며, 이에 대해 한정하지는 않는다. 상기 기판(5)과 상기 식각정지층(7) 사이에는 버퍼층이 더 형성될 수 있다.

[78] 상기 식각정지층(7)은 예로서 $(Al_xGa_{1-x})_yIn_{1-y}P(0\leq x\leq 1, 0\leq y\leq 1)$의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 식각정지층(7)의 기능에 대해서는 뒤에서 다시 설명하기로 한다.

[79] 실시 예에 의하면, 상기 제1 도전형 반도체층(11)이 제1 도전형 도펀트로서 n형 도펀트가 첨가된 n형 반도체층으로 형성되고, 상기 제2 도전형 반도체층(13)이 제2 도전형 도펀트로서 p형 도펀트가 첨가된 p형 반도체층으로 형성될 수 있다. 또한 상기 제1 도전형 반도체층(11)이 p형 반도체층으로 형성되고, 상기 제2 도전형 반도체층(13)이 n형 반도체층으로 형성될 수도 있다.

[80] 상기 제1 도전형 반도체층(11)은 예를 들어, n형 반도체층을 포함할 수 있다. 상기 제1 도전형 반도체층(11)은 화합물 반도체로 구현될 수 있다. 상기 제1 도전형 반도체층(11)은 예로서 II족-VI족 화합물 반도체 또는 III족-V족 화합물

반도체로 구현될 수 있다.

[81] 예컨대, 상기 제1 도전형 반도체층(11)은 $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0\leq x\leq 1$, $0\leq y\leq 1$)의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 제1 도전형 반도체층(11)은 상기 조성식에서 y는 0.5의 값을 갖고, x는 0.5 내지 0.8의 값을 가질 수도 있다. 상기 제1 도전형 반도체층(11)은 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있으며, Si, Ge, Sn, Se, Te 등의 n형 도펀트가 도핑될 수 있다.

[82] 상기 활성층(12)은 상기 제1 도전형 반도체층(11)을 통해서 주입되는 전자(또는 정공)와 상기 제2 도전형 반도체층(13)을 통해서 주입되는 정공(또는 전자)이 서로 만나서, 상기 활성층(12)의 형성 물질에 따른 에너지 밴드(Energy Band)의 밴드갭(Band Gap) 차이에 의해서 빛을 방출하는 층이다. 상기 활성층(12)은 단일 우물 구조, 다중 우물 구조, 양자점 구조 또는 양자선 구조 중 어느 하나로 형성될 수 있으나, 이에 한정되는 것은 아니다.

[83] 상기 활성층(12)은 화합물 반도체로 구현될 수 있다. 상기 활성층(12)은 예로서 II족-VI족 또는 III족-V족 화합물 반도체로 구현될 수 있다. 상기 활성층(12)은 예로서 $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0\leq x\leq 1$, $0\leq y\leq 1$)의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 활성층(12)은 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있다. 상기 활성층(12)이 다중 우물 구조로 구현된 경우, 상기 활성층(12)은 복수의 우물층과 복수의 장벽층이 적층되어 구현될 수 있다.

[84] 상기 제2 도전형 반도체층(13)은 예를 들어, p형 반도체층으로 구현될 수 있다. 상기 제2 도전형 반도체층(13)은 화합물 반도체로 구현될 수 있다. 상기 제2 도전형 반도체층(13)은 예로서 II족-VI족 화합물 반도체 또는 III족-V족 화합물 반도체로 구현될 수 있다.

[85] 예컨대, 상기 제2 도전형 반도체층(13)은 $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0\leq x\leq 1$, $0\leq y\leq 1$)의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 제2 도전형 반도체층(13)은, 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있으며, Mg, Zn, Ca, Sr, Ba, C 등의 p형 도펀트가 도핑될 수 있다.

[86] 예로서, 상기 발광구조물(10)은 알루미늄(Al), 갈륨(Ga), 인듐(In), 인(P)으로부터 선택된 적어도 두 개 이상의 원소를 포함하여 구현될 수 있다.

[87] 상기 윈도우층(15)은 $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0\leq x\leq 1$, $0\leq y\leq 1$)의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 윈도우층(15)은, 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있다. 상기 윈도우층(15)은 발광소자 구동 시 전류 퍼짐 효과를 제공할 수 있다.

[88] 다음으로, 도 5에 도시된 바와 같이, 상기 윈도우층(15) 위에 ODR층(21), 오믹접촉층(23), 반사층(30)이 형성될 수 있다.

[89] 상기 ODR층(21)은 입사되는 빛을 다시 반사시키는 기능을 수행할 수 있다. 상기 ODR층(21)은 예로서 상기 발광구조물(10)에 비해 낮은 굴절률을 갖도록 구현될 수 있다. 상기 ODR층(21)은 상기 발광구조물(10)을 이루는 물질의 굴절률과 큰 차이를 갖는 낮은 굴절률을 갖도록 선택됨으로써, 반사 기능을

제공할 수 있다. 상기 ODR층(21)은 상기 윈도우층(15)에 접촉되어 배치될 수 있다.

[90] 상기 ODR층(21)은 산화물 또는 질화물을 포함할 수 있다. 상기 ODR층(21)은 예로서, SiO_2, SiNx, ITO(Indium-Tin-Oxide), IZO(Indium-Zinc-Oxide), AZO(Aluminum-Zinc-Oxide), ATO(Antimony-Tin-Oxide), IZTO(Indium-Zinc-Tin-Oxide), IAZO(Indium-Aluminum-Zinc-Oxide), GZO(Gallium-Zinc-Oxide), IGZO(Indium-Gallium-Zinc-Oxide), IGTO(Indium-Gallium-Tin-Oxide), AZO(Aluminum-Zinc-Oxide) 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[91] 상기 오믹접촉층(23)은 상기 윈도우층(15)과 오믹 접촉되도록 구현될 수 있다. 상기 오믹접촉층(23)은 상기 윈도우층(15)과 오믹 접촉되는 영역을 포함할 수 있다. 상기 오믹접촉층(23)은 상기 발광구조물(10)에 전기적으로 연결될 수 있다. 상기 오믹접촉층(23)은 상기 ODR층(21)을 관통하여 배치될 수 있다. 예로서, 상기 오믹접촉층(23)은 원 또는 타원 형상의 상부면을 갖도록 구현될 수 있다. 상기 오믹접촉층(23)은 예로서, Au, Au/AuBe/Au, AuZn, ITO, AuBe, GeAu 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[92] 상기 반사층(30)은 상기 오믹접촉층(23) 위에 배치될 수 있다. 상기 반사층(30)은 상기 ODR층(21) 위에 배치될 수 있다. 상기 반사층(30)은 입사되는 빛을 다시 반사시키는 기능을 수행할 수 있다. 상기 반사층(30)은 예로서, Ag, Au, Al 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[93] 이어서, 도 6에 도시된 바와 같이, 상기 반사층(30) 위에 본딩층(40), 지지기판(50)이 제공될 수 있다.

[94] 상기 본딩층(40)은 상기 반사층(30)과 상기 지지기판(50)을 부착시켜 주는 기능을 수행할 수 있다. 상기 본딩층(40)은 예로서, Sn, AuSn, Pd, Al, Ti, Au, Ni, Cr, Ga, In, Bi, Cu, Ag, Nb, Ta, Ti/Au/In/Au 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다. 상기 지지기판(50)은 Ti, Cr, Ni, Al, Pt, Au, W, Cu, Mo, Cu-W 또는 불순물이 주입된 반도체 기판(예: Si, Ge, GaN, GaAs, ZnO, SiC, SiGe 등) 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[95] 다음으로, 상기 식각정지층(7)으로부터 상기 기판(5)을 제거한다. 하나의 예로서 상기 기판(5)은 식각 공정에 의하여 제거될 수 있다. 상기 기판(5)이 GaAs로 구현되는 경우, 상기 기판(5)은 습식 식각 공정에 의하여 제거될 수 있으며, 상기 식각정지층(7)은 식각되지 않음으로써 상기 기판(5)만 식각 되어 분리될 수 있도록 정지층의 기능을 수행할 수 있다. 상기 식각정지층(7)은 별도의 제거 공정을 통하여 상기 발광구조물(10)로부터 분리될 수 있다. 예로서, 상기 식각정지층(7)은 별도의 식각 공정을 통하여 제거될 수 있다. 상기 식각정지층(7)은 예로서 $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0 \le x \le 1$, $0 \le y \le 1$)의 조성식을 갖는 반도체 재료로 구현될 수 있다.

[96] 이어서, 도 7에 도시된 바와 같이, 상기 발광구조물(10) 위에 제1 전극(60)이

형성되고 상기 제1 도전형 반도체층(11)에 광 추출 구조가 형성될 수 있다. 다음으로, 아이솔레이션 식각이 수행되어 상기 발광구조물(10)의 측면이 식각될 수 있다. 그리고, 상기 발광구조물(10) 위에 보호층(80)과 전극패드(70)가 형성될 수 있다.

[97] 실시 예에 따른 제1 전극(60)은 상기 발광구조물(10) 위에 배치될 수 있다. 상기 제1 전극(60)은 메인 전극(61)과 주변 전극(63)을 포함할 수 있다. 예로서, 도 2 및 도 7에 도시된 바와 같이, 상기 메인 전극(61)은 상기 발광구조물(10)의 상부면 중앙 영역에 배치될 수 있으며, 상기 주변 전극(63)은 상기 메인 전극(61)으로부터 분기되어 외곽 방향으로 연장되어 배치될 수 있다. 예로서, 상기 주변 전극(63)의 폭은 4 마이크로 미터 내지 5 마이크로 미터로 제공될 수 있다. 상기 메인 전극(61)은 원형 또는 다각형의 상부면을 포함할 수 있다.

[98] 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 메인 전극(61)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 주변 전극(63)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다.

[99] 실시 예에 의하면, 도 3 및 도 7에 도시된 바와 같이, 상기 전극패드(70)는 상기 메인 전극(61)에 대응되는 위치에 배치될 수 있다. 상기 전극패드(70)의 형상은 원형 또는 다각형의 상부면을 포함할 수 있다.

[100] 상기 전극패드(70)는 상기 제1 전극(60)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 메인 전극(61)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 주변 전극(63)에 전기적으로 연결될 수 있다.

[101] 실시 예에 의하면, 상기 전극패드(70)는 상기 메인 전극(61) 위에 배치될 수 있다. 상기 전극패드(70)는 상기 메인 전극(61)에 접촉되어 배치될 수 있다. 예로서, 상기 전극패드(70)의 면적은 상기 메인 전극(61)의 면적에 비해 더 크게 제공될 수 있다. 이와 같이 상기 전극패드(70)의 면적이 상기 메인 전극(61)의 면적에 비해 더 크게 구현되는 경우, 상기 전극패드(70)의 하부에 상기 보호층(80)이 배치될 수 있다.

[102] 실시 예에 의하면, 상기 보호층(80)은 상기 발광구조물(10) 위에 배치될 수 있다. 상기 보호층(80)은 상기 제1 도전형 반도체층(11) 위에 배치될 수 있다. 상기 제1 도전형 반도체층(11)은 상부면에 제공된 광 추출 구조를 포함할 수 있다. 상기 광 추출 구조는 요철 구조로 지칭될 수 있다. 또한, 상기 광 추출 구조는 러프니스(roughness)로 지칭될 수도 있다. 상기 보호층(80)은 상기 제1 도전형 반도체층(11)에 제공된 광 추출 구조에 대응되는 광 추출 구조를 포함할 수 있다.

[103] 상기 보호층(80)은 관통 영역을 포함할 수 있다. 상기 제1 전극(60)은 상기 관통 영역 내에 배치될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60)에 전기적으로 연결되며, 상기 전극패드(70)의 제1 영역은 상기 제1 전극(70) 위에 배치되고 제2 영역은 상기 보호층(80) 위에 배치될 수 있다.

[104] 실시 예에 의하면, 상기 전극패드(70)의 면적이 상기 메인전극(61)의 면적에 비하여 더 크게 제공될 수 있다. 이에 따라, 상기 전극패드(70)의 제1 영역은 상기 메인전극(61) 위에 접촉되어 배치될 수 있으며, 상기 전극패드(70)의 제2 영역은 상기 메인전극(61)의 상부 둘레에 배치되어 상기 보호층(80) 위에 배치될 수 있다.

[105] 상기 전극패드(70) 하부에 배치된 상기 보호층(80)의 굴절률은 상기 제1 도전형 반도체층(11)의 굴절률에 비해 더 작은 값을 갖도록 선택될 수 있다. 이에 따라, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)은 일종의 ODR층 기능을 수행할 수 있으며, 상기 발광구조물(10)로부터 입사되는 빛이 상기 보호층(80)에서 반사되어 다시 상기 발광구조물(10) 방향으로 전파될 수 있다.

[106] 실시 예에 의하면, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)의 굴절률이 상기 전극패드(70)가 배치되지 않은 영역의 상기 보호층(80)에 비해 더 낮은 굴절률을 갖도록 구현될 수도 있다. 상기 전극패드(70) 하부에 배치된 상기 보호층(80)의 물질과 상기 전극패드(70)가 배치되지 않은 영역의 상기 보호층(80)이 서로 다른 물질로 구현될 수도 있다. 예컨대, 상기 전극패드(80) 하부에 배치된 상기 보호층(80)은 산화물을 포함하고, 상기 전극패드(80)가 배치되지 않은 영역의 상기 보호층(80)은 질화물을 포함할 수 있다.

[107] 이와 같이 구현되는 경우, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)은 일종의 ODR층의 기능을 수행하여 상기 발광구조물(10) 방향으로부터 입사되는 빛을 반사시키고, 상기 전극패드(70)가 배치되지 않은 영역의 상기 보호층(80)은 상기 발광구조물(10) 방향으로부터 입사되는 빛을 외부로 투과시킬 수도 있다.

[108] 실시 예에 의하면, 상기 발광구조물(10)로부터 입사되는 빛이 상기 보호층(80)을 투과하여 상기 전극패드(70)에 흡수되는 것을 방지할 수 있다. 이에 따라, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)에서 반사된 빛이 상기 발광구조물(10) 방향으로 전파될 수 있으며, 상기 전파되는 빛은 상기 발광구조물(10)을 투과하거나 또는 상기 발광구조물(10)에서 다른 방향으로 반사되어 외부로 추출됨으로써, 전체 광 추출 효과가 향상될 수 있다.

[109] 실시 예에 의하면, 상기 메인 전극(61) 및 상기 주변 전극(63)의 배치는 다양하게 변형될 수 있다. 또한, 상기 패드전극(70)의 배치는 상기 메인 전극(61) 및 상기 주변 전극(63)의 배치에 대응되어 다양하게 변형될 수 있다.

[110] 도 8은 실시 예에 따른 발광소자의 다른 예를 나타낸 도면이다. 도 8을 참조하여 실시 예에 따른 발광소자를 설명함에 있어서, 도 1 내지 도 7을 참조하여 설명된 부분에 대해서는 간략하게 설명되거나 또는 설명이 생략될 수 있다.

[111] 실시 예에 따른 발광소자는, 도 8에 도시된 바와 같이, 발광구조물(10), 제1 전극(60), 전극패드(70), 보호층(80)을 포함할 수 있다.

[112] 실시 예에 따른 제1 전극(60)은 상기 발광구조물(10) 위에 배치될 수 있다. 상기 제1 전극(60)은, 도 8 및 도 9에 도시된 바와 같이, 메인 전극(61)과 주변 전극(63)을 포함할 수 있다. 상기 메인 전극(61)과 상기 주변 전극(63)은 상기

발광구조물(10) 위에 서로 이격되어 배치될 수 있다. 상기 주변 전극(63)은 복수로 제공될 수 있다.

[113] 상기 메인 전극(61)과 상기 주변 전극(63)은 점(dot) 형상으로 제공될 수 있다. 상기 메인 전극(61)과 상기 주변 전극(63)의 크기는 동일할 수도 있으며, 서로 다를 수도 있다. 상기 주변 전극(63)은 복수의 점 형상으로 제공될 수 있으며 서로 다른 크기를 갖도록 제공될 수도 있다. 예로서, 상기 주변 전극(63)은 상기 메인 전극(61)으로부터 멀어질수록 더 작은 크기로 제공될 수도 있다. 상기 주변 전극(63)의 폭은 4 마이크로 미터 내지 5 마이크로 미터로 제공될 수 있다. 상기 메인 전극(61)과 상기 주변 전극(63)은 원형 또는 다각형의 상부면을 포함할 수 있다.

[114] 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 메인 전극(61)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 주변 전극(63)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다.

[115] 실시 예에 의하면, 상기 전극패드(70)는, 도 8 및 도 10에 도시된 바와 같이, 메인(main) 패드(71)와 핑거(finger) 패드(73)를 포함할 수 있다. 상기 핑거 패드(73)는 상기 메인 패드(71)에 전기적으로 연결될 수 있다. 상기 핑거 패드(73)는 상기 메인 패드(71)로부터 분기되어 배치될 수 있다. 예로서, 상기 메인 패드(71)에 외부로부터 전원이 인가될 수 있다. 상기 핑거 패드(73)는 상기 메인 패드(71)로부터 외곽 방향으로 연장되어 배치될 수 있다. 상기 핑거 패드(73)는 대칭 형상으로 배치될 수 있다. 상기 핑거 패드(73)는 비대칭 형상으로 배치될 수도 있다.

[116] 상기 전극패드(70)는 상기 제1 전극(60)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 메인 전극(61)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 주변 전극(63)에 전기적으로 연결될 수 있다.

[117] 실시 예에 의하면, 상기 전극패드(70)는 상기 메인 전극(61) 위에 배치될 수 있다. 상기 전극패드(70)는 상기 메인 전극(61)에 접촉되어 배치될 수 있다. 예로서, 상기 전극패드(70)의 면적은 상기 메인 전극(61)의 면적에 비해 더 크게 제공될 수 있다. 이와 같이 상기 전극패드(70)의 면적이 상기 메인 전극(61)의 면적에 비해 더 크게 구현되는 경우, 상기 전극패드(70)의 하부에 상기 보호층(80)이 배치될 수 있다.

[118] 실시 예에 의하면, 상기 보호층(80)은 상기 발광구조물(10) 위에 배치될 수 있다. 상기 보호층(80)은 상기 제1 도전형 반도체층(11) 위에 배치될 수 있다. 상기 제1 도전형 반도체층(11)은 상부면에 제공된 광 추출 구조를 포함할 수 있다. 상기 광 추출 구조는 요철 구조로 지칭될 수 있다. 또한, 상기 광 추출 구조는 러프니스(roughness)로 지칭될 수도 있다. 상기 보호층(80)은 상기 제1 도전형 반도체층(11)에 제공된 광 추출 구조에 대응되는 광 추출 구조를 포함할 수 있다.

[119] 상기 핑거 패드(73)는 상기 주변 전극(63) 위에 배치될 수 있다. 상기 핑거 패드(73)는 상기 주변 전극(63)에 접촉되어 배치될 수 있다. 상기 핑거 패드(73)는 복수의 상기 주변 전극(63)에 접촉되어 배치될 수 있다. 상기 핑거 패드(73)는 상기 메인 전극(61)과 적어도 하나의 주변 전극(63)을 전기적으로 연결시킬 수 있다. 상기 핑거 패드(73)는 복수의 상기 주변 전극(63)을 전기적으로 연결시킬 수 있다.

[120] 예로서, 상기 제1 전극(60)은 서로 이격되어 배치된 제1 영역(상기 메인 전극(61) 또는 상기 주변 전극(63) 중의 하나)과 제2 영역(상기 주변 전극(63) 중의 다른 하나)을 포함하고, 상기 전극패드(70)는 상기 제1 영역 및 상기 제2 영역과 전기적으로 연결될 수 있다.

[121] 상기 핑거 패드(73)의 폭은 상기 주변 전극(63)의 폭과 동일하거나 또는 다르게 제공될 수 있다. 예로서, 상기 핑거 패드(73)의 폭은 4 마이크로 미터 내지 5 마이크로 미터로 제공될 수 있다.

[122] 상기 보호층(80)은 복수의 관통홀을 포함할 수 있다. 상기 메인 전극(61)과 상기 주변 전극(63)은 상기 관통홀 내에 제공될 수 있다. 상기 관통홀의 크기는 대응되는 상기 메인 전극(61) 또는 상기 주변 전극(63)의 크기와 같을 수 있다. 예로서, 상기 관통홀의 폭은 4 마이크로 미터 내지 5 마이크로 미터일 수 있다.

[123] 실시 예에 의하면, 상기 제1 전극(60)은 상기 관통홀 내에 각각 제공되어 상기 제1 도전형 반도체층(11)에 전기적으로 연결된 복수의 금속 점(dot)을 포함할 수 있다. 상기 보호층(80)은 상기 복수의 점 형상으로 제공된 상기 제1 전극(60)의 둘레에 배치될 수 있다. 상기 보호층(80)의 일부 영역은 상기 전극패드(70) 아래에 배치될 수 있다. 예컨대, 인접된 상기 주변 전극(63) 사이에 제공된 상기 보호층(80)은 상기 핑거 패드(73) 아래에 배치될 수 있다. 또한, 상기 메인 패드(71)의 면적이 상기 메인 전극(61)의 면적에 비하여 더 크게 제공되는 경우, 상기 메인 패드(71)의 아래에 상기 보호층(80)이 배치될 수 있다. 즉, 상기 메인 패드(71)와 상기 제1 도전형 반도체층(11) 사이에 상기 보호층(80)이 배치될 수 있다.

[124] 상기 전극패드(70)는 상기 제1 전극(60)을 구성하는 상기 복수의 금속 점을 전기적으로 연결시킬 수 있다. 상기 전극패드(70)의 제1 영역은 상기 제1 전극(60) 위에 배치되고 상기 전극패드(70)의 제2 영역은 상기 보호층(80) 위에 배치될 수 있다.

[125] 실시 예에 의하면 상기 제1 전극(60)이 서로 이격되어 배치된 복수의 영역을 포함하며, 이격되어 배치된 복수의 영역이 상기 전극패드(70)에 의하여 전기적으로 연결된다. 그리고, 상기 전극패드(70)에 연결된 외부 전원이 상기 메인 패드(71)와 상기 핑거 패드(73)를 통하여 상기 메인 전극(61)과 상기 주변 전극(63)에 인가된다. 이에 따라, 상기 전극패드(70)에 연결된 외부 전원이 상기 제1 전극(60)을 통하여 상기 제1 도전형 반도체층(11)에 인가될 수 있게 된다.

[126] 실시 예에 의하면, 상기 메인 전극(61) 및 상기 주변 전극(63)의 배치는

다양하게 변형될 수 있다. 또한, 상기 메인 패드(71)와 상기 핑거 패드(73)의 배치는 상기 메인 전극(61) 및 상기 주변 전극(63)의 배치에 대응되어 다양하게 변형될 수 있다.

[127] 상기 메인 전극(61)과 상기 주변 전극(63)은 상기 제1 도전형 반도체층(11)과 오믹 접촉을 형성한다. 일반적으로, 금속층과 반도체층의 오믹 접촉은 반도체층에 금속층을 형성한 후, 일종의 열처리 공정을 통하여 구현할 수 있게 된다. 이때, 열처리 단계를 통하여 금속층과 반도체층 간의 사이에는 확산 영역(diffusion area)이 형성되는데, 확산 영역에서는 광 흡수가 발생된다. 이에 따라, 확산 영역이 클수록 발광구조물로부터 외부로 제공되는 광 추출 효과가 줄어들게 된다.

[128] 도 11 및 도 12는 종래 발광소자에 적용된 오믹 접촉 영역을 나타낸 것이고, 도 13 및 도 14는 실시 예에 따른 발광소자에 적용된 오믹 접 S 영역을 나타낸 것이다.

[129] 종래 발광소자의 경우, 도 11 및 도 12에 나타낸 바와 같이, 소정 길이를 갖는 금속층(65)과 반도체층(17) 사이에 확산 영역(19)이 제공됨을 볼 수 있다. 이때, 상기 확산 영역(19)은 상기 금속층(65)의 주변 및 하부에 확산되어 형성된다.

[130] 이에 반하여 실시 예에 따른 발광소자의 경우, 도 13 및 도 14에 나타낸 바와 같이, 복수의 금속 점(63)과 반도체층(27) 사이에 확산 영역(29)이 제공됨을 볼 수 있다. 이때, 복수의 금속 점(63)이 작은 영역을 차지함에 따라 상기 확산 영역(29)도 작은 영역을 형성함을 볼 수 있다. 실시 예에 의하면, 오믹 접촉 영역을 형성함에 있어, 상기 확산 영역(29)을 작게 제공할 수 있으므로, 상기 확산 영역(29)에서 흡수되는 광량을 줄일 수 있게 되며, 결과적으로 외부로 추출되는 광량을 향상시킬 수 있게 된다.

[131] 이와 같이, 실시 예에 따른 발광소자에 의하면, 상기 제1 전극(60)이 서로 이격되어 배치된 메인 전극(61)과 주변 전극(63)으로 제공됨으로써, 상기 제1 전극(60)이 상기 발광구조물(10) 위에 종래 발광소자에 비해서 더 작은 영역에 제공될 수 있다.

[132] 따라서, 실시 예에 따른 발광소자는 광 추출 효율을 향상시킬 수 있는 장점이 있다. 또한, 상기 메인 전극(61)과 상기 주변 전극(63)이 상기 제1 도전형 반도체층(11) 위에 고르게 분포됨으로써 전류 확산 효과도 제공할 수 있게 된다.

[133] 상기 전극패드(70) 하부에 배치된 상기 보호층(80)의 굴절률은 상기 제1 도전형 반도체층(11)의 굴절률에 비해 더 작은 값을 갖도록 선택될 수 있다. 이에 따라, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)은 일종의 ODR층 기능을 수행할 수 있으며, 상기 발광구조물(10)로부터 입사되는 빛이 상기 보호층(80)에서 반사되어 다시 상기 발광구조물(10) 방향으로 전파될 수 있다.

[134] 실시 예에 의하면, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)의 굴절률이 상기 전극패드(70)가 배치되지 않은 영역의 상기 보호층(80)에 비해 더 낮은 굴절률을 갖도록 구현될 수도 있다. 상기 전극패드(70) 하부에 배치된 상기

보호층(80)의 물질과 상기 전극패드(70)가 배치되지 않은 영역의 상기 보호층(80)이 서로 다른 물질로 구현될 수도 있다. 예컨대, 상기 전극패드(80) 하부에 배치된 상기 보호층(80)은 산화물을 포함하고, 상기 전극패드(80)가 배치되지 않은 영역의 상기 보호층(80)은 질화물을 포함할 수 있다.

[135] 이와 같이 구현되는 경우, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)은 일종의 ODR층의 기능을 수행하여 상기 발광구조물(10) 방향으로부터 입사되는 빛을 반사시키고, 상기 전극패드(70)가 배치되지 않은 영역의 상기 보호층(80)은 상기 발광구조물(10) 방향으로부터 입사되는 빛을 외부로 투과시킬 수도 있다.

[136] 실시 예에 의하면, 상기 발광구조물(10)로부터 입사되는 빛이 상기 보호층(80)을 투과하여 상기 전극패드(70)에 흡수되는 것을 방지할 수 있다. 이에 따라, 상기 전극패드(70) 하부에 배치된 상기 보호층(80)에서 반사된 빛이 상기 발광구조물(10) 방향으로 전파될 수 있으며, 상기 전파되는 빛은 상기 발광구조물(10)을 투과하거나 또는 상기 발광구조물(10)에서 다른 방향으로 반사되어 외부로 추출됨으로써, 전체 광 추출 효과가 향상될 수 있다.

[137] 실시 예에 의하면, 상기 메인 전극(61) 및 상기 주변 전극(63)의 배치는 다양하게 변형될 수 있다. 또한, 상기 패드전극(70)의 배치는 상기 메인 전극(61) 및 상기 주변 전극(63)의 배치에 대응되어 다양하게 변형될 수 있다.

[138] 한편, 실시 예에 의하면, 도 8에 도시된 바와 같이, 상기 지지기판(50)이 전도성으로 구현될 수 있으며, 상기 지지기판(50)에 연결된 외부 전원에 의하여 상기 발광구조물(10)에 전원이 인가될 수 있다. 상기 지지기판(50)을 통하여 상기 제2 도전형 반도체층(13)에 전원이 인가될 수 있다.

[139] 또한, 실시 예에 의하면, 상기 제2 도전형 반도체층(13)에 전기적으로 연결된 제2 전극은 상기 오믹접촉층(23), 상기 반사층(30), 상기 본딩층(40), 상기 지지기판(50) 중에서 적어도 하나를 포함할 수 있다.

[140] 도 15는 실시 예에 따른 발광소자를 나타낸 도면이다.

[141] 실시 예에 따른 발광소자는, 도 15에 도시된 바와 같이, 발광구조물(10), 윈도우층(15), 에너지 버퍼층(90), 인장변형 배리어층(95, Tesnile Strain Barrier Layer)을 포함할 수 있다. 도 1에서 도시된 구성을 제외하고 설명한다.

[142] 상기 에너지 버퍼층(90)은 상기 발광구조물(10) 아래에 배치될 수 있다. 상기 에너지 버퍼층(90)은 불순물을 포함할 수 있다. 상기 에너지 버퍼층(90)은 에컨대 상기 제2 도전형 반도체층과 극성이 갖은 불순물을 포함할 수 있다. 상기 에너지 버퍼층(90)은 상기 발광구조물(10)로부터의 거리에 따라 에너지 밴드갭이 변화되는 영역을 포함할 수 있다. 도 2는 실시 예에 따른 발광소자에 적용된 반도체층의 에너지 밴드갭을 나타낸 도면이다.

[143] 도 15 및 도 16에 도시된 바와 같이, 상기 에너지 버퍼층(90)은 제1 영역(91)과 제2 영역(92)을 포함할 수 있다. 상기 제1 영역(91)은 상기 발광구조물(10)로부터의 거리 변화에 관계없이 에너지 밴드갭이 일정하게 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터의 거리에 따라

에너지 밴드갭이 점차적으로 작아지게 제공될 수 있다.

[144] 상기 인장변형 배리어층(95)은 상기 에너지 버퍼층(90) 아래에 배치될 수 있다. 상기 인장변형 배리어층(95)은 상기 제2 영역(92) 아래에 배치될 수 있다. 상기 인장변형 배리어층(95)은 상기 에너지 버퍼층(90)의 에너지 밴드갭에 비해 작거나 같은 에너지 밴드갭을 가질 수 있다. 상기 인장변형 배리어층(95)은 상기 제2 영역(92)의 에너지 밴드갭에 비하여 작거나 같은 에너지 밴드갭을 가질 수 있다. 상기 인장변형 배리어층(95)은 불순물을 포함할 수 있다. 예컨대, 상기 인장변형 배리어층(95)은 상기 제2 도전형 반도체층(13)과 동일한 극성의 불순물을 포함할 수 있다.

[145] 상기 윈도우층(15)은 상기 인장변형 배리어층(95) 아래에 배치될 수 있다. 예컨대, 상기 에너지 버퍼층(90)의 두께는 180 나노미터 내지 250 나노미터로 제공될 수 있다. 상기 제1 영역(91)의 두께는 170 나노미터 내지 230 나노미터로 제공될 수 있으며, 상기 제1 영역(92)의 두께는 10 나노미터 내지 20 나노미터로 제공될 수 있다.

[146] 또한, 상기 에너지 버퍼층(90)이 상기 인장변형 배리어층(95)에 비해 더 두껍게 제공될 수 있다. 예로서, 상기 인장변형 배리어층(95)은 10 나노미터 내지 20 나노미터의 두께로 제공될 수 있다.

[147] 실시 예에 따른 발광소자는, 상기 발광구조물(10) 위에 배치된 제1 전극(60)과 전극패드(70)를 포함할 수 있다.

[148] 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 접촉되어 배치될 수 있다. 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 오믹 접촉되어 배치될 수 있다. 상기 제1 전극(60)은 상기 발광구조물(10)과 오믹 접촉되는 영역을 포함할 수 있다. 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)과 오믹 접촉되는 영역을 포함할 수 있다. 상기 제1 전극(60)은 Ge, Zn, Mg, Ca, Au, Ni, AuGe, AuGe/Ni/Au 등에서 선택된 적어도 어느 하나를 포함할 수 있다.

[149] 상기 제1 전극(60)과 상기 제1 도전형 반도체층(11) 사이에 고농도 불순물 반도체층이 더 포함될 수 있다. 예컨대, 상기 제1 전극(60)과 상기 제1 도전형 반도체층(11) 사이에 상기 제1 도전형 반도체층(11)의 불순물 농도 보다 더 높은 고농도 불순물을 포함하는 GaAs 층이 더 배치될 수 있다.

[150] 상기 전극패드(70)는 상기 제1 전극(60)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60) 위에 배치될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60) 위에 접촉되어 배치될 수 있다. 상기 전극패드(70)는 외부 전원에 연결되어 상기 발광구조물(10)에 전원을 제공할 수 있다. 상기 전극패드(70)는 Cr, V, W, Ti, Zn, Ni, Cu, Al, Au, Mo, Ti/Au/Ti/Pt/Au, Ni/Au/Ti/Pt/Au, Cr/Al/Ni/Cu/Ni/Au 등에서 선택된 적어도 어느 하나를 포함할 수 있다.

[151] 실시 예에 따른 발광소자는 보호층(80)을 포함할 수 있다. 상기 보호층(80)은

상기 발광구조물(10)의 상부에 배치될 수 있다. 상기 보호층(80)은 상기 발광구조물(10)의 둘레에 배치될 수 있다. 상기 보호층(80)은 상기 발광구조물(10)의 측면에 배치될 수 있다. 상기 보호층(80)은 상기 윈도우층(15) 둘레에 배치될 수 있다. 상기 보호층(80)의 일부 영역은 상기 윈도우층(15)의 일부 영역 위에 배치될 수 있다.

[152] 상기 보호층(80)은 상기 제1 도전형 반도체층(11) 위에 배치될 수 있다. 상기 보호층(80)은 상기 제1 전극(60) 위에 배치될 수 있다. 상기 보호층(80)은 상부면에 제공된 광 추출 구조를 포함할 수 있다. 상기 광 추출 구조는 요철 구조로 지칭될 수도 있고, 또한 러프니스(roughness)로 지칭될 수도 있다. 상기 광 추출 구조는 규칙적으로 배열될 수도 있으며, 또한 랜덤(random)하게 배열될 수도 있다. 상기 보호층(80)의 상부면에 제공된 광 추출 구조는 상기 제1 도전형 반도체층(11)의 상부면에 제공된 광 추출 구조에 대응될 수 있다.

[153] 상기 보호층(80)은 산화물 또는 질화물 중에서 적어도 하나를 포함할 수 있다. 상기 보호층(80)은 예로서 $Si0_2$, Si_xO_y, Si_3N_4, Si_xN_y, SiO_xN_y, Al_2O_3, TiO_2, AlN 등으로 이루어진 군에서 적어도 하나가 선택되어 형성될 수 있다.

[154] 실시 예에 따른 발광소자는 상기 발광구조물(10)이 손상되는 것을 방지하기 위하여 상기 인장변형 배리어층(95)을 더 포함할 수 있다. 상기 인장변형 배리어층(95)은 성장 기판과 상기 윈도우층(15) 사이의 인장변형(tensile strain) 힘을 갖는 물질로 제공될 수 있다. 예로서, 상기 인장변형 배리어층(95)은 GaInP로 제공될 수 있다.

[155] 그런데, 상기 인장변형 배리어층(95)이 낮은 에너지 밴드갭을 가짐에 따라 홀(hole)이 활성층(12)으로 이동함에 있어 손실이 발생될 수 있다. 이러한 점을 고려하여 실시 예에 따른 발광소자는 상기 발광구조물(10)로부터의 거리에 따라 에너지 밴드갭이 변화되는 상기 에너지 버퍼층(90)을 더 포함할 수 있다.

[156] 예로서, 상기 에너지 버퍼층(90)은 AlGaInP 조성을 포함할 수 있다. 상기 에너지 버퍼층(90)은 Al의 조성비 변화에 따라 에너지 밴드갭이 변화될 수 있다. 상기 제1 영역(91)은 Al 조성이 일정하도록 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터 멀어질수록 에너지 밴드갭이 작아지도록 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터 에너지 밴드갭이 작아지도록 Al 조성이 점차 작아지도록 제공될 수 있다.

[157] 예로서, 상기 제1 영역(91)은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ (x=0.85) 조성을 포함하고, 상기 제2 영역(92)은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ ($0.85 \leq x \leq 0.3$) 조성을 포함하도록 구현될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)에 인접한 구간은 Al 조성이 0.85가 되도록 제공되고, 상기 제1 영역(91)으로부터 멀어질수록 점차 작아지며 Al 조성이 0.3까지 작아지도록 제공될 수 있다.

[158] 이와 같이 상기 에너지 버퍼층(90)의 에너지 밴드갭이 순차적으로 변화되도록 구현함으로써 상기 윈도우층(15) 방향에서 상기 활성층(12) 방향으로 이동하는 홀이 손실되는 것을 방지할 수 있다.

[159] 실시 예에 의하면, 이와 같이 홀의 이동을 향상시킴으로써 동작 전압을 감소시킬 수 있게 된다. 예컨대, 상기 에너지 버퍼층(90)이 없는 발광소자의 경우에 동작 전압이 2.24 V로 나타났으며, 상기 에너지 버퍼층(90)이 적용된 발광소자의 경우에 1.96 V의 동작 전압이 측정되었다.

[160] 예로서, 상기 제1 도전형 반도체층(11)은 $Al_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.52eV)로 구현되고, 상기 활성층(12)은 $(Al_{0.1}Ga_{0.9})_{0.5}In_{0.5}P$ (에너지 밴드갭: 1.97eV)의 우물층과 $(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.34eV)의 장벽층으로 구현되고, 상기 제2 도전형 반도체층(13)은 $Al_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.52eV)로 구현될 수 있다.

[161] 또한, 상기 에너지 버퍼층(90)의 제1 영역(91)은 $(Al_{0.85}Ga_{0.15})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.43eV)으로 구현되고, 상기 에너지 버퍼층(90)의 제2 영역(92)은 $(Al_{0.85}Ga_{0.15})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.43eV)에서 $(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.09eV)로 점차적으로 Al 조성이 작아지도록 구현될 수 있다.

[162] 실시 예에 의하면, 상기 에너지 버퍼층(90)의 가장 낮은 에너지 밴드갭이 상기 활성층(12)을 이루는 우물층의 에너지 밴드갭보다 크고 상기 윈도우층(15)의 에너지 밴드갭보다 작게 제공될 수 있다. 또한, 상기 인장변형 배리어층(95)의 에너지 밴드갭이 상기 활성층(12)을 이루는 우물층의 에너지 밴드갭보다 크고 상기 윈도우층(15)의 에너지 밴드갭보다 작게 제공될 수 있다. 이는 상기 활성층(12)을 이루는 우물층에 비하여 에너지 밴드갭이 더 작은 반도층이 있는 경우에는 그 영역에서 광흡수가 일어나게 되어 광손실이 발생되는 것을 방지하기 위한 것이다.

[163] 그러면, 도 17 내지 도 20을 참조하여 실시 예에 따른 발광소자 제조방법을 설명하기로 한다.

[164] 실시 예에 따른 발광소자 제조방법에 의하면, 도 17에 도시된 바와 같이, 기판(5) 위에 식각정지층(7), 제1 도전형 반도체층(11), 활성층(12), 제2 도전형 반도체층(13), 에너지 버퍼층(90), 인장변형 배리어층(95), 윈도우층(15)이 형성될 수 있다. 상기 제1 도전형 반도체층(11), 상기 활성층(12), 상기 제2 도전형 반도체층(13)은 발광구조물(10)로 정의될 수 있다.

[165] 상기 에너지 버퍼층(90)은 상기 발광구조물(10) 위에 형성될 수 있다. 상기 에너지 버퍼층(90)은 상기 발광구조물(10)로부터의 거리에 따라 에너지 밴드갭이 변화되는 영역을 포함할 수 있다. 도 16은 실시 예에 따른 발광소자에 적용된 반도체층의 에너지 밴드갭을 나타낸 도면이다.

[166] 도 16 및 도 17에 도시된 바와 같이, 상기 에너지 버퍼층(90)은 제1 영역(91)과 제2 영역(92)을 포함할 수 있다. 상기 제1 영역(91)은 상기 발광구조물(10)로부터의 거리에 따라 에너지 밴드갭이 일정하게 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터의 거리에 따라 에너지 밴드갭이 점차적으로 작아지게 제공될 수 있다.

[167] 상기 인장변형 배리어층(95)은 상기 에너지 버퍼층(90) 위에 형성될 수 있다.

상기 인장변형 배리어층(95)은 상기 제2 영역(92) 위에 형성될 수 있다. 상기 인장변형 배리어층(95)은 상기 에너지 버퍼층(90)의 에너지 밴드갭에 비해 작거나 같은 에너지 밴드갭을 가질 수 있다. 상기 인장변형 배리어층(95)은 상기 제2 영역(92)의 에너지 밴드갭에 비하여 작거나 같은 에너지 밴드갭을 가질 수 있다.

[168] 다음으로, 도 18에 도시된 바와 같이, 상기 윈도우층(15) 위에 ODR층(21), 오믹접촉층(23), 반사층(30)이 형성될 수 있다.

[169] 이어서, 도 19에 도시된 바와 같이, 상기 반사층(30) 위에 본딩층(40), 지지기판(50)이 제공될 수 있다.

[170] 이어서, 도 20에 도시된 바와 같이, 상기 발광구조물(10) 위에 제1 전극(60)이 형성되고, 아이솔레이션 식각이 수행되어 상기 발광구조물(10)의 측면이 식각될 수 있다.

[171] 그리고, 도 20에 도시된 바와 같이, 상기 발광구조물(10)과 상기 제1 전극(60) 위에 보호층(80)과 전극패드(70)가 형성될 수 있다.

[172] 상기 보호층(80)은 상기 발광구조물(10)의 상부에 배치될 수 있다. 상기 보호층(80)은 상기 발광구조물(10)의 둘레에 배치될 수 있다. 상기 보호층(80)은 상기 발광구조물(10)의 측면에 배치될 수 있다. 상기 보호층(80)은 상기 윈도우층(15) 둘레에 배치될 수 있다. 상기 보호층(80)의 일부 영역은 상기 윈도우층(15)의 일부 영역 위에 배치될 수 있다.

[173] 상기 보호층(80)은 산화물 또는 질화물 중에서 적어도 하나를 포함할 수 있다. 상기 보호층(80)은 예로서 $Si0_2$, Si_xO_y, Si_3N_4, Si_xN_y, SiO_xN_y, Al_2O_3, TiO_2, AlN 등으로 이루어진 군에서 적어도 하나가 선택되어 형성될 수 있다.

[174] 상기 보호층(80)은 상기 제1 도전형 반도체층(11) 위에 배치될 수 있다. 상기 보호층(80)은 상기 제1 전극(60) 위에 배치될 수 있다. 상기 보호층(80)은 상부면에 제공된 광 추출 구조를 포함할 수 있다. 상기 광 추출 구조는 요철 구조로 지칭될 수도 있고, 또한 러프니스(roughness)로 지칭될 수도 있다. 상기 광 추출 구조는 규칙적으로 배열될 수도 있으며, 또한 랜덤(random)하게 배열될 수도 있다.

[175] 상기 전극패드(70)는 상기 제1 전극(60)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60) 위에 배치될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60) 위에 접촉되어 배치될 수 있다. 상기 전극패드(70)는 외부 전원에 연결되어 상기 발광구조물(10)에 전원을 제공할 수 있다. 상기 전극패드(70)는 Cr, V, W, Ti, Zn, Ni, Cu, Al, Au, Mo, Ti/Au/Ti/Pt/Au, Ni/Au/Ti/Pt/Au, Cr/Al/Ni/Cu/Ni/Au 등에서 선택된 적어도 어느 하나를 포함할 수 있다.

[176] 이상에서 설명된 발광소자 제조방법은 필요에 따라 또한 공정 설계에 따라 변형되어 실시될 수도 있다.

[177] 예로서, 상기 발광구조물(10)이 GaAs 성장 기판에서 성장될 수 있으며, 상기

발광구조물(10)은 AlGaInP 조성으로 성장될 수 있다. 상기 윈도우층(15)은 GaP 조성으로 형성될 수 있다. 이때, 상기 윈도우층(15)이 GaP 조성으로 형성되는 경우에, 두 층 간의 격자 상수 차이로 인하여 상기 윈도우층(15)은 GaAs 성장 기판을 기준으로 20,000 내지 30,000 ppm 인장변형(tensile strain) 힘이 발생되며, 상기 발광구조물(10)이 손상될 수 있는 문제점이 있다.

[178] 이에 따라, 실시 예에 따른 발광소자는 상기 발광구조물(10)이 손상되는 것을 방지하기 위하여 상기 인장변형 배리어층(95)을 더 포함할 수 있다. 상기 인장변형 배리어층(95)은 성장 기판과 상기 윈도우층(15) 사이의 인장변형(tensile strain) 힘을 갖는 물질로 제공될 수 있다. 예로서, 상기 인장변형 배리어층(95)은 GaInP로 제공될 수 있다.

[179] 그런데, 상기 인장변형 배리어층(95)이 낮은 에너지 밴드갭을 가짐에 따라 홀(hole)이 활성층(12)으로 이동함에 있어 손실이 발생될 수 있다. 이러한 점을 고려하여 실시 예에 따른 발광소자는 상기 발광구조물(10)로부터의 거리에 따라 에너지 밴드갭이 변화되는 상기 에너지 버퍼층(90)을 더 포함할 수 있다.

[180] 예로서, 상기 에너지 버퍼층(90)은 AlGaInP 조성을 포함할 수 있다. 상기 에너지 버퍼층(90)은 Al의 조성비 변화에 따라 에너지 밴드갭이 변화될 수 있다. 상기 제1 영역(91)은 Al 조성이 일정하도록 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터 멀어질수록 에너지 밴드갭이 작아지도록 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터 에너지 밴드갭이 작아지도록 Al 조성이 점차 작아지도록 제공될 수 있다.

[181] 예로서, 상기 제1 영역(91)은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ (x=0.85) 조성을 포함하고, 상기 제2 영역(92)은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ ($0.85 \leq x \leq 0.3$) 조성을 포함하도록 구현될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)에 인접한 구간은 Al 조성이 0.85가 되도록 제공되고, 상기 제1 영역(91)으로부터 멀어질수록 점차 작아지며 Al 조성이 0.3까지 작아지도록 제공될 수 있다.

[182] 이와 같이 상기 에너지 버퍼층(90)의 에너지 밴드갭이 순차적으로 변화되도록 구현함으로써 상기 윈도우층(15) 방향에서 상기 활성층(12) 방향으로 이동하는 홀이 손실되는 것을 방지할 수 있다.

[183] 실시 예에 의하면, 이와 같이 홀의 이동을 향상시킴으로써 동작 전압을 감소시킬 수 있게 된다. 예컨대, 상기 에너지 버퍼층(90)이 없는 발광소자의 경우에 동작 전압이 2.24 V로 나타났으며, 상기 에너지 버퍼층(90)이 적용된 발광소자의 경우에 1.96 V의 동작 전압이 측정되었다.

[184] 예로서, 상기 제1 도전형 반도체층(11)은 $Al_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.52eV)로 구현되고, 상기 활성층(12)은 $(Al_{0.1}Ga_{0.9})_{0.5}In_{0.5}P$ (에너지 밴드갭: 1.97eV)의 우물층과 $(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.34eV)의 장벽층으로 구현되고, 상기 제2 도전형 반도체층(13)은 $Al_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.52eV)로 구현될 수 있다.

[185] 또한, 상기 에너지 버퍼층(90)의 제1 영역(91)은 $(Al_{0.85}Ga_{0.15})_{0.5}In_{0.5}P$ (에너지

밴드갭: 2.43eV)으로 구현되고, 상기 에너지 버퍼층(90)의 제2 영역(92)은 $(Al_{0.85}Ga_{0.15})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.43eV)에서 $(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.09eV)로 점차적으로 Al 조성이 작아지도록 구현될 수 있다.

[186] 실시 예에 의하면, 상기 에너지 버퍼층(90)의 가장 낮은 에너지 밴드갭이 상기 활성층(12)을 이루는 우물층의 에너지 밴드갭보다 크고 상기 윈도우층(15)의 에너지 밴드갭보다 작게 제공될 수 있다. 또한, 상기 인장변형 배리어층(95)의 에너지 밴드갭이 상기 활성층(12)을 이루는 우물층의 에너지 밴드갭보다 크고 상기 윈도우층(15)의 에너지 밴드갭보다 작게 제공될 수 있다. 이는 상기 활성층(12)을 이루는 우물층에 비하여 에너지 밴드갭이 더 작은 반도층이 있는 경우에는 그 영역에서 광흡수가 일어나게 되어 광손실이 발생되는 것을 방지하기 위한 것이다.

[187] 도 21은 실시 예에 따른 발광소자를 나타낸 도면이다.

[188] 실시 예에 따른 발광소자는, 도 21에 도시된 바와 같이, 발광구조물(10), 제1 윈도우층(15), 제2 윈도우층(16)을 포함할 수 있다. 도 1과 도 15에서 도시된 구성을 제외하고 설명한다.

[189] 상기 제1 윈도우층(15)은 상기 발광구조물(10) 아래에 배치될 수 있다. 상기 제1 윈도우층(15)은 불순물을 포함할 수 있다. 상기 제1 윈도우층(15)은 상기 제2 도전형 반도체층(13)과 동일한 극성의 불순물을 포함할 수 있다. 예컨대, 상기 제1 윈도우층(15)은 상기 제2 도전형 반도체층(13)에 포함된 불순물과 같은 불순물을 포함할 수 있다.

[190] 상기 제1 윈도우층(15)은 $(Al_xGa_{1-x})_yIn_{1-y}P(0\leq x\leq 1, 0\leq y\leq 1)$의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 제1 윈도우층(15)은, 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있다. 상기 제1 윈도우층(15)은 전류 퍼짐 효과를 제공할 수 있다.

[191] 상기 제2 윈도우층(16)은 상기 제1 윈도우층(15) 아래에 배치될 수 있다. 상기 제2 윈도우층(16)은 상기 제1 윈도우층(15)에 포함된 불순물과 다른 불순물을 포함할 수 있다. 상기 제2 윈도우층(16)에 포함된 불순물의 농도는 상기 제1 윈도우층(15)에 포함된 불순물 농도에 비해 더 높을 수 있다.

[192] 상기 제2 윈도우층(16)은 $(Al_xGa_{1-x})_yIn_{1-y}P(0\leq x\leq 1, 0\leq y\leq 1)$의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 제2 윈도우층(16)은, 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있다.

[193] 실시 예에 따른 발광소자는, 상기 제1 윈도우층(15)과 상기 발광구조물(10) 사이에 배치된 에너지 버퍼층(90)을 포함할 수 있다.

[194] 도 21 및 도 22에 도시된 바와 같이, 상기 에너지 버퍼층(90)은 제1 영역(91)과 제2 영역(92)을 포함할 수 있다. 상기 제1 영역(91)은 상기 발광구조물(10)로부터의 거리 변화에 관계없이 에너지 밴드갭이 일정하게 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터의 거리에 따라 에너지 밴드갭이 점차적으로 작아지게 제공될 수 있다.

[195] 실시 예에 따른 발광소자는, 상기 에너지 버퍼층(90)과 상기 제1 윈도우층(15) 사이에 배치된 인장변형 배리어층(95, Tesnile Strain Barrier Layer)을 포함할 수 있다.

[196] 상기 인장변형 배리어층(95)은 상기 에너지 버퍼층(90) 아래에 배치될 수 있다. 상기 인장변형 배리어층(95)은 상기 제2 영역(92) 아래에 배치될 수 있다. 상기 인장변형 배리어층(95)은 상기 에너지 버퍼층(90)의 에너지 밴드갭에 비해 작거나 같은 에너지 밴드갭을 가질 수 있다. 상기 인장변형 배리어층(95)은 상기 제2 영역(92)의 에너지 밴드갭에 비하여 작거나 같은 에너지 밴드갭을 가질 수 있다. 상기 인장변형 배리어층(95)은 불순물을 포함할 수 있다. 예컨대, 상기 인장변형 배리어층(95)은 상기 제2 도전형 반도체층(13)과 동일한 극성의 불순물을 포함할 수 있다.

[197] 실시 예에 따른 발광소자는, 상기 제1 윈도우층(15)과 상기 인장변형 배리어층(95) 사이에 배치된 불순물 트랩층(17)을 포함할 수 있다. 상기 불순물 트랩층(17)은 상기 제1 윈도우층(15)에 포함된 불순물이 상기 발광구조물(10)로 확산되는 것을 방지할 수 있다. 상기 제1 윈도우층(15)에 포함된 불순물이 상기 발광구조물(10)로 확산되는 경우 광 드롭(optical drop)이 발생되어 광 추출 효율이 저하될 수 있는 문제점이 있다.

[198] 예컨대, 상기 에너지 버퍼층(90)의 두께는 180 나노미터 내지 250 나노미터로 제공될 수 있다. 상기 제1 영역(91)의 두께는 170 나노미터 내지 230 나노미터로 제공될 수 있으며, 상기 제1 영역(92)의 두께는 10 나노미터 내지 20 나노미터로 제공될 수 있다.

[199] 또한, 상기 에너지 버퍼층(90)이 상기 인장변형 배리어층(95)에 비해 더 두껍게 제공될 수 있다. 예로서, 상기 인장변형 배리어층(95)은 10 나노미터 내지 20 나노미터의 두께로 제공될 수 있다.

[200] 실시 예에 따른 발광소자는 ODR(Omni Directional Reflector)층(21), 오믹접촉층(23), 반사층(30)을 포함할 수 있다.

[201] 상기 ODR층(21)은 상부 방향으로부터 입사되는 빛을 상부 방향으로 반사시키는 기능을 수행할 수 있다. 상기 ODR층(21)은 예로서 상기 발광구조물(10)에 비해 낮은 굴절률을 갖도록 구현될 수 있다. 상기 ODR층(21)은 상기 발광구조물(10)을 이루는 물질의 굴절률과 큰 차이를 갖는 낮은 굴절률을 갖도록 선택됨으로써, 반사 기능을 제공할 수 있다. 상기 ODR층(21)은 상기 제2 윈도우층(16)에 접촉되어 배치될 수 있다. 상기 ODR층(21)은 상기 제1 윈도우층(15)을 이루는 물질의 굴절률과 큰 차이를 갖는 낮은 굴절률을 갖도록 선택됨으로써, 반사 기능을 제공할 수 있다. 상기 ODR층(21)은 상기 제2 윈도우층(16)을 이루는 물질의 굴절률과 큰 차이를 갖는 낮은 굴절률을 갖도록 선택됨으로써, 반사 기능을 제공할 수 있다.

[202] 상기 오믹접촉층(23)은 상기 제2 윈도우층(16)과 오믹 접촉되도록 구현될 수 있다. 상기 오믹접촉층(23)은 상기 제2 윈도우층(16)과 오믹 접촉되는 영역을

포함할 수 있다. 상기 오믹접촉층(23)은 상기 발광구조물(10)에 전기적으로 연결될 수 있다. 상기 오믹접촉층(23)은 상기 ODR층(21)을 관통하여 배치될 수 있다. 예로서, 상기 오믹접촉층(23)은 원 또는 타원 형상의 상부면을 갖도록 구현될 수 있다. 상기 오믹접촉층(23)은 예로서, Au, Au/AuBe/Au, AuZn, ITO, AuBe, GeAu 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[203] 상기 반사층(30)은 상기 오믹접촉층(23) 아래에 배치될 수 있다. 상기 반사층(30)은 상기 ODR층(21) 아래에 배치될 수 있다. 상기 반사층(30)은 상부 방향으로부터 입사되는 빛을 상부 방향으로 반사시키는 기능을 수행할 수 있다. 상기 반사층(30)은 예로서, Ag, Au, Al 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[204] 실시 예에 따른 발광소자는, 상기 발광구조물(10) 위에 배치된 제1 전극(60)과 전극패드(70)를 포함할 수 있다.

[205] 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 전기적으로 연결될 수 있다. 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 접촉되어 배치될 수 있다. 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)에 오믹 접촉되어 배치될 수 있다. 상기 제1 전극(60)은 상기 발광구조물(10)과 오믹 접촉되는 영역을 포함할 수 있다. 상기 제1 전극(60)은 상기 제1 도전형 반도체층(11)과 오믹 접촉되는 영역을 포함할 수 있다. 상기 제1 전극(60)은 Ge, Zn, Mg, Ca, Au, Ni, AuGe, AuGe/Ni/Au 등에서 선택된 적어도 어느 하나를 포함할 수 있다.

[206] 상기 제1 전극(60)과 상기 제1 도전형 반도체층(11) 사이에 고농도 불순물 반도체층이 더 포함될 수 있다. 예컨대, 상기 제1 전극(60)과 상기 제1 도전형 반도체층(11) 사이에 상기 제1 도전형 반도체층(11)의 불순물 농도 보다 더 높은 고농도 불순물을 포함하는 GaAs 층이 더 배치될 수 있다.

[207] 상기 전극패드(70)는 상기 제1 전극(60)에 전기적으로 연결될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60) 위에 배치될 수 있다. 상기 전극패드(70)는 상기 제1 전극(60) 위에 접촉되어 배치될 수 있다. 상기 전극패드(70)는 외부 전원에 연결되어 상기 발광구조물(10)에 전원을 제공할 수 있다. 상기 전극패드(70)는 Cr, V, W, Ti, Zn, Ni, Cu, Al, Au, Mo, Ti/Au/Ti/Pt/Au, Ni/Au/Ti/Pt/Au, Cr/Al/Ni/Cu/Ni/Au 등에서 선택된 적어도 어느 하나를 포함할 수 있다.

[208] 실시 예에 따른 발광소자는 보호층(80)을 포함할 수 있다. 상기 보호층(80)은 상기 발광구조물(10)의 상부에 배치될 수 있다. 상기 보호층(80)은 상기 발광구조물(10)의 둘레에 배치될 수 있다. 상기 보호층(80)은 상기 발광구조물(10)의 측면에 배치될 수 있다. 상기 보호층(80)은 상기 제1 윈도우층(15) 둘레에 배치될 수 있다. 상기 보호층(80)의 일부 영역은 상기 제1 윈도우층(15)의 일부 영역 위에 배치될 수 있다.

[209] 상기 보호층(80)은 상기 제1 도전형 반도체층(11) 위에 배치될 수 있다. 상기 보호층(80)은 상기 제1 전극(60) 위에 배치될 수 있다. 상기 보호층(80)은

상부면에 제공된 광 추출 구조를 포함할 수 있다. 상기 광 추출 구조는 요철 구조로 지칭될 수도 있고, 또한 러프니스(roughness)로 지칭될 수도 있다. 상기 광 추출 구조는 규칙적으로 배열될 수도 있으며, 또한 랜덤(random)하게 배열될 수도 있다. 상기 보호층(80)의 상부면에 제공된 광 추출 구조는 상기 제1 도전형 반도체층(11)의 상부면에 제공된 광 추출 구조에 대응될 수 있다.

[210] 상기 보호층(80)은 산화물 또는 질화물 중에서 적어도 하나를 포함할 수 있다. 상기 보호층(80)은 예로서 $Si0_2$, Si_xO_y, Si_3N_4, Si_xN_y, SiO_xN_y, Al_2O_3, TiO_2, AlN 등으로 이루어진 군에서 적어도 하나가 선택되어 형성될 수 있다.

[211] 한편, 실시 예에 의하면, 도 1에 도시된 바와 같이, 상기 지지기판(50)이 전도성으로 구현될 수 있으며, 상기 지지기판(50)에 연결된 외부 전원에 의하여 상기 발광구조물(10)에 전원이 인가될 수 있다. 상기 지지기판(50)을 통하여 상기 제2 도전형 반도체층(13)에 전원이 인가될 수 있다.

[212] 또한, 실시 예에 의하면, 상기 제2 도전형 반도체층(13)에 전기적으로 연결된 제2 전극은 상기 오믹접촉층(23), 상기 반사층(30), 상기 본딩층(40), 상기 지지기판(50) 중에서 적어도 하나를 포함할 수 있다.

[213] 예로서, 상기 발광구조물(10)이 GaAs 성장 기판에서 성장될 수 있으며, 상기 발광구조물(10)은 AlGaInP 조성으로 성장될 수 있다. 상기 제1 윈도우층(15)은 GaP 조성으로 형성될 수 있다. 이때, 상기 제1 윈도우층(15)이 GaP 조성으로 형성되는 경우에, 두 층 간의 격자 상수 차이로 인하여 상기 제1 윈도우층(15)은 GaAs 성장 기판을 기준으로 20,000 내지 30,000 ppm 인장변형(tensile strain) 힘이 발생되며, 상기 발광구조물(10)이 손상될 수 있는 문제점이 있다.

[214] 이에 따라, 실시 예에 따른 발광소자는 상기 발광구조물(10)이 손상되는 것을 방지하기 위하여 상기 인장변형 배리어층(95)을 더 포함할 수 있다. 상기 인장변형 배리어층(95)은 성장 기판과 상기 제1 윈도우층(15) 사이의 인장변형(tensile strain) 힘을 갖는 물질로 제공될 수 있다. 예로서, 상기 인장변형 배리어층(95)은 GaInP로 제공될 수 있다.

[215] 그런데, 상기 인장변형 배리어층(95)이 낮은 에너지 밴드갭을 가짐에 따라 홀(hole)이 활성층(12)으로 이동함에 있어 손실이 발생될 수 있다. 이러한 점을 고려하여 실시 예에 따른 발광소자는 상기 발광구조물(10)로부터의 거리에 따라 에너지 밴드갭이 변화되는 상기 에너지 버퍼층(90)을 더 포함할 수 있다.

[216] 예로서, 상기 에너지 버퍼층(90)은 AlGaInP 조성을 포함할 수 있다. 상기 에너지 버퍼층(90)은 Al의 조성비 변화에 따라 에너지 밴드갭이 변화될 수 있다. 상기 제1 영역(91)은 Al 조성이 일정하도록 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터 멀어질수록 에너지 밴드갭이 작아지도록 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터 에너지 밴드갭이 작아지도록 Al 조성이 점차 작아지도록 제공될 수 있다.

[217] 예로서, 상기 제1 영역(91)은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ ($0.5 \le x \le 0.9$) 조성을 포함하고, 상기 제2 영역(92)은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ ($0.1 \le x \le 0.5$) 조성을 포함하도록 구현될 수

있다. 상기 제2 영역(92)은 상기 제1 영역(91)에 인접한 구간은 Al 조성이 상기 제1 영역(91)과 같게 제공되고, 상기 제1 영역(91)으로부터 멀어질수록 점차 작아지며 Al 조성이 작아지도록 제공될 수 있다.

[218] 이와 같이 상기 에너지 버퍼층(90)의 에너지 밴드갭이 순차적으로 변화되도록 구현함으로써 상기 제1 윈도우층(15) 방향에서 상기 활성층(12) 방향으로 이동하는 홀이 손실되는 것을 방지할 수 있다.

[219] 실시 예에 의하면, 이와 같이 홀의 이동을 향상시킴으로써 동작 전압을 감소시킬 수 있게 된다. 예컨대, 상기 에너지 버퍼층(90)이 없는 발광소자의 경우에 동작 전압이 2.24 V로 나타났으며, 상기 에너지 버퍼층(90)이 적용된 발광소자의 경우에 1.96 V의 동작 전압이 측정되었다.

[220] 예로서, 상기 제1 도전형 반도체층(11)은 $Al_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.52eV)로 구현되고, 상기 활성층(12)은 $(Al_{0.1}Ga_{0.9})_{0.5}In_{0.5}P$ (에너지 밴드갭: 1.97eV)의 우물층과 $(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.34eV)의 장벽층으로 구현되고, 상기 제2 도전형 반도체층(13)은 $Al_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.52eV)로 구현될 수 있다.

[221] 또한, 상기 에너지 버퍼층(90)의 제1 영역(91)은 $(Al_{0.85}Ga_{0.15})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.43eV)으로 구현되고, 상기 에너지 버퍼층(90)의 제2 영역(92)은 $(Al_{0.85}Ga_{0.15})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.43eV)에서 $(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.09eV)로 점차적으로 Al 조성이 작아지도록 구현될 수 있다.

[222] 실시 예에 의하면, 상기 에너지 버퍼층(90)의 가장 낮은 에너지 밴드갭이 상기 활성층(12)을 이루는 우물층의 에너지 밴드갭보다 크고 상기 윈도우층(15)의 에너지 밴드갭보다 작게 제공될 수 있다. 또한, 상기 인장변형 배리어층(95)의 에너지 밴드갭이 상기 활성층(12)을 이루는 우물층의 에너지 밴드갭보다 크고 상기 윈도우층(15)의 에너지 밴드갭보다 작게 제공될 수 있다. 이는 상기 활성층(12)을 이루는 우물층에 비하여 에너지 밴드갭이 더 작은 반도층이 있는 경우에는 그 영역에서 광흡수가 일어나게 되어 광손실이 발생되는 것을 방지하기 위한 것이다.

[223] 한편, 실시 예에 따른 발광소자에 있어, 예컨대 상기 제1 윈도우층(15)은 3족 또는 5족 원소를 분술물로 포함하고, 상기 제2 윈도우층(16)은 4족 원소를 불순물로 포함할 수 있다. 상기 제1 윈도우층(15)은 Si 또는 Mg 원소를 분순물로 포함하고 상기 제2 윈도우층(16)은 C 원소를 분순물로 포함할 수 있다.

[224] 예를 들어, 상기 제1 윈도우층(15)의 도핑 농도는 $5\times10^{16}/㎤$ 내지 $1\times10^{18}/㎤$ 이고, 상기 제2 윈도우층(16)의 도핑 농도는 $5\times10^{18}/㎤$ 내지 $1\times10^{20}/㎤$ 로 제공될 수 있다. 또한, 상기 제1 윈도우층(15)은 2,000 나노미터 내지 5,000 나노미터의 두께로 제공되고, 상기 제2 윈도우층(16)은 200 나노미터 내지 500 나노미터의 두께로 제공될 수 있다.

[225] 실시 예에 따른 발광소자는 상기 제2 윈도우층(16)이 고농도 불순물을 포함하므로 상기 오믹접촉층(23)과 양질의 오믹 접촉이 구현될 수 있다. 이에

따라 실시 예에 따른 발광소자는 동작 전압을 낮출 수 있게 된다.

[226] 또한, 종래 발광소자의 경우 고농도 불순물을 첨가하기 위하여, 예로서 Mg 원소를 불순물로 다량 도핑하는 경우들이 있다. 그런데, 이와 같이 Mg 원소를 불순물로 다량 추가하는 경우에, Mg 원소들이 발광구조물 영역으로 확산됨에 따라 광 드롭이 발생되는 단점이 있었다.

[227] 이에 반하여, 실시 예에 따른 발광소자는 예로서 Mg 원소가 아닌 C 원소를 불순물로 첨가시킴으로써, Mg 원소 확산에 따른 광 드롭 현상이 발생되는 것을 방지할 수 있다.

[228] 그러면, 도 23 내지 도 26을 참조하여 실시 예에 따른 발광소자 제조방법을 설명하기로 한다.

[229] 실시 예에 따른 발광소자 제조방법에 의하면, 도 23에 도시된 바와 같이, 기판(5) 위에 식각정지층(7), 제1 도전형 반도체층(11), 활성층(12), 제2 도전형 반도체층(13), 에너지 버퍼층(90), 인장변형 배리어층(95), 불순물 트랩층(17), 제1 윈도우층(15), 제2 윈도우층(16)이 형성될 수 있다. 상기 제1 도전형 반도체층(11), 상기 활성층(12), 상기 제2 도전형 반도체층(13)은 발광구조물(10)로 정의될 수 있다.

[230] 상기 에너지 버퍼층(90)은 상기 발광구조물(10) 위에 형성될 수 있다. 상기 에너지 버퍼층(90)은 상기 발광구조물(10)로부터의 거리에 따라 에너지 밴드갭이 변화되는 영역을 포함할 수 있다. 도 22는 실시 예에 따른 발광소자에 적용된 반도체층의 에너지 밴드갭을 나타낸 도면이다.

[231] 도 22 및 도 23에 도시된 바와 같이, 상기 에너지 버퍼층(90)은 제1 영역(91)과 제2 영역(92)을 포함할 수 있다. 상기 제1 영역(91)은 상기 발광구조물(10)로부터의 거리에 따라 에너지 밴드갭이 일정하게 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터의 거리에 따라 에너지 밴드갭이 점차적으로 작아지게 제공될 수 있다.

[232] 상기 불순물 트랩층(17)은 $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0\leq x\leq 1$, $0\leq y\leq 1$)의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 불순물 트랩층(17)은, 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있다.

[233] 상기 제1 윈도우층(15)은 $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0\leq x\leq 1$, $0\leq y\leq 1$)의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 제1 윈도우층(15)은, 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있다. 상기 윈도우층(15)은 발광소자 구동 시 전류 퍼짐 효과를 제공할 수 있다.

[234] 상기 제2 윈도우층(16)은 $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0\leq x\leq 1$, $0\leq y\leq 1$)의 조성식을 갖는 반도체 재료로 구현될 수 있다. 상기 제2 윈도우층(15)은, 예를 들어 AlGaInP, AlInP, GaP, GaInP 등에서 선택될 수 있다. 상기 윈도우층(16)은 상기 제1 윈도우층(15)에 비해 고농도 불순물을 포함하도록 구현될 수 있다.

[235] 실시 예에 따른 발광소자 제조방법에 의하면, Ga 원소와 CH_3 결합된 유기물을 이용하여 상기 C 원소를 첨가시킬 수 있다. 예컨대, 종래 Ga 소스로 공급되는

유기물을 이용할 수 있으며, 성장 온도를 낮게 설정함으로써(예컨대 630℃), C 원소가 고농도의 불순물로 첨가될 수 있게 된다.

[236] 다음으로, 도 24에 도시된 바와 같이, 상기 제2 윈도우층(16) 위에 ODR층(21), 오믹접촉층(23), 반사층(30)이 형성될 수 있다.

[237] 상기 ODR층(21)은 입사되는 빛을 다시 반사시키는 기능을 수행할 수 있다. 상기 ODR층(21)은 예로서 상기 발광구조물(10)에 비해 낮은 굴절률을 갖도록 구현될 수 있다. 상기 ODR층(21)은 상기 발광구조물(10)을 이루는 물질의 굴절률과 큰 차이를 갖는 낮은 굴절률을 갖도록 선택됨으로써, 반사 기능을 제공할 수 있다. 상기 ODR층(21)은 상기 제2 윈도우층(16)에 접촉되어 배치될 수 있다. 상기 ODR층(21)은 상기 제2 윈도우층(16)에 비해 낮은 굴절률을 갖도록 구현될 수 있다. 상기 ODR층(21)은 상기 제1 윈도우층(11)에 비해 낮은 굴절률을 갖도록 구현될 수 있다.

[238] 상기 오믹접촉층(23)은 상기 제2 윈도우층(16)과 오믹 접촉되도록 구현될 수 있다. 상기 오믹접촉층(23)은 상기 제2 윈도우층(16)과 오믹 접촉되는 영역을 포함할 수 있다. 상기 오믹접촉층(23)은 상기 발광구조물(10)에 전기적으로 연결될 수 있다. 상기 오믹접촉층(23)은 상기 ODR층(21)을 관통하여 배치될 수 있다. 예로서, 상기 오믹접촉층(23)은 원 또는 타원 형상의 상부면을 갖도록 구현될 수 있다. 상기 오믹접촉층(23)은 예로서, Au, Au/AuBe/Au, AuZn, ITO, AuBe, GeAu 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[239] 상기 반사층(30)은 상기 오믹접촉층(23) 위에 배치될 수 있다. 상기 반사층(30)은 상기 ODR층(21) 위에 배치될 수 있다. 상기 반사층(30)은 입사되는 빛을 다시 반사시키는 기능을 수행할 수 있다. 상기 반사층(30)은 예로서, Ag, Au, Al 등의 물질 중에서 선택된 적어도 어느 하나를 포함할 수 있다.

[240] 이어서, 도 25에 도시된 바와 같이, 상기 반사층(30) 위에 본딩층(40), 지지기판(50)이 제공될 수 있다.

[241] 이어서, 도 26에 도시된 바와 같이, 상기 발광구조물(10) 위에 제1 전극(60)이 형성되고, 이이솔레이션 식각이 수행되어 상기 발광구조물(10)의 측면이 식각될 수 있다.

[242] 그리고, 도 26에 도시된 바와 같이, 상기 발광구조물(10)과 상기 제1 전극(60) 위에 보호층(80)과 전극패드(70)가 형성될 수 있다.

[243] 이상에서 설명된 발광소자 제조방법은 필요에 따라 또한 공정 설계에 따라 변형되어 실시될 수도 있다.

[244] 예로서, 상기 발광구조물(10)이 GaAs 성장 기판에서 성장될 수 있으며, 상기 발광구조물(10)은 AlGaInP 조성으로 성장될 수 있다. 상기 윈도우층(15)은 GaP 조성으로 형성될 수 있다. 이때, 상기 윈도우층(15)이 GaP 조성으로 형성되는 경우에, 두 층 간의 격자 상수 차이로 인하여 상기 윈도우층(15)은 GaAs 성장 기판을 기준으로 20,000 내지 30,000 ppm 인장변형(tensile strain) 힘이 발생되며, 상기 발광구조물(10)이 손상될 수 있는 문제점이 있다.

[245] 이에 따라, 실시 예에 따른 발광소자는 상기 발광구조물(10)이 손상되는 것을 방지하기 위하여 상기 인장변형 배리어층(95)을 더 포함할 수 있다. 상기 인장변형 배리어층(95)은 성장 기판과 상기 윈도우층(15) 사이의 인장변형(tensile strain) 힘을 갖는 물질로 제공될 수 있다. 예로서, 상기 인장변형 배리어층(95)은 GaInP로 제공될 수 있다.

[246] 그런데, 상기 인장변형 배리어층(95)이 낮은 에너지 밴드갭을 가짐에 따라 홀(hole)이 활성층(12)으로 이동함에 있어 손실이 발생될 수 있다. 이러한 점을 고려하여 실시 예에 따른 발광소자는 상기 발광구조물(10)로부터의 거리에 따라 에너지 밴드갭이 변화되는 상기 에너지 버퍼층(90)을 더 포함할 수 있다.

[247] 예로서, 상기 에너지 버퍼층(90)은 AlGaInP 조성을 포함할 수 있다. 상기 에너지 버퍼층(90)은 Al의 조성비 변화에 따라 에너지 밴드갭이 변화될 수 있다. 상기 제1 영역(91)은 Al 조성이 일정하도록 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로부터 멀어질수록 에너지 밴드갭이 작아지도록 제공될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)으로로부터 에너지 밴드갭이 작아지도록 Al 조성이 점차 작아지도록 제공될 수 있다.

[248] 예로서, 상기 제1 영역(91)은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ (x=0.85) 조성을 포함하고, 상기 제2 영역(92)은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ ($0.85 \le x \le 0.3$) 조성을 포함하도록 구현될 수 있다. 상기 제2 영역(92)은 상기 제1 영역(91)에 인접한 구간은 Al 조성이 0.85가 되도록 제공되고, 상기 제1 영역(91)으로부터 멀어질수록 점차 작아지며 Al 조성이 0.3까지 작아지도록 제공될 수 있다.

[249] 이와 같이 상기 에너지 버퍼층(90)의 에너지 밴드갭이 순차적으로 변화되도록 구현함으로써 상기 윈도우층(15) 방향에서 상기 활성층(12) 방향으로 이동하는 홀이 손실되는 것을 방지할 수 있다.

[250] 실시 예에 의하면, 이와 같이 홀의 이동을 향상시킴으로써 동작 전압을 감소시킬 수 있게 된다. 예컨대, 상기 에너지 버퍼층(90)이 없는 발광소자의 경우에 동작 전압이 2.24 V로 나타났으며, 상기 에너지 버퍼층(90)이 적용된 발광소자의 경우에 1.96 V의 동작 전압이 측정되었다.

[251] 예로서, 상기 제1 도전형 반도체층(11)은 $Al_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.52eV)로 구현되고, 상기 활성층(12)은 $(Al_{0.1}Ga_{0.9})_{0.5}In_{0.5}P$ (에너지 밴드갭: 1.97eV)의 우물층과 $(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.34eV)의 장벽층으로 구현되고, 상기 제2 도전형 반도체층(13)은 $Al_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.52eV)로 구현될 수 있다.

[252] 또한, 상기 에너지 버퍼층(90)의 제1 영역(91)은 $(Al_{0.85}Ga_{0.15})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.43eV)으로 구현되고, 상기 에너지 버퍼층(90)의 제2 영역(92)은 $(Al_{0.85}Ga_{0.15})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.43eV)에서 $(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P$ (에너지 밴드갭: 2.09eV)로 점차적으로 Al 조성이 작아지도록 구현될 수 있다.

[253] 실시 예에 의하면, 상기 에너지 버퍼층(90)의 가장 낮은 에너지 밴드갭이 상기 활성층(12)을 이루는 우물층의 에너지 밴드갭보다 크고 상기 제1 윈도우층(15)의

에너지 밴드갭보다 작게 제공될 수 있다. 또한, 상기 인장변형 배리어층(95)의 에너지 밴드갭이 상기 활성층(12)을 이루는 우물층의 에너지 밴드갭보다 크고 상기 제1 윈도우층(15)의 에너지 밴드갭보다 작게 제공될 수 있다. 이는 상기 활성층(12)을 이루는 우물층에 비하여 에너지 밴드갭이 더 작은 반도층이 있는 경우에는 그 영역에서 광흡수가 일어나게 되어 광손실이 발생되는 것을 방지하기 위한 것이다.

[254] 한편, 실시 예에 따른 발광소자에 있어, 예컨대 상기 제1 윈도우층(15)은 3족 또는 5족 원소를 분술물로 포함하고, 상기 제2 윈도우층(16)은 4족 원소를 불순물로 포함할 수 있다. 상기 제1 윈도우층(15)은 Si 또는 Mg 원소를 분순물로 포함하고 상기 제2 윈도우층(16)은 C 원소를 분순물로 포함할 수 있다.

[255] 예를 들어, 상기 제1 윈도우층(15)의 도핑 농도는 $5\times10^{16}/㎤$ 내지 $1\times10^{18}/㎤$ 이고, 상기 제2 윈도우층(16)의 도핑 농도는 $5\times10^{18}/㎤$ 내지 $1\times10^{20}/㎤$ 로 제공될 수 있다. 또한, 상기 제1 윈도우층(15)은 2,000 나노미터 내지 5,000 나노미터의 두께로 제공되고, 상기 제2 윈도우층(16)은 200 나노미터 내지 500 나노미터의 두께로 제공될 수 있다.

[256] 실시 예에 따른 발광소자는 상기 제2 윈도우층(16)이 고농도 불순물을 포함하므로 상기 오믹접촉층(23)과 양질의 오믹 접촉이 구현될 수 있다. 이에 따라 실시 예에 따른 발광소자는 동작 전압을 낮출 수 있게 된다.

[257] 또한, 종래 발광소자의 경우 고농도 불순물을 첨가하기 위하여, 예로서 Mg 원소를 불순물로 다량 도핑하는 경우들이 있다. 그런데, 이와 같이 Mg 원소를 불순물로 다량 추가하는 경우에, Mg 원소들이 발광구조물 영역으로 확산됨에 따라 광 드롭이 발생되는 단점이 있었다.

[258] 이에 반하여, 실시 예에 따른 발광소자는 예로서 Mg 원소가 아닌 C 원소를 불순물로 첨가시킴으로써, Mg 원소 확산에 따른 광 드롭 현상이 발생되는 것을 방지할 수 있다.

[259] 도 27은 실시 예에 따른 발광소자가 적용된 발광소자 패키지를 나타낸 도면이다.

[260] 도 27를 참조하면, 실시 예에 따른 발광소자 패키지는 몸체(120)와, 상기 몸체(120)에 배치된 제1 리드전극(131) 및 제2 리드전극(132)과, 상기 몸체(120)에 제공되어 상기 제1 리드전극(131) 및 제2 리드전극(132)과 전기적으로 연결되는 실시 예에 따른 발광소자(100)와, 상기 발광소자(100)를 포위하는 몰딩부재(140)를 포함할 수 있다.

[261] 상기 몸체(120)는 실리콘 재질, 합성수지 재질, 또는 금속 재질을 포함하여 형성될 수 있으며, 상기 발광소자(100)의 주위에 경사면이 형성될 수 있다.

[262] 상기 제1 리드전극(131) 및 제2 리드전극(132)은 서로 전기적으로 분리되며, 상기 발광소자(100)에 전원을 제공한다. 또한, 상기 제1 리드전극(131) 및 제2 리드전극(132)은 상기 발광소자(100)에서 발생된 빛을 반사시켜 광 효율을 증가시킬 수 있으며, 상기 발광소자(100)에서 발생된 열을 외부로 배출시키는

역할을 할 수도 있다.

[263] 상기 발광소자(100)는 상기 몸체(120) 위에 배치되거나 상기 제1 리드전극(131) 또는 제2 리드전극(132) 위에 배치될 수 있다.

[264] 상기 발광소자(100)는 상기 제1 리드전극(131) 및 제2 리드전극(132)과 와이어 방식, 플립칩 방식 또는 다이 본딩 방식 중 어느 하나에 의해 전기적으로 연결될 수도 있다.

[265] 상기 몰딩부재(140)는 상기 발광소자(100)를 포위하여 상기 발광소자(100)를 보호할 수 있다. 또한, 상기 몰딩부재(140)에는 형광체가 포함되어 상기 발광소자(100)에서 방출된 광의 파장을 변화시킬 수 있다.

[266] 실시 예에 따른 발광소자 또는 발광소자 패키지는 복수 개가 기판 위에 어레이될 수 있으며, 상기 발광소자 패키지의 광 경로 상에 광학 부재인 렌즈, 도광판, 프리즘 시트, 확산 시트 등이 배치될 수 있다. 이러한 발광소자 패키지, 기판, 광학 부재는 라이트 유닛으로 기능할 수 있다. 상기 라이트 유닛은 탑뷰 또는 사이드 뷰 타입으로 구현되어, 휴대 단말기 및 노트북 컴퓨터 등의 표시 장치에 제공되거나, 조명장치 및 지시 장치 등에 다양하게 적용될 수 있다. 또 다른 실시 예는 상술한 실시 예들에 기재된 발광소자 또는 발광소자 패키지를 포함하는 조명 장치로 구현될 수 있다. 예를 들어, 조명 장치는 램프, 가로등, 전광판, 전조등을 포함할 수 있다.

[267] 실시 예에 따른 발광소자는 라이트 유닛에 적용될 수 있다. 상기 라이트 유닛은 복수의 발광소자가 어레이된 구조를 포함하며, 도 28 및 도 29에 도시된 표시 장치, 도 30에 도시된 조명 장치를 포함할 수 있다.

[268] 도 28을 참조하면, 실시 예에 따른 표시 장치(1000)는 도광판(1041)과, 상기 도광판(1041)에 빛을 제공하는 발광 모듈(1031)과, 상기 도광판(1041) 아래에 반사 부재(1022)와, 상기 도광판(1041) 위에 광학 시트(1051)와, 상기 광학 시트(1051) 위에 표시 패널(1061)과, 상기 도광판(1041), 발광 모듈(1031) 및 반사 부재(1022)를 수납하는 바텀 커버(1011)를 포함할 수 있으나, 이에 한정되지 않는다.

[269] 상기 바텀 커버(1011), 반사시트(1022), 도광판(1041), 광학 시트(1051)는 라이트 유닛(1050)으로 정의될 수 있다.

[270] 상기 도광판(1041)은 빛을 확산시켜 면광원화 시키는 역할을 한다. 상기 도광판(1041)은 투명한 재질로 이루어지며, 예를 들어, PMMA(polymethyl metaacrylate)와 같은 아크릴 수지 계열, PET(polyethylene terephthlate), PC(poly carbonate), COC(cycloolefin copolymer) 및 PEN(polyethylene naphthalate) 수지 중 하나를 포함할 수 있다.

[271] 상기 발광모듈(1031)은 상기 도광판(1041)의 적어도 일 측면에 빛을 제공하며, 궁극적으로는 표시 장치의 광원으로써 작용하게 된다.

[272] 상기 발광모듈(1031)은 적어도 하나가 제공될 수 있으며, 상기 도광판(1041)의 일 측면에서 직접 또는 간접적으로 광을 제공할 수 있다. 상기 발광 모듈(1031)은

기판(1033)과 위에서 설명된 실시 예에 따른 발광소자 또는 발광소자 패키지(200)를 포함할 수 있다. 상기 발광소자 패키지(200)는 상기 기판(1033) 위에 소정 간격으로 어레이될 수 있다.

[273] 상기 기판(1033)은 회로패턴을 포함하는 인쇄회로기판(PCB, Printed Circuit Board)일 수 있다. 다만, 상기 기판(1033)은 일반 PCB 뿐 아니라, 메탈 코어 PCB(MCPCB, Metal Core PCB), 연성 PCB(FPCB, Flexible PCB) 등을 포함할 수도 있으며, 이에 대해 한정하지는 않는다. 상기 발광소자 패키지(200)는 상기 바텀 커버(1011)의 측면 또는 방열 플레이트 위에 제공될 경우, 상기 기판(1033)은 제거될 수 있다. 여기서, 상기 방열 플레이트의 일부는 상기 바텀 커버(1011)의 상면에 접촉될 수 있다.

[274] 그리고, 상기 다수의 발광소자 패키지(200)는 빛이 방출되는 출사면이 상기 도광판(1041)과 소정 거리 이격되도록 탑재될 수 있으며, 이에 대해 한정하지는 않는다. 상기 발광소자 패키지(200)는 상기 도광판(1041)의 일측면인 입광부에 광을 직접 또는 간접적으로 제공할 수 있으며, 이에 대해 한정하지는 않는다.

[275] 상기 도광판(1041) 아래에는 상기 반사 부재(1022)가 배치될 수 있다. 상기 반사 부재(1022)는 상기 도광판(1041)의 하면으로 입사된 빛을 반사시켜 위로 향하게 함으로써, 상기 라이트 유닛(1050)의 휘도를 향상시킬 수 있다. 상기 반사 부재(1022)는 예를 들어, PET, PC, PVC 레진 등으로 형성될 수 있으나, 이에 대해 한정하지는 않는다. 상기 반사 부재(1022)는 상기 바텀 커버(1011)의 상면일 수 있으며, 이에 대해 한정하지는 않는다.

[276] 상기 바텀 커버(1011)는 상기 도광판(1041), 발광모듈(1031) 및 반사 부재(1022) 등을 수납할 수 있다. 이를 위해, 상기 바텀 커버(1011)는 상면이 개구된 박스(box) 형상을 갖는 수납부(1012)가 구비될 수 있으며, 이에 대해 한정하지는 않는다. 상기 바텀 커버(1011)는 탑 커버와 결합될 수 있으며, 이에 대해 한정하지는 않는다.

[277] 상기 바텀 커버(1011)는 금속 재질 또는 수지 재질로 형성될 수 있으며, 프레스 성형 또는 압출 성형 등의 공정을 이용하여 제조될 수 있다. 또한 상기 바텀 커버(1011)는 열 전도성이 좋은 금속 또는 비 금속 재료를 포함할 수 있으며, 이에 대해 한정하지는 않는다.

[278] 상기 표시 패널(1061)은 예컨대, LCD 패널로서, 서로 대향되는 투명한 재질의 제1 및 제2 기판, 그리고 제1 및 제2 기판 사이에 개재된 액정층을 포함한다. 상기 표시 패널(1061)의 적어도 일면에는 편광판이 부착될 수 있으며, 이러한 편광판의 부착 구조로 한정하지는 않는다. 상기 표시 패널(1061)은 광학 시트(1051)를 통과한 광에 의해 정보를 표시하게 된다. 이러한 표시 장치(1000)는 각 종 휴대 단말기, 노트북 컴퓨터의 모니터, 랩탑 컴퓨터의 모니터, 텔레비젼 등에 적용될 수 있다.

[279] 상기 광학 시트(1051)는 상기 표시 패널(1061)과 상기 도광판(1041) 사이에 배치되며, 적어도 한 장의 투광성 시트를 포함한다. 상기 광학 시트(1051)는

예컨대 확산 시트, 수평 및 수직 프리즘 시트, 및 휘도 강화 시트 등과 같은 시트 중에서 적어도 하나를 포함할 수 있다. 상기 확산 시트는 입사되는 광을 확산시켜 주고, 상기 수평 또는/및 수직 프리즘 시트는 입사되는 광을 표시 영역으로 집광시켜 주며, 상기 휘도 강화 시트는 손실되는 광을 재사용하여 휘도를 향상시켜 준다. 또한 상기 표시 패널(1061) 위에는 보호 시트가 배치될 수 있으며, 이에 대해 한정하지는 않는다.

[280] 여기서, 상기 발광 모듈(1031)의 광 경로 상에는 광학 부재로서, 상기 도광판(1041) 및 광학 시트(1051)를 포함할 수 있으며, 이에 대해 한정하지는 않는다.

[281] 도 29는 실시 예에 따른 표시 장치의 다른 예를 나타낸 도면이다.

[282] 도 29를 참조하면, 표시 장치(1100)는 바텀 커버(1152), 상기에 개시된 발광소자(100)가 어레이된 기판(1020), 광학 부재(1154), 및 표시 패널(1155)을 포함한다. 상기 기판(1020)과 상기 발광소자 패키지(200)는 발광 모듈(1060)로 정의될 수 있다. 상기 바텀 커버(1152)에는 수납부(1153)를 구비할 수 있으며, 이에 대해 한정하지는 않는다.

[283] 여기서, 상기 광학 부재(1154)는 렌즈, 도광판, 확산 시트, 수평 및 수직 프리즘 시트, 및 휘도 강화 시트 등에서 적어도 하나를 포함할 수 있다. 상기 도광판은 PC 재질 또는 PMMA(Poly methy methacrylate) 재질로 이루어질 수 있으며, 이러한 도광판은 제거될 수 있다. 상기 확산 시트는 입사되는 광을 확산시켜 주고, 상기 수평 및 수직 프리즘 시트는 입사되는 광을 표시 영역으로 집광시켜 주며, 상기 휘도 강화 시트는 손실되는 광을 재사용하여 휘도를 향상시켜 준다.

[284] 상기 광학 부재(1154)는 상기 발광 모듈(1060) 위에 배치되며, 상기 발광 모듈(1060)로부터 방출된 광을 면 광원하거나, 확산, 집광 등을 수행하게 된다.

[285] 도 30은 실시 예에 따른 조명장치를 나타낸 도면이다.

[286] 도 30을 참조하면, 실시 예에 따른 조명 장치는 커버(2100), 광원 모듈(2200), 방열체(2400), 전원 제공부(2600), 내부 케이스(2700), 소켓(2800)을 포함할 수 있다. 또한, 실시 예에 따른 조명 장치는 부재(2300)와 홀더(2500) 중 어느 하나 이상을 더 포함할 수 있다. 상기 광원 모듈(2200)은 실시 예에 따른 발광소자 패키지를 포함할 수 있다.

[287] 예컨대, 상기 커버(2100)는 벌브(bulb) 또는 반구의 형상을 가지며, 속이 비어 있고, 일 부분이 개구된 형상으로 제공될 수 있다. 상기 커버(2100)는 상기 광원 모듈(2200)과 광학적으로 결합될 수 있다. 예를 들어, 상기 커버(2100)는 상기 광원 모듈(2200)로부터 제공되는 빛을 확산, 산란 또는 여기 시킬 수 있다. 상기 커버(2100)는 일종의 광학 부재일 수 있다. 상기 커버(2100)는 상기 방열체(2400)와 결합될 수 있다. 상기 커버(2100)는 상기 방열체(2400)와 결합하는 결합부를 가질 수 있다.

[288] 상기 커버(2100)의 내면에는 유백색 도료가 코팅될 수 있다. 유백색의 도료는 빛을 확산시키는 확산재를 포함할 수 있다. 상기 커버(2100)의 내면의 표면

거칠기는 상기 커버(2100)의 외면의 표면 거칠기보다 크게 형성될 수 있다. 이는 상기 광원 모듈(2200)로부터의 빛이 충분히 산란 및 확산되어 외부로 방출시키기 위함이다.

[289] 상기 커버(2100)의 재질은 유리(glass), 플라스틱, 폴리프로필렌(PP), 폴리에틸렌(PE), 폴리카보네이트(PC) 등일 수 있다. 여기서, 폴리카보네이트는 내광성, 내열성, 강도가 뛰어나다. 상기 커버(2100)는 외부에서 상기 광원 모듈(2200)이 보이도록 투명할 수 있고, 불투명할 수 있다. 상기 커버(2100)는 블로우(blow) 성형을 통해 형성될 수 있다.

[290] 상기 광원 모듈(2200)은 상기 방열체(2400)의 일 면에 배치될 수 있다. 따라서, 상기 광원 모듈(2200)로부터의 열은 상기 방열체(2400)로 전도된다. 상기 광원 모듈(2200)은 광원부(2210), 연결 플레이트(2230), 커넥터(2250)를 포함할 수 있다.

[291] 상기 부재(2300)는 상기 방열체(2400)의 상면 위에 배치되고, 복수의 광원부(2210)들과 커넥터(2250)이 삽입되는 가이드홈(2310)들을 갖는다. 상기 가이드홈(2310)은 상기 광원부(2210)의 기판 및 커넥터(2250)와 대응된다.

[292] 상기 부재(2300)의 표면은 빛 반사 물질로 도포 또는 코팅된 것일 수 있다. 예를 들면, 상기 부재(2300)의 표면은 백색의 도료로 도포 또는 코팅된 것일 수 있다. 이러한 상기 부재(2300)는 상기 커버(2100)의 내면에 반사되어 상기 광원 모듈(2200)측 방향으로 되돌아오는 빛을 다시 상기 커버(2100) 방향으로 반사한다. 따라서, 실시 예에 따른 조명 장치의 광 효율을 향상시킬 수 있다.

[293] 상기 부재(2300)는 예로서 절연 물질로 이루어질 수 있다. 상기 광원 모듈(2200)의 연결 플레이트(2230)는 전기 전도성의 물질을 포함할 수 있다. 따라서, 상기 방열체(2400)와 상기 연결 플레이트(2230) 사이에 전기적인 접촉이 이루어질 수 있다. 상기 부재(2300)는 절연 물질로 구성되어 상기 연결 플레이트(2230)와 상기 방열체(2400)의 전기적 단락을 차단할 수 있다. 상기 방열체(2400)는 상기 광원 모듈(2200)로부터의 열과 상기 전원 제공부(2600)로부터의 열을 전달받아 방열한다.

[294] 상기 홀더(2500)는 내부 케이스(2700)의 절연부(2710)의 수납홈(2719)을 막는다. 따라서, 상기 내부 케이스(2700)의 상기 절연부(2710)에 수납되는 상기 전원 제공부(2600)는 밀폐된다. 상기 홀더(2500)는 가이드 돌출부(2510)를 갖는다. 상기 가이드 돌출부(2510)는 상기 전원 제공부(2600)의 돌출부(2610)가 관통하는 홀을 갖는다.

[295] 상기 전원 제공부(2600)는 외부로부터 제공받은 전기적 신호를 처리 또는 변환하여 상기 광원 모듈(2200)로 제공한다. 상기 전원 제공부(2600)는 상기 내부 케이스(2700)의 수납홈(2719)에 수납되고, 상기 홀더(2500)에 의해 상기 내부 케이스(2700)의 내부에 밀폐된다.

[296] 상기 전원 제공부(2600)는 돌출부(2610), 가이드부(2630), 베이스(2650), 연장부(2670)를 포함할 수 있다.

[297] 상기 가이드부(2630)는 상기 베이스(2650)의 일 측에서 외부로 돌출된 형상을 갖는다. 상기 가이드부(2630)는 상기 홀더(2500)에 삽입될 수 있다. 상기 베이스(2650)의 일 면 위에 다수의 부품이 배치될 수 있다. 다수의 부품은 예를 들어, 외부 전원으로부터 제공되는 교류 전원을 직류 전원으로 변환하는 직류변환장치, 상기 광원 모듈(2200)의 구동을 제어하는 구동칩, 상기 광원 모듈(2200)을 보호하기 위한 ESD(ElectroStatic discharge) 보호 소자 등을 포함할 수 있으나 이에 대해 한정하지는 않는다.

[298] 상기 연장부(2670)는 상기 베이스(2650)의 다른 일 측에서 외부로 돌출된 형상을 갖는다. 상기 연장부(2670)는 상기 내부 케이스(2700)의 연결부(2750) 내부에 삽입되고, 외부로부터의 전기적 신호를 제공받는다.

[299] 예컨대, 상기 연장부(2670)는 상기 내부 케이스(2700)의 연결부(2750)의 폭과 같거나 작게 제공될 수 있다. 상기 연장부(2670)에는 "+ 전선"과 "- 전선"의 각 일 단이 전기적으로 연결되고, "+ 전선"과 "- 전선"의 다른 일 단은 소켓(2800)에 전기적으로 연결될 수 있다.

[300] 상기 내부 케이스(2700)는 내부에 상기 전원 제공부(2600)와 함께 몰딩부를 포함할 수 있다. 몰딩부는 몰딩 액체가 굳어진 부분으로서, 상기 전원 제공부(2600)가 상기 내부 케이스(2700) 내부에 고정될 수 있도록 한다.

[301] 이상에서 실시 예들에 설명된 특징, 구조, 효과 등은 본 발명의 적어도 하나의 실시 예에 포함되며, 반드시 하나의 실시 예에만 한정되는 것은 아니다. 나아가, 각 실시 예에서 예시된 특징, 구조, 효과 등은 실시 예들이 속하는 분야의 통상의 지식을 가지는 자에 의해 다른 실시 예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

[302] 또한, 이상에서 실시 예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시 예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시 예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

[303]

[304]

[305]

청구범위

[청구항 1] 제1 도전형 반도체층, 상기 제1 도전형 반도체층 아래에 배치된 활성층, 상기 활성층 아래에 배치된 제2 도전형 반도체층을 포함하는 발광구조물;
상기 발광구조물 위에 배치되며 복수의 관통홀을 포함하는 보호층;
상기 복수의 관통홀 내에 각각 제공되어 상기 제1 도전형 반도체층에 전기적으로 연결된 복수의 금속 점(dot)을 포함하는 제1 전극;
상기 제1 전극을 구성하는 상기 복수의 금속 점을 전기적으로 연결시키고, 제1 영역은 상기 제1 전극 위에 배치되고 제2 영역은 상기 보호층 위에 배치된 전극패드;
상기 제2 도전형 반도체층에 전기적으로 연결된 제2 전극;
을 포함하는 발광소자.

[청구항 2] 제1항에 있어서,
상기 제1 전극은 서로 이격되어 배치된 제1 영역과 제2 영역을 포함하고, 상기 전극패드는 상기 제1 영역 및 상기 제2 영역과 전기적으로 연결된 발광소자.

[청구항 3] 제1항에 있어서,
상기 제1 도전형 반도체층은 상부면에 제공된 광 추출 구조를 포함하는 발광소자.

[청구항 4] 제1항에 있어서,
상기 제1 전극의 금속 점의 폭은 4 마이크로 미터 내지 5 마이크로 미터인 발광소자.

[청구항 5] 제1항에 있어서,
상기 보호층의 굴절률은 상기 제1 도전형 반도체층의 굴절률에 비해 더 작은 값을 갖는 발광소자.

[청구항 6] 제1항에 있어서,
상기 제1 전극은 메인 전극과 상기 메인 전극에서 연장된 주변 전극을 포함하고, 상기 메인 전극과 상기 주변 전극이 상기 보호층의 관통 영역 내에 배치된 발광소자.

[청구항 7] 제1항에 있어서,
상기 전극패드의 제2 영역 아래에 배치된 제1 보호층의 굴절률이 상기 전극패드가 배치되지 않은 영역에 제공된 제2 보호층의 굴절률에 비해 더 작은 값을 갖는 발광소자.

[청구항 8] 제7항에 있어서,
상기 제1 보호층은 산화물을 포함하고, 상기 제2 보호층은

질화물을 포함하는 발광소자.

[청구항 9] 제1 도전형 반도체층, 상기 제1 도전형 반도체층 아래에 배치된 활성층, 상기 활성층 아래에 배치된 제2 도전형 반도체층을 포함하는 발광구조물;
상기 발광구조물 아래에 배치되며, 상기 발광구조물로부터의 거리에 따라 에너지 밴드갭이 일정한 제1 영역과, 상기 제1 영역으로부터의 거리에 따라 에너지 밴드갭이 점차적으로 작아지는 제2 영역을 포함하는 에너지 버퍼층;
상기 에너지 버퍼층 아래에 배치되며 상기 제2 영역의 에너지 밴드갭에 비하여 작거나 같은 에너지 밴드갭을 갖는 인장변형 배리어층;
상기 인장변형 배리어층 아래에 배치된 윈도우층;
을 포함하는 발광소자.

[청구항 10] 제9항에 있어서,
상기 에너지 버퍼층은 Al의 조성비 변화에 따라 에너지 밴드갭이 변화되는 발광소자.

[청구항 11] 제9항에 있어서,
상기 윈도우층은 GaP 조성을 포함하고, 상기 인장변형 배리어층은 GaInP 조성을 포함하고, 상기 에너지 버퍼층은 AlGaInP 조성을 포함하는 발광소자.

[청구항 12] 제9항에 있어서,
상기 제1 영역은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ (x=0.85) 조성을 포함하고, 상기 제2 영역은 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ ($0.85 \leq x \leq 0.3$) 조성을 포함하는 발광소자.

[청구항 13] 제9항에 있어서,
상기 에너지 버퍼층의 가장 낮은 에너지 밴드갭이 상기 활성층을 이루는 우물층의 에너지 밴드갭보다 크고 상기 윈도우층의 에너지 밴드갭보다 작은 발광소자.

[청구항 14] 제9항에 있어서,
상기 인장변형 배리어층의 에너지 밴드갭이 상기 활성층을 이루는 우물층의 에너지 밴드갭보다 크고 상기 윈도우층의 에너지 밴드갭보다 작은 발광소자.

[청구항 15] 제9항에 있어서,
상기 발광구조물 위에 배치되며, 상기 제1 도전형 반도체층에 전기적으로 연결된 제1 전극;
상기 제1 전극에 전기적으로 연결된 전극패드;
상기 발광구조물 아래에 배치되며, 상기 제2 도전형 반도체층에 전기적으로 연결된 제2 전극;

을 포함하는 발광소자.

[청구항 16] 제9항에 있어서,
상기 에너지 버퍼층의 두께는 180 나노미터 내지 250 나노미터인 발광소자.

[청구항 17] 제9항에 있어서,
상기 에너지 버퍼층이 상기 인장변형 배리어층에 비해 더 두꺼운 발광소자.

[청구항 18] 제1 도전형 반도체층, 상기 제1 도전형 반도체층 아래에 배치된 활성층, 상기 활성층 아래에 배치된 제2 도전형 반도체층을 포함하는 발광구조물;
상기 발광구조물 아래에 배치되며, 상기 제2 도전형 반도체층에 포함된 불순물과 같은 불순물을 포함하는 제1 윈도우층;
상기 제1 윈도우층 아래에 배치되며, 상기 제1 윈도우층에 포함된 불순물과 다른 불순물을 포함하고, 상기 제1 윈도우층에 비해 불순물 농도가 더 높은 제2 윈도우층;
상기 발광구조물 위에 배치되며 상기 제1 도전형 반도체층에 전기적으로 연결된 제1 전극;
상기 제2 윈도우층 아래에 배치되며 상기 제2 도전형 반도체층에 전기적으로 연결된 제2 전극;
을 포함하는 발광소자.

[청구항 19] 제18항에 있어서,
상기 발광구조물과 상기 제1 윈도우층 사이에 배치되며, 상기 제1 윈도우층에 포함된 불순물이 상기 발광구조물로 확산되는 것을 방지하는 불순물 트랩층을 포함하는 발광소자.

[청구항 20] 제18항에 있어서,
상기 제1 윈도우층은 3족 또는 5족 원소를 불순물로 포함하고,
상기 제2 윈도우층은 4족 원소를 불순물로 포함하는 발광소자.

[청구항 21] 제18항에 있어서,
상기 제1 윈도우층은 Mg 원소를 불순물로 포함하고 상기 제2 윈도우층은 C 원소를 불순물로 포함하는 발광소자.

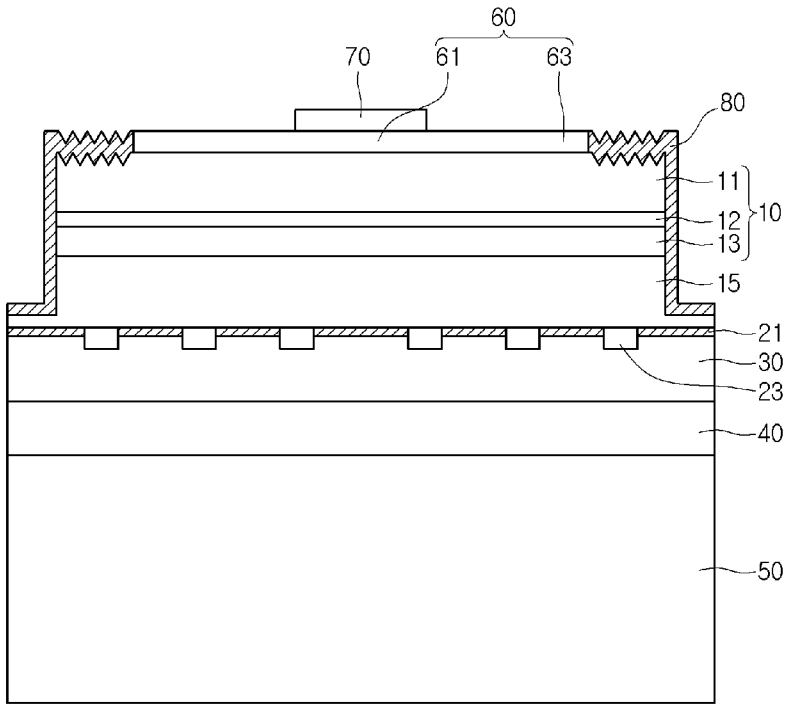
[청구항 22] 제18항에 있어서,
상기 제1 윈도우층의 도핑 농도는 $5\times10^{16}/㎤$ 내지 $1\times10^{18}/㎤$ 이고,
상기 제2 윈도우층의 도핑 농도는 $5\times10^{18}/㎤$ 내지 $1\times10^{20}/㎤$ 인 발광소자.

[청구항 23] 제18항에 있어서,
상기 제1 윈도우층은 2,000 나노미터 내지 5,000 나노미터의 두께로 제공되고, 상기 제2 윈도우층은 200 나노미터 내지 500 나노미터의 두께로 제공된 발광소자.

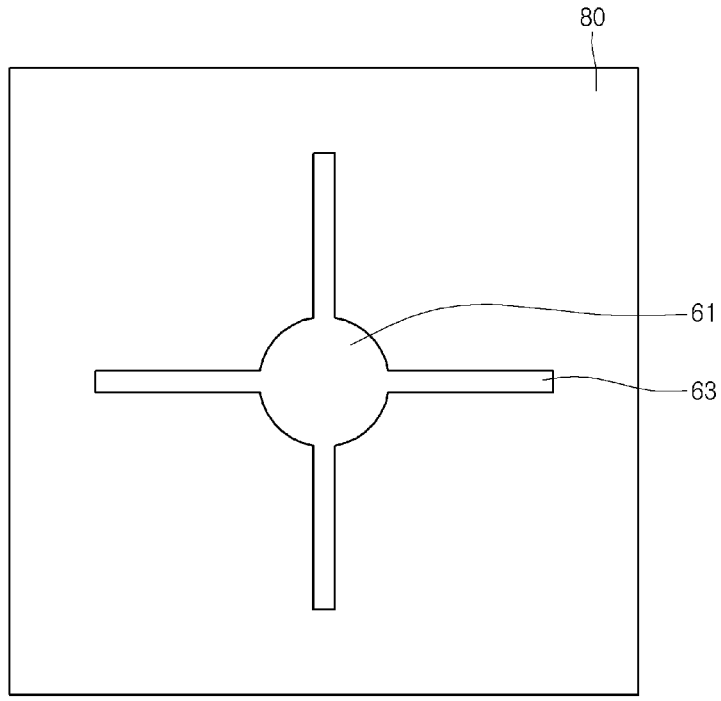
[청구항 24] 제18항에 있어서,
상기 발광구조물과 상기 제1 윈도우층 사이에 배치되며, 상기 발광구조물로부터의 거리에 따라 에너지 밴드갭이 변화되는 영역을 갖는 에너지 버퍼층을 포함하는 발광소자.

[청구항 25] 제24항에 있어서,
상기 에너지 버퍼층은, 상기 발광구조물로부터의 거리에 따라 에너지 밴드갭이 일정한 제1 영역과, 상기 제1 영역으로부터의 거리에 따라 에너지 밴드갭이 점차적으로 작아지는 제2 영역을 포함하는 발광소자.

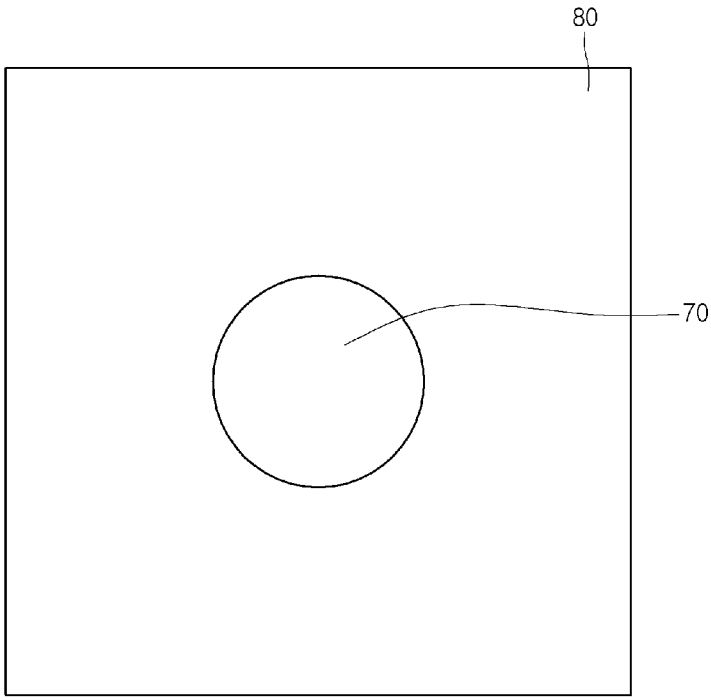
[Fig. 1]



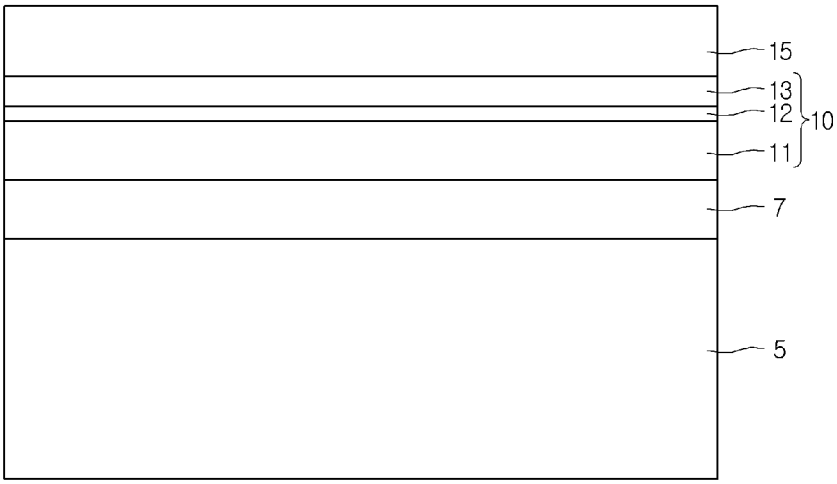
[Fig. 2]



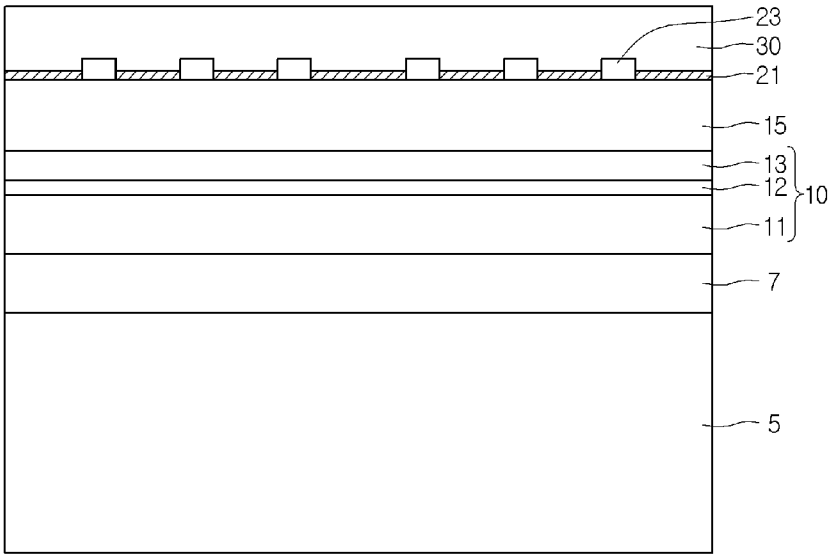
[Fig. 3]



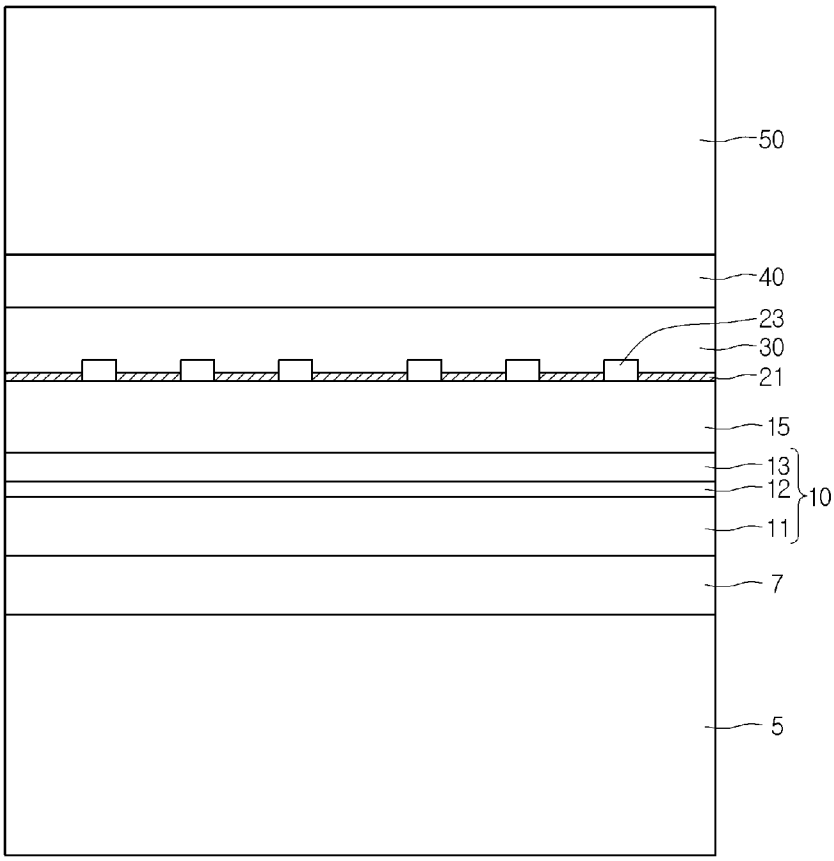
[Fig. 4]



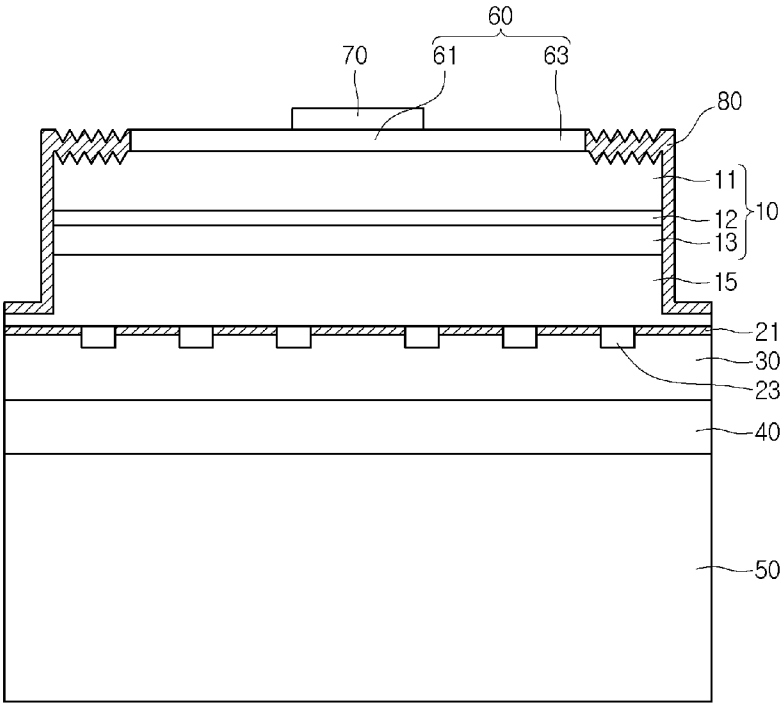
[Fig. 5]



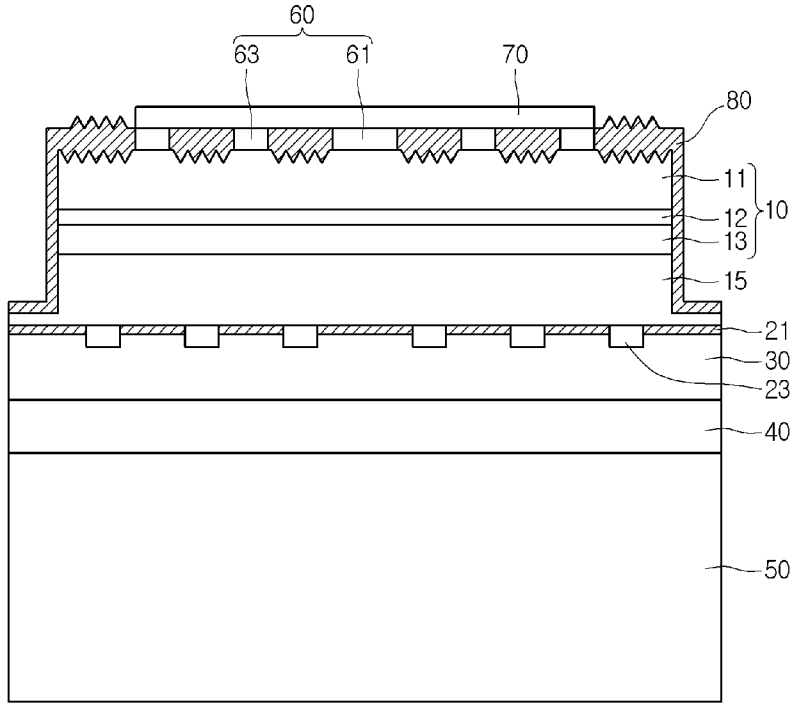
[Fig. 6]


50
40
23
30
21
15
13
12
10
11
7
5

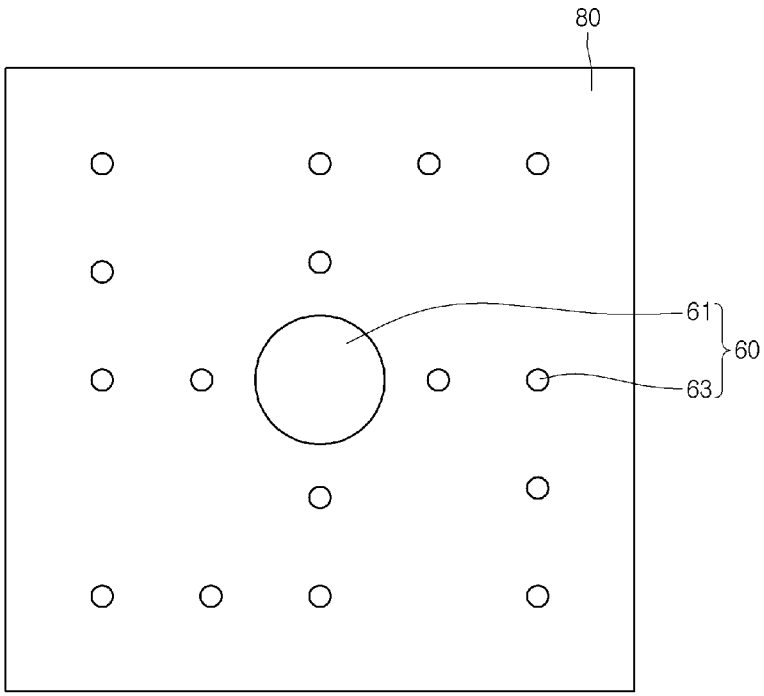
[Fig. 7]


60
70
61
63
80
11
12
13
10
15
21
30
23
40
50

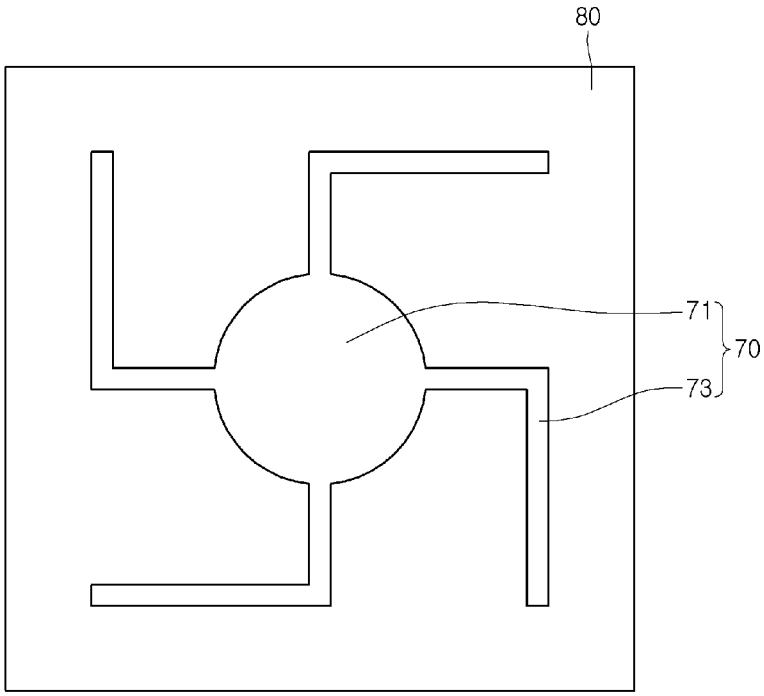
[Fig. 8]



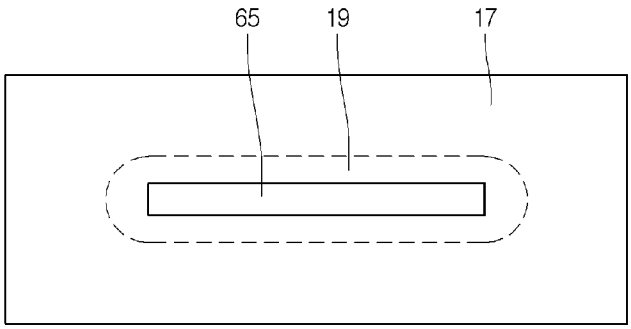
[Fig. 9]



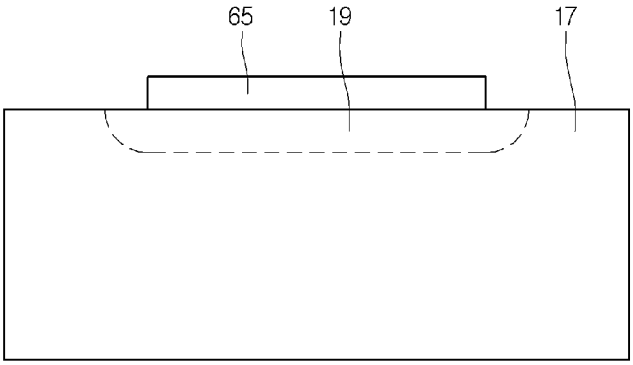
[Fig. 10]



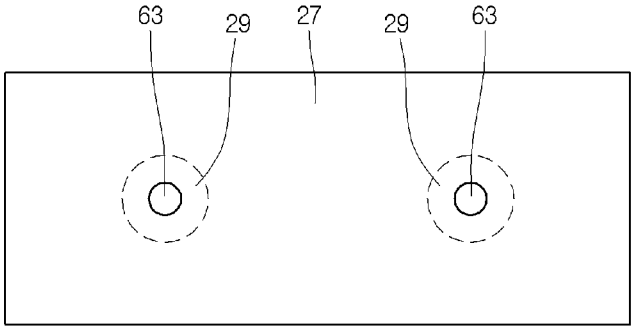
[Fig. 11]



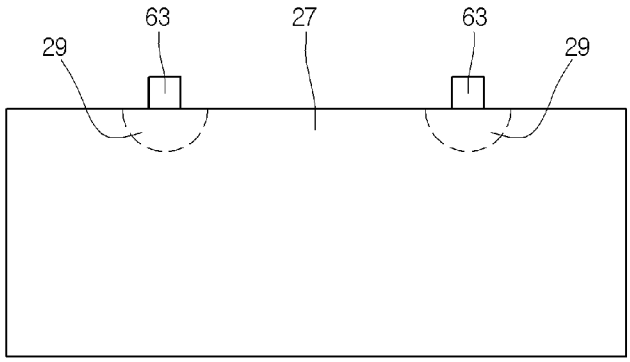
[Fig. 12]



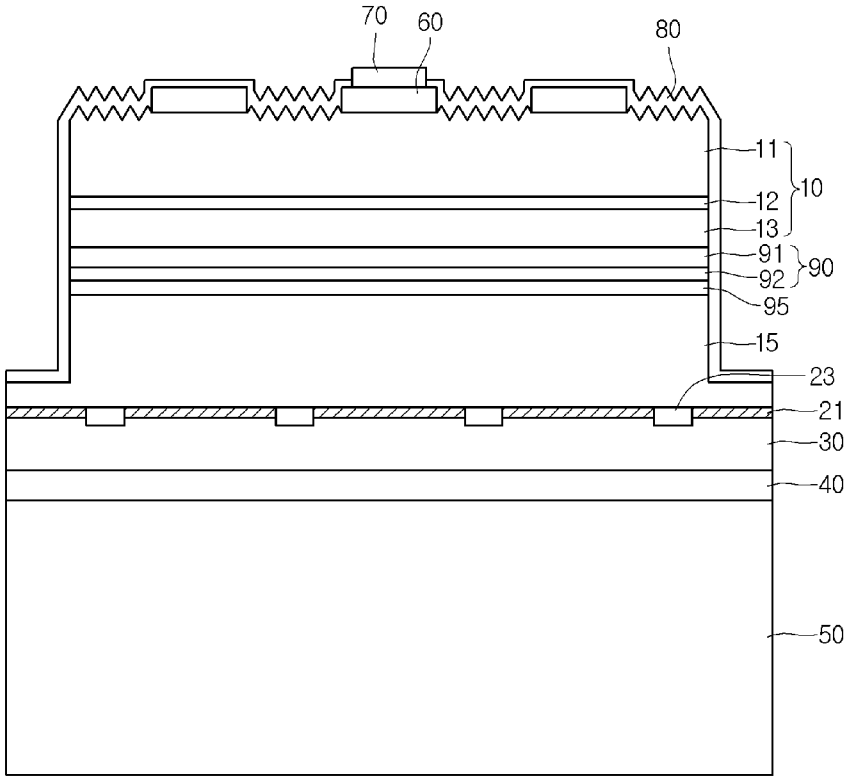
[Fig. 13]



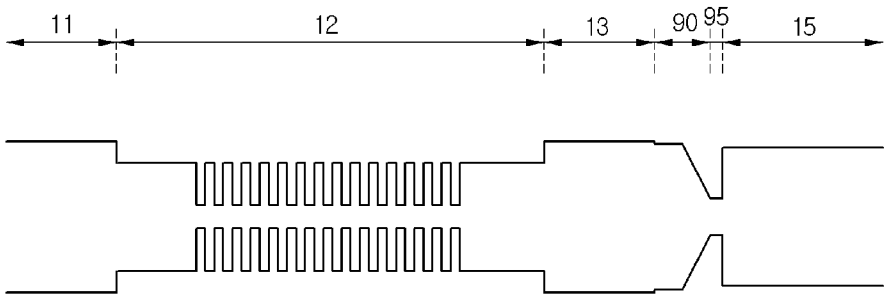
[Fig. 14]



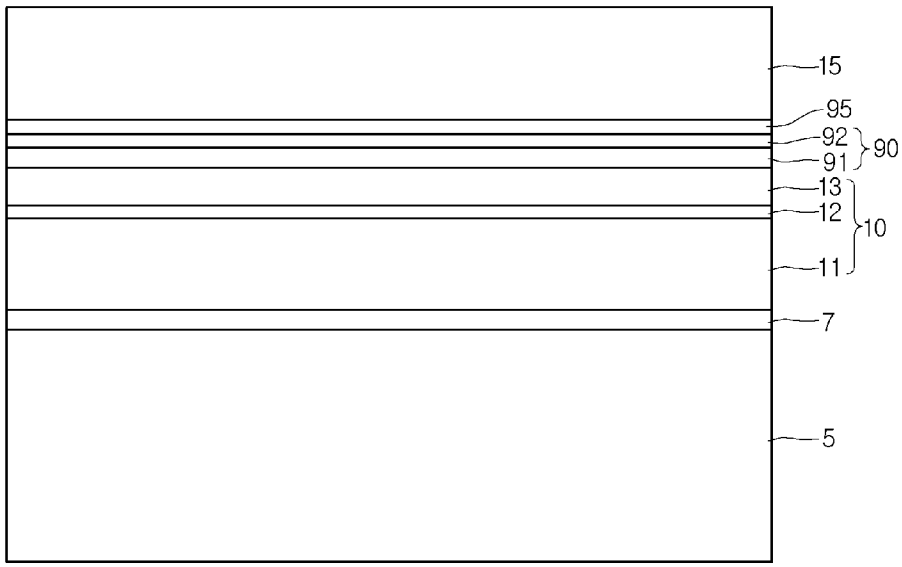
[Fig. 15]



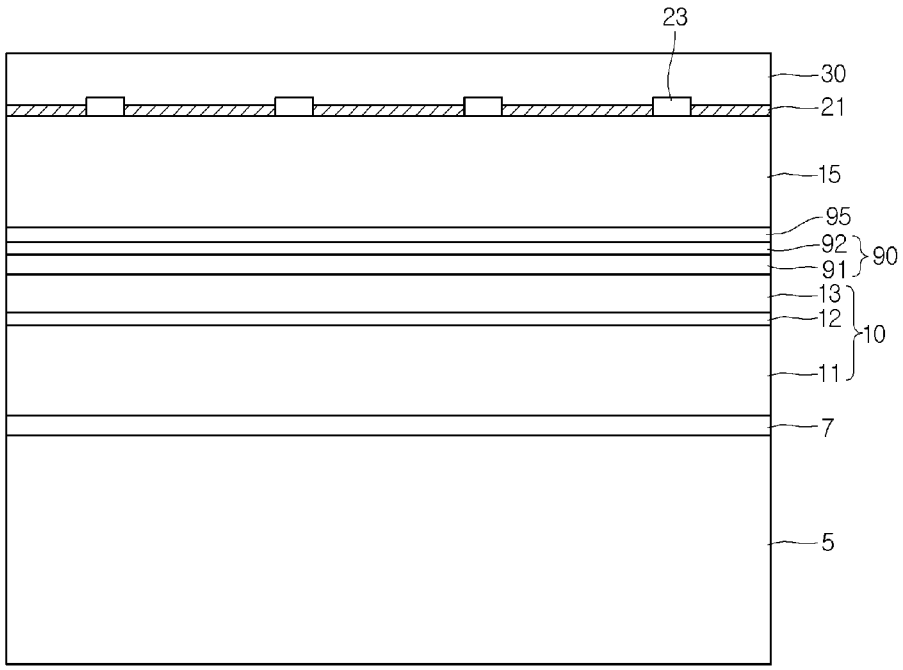
[Fig. 16]



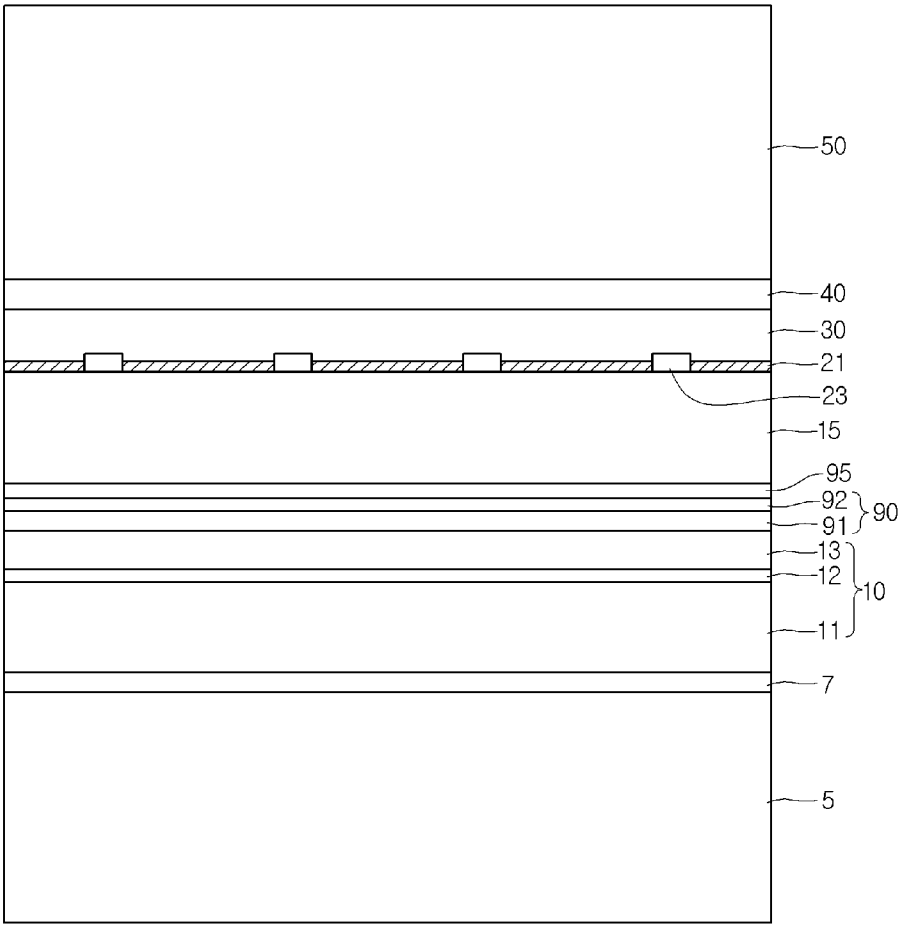
[Fig. 17]



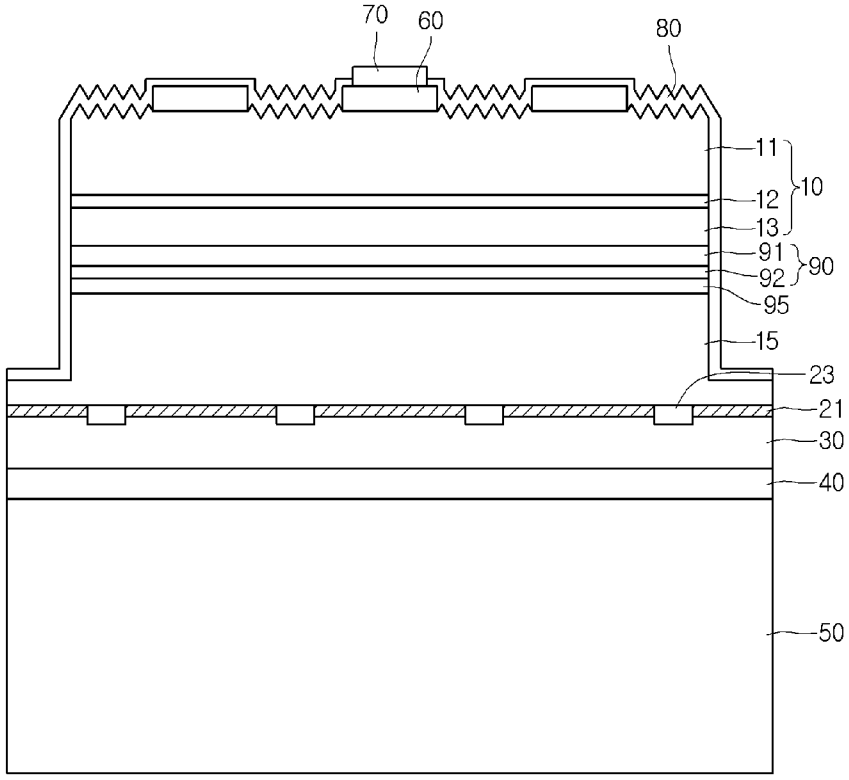
[Fig. 18]



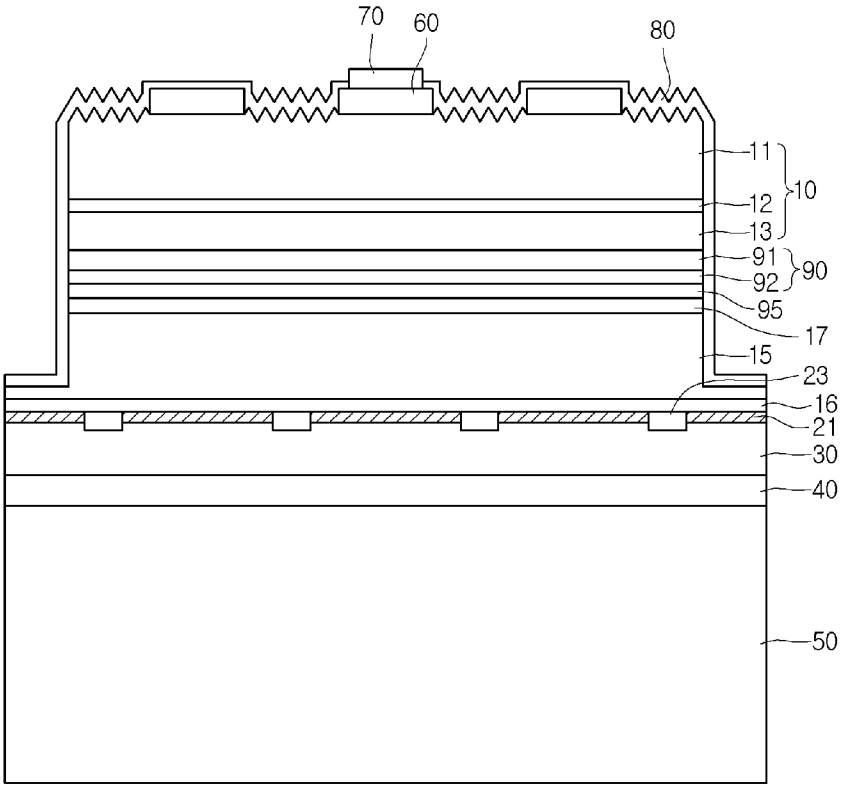
[Fig. 19]


50
40
30
21
23
15
95
92
91
90
13
12
10
11
7
5

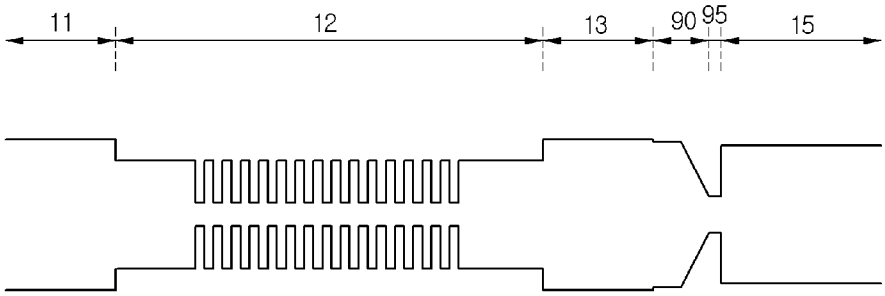
[Fig. 20]


70
60
80
11
10
12
13
91
90
92
95
15
23
21
30
40
50

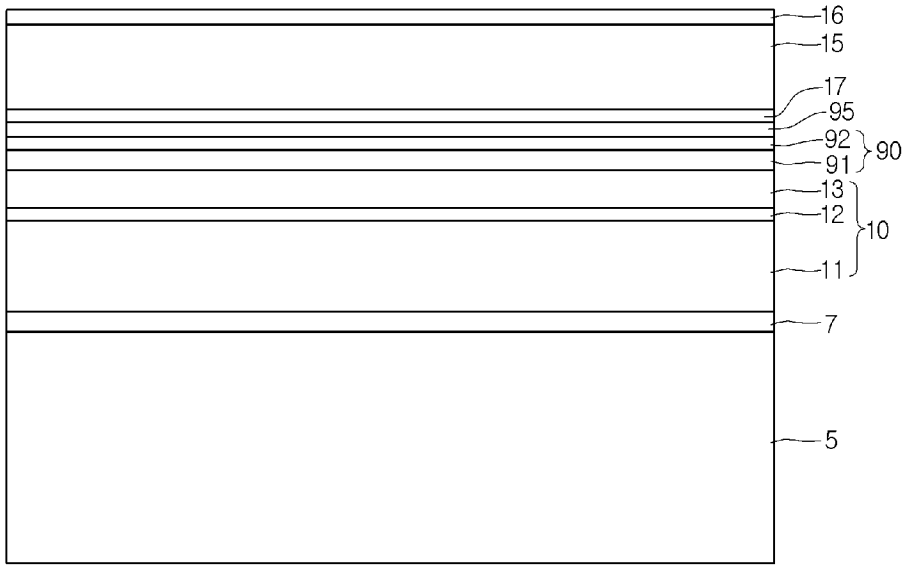
[Fig. 21]



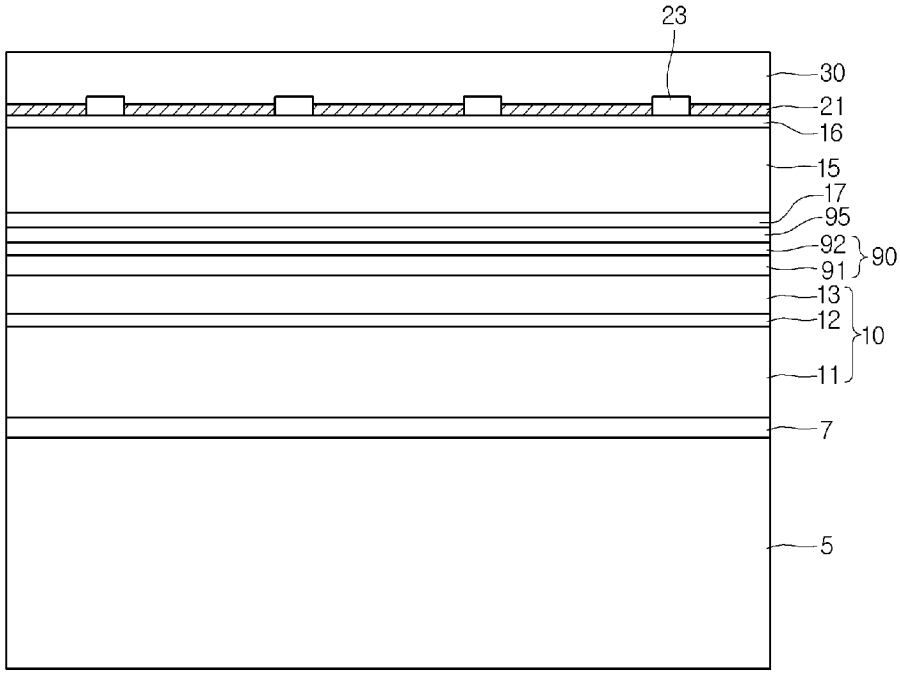
[Fig. 22]



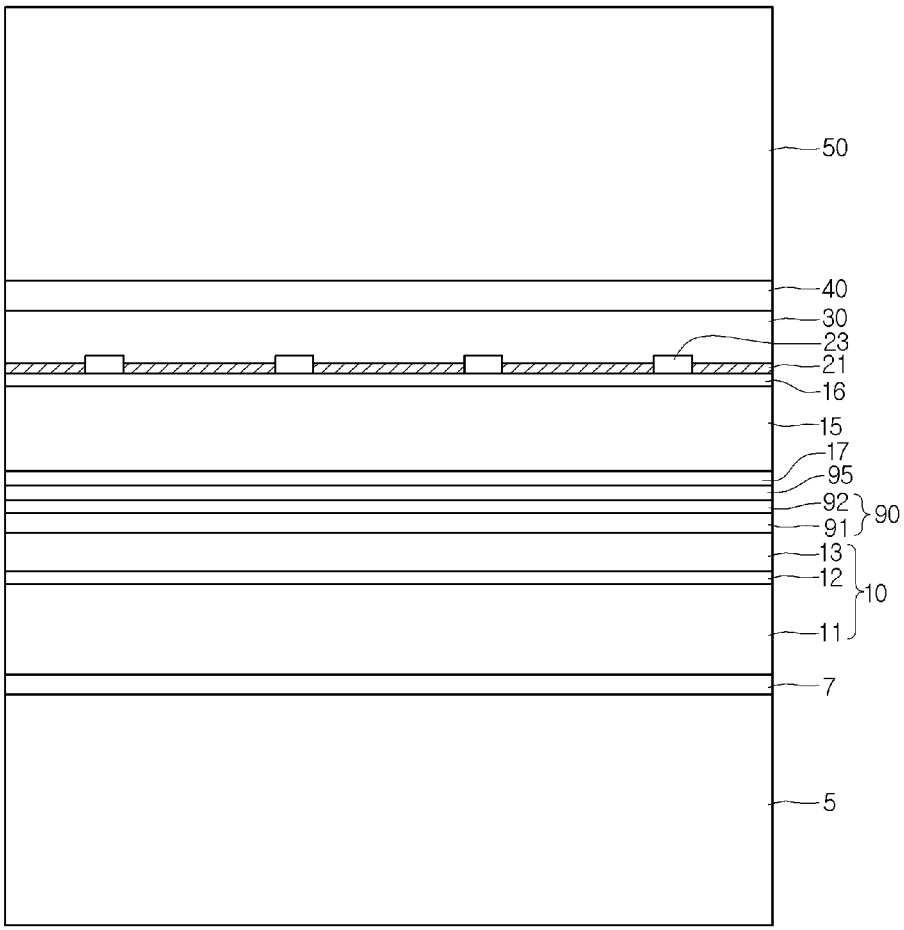
[Fig. 23]



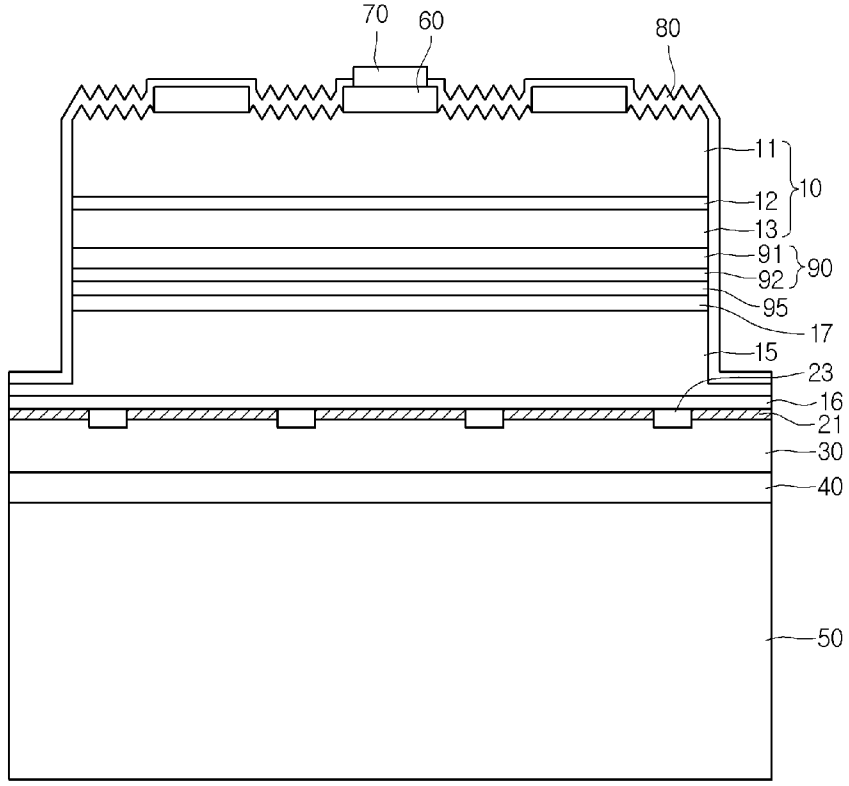
[Fig. 24]


23
30
21
16
15
17
95
92
91
90
13
12
10
11
7
5

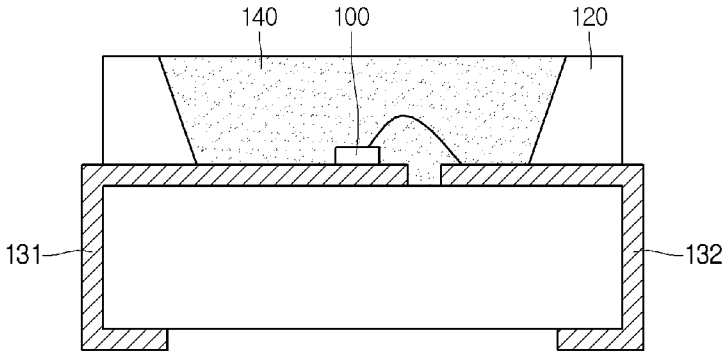
[Fig. 25]


50
40
30
23
21
16
15
17
95
92
91
90
13
12
10
11
7
5

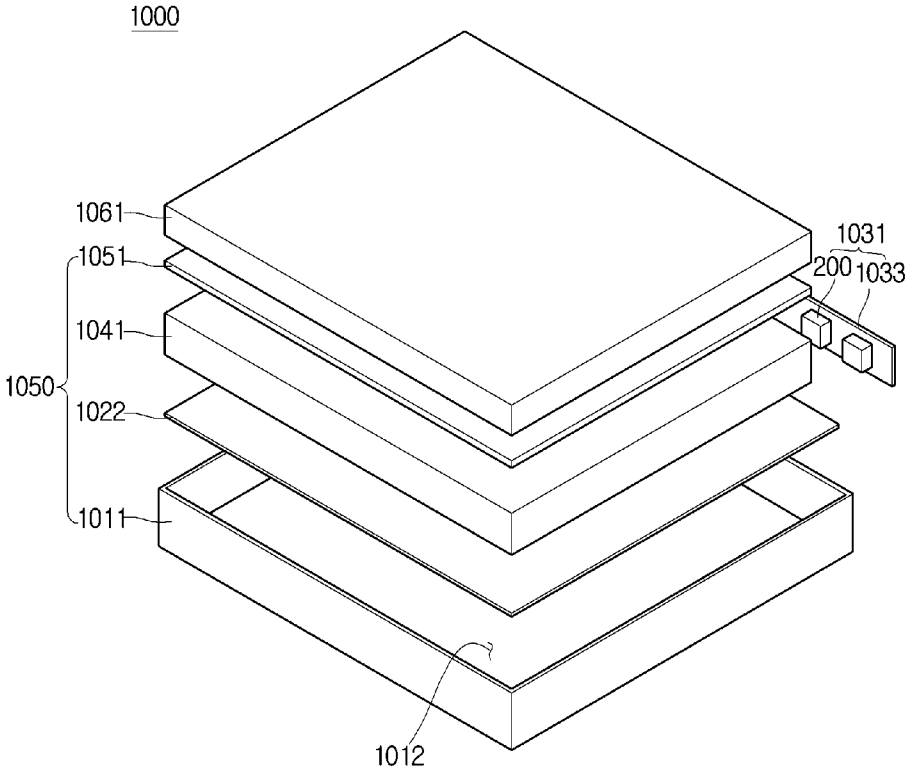
[Fig. 26]


70
60
80
11
10
12
13
91
90
92
95
17
15
23
16
21
30
40
50

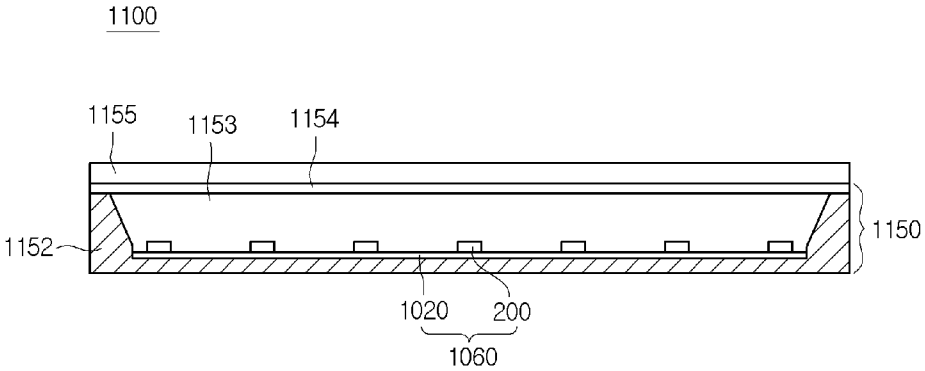
[Fig. 27]


140
100
120
131
132

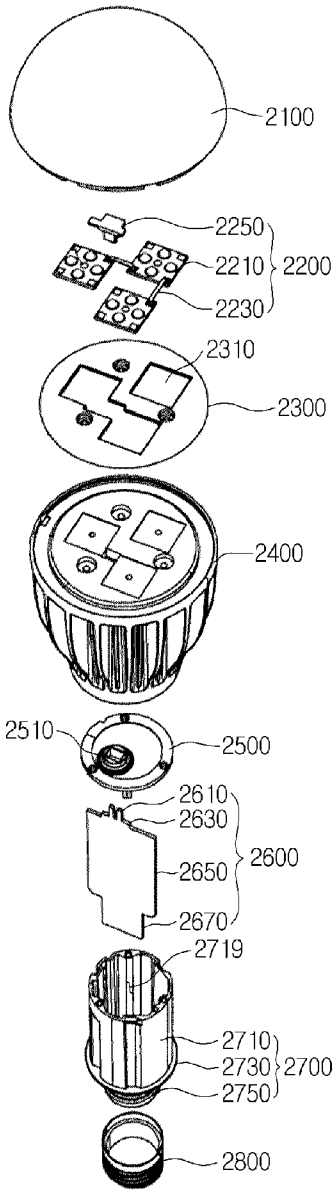
[Fig. 28]


1000
1061
1051
1041
1050
1022
1011
1012
1031
200
1033

[Fig. 29]


1100
1155
1153
1154
1152
1150
1020
200
1060

[Fig. 30]


2100
2250
2210
2230
2200
2310
2300
2400
2510
2500
2610
2630
2650
2670
2600
2719
2710
2730
2750
2700
2800

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2015/004307

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/36(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/36; H01L 33/10; H01L 33/14; H01L 33/38; H01L 33/22

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean Utility models and applications for Utility models: IPC as above
Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: light emitting device, semiconductor layer, active layer, protection layer, through hole, metal point, electrode pad

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-134280 A (HITACHI CABLE LTD.) 12 July 2012 See paragraphs [0019]-[0021]; and figures 1, 3.	1-8
Y	KR 10-2012-0137181 A (LG INNOTEK CO., LTD.) 20 December 2012 See paragraphs [0113]-[0123]; and figures 15-16.	1-8
A	KR 10-2010-0023274 A (SEOUL OPTO DEVICE CO,. LTD.) 04 March 2010 See paragraphs [0059]-[0067]; and figure 12.	1-8
A	KR 10-2013-0106675 A (SEOUL SEMICONDUCTOR CO., LTD.) 30 September 2013 See paragraphs [0019]-[0034]; and figure 1.	1-8
A	KR 10-2011-0083292 A (EPIVALLEY CO., LTD.) 20 July 2011 See paragraphs [0023]-[0029]; and figures 2-4.	1-8

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
04 SEPTEMBER 2015 (04.09.2015)	**04 SEPTEMBER 2015 (04.09.2015)**

Name and mailing address of the ISA/**KR**
Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701, Republic of Korea
Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2015/004307

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The invention of group 1: claims 1-8 pertain to a light emitting element including a first electrode comprising a plurality of metal dots respectively provided in a plurality of through holes so as to be electrically connected to a first conductive type semiconductor layer.
The invention of group 2: claims 9-17 pertain to a light emitting element including an energy buffer layer comprising: a first region in which an energy band gap is determined according to the distance from a light emitting structure; and a second region in which an energy band gap becomes narrower according to the distance from the first region.
The invention of group 3: claims 18-25 pertain to a light emitting element including a first window layer containing the same impurities as those contained in a second conductive type semiconductor layer, and a second window layer having a higher concentration of impurities than that of the first window layer.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
Claims 1-8

Remark on Protest

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☐ No protest accompanied the payment of additional search fees.

International application No.
PCT/KR2015/004307

Patent document cited in search report	Publication date	Patent family member	Publication date
JP 2012-134280 A	12/07/2012	NONE	
KR 10-2012-0137181 A	20/12/2012	NONE	
KR 10-2010-0023274 A	04/03/2010	KR 10-1478335 B1	02/01/2015
		KR 10-2014-0116365 A	02/10/2014
		KR 10-2015-0079532 A	08/07/2015
KR 10-2013-0106675 A	30/09/2013	NONE	
KR 10-2011-0083292 A	20/07/2011	WO 2011-087310 A2	21/07/2011
		WO 2011-087310 A3	20/10/2011

국 제 조 사 보 고 서

국제출원번호
PCT/KR2015/004307

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/36(2010.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)
H01L 33/36; H01L 33/10; H01L 33/14; H01L 33/38; H01L 33/22

조사된 기술분야에 속하는 최소문헌 이외의 문헌
한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))
eKOMPASS(특허청 내부 검색시스템) & 키워드: 발광소자, 반도체층, 활성층, 보호층, 관통홀, 금속 점, 전극패드

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	JP 2012-134280 A (HITACHI CABLE LTD.) 2012.07.12 단락 [0019]-[0021]; 및 도면 1, 3 참조.	1-8
Y	KR 10-2012-0137181 A (엘지이노텍 주식회사) 2012.12.20 단락 [0113]-[0123]; 및 도면 15-16 참조.	1-8
A	KR 10-2010-0023274 A (서울옵토디바이스주식회사) 2010.03.04 단락 [0059]-[0067]; 및 도면 12 참조.	1-8
A	KR 10-2013-0106675 A (서울반도체 주식회사) 2013.09.30 단락 [0019]-[0034]; 및 도면 1 참조.	1-8
A	KR 10-2011-0083292 A (주식회사 에피밸리) 2011.07.20 단락 [0023]-[0029]; 및 도면 2-4 참조.	1-8

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2015년 09월 04일 (04.09.2015)	2015년 09월 04일 (04.09.2015)

ISA/KR의 명칭 및 우편주소
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)
팩스 번호 +82-42-472-7140

심사관
박혜련
전화번호 +82-42-481-3463

국 제 조 사 보 고 서

국제출원번호
PCT/KR2015/004307

제2기재란 일부 청구항을 조사할 수 없는 경우의 의견(첫 번째 용지의 2의 계속)

PCT 제17조(2)(a)의 규정에 따라 다음과 같은 이유로 일부 청구항에 대하여 본 국제조사보고서가 작성되지 아니하였습니다.

1. ☐ 청구항:
이 청구항은 본 기관이 조사할 필요가 없는 대상에 관련됩니다. 즉,

2. ☐ 청구항:
이 청구항은 유효한 국제조사를 수행할 수 없을 정도로 소정의 요건을 충족하지 아니하는 국제출원의 부분과 관련됩니다. 구체적으로는,

3. ☐ 청구항:
이 청구항은 종속청구항이나 PCT규칙 6.4(a)의 두 번째 및 세 번째 문장의 규정에 따라 작성되어 있지 않습니다.

제3기재란 발명의 단일성이 결여된 경우의 의견(첫 번째 용지의 3의 계속)

본 국제조사기관은 본 국제출원에 다음과 같이 다수의 발명이 있다고 봅니다.

제1군 발명: 청구항 1-8은 복수의 관통홀 내에 각각 제공되어 제1 도전형 반도체층에 전기적으로 연결된 복수의 금속 점을 포함하는 제1 전극을 구비한 발광소자에 관한 것입니다.
제2군 발명: 청구항 9-17은 발광구조물로부터의 거리에 따라 에너지 밴드갭이 일정한 제1 영역과, 제1 영역으로부터의 거리에 따라 에너지 밴드갭이 점차적으로 작아지는 제2 영역을 포함하는 에너지 버퍼층을 구비한 발광소자에 관한 것입니다.
제3군 발명: 청구항 18-25는 제2 도전형 반도체층에 포함된 불순물과 같은 불순물을 포함하는 제1 윈도우층 및 제1 윈도우층에 비해 불순물 농도가 더 높은 제2 윈도우층을 구비한 발광소자에 관한 것입니다.

1. ☐ 출원인이 모든 추가수수료를 기간 내에 납부하였으므로, 본 국제조사보고서는 모든 조사 가능한 청구항을 대상으로 합니다.

2. ☐ 추가수수료 납부를 요구하지 않고도 모든 조사 가능한 청구항을 조사할 수 있었으므로, 본 기관은 추가수수료 납부를 요구하지 아니하였습니다.

3. ☐ 출원인이 추가수수료의 일부만을 기간 내에 납부하였으므로, 본 국제조사보고서는 수수료가 납부된 청구항만을 대상으로 합니다. 구체적인 청구항은 아래와 같습니다.

4. ☒ 출원인이 기간 내에 추가수수료를 납부하지 아니하였습니다. 따라서 본 국제조사보고서는 청구범위에 처음 기재된 발명에 한정되어 있으며, 해당 청구항은 아래와 같습니다.
1-8

이의신청에 관한 기재

☐ 출원인의 이의신청 및 이의신청료 납부(해당하는 경우)와 함께 추가수수료가 납부되었습니다.

☐ 출원인의 이의신청과 함께 추가수수료가 납부되었으나 이의신청료가 보정요구서에 명시된 기간 내에 납부되지 아니하였습니다.

☐ 이의신청 없이 추가수수료가 납부되었습니다.

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2015/004307

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
JP 2012-134280 A	2012/07/12	없음	
KR 10-2012-0137181 A	2012/12/20	없음	
KR 10-2010-0023274 A	2010/03/04	KR 10-1478335 B1	2015/01/02
		KR 10-2014-0116365 A	2014/10/02
		KR 10-2015-0079532 A	2015/07/08
KR 10-2013-0106675 A	2013/09/30	없음	
KR 10-2011-0083292 A	2011/07/20	WO 2011-087310 A2	2011/07/21
		WO 2011-087310 A3	2011/10/20