

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成22年9月30日(2010.9.30)

【公開番号】特開2009-49170(P2009-49170A)

【公開日】平成21年3月5日(2009.3.5)

【年通号数】公開・登録公報2009-009

【出願番号】特願2007-213554(P2007-213554)

【国際特許分類】

H 01 L 21/60 (2006.01)

H 01 L 21/3205 (2006.01)

H 01 L 23/52 (2006.01)

【F I】

H 01 L 21/92 602P

H 01 L 21/88 T

H 01 L 21/92 602Q

H 01 L 21/92 604T

【手続補正書】

【提出日】平成22年8月16日(2010.8.16)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

以下の工程を含むことを特徴とする半導体装置の実装方法：

(a) 第1の面と、前記第1の面に形成され、且つ第1ピッチで配置された複数の第1ランドと、前記第1の面に形成され、且つ前記複数の第1ランドよりも小さく形成され、且つ前記複数の第1ランドよりも前記第1の面の中央部寄りに前記第1ピッチよりも小さな第2ピッチで配置された複数の第2ランドと、前記複数の第1ランドにそれぞれ接続され、且つ第1の高さを有し、且つ第1の径を有する複数の第1バンプと、前記複数の第2ランドにそれぞれ接続され、且つ前記第1の高さよりも小さな第2の高さを有し、且つ前記第1の径よりも小さな第2の径を有する複数の第2バンプと、を備えた半導体装置を準備する工程；

(b) 前記複数の第1バンプを介して前記半導体装置を実装基板に実装し、前記複数の第1バンプおよび前記複数の第2バンプをアンダーフィル樹脂で覆う工程。

【請求項2】

請求項1記載の半導体装置の実装方法において、

前記複数の第1バンプは、前記実装基板への接続に用いられる端子、前記実装基板への接続並びにスクリーニングテスターとの接続に用いられる端子、及び前記実装基板への接続に用いられず、且つスクリーニングテスターとの接続に用いられる端子に割り当てられ、

前記複数の第2バンプは、前記実装基板への接続に用いられず且つスクリーニングテスターとの接続に用いられない端子に割り当てられる。

【請求項3】

請求項2記載の半導体装置の実装方法において、

前記複数の第1バンプのうちスクリーニングテスターとの接続に用いられない端子は出力端子又は入出力端子である。

【請求項4】

請求項 3 記載の半導体装置の実装方法において、

前記複数の第1バンプのうちスクリーニングテスタとの接続に用いられる端子は入力端子である。

**【請求項 5】**

請求項 1 記載の半導体装置の実装方法において、

前記半導体装置は、さらに、回路が形成された半導体集積回路チップを備えており、

前記回路として、第1回路と前記第1回路に信号線によって接続される第2回路とを有し、

前記第2回路に接続される外部端子の一部又は全部は、前記第2バンプであり、

前記第1回路に接続される外部端子の全部は、前記第1バンプである。

**【請求項 6】**

請求項 5 記載の半導体装置の実装方法において、

前記第1回路は、命令を実行する中央処理装置を含み、

前記第2回路は、前記中央処理装置によって制御される周辺回路を含む。

**【手続補正 2】**

**【補正対象書類名】**明細書

**【補正対象項目名】**発明の名称

**【補正方法】**変更

**【補正の内容】**

**【発明の名称】**半導体装置の実装方法