

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成20年6月19日(2008.6.19)

【公開番号】特開2006-19727(P2006-19727A)

【公開日】平成18年1月19日(2006.1.19)

【年通号数】公開・登録公報2006-003

【出願番号】特願2005-183624(P2005-183624)

【国際特許分類】

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 29/78 (2006.01)

【F I】

H 0 1 L 29/78 6 1 8 Z

H 0 1 L 29/78 3 0 1 S

H 0 1 L 29/78 6 1 6 L

H 0 1 L 29/78 6 1 6 V

【手続補正書】

【提出日】平成20年4月23日(2008.4.23)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

P M O S F E T を形成する方法であって、
埋め込み絶縁体層と前記埋め込み絶縁体層の上の S O I 層とを有する S O I ウェハを準備し、

ゲート絶縁体層を前記 S O I 層の上方に形成し、

下側にチャンネルを有するトランジスタゲートを前記 S O I 層の上に形成し、

絶縁体側壁を前記ゲートの第 1 の側面及び第 2 の側面に形成し、

ドーパントを含有するドーピング層を、前記 S O I 層上で前記絶縁体側壁に隣接してエピタキシャル形成し、

前記ドーパントを前記ドーピング層から前記 S O I 層の中に拡散させ、これによって、S O I 表面に対して平行な水平方向の圧縮応力と、前記 S O I 表面に対して直角の垂直方向の引張り応力とを前記チャンネルに生成し、前記拡散は前記ドーパントが前記 S O I 層の底面に到達するまで継続されること、を含む方法。

【請求項 2】

前記拡散ステップが、高温アニールにより行われる請求項 1 に記載の方法。

【請求項 3】

P M O S F E T を形成する方法であって、

埋め込み絶縁体層と前記埋め込み絶縁体層の上の S O I 層とを有する S O I ウェハを準備し、

ゲート絶縁体層を前記 S O I 層の上方に形成し、

下側にチャンネルを有するトランジスタゲートを前記 S O I 層の上に形成し、

絶縁体側壁を前記ゲートの第 1 の側面及び第 2 の側面に形成し、

ドーパントを含有するドーピング層を、前記 S O I 層上で前記絶縁体側壁に隣接してエピタキシャル形成し、

前記ドーパントを前記ドーピング層から前記ＳＯＩ層の中に拡散させ、これによって、ＳＯＩ表面に対して平行な水平方向の圧縮応力と、前記ＳＯＩ表面に対して直角の垂直方向の引張り応力とを前記チャンネルに生成し、前記拡散は前記ドーパントが前記ＳＯＩ層の底面に到達する前に停止される、ことを含む方法。

【請求項４】

ＰＭＯＳＦＥＴを形成する方法であって、
埋め込み絶縁体層と前記埋め込み絶縁体層の上のＳＯＩ層とを有するＳＯＩウェハを準備し、

ゲート絶縁体層を前記ＳＯＩ層の上方に形成し、
下側にチャンネルを有するトランジスタゲートを前記ＳＯＩ層の上に形成し、
絶縁体側壁を前記ゲートの第１の側面及び第２の側面に形成し、
ドーパントを含有するドーピング層を、前記ＳＯＩ層上で前記絶縁体側壁に隣接してエピタキシャル形成し、

前記ドーパントを前記ドーピング層から前記ＳＯＩ層の中に拡散させ、これによって、ＳＯＩ表面に対して平行な水平方向の圧縮応力と、前記ＳＯＩ表面に対して直角の垂直方向の引張り応力とを前記チャンネルに生成することを含み、

前記ドーピング層が、原子番号２０％より大きいゲルマニウム濃度をもつＳｉＧｅである、方法。

【請求項５】

ＰＭＯＳＦＥＴを形成する方法であって、
埋め込み絶縁体層と前記埋め込み絶縁体層の上のＳＯＩ層とを有するＳＯＩウェハを準備し、

ゲート絶縁体層を前記ＳＯＩ層の上方に形成し、
下側にチャンネルを有するトランジスタゲートを前記ＳＯＩ層の上に形成し、
絶縁体側壁を前記ゲートの第１の側面及び第２の側面に形成し、
ドーパントを含有するドーピング層を、前記ＳＯＩ層上で前記絶縁体側壁に隣接してエピタキシャル形成し、

前記ドーパントを前記ドーピング層から前記ＳＯＩ層の中に拡散させ、これによって、ＳＯＩ表面に対して平行な水平方向の圧縮応力と、前記ＳＯＩ表面に対して直角の垂直方向の引張り応力とを前記チャンネルに生成し、

熱酸化物の層を前記ドーピング層上に成長させ、これによって、該ドーピング層内の前記ドーパントを前記ＳＯＩ層の中に拡散させること、を含む方法。

【請求項６】

前記ドーパントを拡散させる前記ステップの後に、前記熱酸化物を除去するステップをさらに含む請求項５に記載の方法。

【請求項７】

前記ドーパントが前記ＳＯＩ層の底面に到達するまで前記拡散ステップが継続される請求項５に記載の方法。

【請求項８】

前記ドーパントが前記ＳＯＩ層の底面に到達する前に前記拡散ステップが停止される請求項５に記載の方法。

【請求項９】

前記ドーピング層がＳｉＧｅである請求項５に記載の方法。

【請求項１０】

前記ドーピング層が、２０％より大きいゲルマニウム濃度をもつＳｉＧｅである請求項９に記載の方法。

【請求項１１】

ＰＭＯＳＦＥＴを形成する方法であって、
バルクシリコンウェハを準備し、
ゲート絶縁体層を前記バルクシリコンの上方に形成し、

下側にチャンネルを有するトランジスタゲートを前記バルクシリコンの上に形成し、
絶縁体側壁を前記ゲートの第1の側面及び第2の側面に形成し、
ゲルマニウムを含有するドーピング層を、前記バルクシリコン上で前記絶縁体側壁に隣接してエピタキシャル形成し、
ゲルマニウムを前記ドーピング層から前記バルクシリコンの中に拡散させ、これによって、(SOI表面に対して平行な)水平方向の圧縮応力と、(SOI表面に対して直角の)垂直方向の引張り応力とを前記チャンネルに生成することを含み、
前記ドーピング層が、20%より大きいゲルマニウム濃度をもつSiGeである、方法。

【請求項12】

PMOSFETを形成する方法であって、
バルクシリコンウェハーを準備し、
ゲート絶縁体層を前記バルクシリコンの上方に形成し、
下側にチャンネルを有するトランジスタゲートを前記バルクシリコンの上に形成し、
絶縁体側壁を前記ゲートの第1の側面及び第2の側面に形成し、
ゲルマニウムを含有するドーピング層を、前記バルクシリコン上で前記絶縁体側壁に隣接してエピタキシャル形成し、
ゲルマニウムを前記ドーピング層から前記バルクシリコンの中に拡散させ、これによって、(SOI表面に対して平行な)水平方向の圧縮応力と、(SOI表面に対して直角の)垂直方向の引張り応力とを前記チャンネルに生成し、
熱酸化物の層を前記ドーパント層上に成長させ、これによって、前記ドーパントを前記バルクシリコンの中に拡散させること、含む方法。

【請求項13】

前記ドーパントを拡散させる前記ステップの後に、前記熱酸化物を除去するステップをさらに含む請求項12に記載の方法。

【請求項14】

前記ドーピング層がSiGeである請求項12に記載の方法。

【請求項15】

前記ドーピング層が、20%より大きいゲルマニウム濃度をもつSiGeである請求項14に記載の方法。

【請求項16】

埋め込み絶縁体層と前記埋め込み絶縁体層の上のSOI層とを有するSOIウェハーに形成された少なくとも1つのPMOSFETを含む集積回路であって、

前記少なくとも1つのPMOSFETが、前記SOI層の上方のゲート絶縁体と、該SOI層の上であって下側にチャンネルを有するトランジスタゲートとを有し、前記チャンネルは、該チャンネルにおいてSOI表面に対して平行な水平方向の圧縮応力と、前記SOI表面に対して直角の垂直方向の引張り応力とを有し、

前記SOI層が、前記水平方向の前記圧縮応力を生成するドーパントの濃度勾配を有し、

前記ドーパントの前記濃度が、該SOI層の上面において最大となることを特徴とする集積回路。

【請求項17】

前記ドーパントの濃度勾配が、前記SOI層の厚さより少ないドーパント深さまで延びる請求項16に記載の集積回路。

【請求項18】

前記SOI層がシリコンであり、前記ドーパントがゲルマニウムである請求項17に記載の集積回路。

【請求項19】

前記濃度勾配が高温アニールにより形成された請求項17に記載の集積回路。

【請求項20】

前記濃度勾配が、前記ＳＯＩ層の上に配設された成層ドーパント層を熱酸化することにより形成された請求項 １７ に記載の集積回路。