

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成28年1月21日 (2016.1.21)

【公開番号】特開2014-235501 (P2014-235501A)

【公開日】平成26年12月15日 (2014.12.15)

【年通号数】公開・登録公報2014-069

【出願番号】特願2013-115614 (P2013-115614)

【国際特許分類】

G 0 6 F 13/10 (2006.01)

G 0 6 F 9/46 (2006.01)

G 0 6 F 12/00 (2006.01)

G 0 6 F 12/10 (2016.01)

G 0 6 F 13/14 (2006.01)

G 0 6 F 3/06 (2006.01)

【 F I 】

G 0 6 F 13/10 3 3 0 C

G 0 6 F 9/46 3 5 0

G 0 6 F 12/00 5 1 4 E

G 0 6 F 12/10 5 5 3 Z

G 0 6 F 13/14 3 1 0 H

G 0 6 F 3/06 3 0 1 Z

【手続補正書】

【提出日】平成27年11月20日 (2015.11.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

仮想化支援機能を有する複数のプロセッサと、メモリと、前記プロセッサにアクセスされるストレージデバイスとを含むストレージ装置の制御方法であって、

前記ストレージ装置は、

前記プロセッサのうち仮想化支援機能を無効にした第 1 のプロセッサグループと、前記プロセッサのうち仮想化支援機能を有効にした第 2 のプロセッサグループと、を含み、

前記ストレージデバイスを制御する第 1 の OS に前記第 1 のプロセッサグループを割り当てて、前記第 1 の OS を起動させる第 1 のステップと、

仮想マシンを稼働させる仮想化部に前記第 2 のプロセッサグループを割り当て、前記仮想化部を起動させる第 2 のステップと、

前記仮想化部が、前記メモリのうちの所定の領域を第 2 の OS に割り当てて、当該第 2 の OS を起動させる第 3 のステップと、

前記仮想化部が、前記メモリに前記第 1 の OS と第 2 の OS が通信を行う通信経路を設定する第 4 のステップと、

を含むことを特徴とするストレージ装置の制御方法。

【請求項 2】

請求項 1 に記載のストレージ装置の制御方法であって、

前記仮想化部が、前記メモリ上に配置した前記通信経路のアドレス情報および生成状態を含む通信経路制御情報を生成する第 5 のステップと、

前記仮想化部が、前記通信経路の利用開始を検出する第 6 のステップと、  
前記仮想化部が、前記通信経路の利用開始を前記第 1 の OS に通知する第 7 のステップと、  
をさらに含むことを特徴とするストレージ装置の制御方法。

【請求項 3】

請求項 2 に記載のストレージ装置の制御方法であって、  
前記第 4 のステップは、  
前記仮想化部が、前記メモリに前記仮想化部と前記第 1 の OS の双方がアクセス可能な共有領域を設定し、  
前記第 5 のステップは、  
前記仮想化部が、前記第 2 の OS に割り当てたメモリの領域について、前記第 2 の OS から認識されるゲスト物理アドレスと、前記第 1 の OS から認識されるホスト物理アドレスとの関連付けを保持するアドレス変換情報を生成し、  
前記第 3 のステップは、  
前記仮想化部が、前記アドレス変換情報を確定するステップと、  
前記仮想化部が、前記アドレス変換情報を、前記共有領域に格納するステップと、  
前記仮想化部が、前記第 1 の OS に対して、前記アドレス変換情報を前記共有領域に格納したことを通知するステップと、  
を含むことを特徴とするストレージ装置の制御方法。

【請求項 4】

請求項 3 に記載のストレージ装置の制御方法であって、  
前記通信経路は、前記ストレージデバイスへの要求と、該要求に付随するデータの位置情報を含むバッファアドレスリストと、を格納する要求バッファを含み、  
前記第 2 の OS が、前記ストレージデバイスに対する要求と当該要求に付随するデータを受信する第 8 のステップと、  
前記第 2 の OS が、前記受信したデータの位置情報を示すバッファアドレスリストを生成する第 9 のステップと、  
前記第 2 の OS が、前記要求バッファに対して前記要求とバッファアドレスリストを格納する第 10 のステップと、  
前記第 1 の OS が、前記要求バッファから前記要求を取得し、前記バッファアドレスリストを参照して前記要求に付随するデータを取得する第 11 のステップと、  
をさらに含むことを特徴とするストレージ装置の制御方法。

【請求項 5】

請求項 4 に記載のストレージ装置の制御方法であって、  
前記仮想化部は、前記要求バッファに対して新たな要求を格納する位置を示す要求 P I ( P r o d u c e r I n d e x ) レジスタと、前記要求バッファから読み込む要求の位置を指し示す要求 C I ( C o n s u m e r I n d e x ) レジスタと、を前記メモリ上に設定し、前記第 1 の OS 及び前記第 2 の OS に対して前記要求 P I レジスタと前記要求 C I レジスタとを提供し、  
前記第 10 のステップは、  
前記第 2 の OS は、前記要求バッファに対して前記要求とバッファアドレスリストを格納した後に、前記要求 P I レジスタを更新し、  
前記第 11 のステップは、  
前記第 1 の OS が、前記要求 P I レジスタの更新を監視して、前記要求 P I レジスタが更新されたときには、前記要求バッファから前記ストレージデバイスへの要求と、前記要求に付随するデータを取得してから前記要求 C I レジスタを更新することを特徴とするストレージ装置の制御方法。

【請求項 6】

請求項 5 に記載のストレージ装置の制御方法であって、  
前記第 11 のステップは、

前記第 1 の OS が、前記バッファアドレスリストを参照して、前記バッファアドレスリストに格納された前記データの位置情報を前記ゲスト物理アドレスで取得し、前記アドレス変換情報を取得して前記ゲスト物理アドレスを、前記ホスト物理アドレスに変換し、前記変換されたホスト物理アドレスを用いて、前記データの読出しを行うことを特徴とするストレージ装置の制御方法。

【請求項 7】

請求項 4 に記載のストレージ装置の制御方法であって、

前記通信経路は、前記ストレージデバイスに対する前記要求の処理結果を含む応答を格納する応答バッファを含み、

前記第 1 の OS が、前記取得した要求をストレージデバイスに対して実行し、前記ストレージデバイスからの応答を取得する第 12 のステップと、

前記第 1 の OS が、前記応答を前記応答バッファに格納する第 13 のステップと、

前記第 2 の OS は、前記応答バッファから前記応答を取得する第 14 のステップと、をさらに含むことを特徴とするストレージ装置の制御方法。

【請求項 8】

請求項 7 に記載のストレージ装置の制御方法であって、

前記仮想化部は、前記応答バッファに対して新たな応答を格納する位置を示す応答 P I ( Producer Index ) レジスタと、前記応答バッファから次に読み出す応答を指し示す応答 C I ( Consumer Index ) レジスタと、を前記メモリ上に設定し、前記第 1 の OS および前記第 2 の OS に対して前記応答 P I レジスタと前記応答 C I レジスタとを提供し、

前記第 13 のステップは、

前記第 1 の OS が、前記応答バッファに前記応答を格納した後に、前記応答 P I レジスタを更新し、前記仮想化部に対して割り込みを通知し、

前記第 14 のステップは、

前記仮想化部が前記割り込みを受信すると前記第 2 の OS に対して当該割り込みを通知し、前記第 2 の OS は、前記応答 C I レジスタを参照して前記応答バッファから前記応答を読み出した後、前記応答 C I レジスタを更新することを特徴とするストレージ装置の制御方法。

【請求項 9】

仮想化支援機能を有する複数のプロセッサと、メモリと、前記プロセッサにアクセスされるストレージデバイスとを含むストレージ装置であって、

前記プロセッサのうち仮想化支援機能を無効にした第 1 のプロセッサグループと、

前記プロセッサのうち仮想化支援機能を有効にした第 2 のプロセッサグループと、

前記第 1 のプロセッサグループを割り当てて、前記ストレージデバイスを制御する第 1 の OS と、

前記第 2 のプロセッサグループを割り当てて、仮想マシンを稼働させる仮想化部と、を有し、

前記仮想化部は、

前記メモリのうちの所定の領域を第 2 の OS に割り当てて、当該第 2 の OS を起動して仮想マシンとして提供し、前記メモリ上に前記第 1 の OS と第 2 の OS が通信を行う通信経路を設定することを特徴とするストレージ装置。

【請求項 10】

請求項 9 に記載のストレージ装置であって、

前記仮想化部は、

前記メモリ上に配置した前記通信経路のアドレス情報および生成状態を含む通信経路制御情報を生成し、前記通信経路の利用開始を検出し、前記利用開始を検出したときには、前記通信経路の利用開始を前記第 1 の OS に通知することを特徴とするストレージ装置。

【請求項 11】

請求項 10 に記載のストレージ装置であって、

前記仮想化部は、

前記メモリに前記仮想化部と前記第１のＯＳの双方がアクセス可能な共有領域を設定し、前記第２のＯＳに割り当てたメモリの領域について、前記第２のＯＳから認識されるゲスト物理アドレスと、前記第１のＯＳから認識されるホスト物理アドレスとの関連付けを保持するアドレス変換情報を生成して前記共有領域に格納し、前記第１のＯＳに対して、前記アドレス変換情報を前記共有領域に格納したことを通知することを特徴とするストレージ装置。

【請求項１２】

請求項１１に記載のストレージ装置であって、

前記通信経路は、前記ストレージデバイスへの要求と、該要求に付随するデータの位置情報を含むバッファアドレスリストと、を格納する要求バッファを含み、

前記仮想化部は、

前記第２のＯＳが、ストレージデバイスに対する要求と当該要求に付随するデータを受信し、前記受信したデータの位置情報を示すバッファアドレスリストを生成して、前記要求バッファに対して前記要求とバッファアドレスリストを格納し、

前記第１のＯＳは、

前記要求バッファから前記要求を取得し、前記バッファアドレスリストを参照して前記要求に付随するデータを取得することを特徴とするストレージ装置。

【請求項１３】

請求項１２に記載のストレージ装置であって、

前記仮想化部は、

前記要求バッファに対して新たな要求を格納する位置を示す要求ＰＩ（Producer Index）レジスタと、前記要求バッファから読み込む要求の位置を指し示す要求ＣＩ（Consumer Index）レジスタと、を前記メモリ上に設定し、前記第１のＯＳ及び前記第２のＯＳに対して前記要求ＰＩレジスタと前記要求ＣＩレジスタとを提供し、前記第２のＯＳが、前記要求バッファに対して前記要求とバッファアドレスリストを格納した後に、前記要求ＰＩレジスタを更新し、

前記第１のＯＳは、

前記要求ＰＩレジスタの更新を監視して、前記要求ＰＩレジスタが更新されたときには、前記要求バッファから前記ストレージデバイスへの要求と、前記要求に付随するデータを取得してから前記要求ＣＩレジスタを更新することを特徴とするストレージ装置。

【請求項１４】

請求項１３に記載のストレージ装置であって、

前記第１のＯＳは、

前記バッファアドレスリストを参照して、前記バッファアドレスリストに格納された前記データの位置情報をゲスト物理アドレスで取得し、前記アドレス変換情報を取得して前記ゲスト物理アドレスを、ホスト物理アドレスに変換し、前記変換されたホスト物理アドレスを用いて、前記データの読出しを行うことを特徴とするストレージ装置。

【請求項１５】

仮想化支援機能を有する複数のプロセッサと、メモリとを含む情報処理装置であって、

前記プロセッサのうち仮想化支援機能を無効にした第１のプロセッサグループと、

前記プロセッサのうち仮想化支援機能を有効にした第２のプロセッサグループと、

前記第２のプロセッサグループを割り当てて、１以上の仮想マシンを稼働させる仮想化部と、

前記メモリ上に設定されて、前記仮想マシンと前記第１のプロセッサグループが通信を行う通信経路と、

を備えたことを特徴とする情報処理装置。

【手続補正２】

【補正対象書類名】明細書

【補正対象項目名】００１６

【補正方法】変更

【補正の内容】

【 0 0 1 6 】

本発明は、仮想化支援機能を有する複数のプロセッサと、メモリと、前記プロセッサにアクセスされるストレージデバイスとを含むストレージ装置の制御方法であって、前記ストレージ装置は、前記プロセッサのうち仮想化支援機能を無効にした第1のプロセッサグループと、前記プロセッサのうち仮想化支援機能を有効にした第2のプロセッサグループと、を含み、前記ストレージデバイスを制御する第1のOSに前記第1のプロセッサグループを割り当てて、前記第1のOSを起動させる第1のステップと、仮想マシンを稼働させる仮想化部に前記第2のプロセッサグループを割り当て、前記仮想化部を起動させる第2のステップと、前記仮想化部が、前記メモリのうちの所定の領域を第2のOSに割り当てて、当該第2のOSを起動させる第3のステップと、前記仮想化部が、前記メモリに前記第1のOSと第2のOSが通信を行う通信経路を設定する第4のステップと、を含む。