

(21)申請案號：113128356

(22)申請日：中華民國 113 (2024) 年 07 月 30 日

(51)Int. Cl. :

H10D30/67 (2025.01)

G02F1/1368 (2006.01)

G09F9/30 (2006.01)

G09F9/33 (2006.01)

G09F9/35 (2006.01)

(30)優先權：2023/08/04

日本

2023-127853

(71)申請人：日商半導體能源研究所股份有限公司(日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：佐藤学 SATO, MANABU (JP) ；土橋正佳 DOBASHI, MASAYOSHI (JP) ；神長正美 JINTYOU, MASAMI (JP)

(74)代理人：林怡芳；童啓哲

申請實體審查：無 申請專利範圍項數：9 項 圖式數：25 共 148 頁

(54)名稱

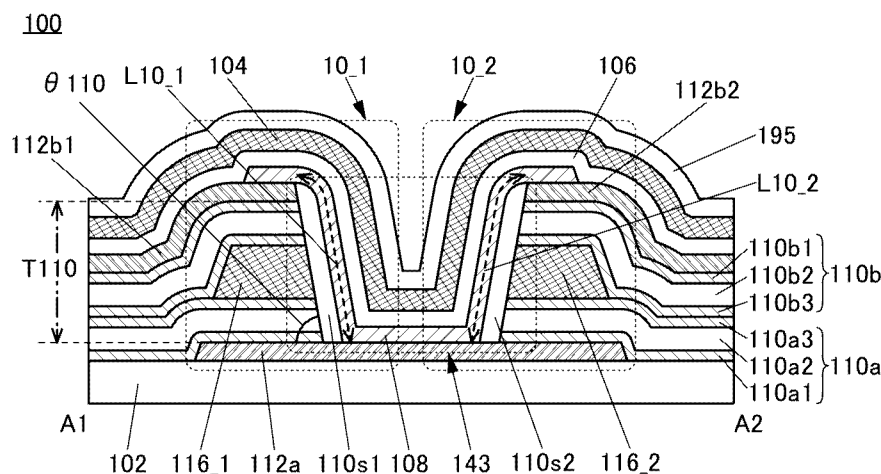
半導體裝置、顯示裝置及半導體裝置的製造方法

(57)摘要

提供一種包括微型電晶體且積體度高的半導體裝置。半導體裝置包括兩個垂直電晶體及絕緣層。絕緣層中設置有使用曝光裝置形成的線狀開口部，以開口部的相對的側壁為通道長度方向的兩個垂直電晶體相對。兩個垂直電晶體共同使用源極電極和汲極電極中的一個，並且其上不同區域中層疊有各電晶體的閘極電極及源極電極和汲極電極中的另一個。兩個電晶體的閘極絕緣層以與開口部的側壁接觸的方式設置。半導體層以隔著閘極絕緣層沿開口部的側壁及底面的方式設置。兩個垂直電晶體共同使用半導體層。

指定代表圖：

符號簡單說明：



【圖 1B】

10 1:電晶體

10 2:電晶體

100:半導體裝置

102:基板

104:導電層

106:絕緣層

108:半導體層

110a:絕緣層

110a1:絕緣層

110a2:絕緣層

110a3:絕緣層

110b:絕緣層

- 110b1:絕緣層
- 110b2:絕緣層
- 110b3:絕緣層
- 110s1:絕緣層
- 110s2:絕緣層
- 110:絕緣層
- 112a:導電層
- 112b1:導電層
- 112b2:導電層
- 116_1:導電層
- 116_2:導電層
- 143:開口部
- 195:絕緣層

【發明摘要】

【中文發明名稱】 半導體裝置、顯示裝置及半導體裝置的製造方法

【中文】

提供一種包括微型電晶體且積體度高的半導體裝置。半導體裝置包括兩個垂直電晶體及絕緣層。絕緣層中設置有使用曝光裝置形成的線狀開口部，以開口部的相對的側壁為通道長度方向的兩個垂直電晶體相對。兩個垂直電晶體共同使用源極電極和汲極電極中的一個，並且其上不同區域中層疊有各電晶體的閘極電極及源極電極和汲極電極中的另一個。兩個電晶體的閘極絕緣層以與開口部的側壁接觸的方式設置。半導體層以隔著閘極絕緣層沿開口部的側壁及底面的方式設置。兩個垂直電晶體共同使用半導體層。

【指定代表圖】 圖1B

【代表圖之符號簡單說明】

10_1：電晶體

10_2：電晶體

100：半導體裝置

102：基板

104：導電層

106：絕緣層

108：半導體層

110a：絕緣層

110a1：絕緣層

110a2：絕緣層

110a3：絕緣層

110b：絕緣層

110b1：絕緣層

110b2：絕緣層

110b3：絕緣層

110s1：絕緣層

110s2：絕緣層

110：絕緣層

112a：導電層

112b1：導電層

112b2：導電層

116_1：導電層

116_2：導電層

143：開口部

195：絕緣層

【發明說明書】

【中文發明名稱】 半導體裝置、顯示裝置及半導體裝置的製造方法

【技術領域】

【0001】本發明的一個實施方式係關於一種電晶體。本發明的一個實施方式係關於一種包括電晶體的半導體裝置。本發明的一個實施方式係關於一種包括電晶體的顯示裝置。本發明的一個實施方式係關於一種包括電晶體的半導體裝置的製造方法。

【0002】注意，本發明的一個實施方式不侷限於上述技術領域。作為本說明書等所公開的本發明的一個實施方式的技術領域的例子，可以舉出半導體裝置、顯示裝置、發光裝置、蓄電裝置、記憶體裝置、照明設備、輸入裝置、輸入輸出裝置、包括這些裝置的電子裝置、這些裝置的驅動方法或這些裝置的製造方法。半導體裝置是指能夠藉由利用半導體特性而工作的所有裝置。

【先前技術】

【0003】作為顯示裝置之一，有使用液晶元件作為顯示元件的液晶顯示裝置。例如，像素電極以矩陣狀配置且各像素電極連接有切換元件的主動矩陣型液晶顯示裝置被用於智慧手機、平板終端、顯示器裝置、電視機、數位看板等各種設置中。

【0004】已知液晶顯示裝置大致分為透射型和反射型這兩種類型。液晶顯示裝置的像素中的有效顯示面積比（也稱為開口率）越大顯示越明亮，還有助於降低功耗，所以要求提高開口率。

【0005】例如，已知有將以金屬氧化物為通道形成區域的電晶體用作連接到各像素電極的切換元件的主動矩陣型液晶顯示裝置。專利文獻 1 公開了一種採用將金屬氧化物用於通道形成區域的電晶體來提高開口率的液晶顯示裝置。

【0006】

[專利文獻 1]日本專利申請公開第 2018-189938 號公報

【發明內容】

【0007】為了進一步提高液晶顯示裝置的開口率及清晰度，用於像素電路的電晶體被要求進一步的小型化。鑒於此，本發明的一個實施方式的目的之一是提供一種能夠實現微型化的電晶體。此外，本發明的一個實施方式的目的之一是提供一種電特性良好的電晶體。此外，本發明的一個實施方式的目的之一是提供一種通道長度短的電晶體。此外，本發明的一個實施方式的目的之一是提供一種佔有面積小的電晶體。

【0008】此外，本發明的一個實施方式的目的之一是提供一種包括微型電晶體的小型半導體裝置。此外，本發明的一個實施方式的目的之一是提供一種包括微型電晶體且積體度高的半導體裝置。

【0009】此外，本發明的一個實施方式的目的之一是提供一種高開口率的液晶顯示裝置。此外，本發明的一個實施方式的目的之一是提供一種高清晰的液晶顯示裝置。此外，本發明的一個實施方式的目的之一是提供一種低功耗的液晶顯示裝置。此外，本發明的一個實施方式的目的之一是提供一種能夠進行高速驅動的液晶顯示裝置。此外，本發明的一個實施方式的目的之一是提供一種高顯示品質的顯示裝置。

【0010】此外，本發明的一個實施方式的目的之一是提供一種具有新穎結構的電晶體、半導體裝置、顯示裝置、電子裝置及這些裝置的製造方法。此外，本發明的一個實施方式的目的之一是提供一種高可靠性的電晶體、半導體裝置、顯示裝置、電子裝置及這些裝置的製造方法。本發明的一個實施方式的目的之一是至少減輕習知技術的問題中的至少一個。

【0011】注意，這些目的的記載並不妨礙其他目的的存在。注意，本發明的一個實施方式並不需要實現所有上述目的。可以從說明書、圖式、申請專利範圍等的記載中抽取上述目的以外的目的。

【0012】本發明的一個實施方式是一種半導體裝置，該半導體裝置包括第一電晶體、第二電晶體、第一絕緣層及第二絕緣層，第一電晶體包括第一導電層、第二導電層、第三導電層、第四導電層、第三絕緣層、第四絕緣層及半導體層，第二電晶體包括第一導電層、第五導電層、第六導電層、第四導電層、第五絕緣層、第四絕緣層及半導體層，第一絕緣層包括第一區域及遠離第一區域的第二區域，第二絕緣層包括第三區域及遠離第三區域的第四區域，第一導電層包括第五區域及遠離第五區域的第六區域，第一區域、第二導電層、第三區域及第三導電層依次層疊在第五區域上，第二區域、第五導電層、第四區域及第六導電層依次層疊在第六區域上，第三絕緣層以與第一區域的側面、第二導電層的側面、第三區域的側面及第三導電層的側面接觸的方式設置，第五絕緣層以與第二區域的側面、第五導電層的側面、第四區域的側面及第六導電層的側面接觸的方式設置，半導體層以與位於第五區域與第六區域之間的第一導電層的頂面、第三絕緣層的側面、第五絕緣層的側面、第三導電層的頂面及第六導電層的頂面接觸的方式設置，第四絕緣層以與半導體層的頂面及側面、第一導電層的頂面及側面、第三導電層的頂面及側面、第六導電層的頂面及側面接觸的方式設置，第四導電層以與第四絕緣層的頂面接觸的方式設置，在第一電晶體中半導體層的一部分的一個面隔著第四絕緣層的一部分與第四導電層的一部分相對，半導體層的一部分的另一面隔著第三絕緣層與第二導電層相對，在第二電晶體中半導體層的另一部分的一個面隔著第四絕緣層的另一部分與第四導電層的另一部分相對，並且半導體層的另一部分的另一面隔著第五絕緣層與第五導電層相對。

【0013】此外，在上述半導體裝置中，較佳的是，半導體層包含金屬氧化物，第一絕緣層、第二絕緣層、第三絕緣層及第五絕緣層都包含氧化矽、氧氮化矽、氧化鋁、氧化鉛、鋁酸鉛、氧化鎂、氧化鎵、鎵鋅氧化物、氮化矽和氮氧化矽中的一個或多個。

【0014】此外，在上述半導體裝置中，較佳的是，第一絕緣層包括第六絕緣層、第六絕緣層上的第七絕緣層及第七絕緣層上的第八絕緣層，第二絕緣層包括第九絕緣層、第九絕緣層上的第十絕緣層及第十絕緣層上的第十一絕緣層，第六絕緣層、第八絕緣層、第九絕緣層及第十一絕緣層都包含氧化鋁、氧化鉛、鋁酸鉛、氧化鎂、氧化鎵、鎵鋅氧化物、氮化矽和氮氧化矽中的一個或多個，第七絕緣層及第十絕緣層都包含氧化矽和氧氮化矽中的一者或兩者。

【0015】此外，本發明的一個實施方式是一種顯示裝置，該顯示裝置包括上述半導體裝置、第一液晶元件及第二液晶元件，第一液晶元件包括第三導電層、液晶及第七導電層，第二液晶元件包括第六導電層、液晶及第七導電層，液晶設置在第三導電層上或第六導電層上，第七導電層設置在液晶上。

【0016】此外，本發明的一個實施方式是一種半導體裝置，該半導體裝置包括第一電晶體、第二電晶體、第一絕緣層及第二絕緣層，第一電晶體包括第一導電層、第二導電層、第三導電層、第三絕緣層、第四絕緣層及半導體層，第二電晶體包括第一導電層、第四導電層、第三導電層、第五絕緣層、第四絕緣層及半導體層，第一絕緣層包括第一區域及遠離第一區域的第二區域，第二絕緣層包括第三區域及遠離第三區域的第四區域，第一導電層包括第五區域及遠離第五區域的第六區域，第一區域、第二導電層及第三區域依次層疊在第五區域上，第二區域、第四導電層及第四區域依次層疊在第六區域上，第三絕緣層以與第一區域的側面、第二導電層的側面及第三區域的側面接觸的方式設置，第五絕緣層以與第二區域的側面、第四導電層的側面及第四區域的側面接

觸的方式設置，半導體層以與位於第五區域與第六區域之間的第一導電層的頂面、第三絕緣層的側面、第五絕緣層的側面、第二絕緣層的一部分的頂面及第二絕緣層的另一部分的頂面接觸的方式設置，第四絕緣層以與半導體層的頂面接觸的方式設置，第三導電層以與第四絕緣層的頂面接觸的方式設置，在第一電晶體中半導體層的一部分的一個面隔著第四絕緣層的一部分與第三導電層的一部分相對，半導體層的一部分的另一面隔著第三絕緣層與第二導電層相對，在第二電晶體中半導體層的另一部分的一個面隔著第四絕緣層的另一部分與第三導電層的另一部分相對，並且半導體層的另一部分的另一面隔著第五絕緣層與第四導電層相對。

【0017】此外，在上述半導體裝置中，較佳的是，半導體層包含金屬氧化物，第一絕緣層、第二絕緣層、第三絕緣層及第五絕緣層都包含氧化矽、氮化矽、氧化鋁、氧化鉛、鋁酸鉛、氧化鎂、氧化鎵、鎵鋅氧化物、氮化矽和氮氧化矽中的一個或多個。

【0018】此外，在上述半導體裝置中，較佳的是，第一絕緣層包括第六絕緣層、第六絕緣層上的第七絕緣層及第七絕緣層上的第八絕緣層，第二絕緣層包括第九絕緣層、第九絕緣層上的第十絕緣層及第十絕緣層上的第十一絕緣層，第六絕緣層、第八絕緣層、第九絕緣層及第十一絕緣層都包含氧化鋁、氧化鉛、鋁酸鉛、氧化鎂、氧化鎵、鎵鋅氧化物、氮化矽和氮氧化矽中的一個或多個，第七絕緣層及第十絕緣層都包含氧化矽和氮氧化矽中的一者或兩者。

【0019】此外，本發明的一個實施方式是一種顯示裝置，該顯示裝置包括上述半導體裝置及液晶元件，液晶元件包括半導體層、液晶及第五導電層，液晶設置在半導體層上，第五導電層設置在液晶上。

【0020】此外，本發明的一個實施方式是一種半導體裝置的製造方法，包括如下步驟：形成第一導電層；在第一導電層上依次形成第一絕緣膜及第一導

電膜；藉由加工第一導電膜，在與第一導電層重疊的區域中形成第二導電層；在第一絕緣膜及第二導電層上依次形成第二絕緣膜及第二導電膜；藉由加工第二導電膜，形成具有與第一導電層及第二導電層重疊的區域的第三導電層；在藉由去除第一絕緣膜、第二導電層、第二絕緣膜及第三導電層各自的一部分形成到達第一導電層的開口部的同時，以所述第一絕緣膜形成第一絕緣層，以所述第二導電層形成第四導電層及第五導電層，以所述第二絕緣膜形成第二絕緣層，並且以第三導電層形成第六導電層及第七導電層；以與開口部內的第一導電層的頂面及側面、開口部內的第一絕緣層的側面、開口部內的第一絕緣層的側面、開口部內的第四導電層的側面、開口部內的第五導電層的側面、開口部內的第六導電層的側面、開口部內的第七導電層的側面、第六導電層的頂面及第七導電層的頂面接觸的方式形成第三絕緣膜；藉由去除第三絕緣膜的一部分，形成與開口部內的第一絕緣層的一個側面、開口部內的第四導電層的側面、開口部內的第一絕緣層的一個側面及開口部內的第六導電層的側面接觸的第三絕緣層及與開口部內的第一絕緣層的另一側面、開口部內的第五導電層的側面、開口部內的第一絕緣層的另一側面及開口部內的第七導電層的側面接觸的第四絕緣層；以及形成與開口部內的第一導電層的頂面及側面、開口部內的第三絕緣層的側面、開口部內的第四絕緣層的側面、第六導電層的頂面及側面、第七導電層的頂面及側面、第二絕緣層的頂面接觸的半導體層。

【0021】根據本發明的一個實施方式，可以提供一種能夠實現微型化的電晶體。此外，根據本發明的一個實施方式，可以提供一種電特性良好的電晶體。此外，根據本發明的一個實施方式，可以提供一種通道長度短的電晶體。此外，根據本發明的一個實施方式，可以提供一種佔有面積小的電晶體。

【0022】此外，根據本發明的一個實施方式，可以提供一種包括微型電晶體的小型半導體裝置。此外，根據本發明的一個實施方式，可以提供一種包括微型電晶體且積體度高的半導體裝置。

【0023】此外，根據本發明的一個實施方式，可以提供一種高開口率的液晶顯示裝置。此外，可以提供一種高清晰的液晶顯示裝置。此外，可以提供一種低功耗的液晶顯示裝置。此外，可以提供一種能夠進行高速驅動的液晶顯示裝置。此外，可以提供一種高顯示品質的顯示裝置。

【0024】此外，根據本發明的一個實施方式，可以提供一種具有新穎結構的電晶體、半導體裝置、顯示裝置、電子裝置及這些裝置的製造方法。根據本發明的一個實施方式，可以提供一種高可靠性的電晶體、半導體裝置、顯示裝置、電子裝置及這些裝置的製造方法。根據本發明的一個實施方式，可以至少減輕習知技術的問題中的至少一個。

【0025】注意，這些效果的記載並不妨礙其他效果的存在。注意，本發明的一個實施方式並不需要具有所有上述效果。可以從說明書、圖式、申請專利範圍等的記載中抽取上述效果以外的效果。

【圖式簡單說明】

【0026】

[圖 1A]是示出半導體裝置的一個例子的平面圖。[圖 1B]是示出半導體裝置的一個例子的剖面圖。

[圖 2A]及[圖 2B]是示出半導體裝置的一個例子的剖面圖。[圖 2C]是說明半導體裝置的電路圖。

[圖 3A]及[圖 3B]是示出半導體裝置的一個例子的平面圖。

[圖 4A]及[圖 4B]是示出半導體裝置的一個例子的平面圖。

[圖 5A]及[圖 5B]是示出半導體裝置的一個例子的剖面圖。

[圖 6A]及[圖 6B]是示出半導體裝置的一個例子的剖面圖。

[圖 7A]及[圖 7B]是示出半導體裝置的一個例子的剖面圖。

[圖 8A]及[圖 8B]是示出半導體裝置的一個例子的剖面圖。

[圖 9A]是示出顯示裝置的一個例子的平面圖。[圖 9B]是示出顯示裝置的一個例子的剖面圖。

[圖 10A]是示出半導體裝置的製造方法的一個例子的平面圖。[圖 10B]至[圖 10D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 11A]是示出半導體裝置的製造方法的一個例子的平面圖。[圖 11B]至[圖 11D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 12A]是示出半導體裝置的製造方法的一個例子的平面圖。[圖 12B]至[圖 12D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 13A]是示出半導體裝置的製造方法的一個例子的平面圖。[圖 13B]至[圖 13D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 14A]是示出半導體裝置的製造方法的一個例子的平面圖。[圖 14B]至[圖 14D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 15A]是示出半導體裝置的製造方法的一個例子的平面圖。[圖 15B]至[圖 15D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 16A]是示出半導體裝置的製造方法的一個例子的平面圖。[圖 16B]至[圖 16D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 17A]是示出半導體裝置的製造方法的一個例子的平面圖。[圖 17B]至[圖 17D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 18A]是示出半導體裝置的製造方法的一個例子的平面圖。[圖 18B]至[圖 18D]是示出半導體裝置的製造方法的一個例子的剖面圖。

[圖 19]是顯示裝置的結構例子。

[圖 20]是顯示裝置的結構例子。

[圖 21A]是顯示裝置的方塊圖。[圖 21B]及[圖 21C]是顯示裝置的電路圖。

[圖 22A]、[圖 22C]及[圖 22D]是顯示裝置的電路圖。[圖 22B]是時序圖。

[圖 23]是觸控面板模組的方塊圖。

[圖 24A]至[圖 24C]是觸控面板模組的結構例子。

[圖 25A]至[圖 25F]是電子裝置的結構例子。

【實施方式】

【0027】下面，參照圖式對實施方式進行說明。但是，所屬技術領域的通常知識者可以很容易地理解一個事實，就是實施方式可以以多個不同形式來實施，其方式和詳細內容可以在不脫離本發明的精神及其範圍的條件下被變換為各種各樣的形式。因此，本發明不應該被解釋為僅侷限在以下所示的實施方式所記載的內容中。

【0028】注意，在以下說明的發明的結構中，在不同的圖式之間共同使用相同的元件符號來表示相同的部分或具有相同功能的部分，而省略其重複說明。此外，當表示具有相同功能的部分時有時使用相同的陰影線，而不特別附加元件符號。

【0029】注意，在本說明書所說明的各個圖式中，有時為了明確起見，誇大表示各組件的大小、層的厚度、區域。因此，本發明並不侷限於圖式中的尺寸。

【0030】在本說明書等中使用的“第一”、“第二”等序數詞是為了避免組件的混淆而附記的，而不是為了在數目方面上進行限定的。

【0031】在本說明書等中，“連接”包括“電連接”。

【0032】“A 與 B 電連接”包括如下情況：在 A 與 B 不藉由絕緣體連接（A 與 B 藉由導電體或半導體連接、A 與 B 接觸）的情況下，在電路工作時有 A 和 B 之間發生電信號的授受或電位的相互作用的時序。換言之，在電路工作時，雖然有 A 和 B 之間不發生電信號的授受或電位的相互作用的時序，但只要有 A 和 B 之間發生電信號的授受或電位的相互作用的時序，就可以說“A 和 B 電連接”。

【0033】“電連接”包括如下情況：不藉由電路元件（例如，電晶體，但不包括佈線）連接（直接連接）；藉由一個以上的電路元件連接（間接連接）。

【0034】“A 與 B 電連接”例如包括如下情況：A 與 B 不藉由電路元件連接；A 與 B 藉由一個以上的電晶體的源極及汲極連接等。注意，以有 A 和 B 之間發生電信號的授受或電位的相互作用的時序為前提。

【0035】由於 A 與 B 藉由絕緣體連接而不可以說“A 與 B 電連接”的情況例如是指如下情況：電容器的介電質、電晶體的閘極絕緣膜等介於 A 與 B 之間。

【0036】由於 A 與 B 雖不藉由絕緣體連接但沒有發生電信號的授受或電位的相互作用的時序而不可以說“A 與 B 電連接”的情況例如是指如下情況：A 至 B 的路徑上被供應來自電源或信號源的電位 V（注意，不包括藉由電路元件被供應電位 V 的情況在內）；在 A 與 C 藉由電晶體 TrP 的源極及汲極連接且 B 與 C 藉由電晶體 TrQ 的源極及汲極連接的情況下，沒有電晶體 TrP 和電晶體 TrQ 的兩者同時成為開啟狀態的時序等。

【0037】在本說明書等中，“頂面形狀大致一致”是指疊層中的每一個層的邊緣的至少一部分重疊。例如，包括上層及下層藉由同一的遮罩圖案或其一部分同一的遮罩圖案被加工的情況。但是，嚴格來說，有邊緣不重疊的情況，例如，上層位於下層的內側或者上層位於下層的外側，這種情況有時也可以說“頂面形狀大致一致”。

【0038】在本說明書等中，組件的頂面形狀是指在從平面看時的該組件的輪廓形狀。此外，從平面看是指從該組件的被形成面或形成有該組件的支撐體（例如基板）的表面的法線方向看的情況。

【0039】以下，“上”、“下”等方位詞基本上按照圖式的方向而使用。但是，為了易於說明等，說明書中的“上”或“下”表示的方向有時與圖式不一致。例如，當說明疊層體等的疊層順序（或形成順序）等時，即使圖式中的設置該疊層體的一側的面（被形成面、支撐面、黏合面、平坦面等）位於該疊層體的上側，有時表述為被形成面位於下側，也表述為疊層體位於上側等。

【0040】在本說明書等中，“膜”和“層”可以相互調換。例如，有時可以將“導電層”或“絕緣層”分別變換為“導電膜”或“絕緣膜”。

【0041】在本說明書等中，顯示裝置的一個實施方式的顯示面板是指能夠在顯示面顯示（輸出）影像等的面板。因此顯示面板是輸出裝置的一個實施方式。

【0042】此外，在本說明書等中，有時將在顯示面板的基板上安裝有例如 FPC（Flexible Printed Circuit：軟性印刷電路）或 TCP（Tape Carrier Package：捲帶式封裝）等連接器的結構或在基板上以 COG（Chip On Glass：晶粒玻璃接合）方式等直接安裝 IC 的結構稱為顯示面板模組或顯示模組，或者也簡稱為顯示面板等。

【0043】在本說明書等中，顯示裝置的一個實施方式的觸控面板具有如下功能：在顯示面顯示影像等的功能；以及檢測出手指或觸控筆等被檢測體接觸、按壓或靠近顯示面的作為觸控感測器的功能。因此觸控面板是輸入/輸出裝置的一個實施方式。

【0044】觸控面板例如也可以被稱為具有觸控感測器的顯示面板（或顯示裝置）、具有觸控感測器功能的顯示面板（或顯示裝置）。觸控面板也可以包

括顯示面板及觸控感測器面板。或者，也可以具有在顯示面板內部或表面具有觸控感測器的功能的結構。

【0045】此外，在本說明書等中，有時將在觸控面板的基板上安裝有連接器或 IC 的結構稱為觸控面板模組或顯示模組，或者也簡稱為觸控面板等。

【0046】

實施方式 1

在本實施方式中，說明本發明的一個實施方式的電晶體、具有該電晶體的半導體裝置、使用該電晶體的顯示裝置、具有該電晶體的半導體裝置的製造方法等。

【0047】本發明的一個實施方式的半導體裝置包括第一電晶體、第二電晶體、第一絕緣層及第二絕緣層。

【0048】第一電晶體及第二電晶體都是垂直電晶體，其中源極電極及汲極電極相對於基板面分別設置在不同的高度上且彼此重疊，使得汲極電流在大致垂直於基板面的方向上流過。

【0049】第一電晶體的閘極電極（第一閘極電極）及第二電晶體的閘極電極（第二閘極電極）都以與源極電極及汲極電極重疊的方式設置在它們之間。換言之，第一電晶體及第二電晶體都具有依次層疊有源極電極和汲極電極中的一個、閘極電極及源極電極和汲極電極中的另一個的結構。

【0050】此外，第一電晶體及第二電晶體各自的源極電極和汲極電極中的一個與閘極電極之間設置有第一絕緣層，並且閘極電極與源極電極和汲極電極中的另一個之間設置有第二絕緣層。

【0051】第一電晶體及第二電晶體共同使用用作源極電極和汲極電極中的一個的導電層。該導電層的第一區域上設置有第一電晶體的其他組件（閘極電

極、源極電極和汲極電極中的另一個等），遠離第一區域的第二區域上設置有第二電晶體的其他組件（閘極電極、源極電極和汲極電極中的另一個等）。此外，第一絕緣層包括與第一區域重疊的第三區域及遠離第三區域並與第二區域重疊的第四區域。第二絕緣層包括與第一區域重疊的第五區域及遠離第五區域並與第二區域重疊的第六區域。

【0052】在本發明的一個實施方式的半導體裝置中，第一區域上層疊有第三區域、第一電晶體的閘極電極、第五區域及第一電晶體的源極電極和汲極電極中的另一個，第二區域上層疊有第四區域、第二電晶體的閘極電極、第六區域及第二電晶體的源極電極和汲極電極中的另一個。第一區域被用作第一電晶體的源極電極和汲極電極中的一個，第二區域被用作第二電晶體的源極電極和汲極電極中的一個。可以說，第一電晶體和第二電晶體以第一區域與第二區域之間的中間點為軸彼此相對。

【0053】第一區域上的第三區域、第一電晶體的閘極電極、第五區域及第一電晶體的源極電極和汲極電極中的另一個的與第二電晶體相對一側的側面（第一側面）大致一致。同樣地，第二區域上的第四區域、第二電晶體的閘極電極、第六區域及第二電晶體的源極電極和汲極電極中的另一個的與第一電晶體相對一側的側面（第二側面）大致一致。

【0054】第一電晶體的閘極絕緣層（第一閘極絕緣層）以與第一側面接觸的方式設置。第二電晶體的閘極絕緣層（第二閘極絕緣層）以與第二側面接觸的方式設置。此外，第一電晶體的閘極絕緣層和第二電晶體的閘極絕緣層也可以是一個連續的膜。

【0055】第一電晶體及第二電晶體共同使用具有各通道形成區域的半導體層。半導體層以覆蓋用作各電晶體的源極電極和汲極電極中的一個的導電層、各電晶體的閘極絕緣層及各電晶體的源極電極和汲極電極中的另一個的方式設

置。半導體層與用作各電晶體的源極電極和汲極電極中的一個的導電層的頂面（第一區域和第二區域之間的區域的頂面）、各電晶體的閘極絕緣層的側面及各電晶體的源極電極和汲極電極中的另一個的頂面接觸。

【0056】半導體層具有隔著第一電晶體的閘極絕緣層與第一電晶體的閘極電極相對的區域及隔著第二電晶體的閘極絕緣層與第二電晶體的閘極電極相對的區域。前者被用作第一電晶體的通道形成區域，後者被用作第二電晶體的通道形成區域。此外，在半導體層中，與第一電晶體的源極電極或汲極電極接觸的區域被用作第一電晶體的源極區域及汲極區域，與第二電晶體的源極電極或汲極電極接觸的區域被用作第二電晶體的源極區域及汲極區域。

【0057】也就是說，第一電晶體及第二電晶體都具有如下結構：源極電極及汲極電極相對於基板面設置在不同高度上，並且汲極電流藉由它們之間的通道形成區域沿縱向（大致垂直於基板面的方向）流過。因此，例如與平面型電晶體相比，可以縮小基板面內的電晶體的佔有面積。

【0058】此外，第一電晶體及第二電晶體也可以包括背閘極絕緣層（第二閘極絕緣層）及背閘極電極（第二閘極電極）。用作背閘極絕緣層的絕緣層及用作背閘極電極的導電層依次覆蓋半導體層。用作背閘極絕緣層的絕緣層具有與半導體層的頂面及側面、各電晶體的源極電極和汲極電極中的另一個的頂面接觸的區域。在該絕緣層的與半導體層重疊的區域中，位於第一側面一側的部分被用作第一電晶體的背閘極絕緣層，位於第二側面一側的部分被用作第二電晶體的背閘極絕緣層。此外，用作背閘極電極的導電層與用作背閘極絕緣層的絕緣層的頂面接觸。在該導電層的與半導體層重疊的區域中，位於第一側面一側的部分被用作第一電晶體的背閘極電極，位於第二側面一側的部分被用作第二電晶體的背閘極電極。

【0059】在第一電晶體及第二電晶體具有兩個閘極電極的情況下，藉由將背閘極電極的電位設定為接地電位或任意電位，可以固定半導體層的背閘極電極一側的區域的電位。因此，與只有一個閘極電極的結構相比，可以實現電晶體的臨界電壓的常關閉化（normally-off）。此外，可以抑制電晶體的電特性不均勻。

【0060】如上所述，本發明的一個實施方式的半導體裝置包括兩個垂直電晶體（第一電晶體及第二電晶體），它們具有如下結構：以夾在共同使用的部分組件（源極電極和汲極電極中的一個、半導體層）之間的方式相對地設置其他組件（閘極電極、源極電極和汲極電極中的另一個、閘極絕緣層）。因此，藉由縮小這兩個相對的垂直電晶體的間隔，可以實現基板面內的電晶體的高積體化。此外，在本發明的一個實施方式的半導體裝置中，兩個相對的電晶體共同使用用作源極電極和汲極電極中的一個的導電層，所以與各電晶體分別具有該導電層的情況相比，可以實現半導體裝置整體的小型化。例如，考慮如下情況：藉由使用傳統平板顯示器量產用曝光裝置（最小線寬 $1.5\mu\text{m}$ 或 $1.25\mu\text{m}$ 左右）在層疊在導電層上的層（例如，絕緣層、導電層及絕緣層的三層）中設置線狀開口部，形成以該開口部的側壁深度方向為通道長度方向的垂直電晶體。在此情況下，如果要形成兩個分別設置有組件的電晶體，就需要在層疊在用作兩個電晶體的源極電極和汲極電極中的一個的導電層上的上述層中設置兩個開口部。另一方面，像本發明的一個實施方式的半導體裝置那樣，在兩個電晶體共同使用用作源極電極和汲極電極中的一個的導電層的情況下，只要在層疊在該導電層上的上述層中形成一個開口部，就可以形成以該開口部中相對的側壁深度方向為通道長度方向的兩個垂直電晶體。因此，可以使該兩個垂直電晶體的間隔極為狹窄。例如，藉由將包括該兩個垂直電晶體的半導體裝置用於顯示裝置，也可以實現 2000ppi 以上的清晰度。

【0061】以下，參照圖式說明本發明的一個實施方式的半導體裝置的更具體的結構例子。

【0062】

<半導體裝置的結構例子 1>

圖 1A 示出半導體裝置 100 的平面圖（也稱為俯視圖）。圖 1B 示出沿著圖 1A 所示的點劃線 A1-A2 的剖面圖。圖 2A 示出沿著圖 1A 所示的點劃線 B1-B2 的剖面圖。圖 2B 示出沿著圖 1A 所示的點劃線 C1-C2 的剖面圖。圖 2C 示出半導體裝置 100 的等效電路圖。注意，在圖 1A 中省略半導體裝置 100 的部分組件。關於半導體裝置的平面圖，在後面的圖式中也與圖 1A 同樣地省略部分組件。

【0063】半導體裝置 100 包括電晶體 10_1、電晶體 10_2、絕緣層 110a、絕緣層 110b。半導體裝置 100 設置在基板 102 上。電晶體 10_1 和電晶體 10_2 共同使用部分組件，並以彼此相對的方式設置在基板 102 上。可以說電晶體 10_1 和電晶體 10_2 是具有相同結構的電晶體。電晶體 10_1 及電晶體 10_2 可以使用相同材料經過相同製程同時形成。

【0064】電晶體 10_1 包括導電層 112a、導電層 112b1、導電層 116_1、絕緣層 110s1、半導體層 108、絕緣層 106 及導電層 104。在電晶體 10_1 中，導電層 112a 的一部分被用作源極電極和汲極電極中的一個。導電層 112b1 被用作源極電極和汲極電極中的另一個。導電層 116_1 被用作閘極電極（第一閘極電極）。絕緣層 110s1 被用作閘極絕緣層（第一閘極絕緣層）。半導體層 108 的一部分被用作通道形成區域。絕緣層 106 的一部分被用作背閘極絕緣層（第二閘極絕緣層）。導電層 104 的一部分被用作背閘極電極（第二閘極電極）。

【0065】電晶體 10_2 包括導電層 112a、導電層 112b2、導電層 116_2、絕緣層 110s2、半導體層 108、絕緣層 106 及導電層 104。在電晶體 10_2 中，導

電層 112a 的另一部分被用作源極電極和汲極電極中的一個。導電層 112b2 被用作源極電極和汲極電極中的另一個。導電層 116_2 被用作閘極電極（第一閘極電極）。絕緣層 110s2 被用作閘極絕緣層（第一閘極絕緣層）。半導體層 108 的另一部分被用作通道形成區域。絕緣層 106 的另一部分被用作背閘極絕緣層（第二閘極絕緣層）。導電層 104 的另一部分被用作背閘極電極（第二閘極電極）。

【0066】構成電晶體 10_1 及電晶體 10_2 的各層分別可以具有單層結構或疊層結構。

【0067】電晶體 10_1 和電晶體 10_2 共同使用各組件中的用作各自的源極電極和汲極電極中的一個的導電層（導電層 112a）、具有各自的通道形成區域的半導體層（半導體層 108）、用作各自的背閘極絕緣層的絕緣層（絕緣層 106）以及用作各自的背閘極電極的導電層（導電層 104）。其他組件在電晶體 10_1 與電晶體 10_2 之間分別獨立地設置。

【0068】此外，電晶體 10_1 及電晶體 10_2 也可以不包括背閘極電極及背閘極絕緣層。

【0069】以覆蓋電晶體 10_1 及電晶體 10_2 的方式設置絕緣層 195。絕緣層 195 被用作電晶體 10_1 及電晶體 10_2 的保護層。

【0070】對電晶體 10_1 及電晶體 10_2 的結構進行說明。導電層 112a 設置在基板 102 上。圖 3A 是只示出導電層 112a 的平面圖。導電層 112a 以在從平面看時在平行於點劃線 A1-A2 的方向上延伸的方式設置。此外，導電層 112a 具有其一部分向 B1 一側突出的形狀。在圖 1A、圖 3A 等中，點劃線 A1-A2 與點劃線 B1-B2 的交點位於該突出部的中心。

【0071】導電層 112a 的突出部是與電晶體 10_1 及電晶體 10_2 的通道形成區域重疊的部分。也就是說，以在該突出部上重疊的方式分別設置導電層 112b1 及導電層 112b2。

【0072】該突出部的 A1 一側的區域上設置有絕緣層 110a 的一部分，該突出部的 A2 一側的區域上設置有絕緣層 110a 的另一部分。絕緣層 110a 具有絕緣層 110a1、絕緣層 110a1 上的絕緣層 110a2 及絕緣層 110a2 上的絕緣層 110a3 的三層疊層結構。絕緣層 110a 具有與導電層 112a 的頂面及側面以及基板 102 的頂面接觸的區域。絕緣層 110a 也可以說以覆蓋導電層 112a 的頂面及側面的方式設置。

【0073】絕緣層 110a 的一部分上設置有導電層 116_1，絕緣層 110a 的另一部分上設置有導電層 116_2。圖 3B 示出在導電層 112a 上層疊導電層 116_1 及導電層 116_2 的平面圖。導電層 116_1 在平行於點劃線 B1-B2 的方向上延伸並與導電層 112a 的突出部的 A1 一側的區域重疊。導電層 116_1 具有隔著絕緣層 110a 與導電層 112a 的一部分重疊的區域。導電層 116_2 在平行於點劃線 B1-B2 的方向上延伸並與導電層 112a 的突出部的 A2 一側的區域重疊。導電層 116_2 具有隔著絕緣層 110a 與導電層 112a 的另一部分重疊的區域。

【0074】絕緣層 110a 的一部分及導電層 116_1 上設置有絕緣層 110b 的一部分，絕緣層 110a 的另一部分及導電層 116_2 上設置有絕緣層 110b 的另一部分。絕緣層 110b 具有絕緣層 110b3、絕緣層 110b3 上的絕緣層 110b2、絕緣層 110b2 上的絕緣層 110b1 的三層疊層結構。絕緣層 110b 的一部分具有與導電層 116_1 的頂面及側面以及絕緣層 110a 的一部分的頂面接觸的區域。絕緣層 110b 的一部分也可以說以覆蓋導電層 116_1 的頂面及側面的方式設置。此外，也可以說導電層 116_1 夾在絕緣層 110a 的一部分與絕緣層 110b 的一部分之間。同樣地，絕緣層 110b 的另一部分具有與導電層 116_2 的頂面及側面以及絕緣層

110a 的另一部分的頂面接觸的區域。絕緣層 110b 的另一部分也可以說以覆蓋導電層 116_2 的頂面及側面的方式設置。此外，也可以說導電層 116_2 夾在絕緣層 110a 的另一部分與絕緣層 110b 的另一部分之間。

【0075】注意，在本說明書等中，有時將絕緣層 110a 及絕緣層 110b 統稱為絕緣層 110。

【0076】絕緣層 110b 的一部分上設置有導電層 112b1，絕緣層 110b 的另一部分上設置有導電層 112b2。圖 4A 示出導電層 112b1 及導電層 112b2 重疊於圖 3B 所示的平面圖的平面圖。

【0077】導電層 112b1 延伸在平行於點劃線 A1-A2 方向的方向上的 A1 一側，並具有與導電層 112a 的一部分及導電層 116_1 重疊的區域。導電層 112b1 的點劃線 B1-B2 一側的端部與導電層 116_1 的點劃線 B1-B2 一側的端部大致一致。導電層 112b1 具有隔著絕緣層 110b 的一部分與導電層 116_1 重疊的區域。此外，導電層 112b1 具有隔著絕緣層 110 的一部分及導電層 116_1 與導電層 112a 的一部分重疊的區域。絕緣層 110 的一部分及導電層 116_1 也可以說具有夾在導電層 112a 的一部分與導電層 112b1 之間的區域。絕緣層 110 的一部分、導電層 116_1 及導電層 112b1 的點劃線 B1-B2 一側的各側面（以下也稱為第一側面）大致一致。

【0078】導電層 112b2 延伸在平行於點劃線 A1-A2 方向的方向上的 A2 一側，並具有與導電層 112a 的另一部分及導電層 116_2 重疊的區域。導電層 112b2 的點劃線 B1-B2 一側的端部與導電層 116_2 的點劃線 B1-B2 一側的端部大致一致。導電層 112b2 具有隔著絕緣層 110b 的另一部分與導電層 116_2 重疊的區域。此外，導電層 112b2 具有隔著絕緣層 110 的另一部分及導電層 116_2 與導電層 112a 的另一部分重疊的區域。絕緣層 110 的另一部分及導電層 116_2 也可以說具有夾在導電層 112a 的另一部分與導電層 112b2 之間的區域。絕緣層

110 的另一部分、導電層 116_2 及導電層 112b2 的點劃線 B1-B2 一側的各側面（以下也稱為第二側面）大致一致。

【0079】在此，導電層 112b1 較佳為以只與導電層 112a 的突出部重疊的方式配置。也就是說，導電層 112b1 較佳為不與該突出部以外的區域（導電層 112a 的延伸在點劃線 A1-A2 方向上的區域）重疊。因為導電層 112a 與導電層 112b1 之間設置有絕緣層 110，所以夾在導電層 112a 與導電層 112b1 之間的區域有可能起到半導體裝置 100 的寄生電容的作用。因此，該區域的面積較佳為儘可能小。藉由採用導電層 112b1 只與導電層 112a 的突出部重疊的結構，可以減少上述寄生電容。導電層 112b2 與導電層 112a 的配置也是同樣的。

【0080】此外，如圖 1B 所示，第一側面及第二側面也可以說相當於開口部 143 的側壁，該開口部 143 以到達導電層 112a 的方式設置在絕緣層 110、成為導電層 116_1 及導電層 116_2 的導電層以及成為導電層 112b1 及導電層 112b2 的導電層中。

【0081】絕緣層 110s1 以與第一側面接觸的方式設置。絕緣層 110s1 具有與絕緣層 110 的一部分的側面、導電層 116_1 的側面及導電層 112b1 的側面接觸的區域。絕緣層 110s2 以與第二側面接觸的方式設置。絕緣層 110s2 具有與絕緣層 110 的另一部分的側面、導電層 116_2 的側面及導電層 112b2 的側面接觸的區域。在剖視（圖 1B）中，絕緣層 110s1 及絕緣層 110s2 的上端部具有彎曲的形狀。絕緣層 110s1 及絕緣層 110s2 有時被稱為側壁、側壁絕緣層或側壁保護層等。此外，有時可以將絕緣層 110s1 及絕緣層 110s2 看作一個絕緣層。

【0082】半導體層 108 以隔著絕緣層 110s1 及絕緣層 110s2 覆蓋開口 143 的方式設置。圖 4B 示出半導體層 108 重疊於圖 4A 所示的平面圖的平面圖。半導體層 108 的一部分與導電層 112a 的一部分、導電層 116_1 及導電層 112b1 重疊，半導體層 108 的另一部分與導電層 112a 的另一部分、導電層 116_2 及導電

層 112b2 重疊。此外，半導體層 108 在開口部 143 內具有與導電層 112a 的頂面、絕緣層 110s1 的側面、絕緣層 110s1 的彎曲部、絕緣層 110s2 的側面及絕緣層 110s2 的彎曲部接觸的區域，並在開口部 143 的外側具有與導電層 112b1 的頂面及導電層 112b2 的頂面接觸的區域。半導體層 108 具有沿著導電層 112b1 的頂面、絕緣層 110s1 的彎曲部、絕緣層 110s1 的側面、導電層 112a 的頂面、絕緣層 110s2 的側面、絕緣層 110s2 的彎曲部及導電層 112b2 的頂面的形狀的形狀。

【0083】半導體層 108 的一部分隔著導電層 112b1、導電層 116_1 及絕緣層 110 的一部分與導電層 112a 的一部分重疊。此外，也可以說半導體層 108 的一部分在開口部 143 內隔著絕緣層 110s1 與絕緣層 110 的一部分的側面、導電層 116_1 的側面及導電層 112b1 的側面相對。此外，半導體層 108 的另一部分隔著導電層 112b2、導電層 116_2 及絕緣層 110 的另一部分與導電層 112a 的另一部分重疊。此外，也可以說半導體層 108 的另一部分在開口部 143 內隔著絕緣層 110s2 與絕緣層 110 的另一部分的側面、導電層 116_2 的側面及導電層 112b2 的側面相對。

【0084】半導體層 108 具有與導電層 112a 接觸的區域、與導電層 112b1 接觸的區域及與導電層 112b2 接觸的區域。半導體層 108 的與導電層 112a 接觸的區域被用作電晶體 10_1 及電晶體 10_2 的源極區域和汲極區域中的一個。半導體層 108 的與導電層 112b1 接觸的區域被用作電晶體 10_1 的源極區域和汲極區域中的另一個。半導體層 108 的與導電層 112b2 接觸的區域被用作電晶體 10_2 的源極區域和汲極區域中的另一個。

【0085】在半導體裝置 100 中，作為包括電晶體 10_1 的通道形成區域的半導體層及包括電晶體 10_2 的通道形成區域的半導體層，使用相同的半導體層（半導體層 108）。此外，作為用作電晶體 10_1 的源極電極和汲極電極中的一

個的導電層及用作電晶體 10_2 的源極電極和汲極電極中的一個的導電層，使用相同的導電層（導電層 112a）。因此，可以說電晶體 10_1 的源極區域和汲極區域中的一個與電晶體 10_2 的源極區域和汲極區域中的一個連接。在半導體層 108 中，在電晶體 10_1 及電晶體 10_2 的源極區域與汲極區域之間設置各電晶體的通道形成區域。

【0086】絕緣層 106 以隔著絕緣層 110s1、絕緣層 110s2 及半導體層 108 覆蓋開口 143 的方式設置。絕緣層 106 具有與半導體層 108 的頂面及側面、導電層 112b1 的頂面及側面、導電層 112b2 的頂面及側面、導電層 112a 的頂面及側面、絕緣層 110 的頂面以及基板 102 的頂面接觸的區域。絕緣層 106 具有沿著半導體層 108 的頂面及側面、導電層 112b1 的頂面及側面、導電層 112b2 的頂面及側面、導電層 112a 的頂面及側面、絕緣層 110 的頂面以及基板 102 的頂面的形狀的形狀。

【0087】導電層 104 設置在絕緣層 106 上並具有與絕緣層 106 的頂面接觸的區域。導電層 104 具有隔著絕緣層 106 與半導體層 108 重疊的區域。此外，導電層 104 具有在開口部 143 內隔著絕緣層 106 與半導體層 108 相對的區域。圖 1B 等示出導電層 104 具有沿著絕緣層 106 的頂面形狀的形狀的例子。導電層 104 也可以以其一部分嵌入開口部 143 中的方式設置。

【0088】在電晶體 10_1 及電晶體 10_2 中，源極電極與汲極電極的相對於作為被形成面的基板 102 的表面的高度彼此不同，在垂直或大致垂直於基板 102 的表面的方向上汲極電流流過。在電晶體 10_1 及電晶體 10_2 中，也可以說在縱向或大致縱向上汲極電流流過。因此，本發明的一個實施方式的電晶體可以說是垂直電晶體、垂直通道型電晶體或 VFET（Vertical Field Effect Transistor：垂直場效電晶體）。

【0089】電晶體 10_1 可以由設置在導電層 112a 與導電層 112b1 之間的導電層 116_1 及絕緣層 110 的厚度控制通道長度。同樣地，電晶體 10_2 可以由設置在導電層 112a 與導電層 112b2 之間的導電層 116_2 及絕緣層 110 的厚度控制通道長度。因此，可以高精度地製造具有比用來製造電晶體的曝光裝置的極限尺寸小的通道長度的電晶體。因此，半導體裝置所包括的多個電晶體之間的特性不均勻也減少。因此，包括該電晶體的半導體裝置的工作穩定，可以提高可靠性。此外，當多個電晶體之間的特性不均勻減少時，電路設計彈性提高，還可以降低半導體裝置的工作電壓。由此，可以降低半導體裝置的功耗。

【0090】因為在電晶體 10_1 及電晶體 10_2 中都可以層疊源極電極、具有通道形成區域的層及汲極電極，所以與將具有通道形成區域的層配置為平面狀的所謂的平面型電晶體相比，可以大幅度縮小佔有面積。

【0091】導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2 及導電層 104 都可以被用作佈線，並且電晶體 10_1 及電晶體 10_2 可以設置在這些佈線重疊的區域中。也就是說，在包括電晶體 10_1、電晶體 10_2 及佈線的電路中，可以縮小電晶體 10_1、電晶體 10_2 及佈線的佔有面積。因此，可以縮小電路的佔有面積來實現小型半導體裝置。

【0092】電晶體 10_1 具有如下結構：在開口部 143 內，半導體層 108 的一部分的一個面隔著絕緣層 106 的一部分與導電層 104 的一部分相對，半導體層 108 的一部分的另一個面隔著絕緣層 110s1 與導電層 116_1 相對。如上所述，在電晶體 10_1 中，導電層 104 的一部分被用作背閘極電極，導電層 116_1 被用作閘極電極。同樣地，電晶體 10_2 具有如下結構：在開口部 143 內，半導體層 108 的另一部分的一個面隔著絕緣層 106 的另一部分與導電層 104 的另一部分相對，半導體層 108 的另一部分的另一個面隔著絕緣層 110s2 與導電層 116_2

相對。如上所述，在電晶體 10_2 中，導電層 104 的另一部分被用作背閘極電極，導電層 116_2 被用作閘極電極。

【0093】在半導體裝置 100 中，作為用作電晶體 10_1 的背閘極電極的導電層及用作電晶體 10_2 的背閘極電極的導電層，使用相同的導電層（導電層 104）。此外，如上所述，作為用作電晶體 10_1 的源極電極和汲極電極中的一個的導電層及用作電晶體 10_2 的源極電極和汲極電極中的一個的導電層，使用相同的導電層（導電層 112a）。因此，如圖 2C 所示，可以說半導體裝置 100 包括源極電極和汲極電極中的一個（導電層 112a）彼此連接且背閘極電極（導電層 104）彼此連接的電晶體 10_1 及電晶體 10_2。

【0094】背閘極電極的電位可以為接地電位或任意電位。由此，可以固定半導體層 108 的與背閘極電極相對一側的區域的電位，所以可以實現電晶體 10_1 及電晶體 10_2 各自的臨界電壓的常關閉化。此外，可以抑制電晶體 10_1 及電晶體 10_2 各自的電特性不均勻。

【0095】此外，在背閘極電極的電位為接地電位或任意電位的情況下，也可以設置與多個電晶體 10_1 及多個電晶體 10_2 的背閘極電極連接的公共佈線，並對公共佈線供應電位。

【0096】如上所述，電晶體 10_1 及電晶體 10_2 可以為通道長度極短的電晶體。因此，也可以說是容易引起短通道效應等不良現象的電晶體。在電晶體 10_1 及電晶體 10_2 包括背閘極電極的情況下，與不包括背閘極電極的情況相比，容易控制臨界電壓，因此可以抑制引起短通道效應。

【0097】此外，藉由採用包括背閘極電極的結構，有時可以減少半導體裝置 100 所包括的多個電晶體之間的特性不均勻。例如，有時可以減少多個電晶體之間的臨界值不均勻。

【0098】此外，在將半導體裝置 100 用於液晶顯示裝置等顯示裝置的情況下，例如也可以將電晶體 10_1 及電晶體 10_2 的背閘極電極用作電容電極等。在此情況下，不需要另行形成電容電極，所以可以減少製造顯示裝置所需的製程數。

【0099】此外，在半導體裝置 100 中，電晶體 10_1 和電晶體 10_2 以隔著開口部 143 相對的方式設置。因此，藉由縮小從平面看開口部 143 時的點劃線 A1-A2 方向上的寬度（相當於圖 1A 所示的寬度 D143），可以縮小電晶體 10_1 與電晶體 10_2 的間隔。例如，藉由使用傳統平板顯示器量產用曝光裝置（例如最小線寬為 $1.5\mu\text{m}$ 或 $1.25\mu\text{m}$ 左右）在層疊在導電層 112a 上的層（明確而言，絕緣層 110a、成為導電層 116_1 及導電層 116_2 的導電層及絕緣層 110b 的疊層結構）中形成具有曝光裝置的最小線寬，即寬度 D143 的開口部 143，並在該開口部內設置具有上述結構的電晶體 10_1 及電晶體 10_2，可以實現極小且積體度高的半導體裝置 100。例如，藉由將該半導體裝置 100 用於顯示裝置，可以實現 2000ppi 以上的清晰度。

【0100】以下說明電晶體 10_1 及電晶體 10_2 的詳細結構。

【0101】對用於半導體層 108 的半導體材料沒有特別的限制。例如，可以使用由單個元素構成的半導體或者化合物半導體。作為由單個元素構成的半導體例如可以舉出矽或鍺。作為化合物半導體例如可以舉出砷化鎵及矽鍺。除此之外，作為化合物半導體例如可以舉出有機半導體、氮化物半導體及氧化物半導體（OS：Oxide Semiconductor）。這些半導體材料也可以包含雜質作為摻雜物。

【0102】對用於半導體層 108 的半導體材料的結晶性沒有特別的限制，可以使用非晶半導體、單晶半導體或具有單晶以外的結晶性的半導體（微晶半導

體、多晶半導體或其一部分具有結晶區域的半導體)。當使用單晶半導體或具有結晶性的半導體時可以抑制電晶體的特性劣化，所以是較佳的。

【0103】半導體層 108 可以使用矽。作為矽可以舉出單晶矽、多晶矽、微晶矽、非晶矽。作為多晶矽，例如可以舉出低溫多晶矽 (LTPS: Low Temperature Poly Silicon)。通道形成區域中使用非晶矽的電晶體可以形成在大型玻璃基板上，可以以低成本製造。通道形成區域中使用多晶矽的電晶體具有高場效移動率而能夠進行高速工作。此外，通道形成區域中使用微晶矽的電晶體與使用非晶矽的電晶體相比具有高場效移動率而能夠進行高速工作。

【0104】半導體層 108 較佳為包含呈現半導體特性的金屬氧化物 (也稱為氧化物半導體)。

【0105】用於半導體層 108 的金屬氧化物的能帶間隙較佳為 2.0eV 以上，更佳為 2.5eV 以上。

【0106】可以藉由利用分光光度計的光學評價、光譜橢偏術、光致發光法、X 射線光電子分光法 (XPS: X-ray Photoelectron Spectrometry 或 ESCA: Electron Spectrometry for Chemical Analysis) 或 X 射線吸收精細結構 (XAFS: X-ray Absorption Fine Structure) 評價金屬氧化物的能帶間隙。此外，可以組合多個上述方法進行分析。這裡，電子親和力或導帶底可以從作為真空能階與價帶頂能量之間的差異的游離電位以及能帶間隙而計算出。游離電位例如可以利用紫外線光電子能譜 (UPS: Ultraviolet Photoelectron Spectrometry) 評價。

【0107】與使用非晶矽的電晶體相比，使用氧化物半導體的電晶體 (以下記為 OS 電晶體) 的場效移動率非常高。此外，OS 電晶體的關態電流 (off-state current) 極小，可以長期保持與該電晶體串聯連接的電容器中儲存的電荷。此外，藉由使用 OS 電晶體，可以降低半導體裝置的功耗。

[illegible]

【0109】在本說明書等中，氧氮化物是指在其組成中含氧量多於含氮量的材料。氮氧化物是指在其組成中含氮量多於含氧量的材料。

【0110】絕緣層 110 較佳為具有疊層結構。圖 1B 等示出絕緣層 110 包括絕緣層 110a1、絕緣層 110a1 上的絕緣層 110a2、絕緣層 110a2 上的絕緣層 110a3、絕緣層 110a3 上的絕緣層 110b3、絕緣層 110b3 上的絕緣層 110b2 及絕緣層 110b2 上的絕緣層 110b1 的例子。這些絕緣層都可以使用可用於絕緣層 110 的材料。

【0111】絕緣層 110a1、絕緣層 110a2、絕緣層 110a3、絕緣層 110b1、絕緣層 110b2 及絕緣層 110b3 例如都可以適當地利用濺射法或電漿增強化學氣相沉積（PECVD：Plasma Enhanced Chemical Vapor Deposition）法形成。較佳的是，用來形成它們的沉積氣體整體中所佔的含氫氣體（例如，氫氣體及氨氣體）的流量少或者沉積裝置的處理室內的該氣體的分壓低。由此，可以減少絕緣層 110a1、絕緣層 110a2、絕緣層 110a3、絕緣層 110b1、絕緣層 110b2 及絕緣層 110b3 中的含氫量。此外，藉由採用不使用含氫氣體的方法形成它們，可以儘量減少含氫量。它們可以適當地利用濺射法形成。藉由減少絕緣層

110a1、絕緣層 110a2、絕緣層 110a3、絕緣層 110b1、絕緣層 110b2 及絕緣層 110b3 中的含氫量，可以抑制氫被供應到半導體層 108 的通道形成區域，使得電晶體 10_1 及電晶體 10_2 的電特性穩定。

【0112】絕緣層 110s1 及絕緣層 110s2 具有與半導體層 108 接觸的區域。在半導體層 108 中，與絕緣層 110s1 接觸的區域可以被用作電晶體 10_1 的通道形成區域，與絕緣層 110s2 接觸的區域可以被用作電晶體 10_2 的通道形成區域。因此，在半導體層 108 使用金屬氧化物的情況下，絕緣層 110s1 及絕緣層 110s2 較佳為包含氧。由此，可以提高半導體層 108 與絕緣層 110s1 的界面特性及半導體層 108 與絕緣層 110s2 的界面特性。此外，作為絕緣層 110s1 及絕緣層 110s2，較佳為使用藉由加熱釋放氧的膜。由於在電晶體 10_1 及電晶體 10_2 的製程中施加的熱而絕緣層 110s1 及絕緣層 110s2 釋放氧，從而可以將氧供應到半導體層 108。藉由將氧從絕緣層 110s1 及絕緣層 110s2 供應到半導體層 108，尤其是半導體層 108 的通道形成區域，可以填補氧空位（ V_o ：Oxygen Vacancy）來減少氧空位（ V_o ）。因此，可以實現呈現良好的電特性且可靠性高的電晶體 10_1 及電晶體 10_2。絕緣層 110s1 及絕緣層 110s2 例如可以適當地使用可用於絕緣層 110 的氧化物和氧氮化物中的一個以上。明確而言，絕緣層 110s1 及絕緣層 110s2 較佳為包含矽和氧，可以適當地使用氧化矽和氧氮化矽中的一者或兩者。

【0113】在絕緣層 110 中，夾在絕緣層 110a1 與絕緣層 110a3 之間的絕緣層 110a2 及夾在絕緣層 110b1 與絕緣層 110b3 之間的絕緣層 110b2 較佳為包含氧。此外，絕緣層 110a2 及絕緣層 110b2 更佳為使用藉由加熱釋放氧的膜。換言之，絕緣層 110a2 及絕緣層 110b2 較佳為使用與可用於絕緣層 110s1 及絕緣層 110s2 的材料相同的材料。由此，可以將絕緣層 110a2 及絕緣層 110b2 所包含的氧藉由絕緣層 110s1 或絕緣層 110s2 供應給半導體層 108 的通道形成區

域。此外，可以將絕緣層 110s1 或絕緣層 110s2 所包含的氧及絕緣層 110a2 及絕緣層 110b2 所包含的氧都供應到半導體層 108 的通道形成區域，所以可以進一步提高電晶體 10_1 及電晶體 10_2 的可靠性。

【0114】例如，藉由對絕緣層 110s1、絕緣層 110s2、絕緣層 110a2 或絕緣層 110b2 進行含氧氛圍下的加熱處理或含氧氛圍下的電漿處理，可以對該絕緣層供應氧。此外，藉由在絕緣層 110a2 或絕緣層 110b2 的頂面上利用濺射法在含氧氛圍下形成氧化物膜，可以對該絕緣層供應氧。然後，也可以去除該氧化物膜。

【0115】在絕緣層 110s1、絕緣層 110s2、絕緣層 110a2 及絕緣層 110b2 中，物質（例如，原子、分子及離子）較佳為容易擴散。也就可以說，絕緣層 110s1、絕緣層 110s2、絕緣層 110a2 及絕緣層 110b2 中的物質的擴散係數較佳為大。尤其是，較佳為在絕緣層 110s1、絕緣層 110s2、絕緣層 110a2 及絕緣層 110b2 中氧容易擴散。換言之，絕緣層 110s1、絕緣層 110s2、絕緣層 110a2 及絕緣層 110b2 中的氧擴散係數較佳為大。包含在絕緣層 110s1 中的氧在絕緣層 110s1 中擴散，藉由絕緣層 110s1 與半導體層 108 的界面供應到半導體層 108。同樣地，包含在絕緣層 110s2 中的氧在絕緣層 110s2 中擴散，藉由絕緣層 110s2 與半導體層 108 的界面供應到半導體層 108。此外，包含在絕緣層 110a2 中的氧在絕緣層 110a2 中擴散而供應給絕緣層 110s1 及絕緣層 110s2，並藉由絕緣層 110s1 與半導體層 108 的界面及絕緣層 110s2 與半導體層 108 的界面供應給半導體層 108。同樣地，包含在絕緣層 110b2 中的氧在絕緣層 110b2 中擴散而供應給絕緣層 110s1 及絕緣層 110s2，並藉由絕緣層 110s1 與半導體層 108 的界面及絕緣層 110s2 與半導體層 108 的界面供應給半導體層 108。如此，借助於氧容易擴散的絕緣層 110s1、絕緣層 110s2、絕緣層 110a2 及絕緣層 110b2，可以將該絕緣層所包含的氧高效地供應到半導體層 108（尤其是通道形成區域）。

【0116】半導體層 108 的與導電層 112a 接觸的區域被用作電晶體 10_1 及電晶體 10_2 的源極區域和汲極區域中的一個，半導體層 108 的與導電層 112b1 接觸的區域被用作電晶體 10_1 的源極區域和汲極區域中的另一個，半導體層 108 的與導電層 112b2 接觸的區域被用作電晶體 10_2 的源極區域和汲極區域中的另一個。源極區域及汲極區域是與通道形成區域相比電阻低的區域。源極區域及汲極區域也可以說是與通道形成區域相比載子濃度高的區域、氧空位密度高的區域。

【0117】絕緣層 110 中的絕緣層 110a1 設置在導電層 112a 與絕緣層 110a2 之間。絕緣層 110a3 設置在絕緣層 110a2 與導電層 116_1 之間及絕緣層 110a2 與導電層 116_2 之間。絕緣層 110b3 設置在導電層 116_1 與絕緣層 110b2 之間及導電層 116_2 與絕緣層 110b2 之間。絕緣層 110b1 設置在絕緣層 110b2 與導電層 112b1 之間及絕緣層 110b2 與導電層 112b2 之間。從絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 各自本身釋放的雜質（例如，氫及水）量較佳為少。再者，絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 較佳為不容易透過物質。絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 也可以說被用作阻擋膜。明確而言，絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 較佳為不容易透過雜質。由此，可以抑制包含在絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 中的雜質擴散到半導體層 108 的通道形成區域。因此，可以實現呈現良好的電特性且可靠性高的電晶體 10_1 及電晶體 10_2。

【0118】絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 較佳為使用不容易透過氧的材料。由此，可以抑制包含在絕緣層 110a2 中的氧及包含在絕緣層 110b2 中的氧分別藉由絕緣層 110a1 及絕緣層 110b3 擴散到導電層 112a 一側。同樣地，可以抑制包含在絕緣層 110a2 中的氧及包含在絕緣層

110b2 中的氧分別藉由絕緣層 110a3 及絕緣層 110b1 擴散到導電層 112b1 一側及導電層 112b2 一側。由此，從絕緣層 110a2 及絕緣層 110b2 供應到半導體層 108 的通道形成區域的氧量增加，從而可以減少通道形成區域的氧空位（Vo）及氫進入氧空位中的缺陷（以下記為 VoH）。因此，可以實現呈現良好的電特性且可靠性高的電晶體 10_1 及電晶體 10_2。此外，可以抑制由於包含在絕緣層 110a2 中的氧及包含在絕緣層 110b2 中的氧導致導電層 112a 被氧化而導電層 112a 的電阻增高。同樣地，可以抑制由於包含在絕緣層 110a2 中的氧及包含在絕緣層 110b2 中的氧導致導電層 112b1 或導電層 112b2 被氧化而導電層 112b1 或導電層 112b2 的電阻增高。因此，可以實現通態電流（on-state current）大的電晶體 10_1 及電晶體 10_2。

【0119】此外，在本說明書等中，阻擋膜是指具有阻擋性的膜。阻擋性是指抑制對象物質的擴散的功能（也可以說透過性低）和俘獲或固定（也稱為吸雜）該物質的功能中的一者或兩者。例如，可以將具有阻擋性的絕緣層稱為阻擋絕緣層。

【0120】用作阻擋膜的絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 例如都可以使用包含鋁和鉛中的一者或兩者的氧化物、包含鎂的氧化物、包含鎵的氧化物、包含矽的氮化物和包含矽的氮氧化物中的一個或多個。明確而言，絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 例如都可以適當地使用氧化鋁、氧化鉛、鋁酸鉛、氧化鎂、氧化鎵、鎵鋅氧化物、氮化矽和氮氧化矽中的一個或多個。此外，絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 可以使用相同材料。藉由使用相同材料，可以共同使用用來形成各絕緣層的設備，因此可以提高生產率並降低製造成本。此外，絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 也可以使用不同材料。

【0121】注意，在本說明書等中，不同材料是指構成元素的一部分或全部不同的材料或者構成元素相同而組成不同的材料。

【0122】絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 更佳為藉由不使用含氫氣體的方法形成。絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 例如可以適當地利用濺射法形成。絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 都可以特別適當地使用氧化鋁、氧化鉛、鋁酸鉛、氧化鎂、氧化鎵和鎵鋅氧化物中的一個或多個。

【0123】設置在絕緣層 110a2 上的絕緣層 110a3 及設置在絕緣層 110b2 上的絕緣層 110b1 更佳為在含氧氛圍下形成。由此，當形成絕緣層 110a3 時，可以對絕緣層 110a2 供應氧。同樣地，當形成絕緣層 110b1 時，可以對絕緣層 110b2 供應氧。絕緣層 110a3 及絕緣層 110b1 特別適當地使用包含氧的材料。用來形成絕緣層 110a3 的沉積氣體整體中所佔的氧氣體的流量比例（以下也稱為氧流量比）或沉積裝置的處理室內的氧分壓越高，越可以高效地對絕緣層 110a2 供應氧。藉由如上所述那樣形成絕緣層 110b1，可以高效地對絕緣層 110b2 供應氧。

【0124】絕緣層 110a1 及絕緣層 110b3 各自的厚度（相對於被形成面的厚度）較佳為 3nm 以上且 500nm 以下，更佳為 5nm 以上且 400nm 以下，進一步較佳為 10nm 以上且 300nm 以下，進一步較佳為 20nm 以上且 300nm 以下，進一步較佳為 50nm 以上且 300nm 以下，進一步較佳為 100nm 以上且 300nm 以下，進一步較佳為 100nm 以上且 250nm 以下，更進一步較佳為 150nm 以上且 250nm 以下。

【0125】在絕緣層 110a1 薄的情況下，有時包含在絕緣層 110a2 中的氧藉由絕緣層 110a1 擴散到導電層 112a 一側，而供應到半導體層 108 的通道形成區域的氧量減少。同樣地，在絕緣層 110b3 薄的情況下，有時包含在絕緣層

110b2 中的氧藉由絕緣層 110b3 擴散到導電層 112a 一側，而供應到半導體層 108 的通道形成區域的氧量減少。另一方面，在絕緣層 110a1 厚的情況下，有時從絕緣層 110a1 釋放的雜質量增加而擴散到半導體層 108 的通道形成區域的雜質量增加。同樣地，在絕緣層 110b3 厚的情況下，有時從絕緣層 110b3 釋放的雜質量增加而擴散到半導體層 108 的通道形成區域的雜質量增加。藉由將絕緣層 110a1 及絕緣層 110b3 的厚度都設定為上述範圍，可以增加供應到半導體層 108 的通道形成區域的氧量，從而可以減少通道形成區域的氧空位（Vo）及 VoH。此外，可以抑制由於包含在絕緣層 110a2 及絕緣層 110b2 中的氧導致導電層 112a 被氧化而導電層 112a 的電阻增高。絕緣層 110a1 及絕緣層 110b3 各自的厚度不侷限於上述範圍。

【0126】絕緣層 110a3 及絕緣層 110b1 各自的厚度（相對於被形成面的厚度）較佳為 3nm 以上且 500nm 以下，更佳為 5nm 以上且 400nm 以下，進一步較佳為 10nm 以上且 300nm 以下，進一步較佳為 20nm 以上且 300nm 以下，進一步較佳為 20nm 以上且 200nm 以下，進一步較佳為 30nm 以上且 200nm 以下，進一步較佳為 50nm 以上且 200nm 以下，更進一步較佳為 50nm 以上且 150nm 以下。

【0127】在絕緣層 110a3 厚的情況下，有時從絕緣層 110a3 釋放的雜質量增加而擴散到半導體層 108 的通道形成區域的雜質量增加。同樣地，在絕緣層 110b1 厚的情況下，有時從絕緣層 110b1 釋放的雜質量增加而擴散到半導體層 108 的通道形成區域的雜質量增加。另一方面，在絕緣層 110a3 薄的情況下，有時包含在絕緣層 110a2 中的氧藉由絕緣層 110a3 擴散到導電層 112b1 及導電層 112b2 一側，供應到半導體層 108 的通道形成區域的氧量減少。同樣地，在絕緣層 110b1 薄的情況下，有時包含在絕緣層 110b2 中的氧藉由絕緣層 110b1 擴散到導電層 112b1 及導電層 112b2 一側，供應到半導體層 108 的通道形成區

域的氧量減少。藉由將絕緣層 110a3 及絕緣層 110b1 的厚度都設定為上述範圍，可以減少半導體層 108 的通道形成區域的氧空位（Vo）及 VoH。此外，可以抑制由於包含在絕緣層 110a2 及絕緣層 110b2 中的氧導致導電層 112b1 或導電層 112b2 被氧化而導電層 112b1 或導電層 112b2 的電阻增高。絕緣層 110a3 及絕緣層 110b1 各自的厚度不侷限於上述範圍。

【0128】此外，在電晶體 10_1 及電晶體 10_2 的通道長度短的情況下，擴散到通道形成區域的雜質對各電晶體的電特性帶來的影響更大。因此，絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 較佳為使用從它們本身釋放的雜質（尤其是氫）量更少的材料。再者，絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 的厚度更佳為小。由此，可以減少擴散到通道形成區域的雜質量，從而可以實現在通道長度短的情況下也呈現良好的電特性且可靠性高的電晶體 10_1 及電晶體 10_2。例如，在通道長度為 500nm 以下的情況下，絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 的厚度都較佳為 3nm 以上且 100nm 以下，更佳為 3nm 以上且 50nm 以下，進一步較佳為 3nm 以上且 30nm 以下，進一步較佳為 3nm 以上且 20nm 以下，進一步較佳為 3nm 以上且 10nm 以下，更進一步較佳為 5nm 以上且 10nm 以下。

【0129】雖然在此示出絕緣層 110 具有六層疊層結構的結構，但本發明的一個實施方式不侷限於此。絕緣層 110 也可以具有單層結構、兩層疊層結構、三層疊層結構、四層疊層結構、五層疊層結構或七層以上的疊層結構。

【0130】參照圖 1A 及圖 1B 說明電晶體 10_1 及電晶體 10_2 各自的通道長度及通道寬度。在此，以半導體層 108 的與絕緣層 110s1 接觸的區域被用作電晶體 10_1 的通道形成區域且半導體層 108 的與絕緣層 110s2 接觸的區域被用作電晶體 10_2 的通道形成區域的情況為例進行說明。

【0131】在圖 1B 中，以虛線的雙箭頭分別示出電晶體 10_1 的通道長度 L_{10_1} 及電晶體 10_2 的通道長度 L_{10_2} 。雖然以下說明電晶體 10_1 的通道長度 L_{10_1} ，但是藉由將導電層 112b1、絕緣層 110s1 及導電層 116_1 分別替換為導電層 112b2、絕緣層 110s2 及導電層 116_2，也可以將以下說明的內容應用於電晶體 10_2 的通道長度 L_{10_2} 。電晶體 10_1 的通道長度 L_{10_1} 相當於在導電層 112a 的頂面與導電層 112b1 的頂面之間半導體層 108 沿著絕緣層 110s1 的距離。

【0132】此外，作為電晶體 10_1 的通道長度 L_{10_1} ，有時採用半導體層 108 中的夾在導電層 112a 的頂面與導電層 112b1 的底面之間的區域中的絕緣層 110a1 的厚度、絕緣層 110a2 的厚度、絕緣層 110a3 的厚度、導電層 116_1 的厚度、絕緣層 110b3 的厚度、絕緣層 110b2 的厚度及絕緣層 110b1 的厚度的總厚度 T_{110} （在圖 1B 中以點劃線的雙箭頭表示厚度 T_{110} ）。或者，作為電晶體 10_1 的通道長度 L_{10_1} ，有時採用厚度 T_{110} 與導電層 112b1 的厚度的總和。

【0133】通道長度 L_{10_1} 取決於厚度 T_{110} 、導電層 112b1 的厚度及絕緣層 110s1 的被形成面（在此為絕緣層 110a1 的側面、絕緣層 110a2 的側面、絕緣層 110a3 的側面、導電層 116_1 的側面、絕緣層 110b3 的側面、絕緣層 110b2 的側面、絕緣層 110b1 的側面及導電層 112b1 的側面）與絕緣層 110a1 的被形成面（在此為導電層 112a1 的頂面）所形成的角度（角度 θ_{110} ）等而不受用來製造電晶體的曝光裝置的性能的影響。因此，例如可以將通道長度 L_{10_1} 設為小於曝光裝置的極限尺寸，可以實現微細的電晶體。明確而言，可以實現傳統的平板顯示器的量產中使用的曝光裝置（例如，極限尺寸為 $1.5\mu\text{m}$ 或 $1.25\mu\text{m}$ 左右）中無法實現的通道長度極短的電晶體。此外，在不使用最尖端的 LSI 技術中使用的非常昂貴的曝光裝置的狀態下，也可以實現通道長度小於 10nm 的電晶體。

【0134】通道長度 L10_1 例如可以為 5nm 以上且小於 3 μ m，7nm 以上且 2.5 μ m 以下，10nm 以上且 2 μ m 以下，10nm 以上且 1.5 μ m 以下，10nm 以上且 1.2 μ m 以下，10nm 以上且 1 μ m 以下，10nm 以上且 500nm 以下，10nm 以上且 300nm 以下，10nm 以上且 200nm 以下，10nm 以上且 100nm 以下，10nm 以上且 50nm 以下，10nm 以上且 30nm 以下或者 10nm 以上且 20nm 以下。例如，可以將通道長度 L10_1 設定為 100nm 以上且 1 μ m 以下。

【0135】藉由縮短通道長度 L10_1，可以增大電晶體 10_1 的通態電流。藉由使用電晶體 10_1，可以製造能夠高速工作的電路。再者，可以縮小電路的佔有面積。因此，可以實現小型半導體裝置。例如，在本發明的一個實施方式的半導體裝置用於大型顯示裝置或高清晰的顯示裝置的情況下，在佈線數增加時也可以降低各佈線的信號延遲，由此可以抑制顯示不均勻。此外，由於可以縮小電路的佔有面積，所以可以縮小顯示裝置的邊框。

【0136】藉由調整厚度 T110 及角度 θ 110 等，可以控制通道長度 L10_1。

【0137】厚度 T110 例如可以為 5nm 以上且小於 3 μ m，7nm 以上且 2.5 μ m 以下，10nm 以上且 2 μ m 以下，10nm 以上且 1.5 μ m 以下，10nm 以上且 1.2 μ m 以下，10nm 以上且 1 μ m 以下，10nm 以上且 500nm 以下，10nm 以上且 300nm 以下，10nm 以上且 200nm 以下，10nm 以上且 100nm 以下，10nm 以上且 50nm 以下，10nm 以上且 30nm 以下或者 10nm 以上且 20nm 以下。

【0138】絕緣層 110 的開口部 143 一側的側面較佳為具有錐形形狀。角度 θ 110 較佳為小於 90 度。藉由減小角度 θ 110，可以提高形成在絕緣層 110 上的層（例如，半導體層 108）的覆蓋性。此外，角度 θ 110 越小，通道長度 L10_1 可以越長，並且角度 θ 110 越大，通道長度 L10_1 可以越短。

【0139】角度 θ 110 例如可以為 30 度以上且 90 度以下，35 度以上且 85 度以下，40 度以上且 80 度以下，45 度以上且 80 度以下，50 度以上且 80 度以

下，55 度以上且 80 度以下，60 度以上且 80 度以下，65 度以上且 80 度以下或 70 度以上且 80 度以下。

【0140】注意，雖然在圖 1B 等中角度 θ_{110} 小於 90 度，但是本發明的一個實施方式不侷限於此。角度 θ_{110} 也可以為 90 度或大約 90 度。由此可以縮短電晶體 10_1 的通道長度 L_{10_1} 。

【0141】此外，雖然在圖 1B 等中示出開口部 143 的側壁（絕緣層 110a1 的側面、絕緣層 110a2 的側面、絕緣層 110a3 的側面、導電層 116_1 的側面、絕緣層 110b3 的側面、絕緣層 110b2 的側面、絕緣層 110b1 的側面及導電層 112b1 的側面）形成為一直線狀的例子，但是本發明的一個實施方式不侷限於此。例如，絕緣層 110a1、絕緣層 110a2 及絕緣層 110a3 各自的側面與導電層 112a 的頂面所形成的角度、導電層 116_1 的側面與絕緣層 110a3 的頂面所形成的角度、絕緣層 110b3、絕緣層 110b2 及絕緣層 110b1 各自的側面與導電層 116_1 的頂面所形成的角度、導電層 112b1 的側面與絕緣層 110b1 的頂面所形成的角度可以彼此不同。

【0142】在圖 1A 中，以實線的雙箭頭分別示出電晶體 10_1 的通道寬度 W_{10_1} 及電晶體 10_2 的通道寬度 W_{10_2} 。通道寬度 W_{10_1} 相當於在從平面看時導電層 116_1 的開口部 143 一側的端部與半導體層 108 重疊的區域的長度。該長度也相當於半導體層 108 與導電層 112a（電晶體 10_1 的源極電極和汲極電極中的一個）及導電層 112b1（電晶體 10_1 的源極電極和汲極電極中的另一個）中的至少一個重疊的區域的長度。因此，該長度可以說是在從平面看時電晶體 10_1 的汲極電流能夠流過的區域的長度。此外，該長度的方向也是大致垂直於電晶體 10_1 的通道長度 L_{10_1} 的方向。因此，可以將該長度看作電晶體 10_1 的通道寬度 W_{10_1} 。藉由將導電層 116_1 及導電層 112b1 分別替換為

導電層 116_2 及導電層 112b2，上述內容還可以應用於電晶體 10_2 的通道寬度 W_{10_2} 。

【0143】此外，作為電晶體 10_1 的通道寬度 W_{10_1} ，有時使用半導體層 108 與導電層 112a（電晶體 10_1 的源極電極和汲極電極中的一個）及導電層 112b1（電晶體 10_1 的源極電極和汲極電極中的另一個）的兩者重疊的區域的長度。同樣地，作為電晶體 10_2 的通道寬度 W_{10_2} ，有時使用半導體層 108 與導電層 112a（電晶體 10_2 的源極電極和汲極電極中的一個）及導電層 112b2（電晶體 10_2 的源極電極和汲極電極中的另一個）的兩者重疊的區域的長度。

【0144】圖 5A 示出從圖 1B 所示的半導體裝置 100 只切割出電晶體 10_2 一側的結構物的剖面圖。圖 5A 以 XZ 平面示出該結構物的剖面。圖 5B 示出從 YZ 平面一側看圖 5A 所示的結構物的圖。為了容易理解，圖 5B 只示出導電層 112a、導電層 112b2、導電層 116_2 及半導體層 108。

【0145】在圖 5B 中，在電晶體 10_2 的通道寬度 W_{10_2} 為半導體層 108 與導電層 112a 及導電層 112b2 中的至少一個重疊的區域的長度的情況下，通道寬度 W_{10_2} 相當於圖 5B 所示的寬度 W_{10_2A} 。另一方面，在電晶體 10_2 的通道寬度 W_{10_2} 為半導體層 108 與導電層 112a 及導電層 112b2 的兩者重疊的區域的長度的情況下，通道寬度 W_{10_2} 相當於圖 5B 所示的寬度 W_{10_2B} 。

【0146】開口部 143 的寬度 D_{143} 有時在深度方向上變化。作為開口部 143 的寬度 D_{143} ，例如可以使剖視時的開口部 143 的最高位置之徑、最低位置之徑和它們的中間點的位置之徑這三個的平均值。

【0147】在藉由光微影法形成開口 143 時，開口 143 的寬度 D_{143} 為曝光裝置的極限尺寸以上。寬度 D_{143} 例如可以為 200nm 以上且小於 5 μ m、300nm 以上且 4.5 μ m 以下、400nm 以上且 4 μ m 以下、500nm 以上且 3.5 μ m 以下、

500nm 以上且 3μm 以下、500nm 以上且 2.5μm 以下、500nm 以上且 2μm 以下、500nm 以上且 1.5μm 以下或 500nm 以上且 1μm 以下。

【0148】

[半導體層 108]

關於可用於半導體層 108 的金屬氧化物，具體地進行說明。作為金屬氧化物例如可以舉出銦氧化物、鎵氧化物及鋅氧化物。金屬氧化物較佳為至少包含銦或鋅。此外，金屬氧化物較佳為包含選自銦、元素 **M** 和鋅中的一個或兩個以上。注意，元素 **M** 為與氧的鍵合能高的金屬元素或半金屬元素，例如與氧的鍵合能比銦高的金屬元素或半金屬元素。明確而言，作為元素 **M**，可以舉出鋁、鎵、錫、釔、鈦、釩、鉻、錳、鐵、鈷、鎳、鎘、鉬、鉛、鉭、鎢、鐳、銻、鎂、鈣、鋇、鋇、硼、矽、鍺及銻等。金屬氧化物所包含的元素 **M** 較佳為上述元素中的任一種或多種，更佳為選自鎵、鋁、錫和釔中的一種或多種，進一步較佳為鎵、鋁和錫中的一種或多種。這些元素與氧的鍵能高，並且它們的離子半徑與銦或鋅大致相同，所以是更佳的。此外，由於錫為四價，所以可以提高載子移動率，所以是更佳的。在本說明書等中，有時將金屬元素和半金屬元素統稱為“金屬元素”，本說明書等中記載的“金屬元素”有時包括半金屬元素。

【0149】半導體層 108 例如可以使用銦鋅氧化物（也記為 In-Zn 氧化物或 IZO（註冊商標））、銦錫氧化物（也記為 In-Sn 氧化物或 ITO）、銦鈦氧化物（In-Ti 氧化物）、銦鎵氧化物（In-Ga 氧化物）、銦鎢氧化物（也記為 In-W 氧化物或 IWO）、銦鎵鋁氧化物（In-Ga-Al 氧化物）、銦鎵錫氧化物（也記為 In-Ga-Sn 氧化物或 IGT0）、鎵鋅氧化物（也記為 Ga-Zn 氧化物或 GZO）、鋁鋅氧化物（也記為 Al-Zn 氧化物或 AZO）、銦鋁鋅氧化物（也記為 In-Al-Zn 氧化物或 IAZO）、銦錫鋅氧化物（也記為 In-Sn-Zn 氧化物或 ITZO（註冊商

標))、銦鈦鋅氧化物(In-Ti-Zn 氧化物)、銦鎵鋅氧化物(也記為 In-Ga-Zn 氧化物或 IGZO)、銦鎵錫鋅氧化物(也記為 In-Ga-Sn-Zn 氧化物或 IGZTO)、銦鎵鋁鋅氧化物(也記為 In-Ga-Al-Zn 氧化物、IGAZO、IGZAO 或 IAGZO)等。或者,可以使用包含矽的銦錫氧化物(也記為 ITSO)、鎵錫氧化物(Ga-Sn 氧化物)、鋁錫氧化物(Al-Sn 氧化物)等。

【0150】注意,金屬氧化物也可以代替銦或除了銦以外還包含一種或多種元素週期表中的週期數大的金屬元素。有如下傾向:金屬元素的軌域重疊越大,金屬氧化物中的載子傳導越大。因此,藉由包含元素週期表中的週期數大的金屬元素,有時可以提高電晶體的場效移動率。作為元素週期表中的週期數大的金屬元素,可以舉出屬於第 5 週期的金屬元素以及屬於第 6 週期的金屬元素等。作為該金屬元素,明確而言,可以舉出鈮、鈳、銀、鎳、錫、銻、鋇、鉛、鉍、釷、鈾、釷、釷、釷、釷、釷及釷等。注意,釷、鈾、釷、釷、釷、釷及釷被稱為輕稀土元素。

【0151】金屬氧化物可以包含非金屬元素的一種或多種。在金屬氧化物包含非金屬元素時,有時載子濃度增加或者能帶間隙變窄等而可以提高電晶體的場效移動率。作為非金屬元素,例如可以舉出碳、氮、磷、硫、硒、氟、氯、溴、氬等。

【0152】藉由提高相對於金屬氧化物中的所有金屬元素的原子個數的總和的銦的原子個數之比,可以提高電晶體的場效移動率。此外,可以實現通態電流大的電晶體。

【0153】在本說明書等中,相對於含有的所有金屬元素的原子個數的總和的銦的原子個數之比例有時記載為銦的含有率。其他金屬元素也是同樣的。在作為元素 M 包含多個元素時,相對於含有的所有金屬元素的原子個數的總和的元素 M 的原子個數之比例的總和可以記載為元素 M 的含有率。

【0154】藉由提高金屬氧化物中的鋅的含有率，成為結晶性高的金屬氧化物，從而可以抑制金屬氧化物中的雜質擴散。由此，電晶體的電特性的變動得到抑制，從而可以提高可靠性。

【0155】藉由提高金屬氧化物中的元素 M 的含有率，可以實現能帶間隙大的金屬氧化物。此外，藉由抑制在金屬氧化物中形成氧空位（Vo），抑制起因於氧空位（Vo）的載子的生成，從而可以抑制電晶體的臨界電壓的漂移。由此，可以降低截止電流，從而可以實現常關閉電晶體。此外，可以實現關態電流小的電晶體。此外，電晶體的電特性的變動得到抑制，從而可以提高可靠性。

【0156】根據用於半導體層 108 的金屬氧化物的組成而電晶體的電特性及可靠性不同。因此，藉由對應於電晶體所需的電特性及可靠性使金屬氧化物的組成不同，可以實現兼具優異的電特性及高可靠性的半導體裝置。

【0157】在金屬氧化物為 In-M-Zn 氧化物時，該 In-M-Zn 氧化物中的 In 的原子個數比較佳為元素 M 的原子個數比以上。作為這種 In-M-Zn 氧化物的金屬元素的原子個數比，例如可以舉出 In：M：Zn=1：1：1、In：M：Zn=1：1：1.2、In：M：Zn=2：1：3、In：M：Zn=3：1：1、In：M：Zn=3：1：2、In：M：Zn=4：2：3、In：M：Zn=4：2：4.1、In：M：Zn=5：1：3、In：M：Zn=5：1：6、In：M：Zn=5：1：7、In：M：Zn=5：1：8、In：M：Zn=5：1：9、In：M：Zn=6：1：6、In：M：Zn=10：1：1、In：M：Zn=10：1：3、In：M：Zn=10：1：4、In：M：Zn=10：1：6、In：M：Zn=10：1：7、In：M：Zn=10：1：8、In：M：Zn=5：2：5、In：M：Zn=10：1：10、In：M：Zn=20：1：10、In：M：Zn=40：1：10 以及它們附近的組成等。注意，附近的組成包括所希望的原子個數比的 $\pm 30\%$ 的範圍。藉由增大金屬氧化物中的銦的原子個數比，可以提高電晶體的通態電流或場效移動率。

【0158】In-M-Zn 氧化物中的 In 的原子個數比也可以小於元素 M 的原子個數比。作為這種 In-M-Zn 氧化物的金屬元素的原子個數比，例如可以舉出 In : M : Zn=1 : 3 : 2、In : M : Zn=1 : 3 : 3、In : M : Zn=1 : 3 : 4、In : M : Zn=1 : 3 : 6 以及它們附近的組成。藉由增大金屬氧化物中的 M 的原子個數的比例，可以抑制氧空位 (Vo) 的生成。

【0159】藉由將銦的含有率高的材料用於半導體層 108，可以提高電晶體的通態電流或場效移動率。並且，藉由包含元素 M，可以抑制氧空位 (Vo) 的生成。元素 M 的含有率（相對於含有的所有金屬元素的原子個數的總和的元素 M 的原子個數之比例）較佳為 0.1% 以上且 25% 以下，更佳為 0.1% 以上且 20% 以下，進一步較佳為 0.1% 以上且 10% 以下，更進一步較佳為 0.1% 以上且 8% 以下，進一步較佳為 0.1% 以上且 6% 以下，進一步較佳為 0.1% 以上且 4% 以下。由此，可以實現電特性良好的電晶體。例如，較佳為使用 In : M : Zn=40 : 1 : 10 及其附近的金屬氧化物。元素 M 較佳為上述元素中的任一種或多種，更佳為選自鋁、鎵、錫和釷中的一種或多種。明確而言，可以適當地使用 In : Sn : Zn=40 : 1 : 10 及其附近的金屬氧化物。或者，可以適當地使用 In : Al : Zn=40 : 1 : 10 及其附近的金屬氧化物。

【0160】在此，藉由將具有多晶結構的金屬氧化物用於半導體層 108，晶界成為再結合中心而俘獲載子，因此有時電晶體的通態電流變小。此外，在作為半導體層 108 使用具有多晶結構的金屬氧化物時，有時半導體層 108 表面的凹凸變大。由此，有時形成在半導體層 108 上的層（例如，絕緣層 106）的被形成面的步階變大，在該層中發生斷開或空洞等問題。在將具有容易成為多晶結構的組成的金屬氧化物用於半導體層 108 時，較佳為包含阻礙晶化的元素。由此，可以抑制半導體層 108 成為多晶結構，從而可以實現通態電流大的電晶

體。此外，可以提高形成在半導體層 108 上的層（例如，絕緣層 106）的覆蓋性，從而可以抑制在該層中發生斷開或空洞等問題。

【0161】例如，與銦錫氧化物（ITO）相比，包含矽的銦錫氧化物（ITSO）不容易成為多晶結構，所以可以將其適當地用於半導體層 108。在使用 ITSO 時，矽的含有率（相對於所有的含有金屬元素的原子個數之和的矽的原子個數的比率）較佳為 1% 以上且 20% 以下，更佳為 3% 以上且 20% 以下，更佳為 3% 以上且 15% 以下，更佳為 5% 以上且 15% 以下。明確而言，可以適當地使用 In : Sn : Si=45 : 5 : 4、In : Sn : Si=95 : 5 : 8 以及它們附近的金屬氧化物。當作為半導體層 108 使用包含矽的銦錫氧化物（ITSO）時，較佳為具有結晶性。此外，半導體層 108 也可以具有非晶區域或非晶結構。

【0162】可以將不包含元素 M 的金屬氧化物用於半導體層 108。在該金屬氧化物為 In-Zn 氧化物的情況下，作為金屬元素的原子個數比，例如可以舉出 In : Zn=1 : 1、In : Zn=2 : 1、In : Zn=1 : 2、In : Zn=3 : 1、In : Zn=3 : 2、In : Zn=2 : 3、In : Zn=4 : 1、In : Zn=4 : 3、In : Zn=5 : 1、In : Zn=5 : 2、In : Zn=5 : 3、In : Zn=5 : 4、In : Zn=5 : 6、In : Zn=5 : 7、In : Zn=5 : 8、In : Zn=5 : 9、In : Zn=7 : 1、In : Zn=10 : 1、In : Zn=10 : 3、In : Zn=10 : 7 以及它們附近的組成。再者，In 的原子個數比更佳為 Zn 的原子個數比以上。藉由增大金屬氧化物中的銦的原子個數比，可以提高電晶體的通態電流或場效移動率。

【0163】當分析半導體層 108 的組成時，例如可以使用能量色散 X 射線分析法（EDX : Energy Dispersive X-ray Spectrometry）、X 射線光電子分光法（XPS 或 ESCA）、感應耦合電漿質譜分析法（ICP-MS : Inductively Coupled Plasma-Mass Spectrometry）或感應耦合電漿原子發射光譜法（ICP-AES : Inductively Coupled Plasma-Atomic Emission Spectrometry）。此外，可以組合多

個上述方法進行分析。較佳為進行分析所得的光譜的峰分離，來識別並定量元素。注意，含有率低的元素有時受分析精度的影響實際上的含有率與分析所得的含有率不同。例如，當元素 M 的含有率低時，有時分析所得的元素 M 的含有率低於實際上的含有率、是難以定量的或者低於檢測下限。

【0164】金屬氧化物可以適當地利用濺射法或原子層沉積（ALD：Atomic Layer Deposition）法形成。注意，在利用濺射法形成金屬氧化物的情況下，形成後的金屬氧化物的組成有時與濺射靶材的組成不同。尤其是，形成後的金屬氧化物中的鋅的含有率有時減少到濺射靶材中的鋅的含有率的 50% 左右。

【0165】作為半導體層 108，較佳為使用具有結晶性的金屬氧化物膜。作為具有結晶性的金屬氧化物的結構，例如可以舉出 CAAC（C-Axis Aligned Crystal）結構、多晶（poly-crystal）結構及微晶（nc：nano-crystal）結構。藉由將具有結晶性的金屬氧化物用於半導體層 108，可以降低半導體層 108 中的缺陷態密度，由此可以實現可靠性高的半導體裝置。注意，CAAC 結構是多個微晶（典型的是，多個 IGZO 的微晶）具有 c 軸配向且在 a-b 面上以該多個微晶不配向的方式連接的晶體結構。CAAC 結構的 a-b 面上的晶界及晶粒少於多晶結構，因此可以實現可靠性高的半導體裝置。

【0166】半導體層 108 較佳為使用 CAAC-OS 或 nc-OS。

【0167】CAAC-OS 具有多個層狀晶體。晶體的 c 軸在被形成面的法線方向上配向。半導體層 108 較佳為具有平行或大致平行於被形成面的層狀晶體。例如，較佳的是，半導體層 108 在接觸於導電層 112b1 的頂面及導電層 112b2 的頂面的區域中具有平行或大致平行於該頂面的層狀晶體，並在接觸於絕緣層 110s1 的側面及絕緣層 110s2 的側面的區域中具有平行或大致平行於該側面的層狀晶體。尤其是，半導體層 108 較佳為在開口部 143 中具有平行或大致平行於作為被形成面的絕緣層 110s1 的側面及絕緣層 110s2 的側面的層狀晶體。藉

由採用這種結構，半導體層 108 的層狀晶體大致平行於電晶體 10_1 的通道長度方向及電晶體 10_2 的通道長度方向，所以可以增大電晶體 10_1 及電晶體 10_2 的通態電流。

【0168】藉由將結晶性高的金屬氧化物用於通道形成區域，可以降低通道形成區域中的缺陷態密度。另一方面，藉由使用結晶性低的金屬氧化物，可以實現能夠流過大電流的電晶體。

【0169】形成金屬氧化物時的基板溫度越高，越可以形成結晶性高的金屬氧化物。形成時的基板溫度例如可以根據形成時放置基板的載物台的溫度調整。此外，在形成時使用的沉積氣體的氧流量比或處理室內的氧分壓越高，越可以形成結晶性高的金屬氧化物。

【0170】半導體層 108 的結晶性例如可以藉由 X 射線繞射（XRD：X-Ray Diffraction）、穿透式電子顯微鏡（TEM：Transmission Electron Microscope）或電子繞射（ED：Electron Diffraction）分析。或者，可以組合多個上述方法而分析。

【0171】當作為半導體層 108 使用金屬氧化物時，較佳為儘量減少通道形成區域的 V_{oH} 以使其成為高純度本質或實質上高純度本質。如此，為了得到 V_{oH} 被充分減少金屬氧化物，重要的是：去除金屬氧化物中的水、氫等雜質（有時記載為脫水、脫氫化處理）；以及對金屬氧化物供氧來修復氧空位（ V_o ）。藉由將 V_{oH} 等缺陷充分降低的金屬氧化物用於電晶體的通道形成區域，可以賦予穩定電特性。注意，有時將氧供應給金屬氧化物來修復氧空位（ V_o ）的處理記為加氧化處理。

【0172】當作為半導體層 108 使用金屬氧化物時，較佳為通道形成區域的載子濃度為 $1 \times 10^{18} \text{cm}^{-3}$ 以下，更佳為低於 $1 \times 10^{17} \text{cm}^{-3}$ ，進一步較佳為低於 $1 \times 10^{16} \text{cm}^{-3}$ ，更佳的是低於 $1 \times 10^{13} \text{cm}^{-3}$ ，進一步較佳的是低於 $1 \times 10^{12} \text{cm}^{-3}$ 。對通

道形成區域的載子濃度的下限值沒有限定，例如，可以將其設定為 $1 \times 10^{-9} \text{cm}^{-3}$ 。

【0173】OS 電晶體的因被照射放射線而引起的電特性變動小，即對於放射線的耐受性高，因此可以在有可能入射放射線的環境下也適當地使用。OS 電晶體也可以說是對於放射線具有高可靠性。例如，可以適當地將 OS 電晶體用於 X 射線的平板探測器的像素電路。此外，OS 電晶體可以適當地用於在宇宙空間中使用的半導體裝置。作為放射線，可以舉出電磁輻射線（例如，X 射線及 γ 射線）及粒子放射線（例如， α 射線、 β 射線、質子輻射及中子輻射）。

【0174】半導體層 108 也可以包含用作半導體的層狀物質。層狀物質是具有層狀晶體結構的材料群的總稱。層狀晶體結構是由共價鍵或離子鍵形成的層藉由如凡得瓦鍵那樣的比共價鍵及離子鍵弱的鍵合層疊的結構。層狀物質在單位層中具有高導電性，亦即，具有高二維導電性。藉由將用作半導體並具有高二維導電性的材料用於通道形成區域，可以提供通態電流大的電晶體。

【0175】作為上述層狀物質，例如可以舉出石墨烯、矽烯、硫族化物等。硫族化物是包含氧族元素（屬於第 16 族元素）的化合物。此外，作為硫族化物，可以舉出過渡金屬硫族化物、第 13 族硫族化物等。作為能夠用作電晶體的通道形成區域的過渡金屬硫族化物，具體地可以舉出硫化鉬（典型的是 MoS_2 ）、硒化鉬（典型的是 MoSe_2 ）、碲化鉬（典型的是 MoTe_2 ）、硫化鎢（典型的是 WS_2 ）、硒化鎢（典型的是 WSe_2 ）、碲化鎢（典型的是 WTe_2 ）、硫化鉛（典型的是 HfS_2 ）、硒化鉛（典型的是 HfSe_2 ）、硫化鋇（典型的是 ZrS_2 ）、硒化鋇（典型的是 ZrSe_2 ）等。

【0176】半導體層 108 也可以具有包括兩個以上的金屬氧化物層的疊層結構。半導體層 108 所包含的兩個以上的金屬氧化物層的組成也可以相同或大致相同。在採用組成相同的金屬氧化物層的疊層結構時，例如可以使用相同濺射

靶材形成，由此可以降低製造成本。在半導體層 108 所包括的兩個以上的金屬氧化物層的組成相同或大致相同的情況下，有時無法明確地確認到這些金屬氧化物層的邊界（界面）。

【0177】

[導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2、導電層 104]

導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2 及導電層 104 都可以具有單層結構或疊層結構。作為可用於導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2 及導電層 104 的材料，例如可以舉出鉻、銅、鋁、金、銀、鋅、鈹、鈦、鎢、錳、鎳、鐵、鈷、鉬和鈮中的一個或多個以及以上述金屬中的一個或多個為成分的合金。可以將包含銅、銀、金和鋁中的一個或多個的低電阻的導電材料適當地用於導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2 及導電層 104。其中，銅或鋁在量產性上尤其具有優勢，因此是較佳的。

【0178】導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2 及導電層 104 可以使用具有導電性的金屬氧化物（氧化物導電體）。作為氧化物導電體（OC：Oxide Conductor），例如可以舉出氧化銦、氧化鋅、In-Sn 氧化物（ITO）、In-Zn 氧化物、In-W 氧化物、In-W-Zn 氧化物、In-Ti 氧化物、In-Ti-Sn 氧化物、In-Sn-Si 氧化物（包含矽的 ITO，也稱為 ITSO）、添加有鎳的氧化鋅及 In-Ga-Zn 氧化物。尤其是，較佳為使用包含銦的氧化物導電體，因為其導電性高。

【0179】例如，在具有半導體特性的金屬氧化物中形成氧空位（ V_o ），對該氧空位（ V_o ）添加氫而在導帶附近形成施體能階。其結果，金屬氧化物的導

電性增高，而成為導電體。可以將成為導電體的金屬氧化物稱為氧化物導電體。

【0180】作為導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2 及導電層 104，也可以採用含有上述氧化物導電體（金屬氧化物）的導電膜和含有金屬或合金的導電膜的疊層結構。藉由使用含有金屬或合金的導電膜，可以降低佈線電阻。

【0181】作為導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2 及導電層 104，可以應用 Cu-X 合金膜（X 為 Mn、Ni、Cr、Fe、Co、Mo、Ta 或 Ti）。藉由使用 Cu-X 合金膜，可以以濕蝕刻法進行加工，從而可以降低製造成本。

【0182】導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2 及導電層 104 可以使用彼此相同的材料。或者，這些材料的一部分或全部可以使用不同材料。

【0183】導電層 112a、導電層 112b1 及導電層 112b2 具有與半導體層 108 接觸的區域。在作為半導體層 108 使用金屬氧化物的情況下有如下擔憂：在作為導電層 112a、導電層 112b1 及導電層 112b2 使用容易氧化的金屬（例如，鋁）時，在導電層 112a 與半導體層 108 之間、導電層 112b1 與半導體層 108 之間以及導電層 112b 與半導體層 108 之間形成絕緣氧化物（例如，氧化鋁），阻礙它們的導通。因此，導電層 112a、導電層 112b1 及導電層 112b2 較佳為使用不容易氧化的導電材料、即使被氧化也保持低電阻的導電材料或氧化物導電材料。

【0184】導電層 112a、導電層 112b1 及導電層 112b2 例如較佳為使用鈦、氮化鈮、氮化鈦、包含鈦和鋁的氮化物、包含鈮和鋁的氮化物、鈮、氧化鈮、

氮化鈣、包含鋁和鈣的氧化物、包含鎳和鎳的氧化物。由於這些材料為不容易被氧化的導電材料或即使被氧化也保持低電阻的材料，所以是較佳的。

【0185】導電層 112a、導電層 112b1 及導電層 112b2 可以使用上述氧化物導電體。明確而言，可以使用氧化銦、氧化鋅、ITO、In-Zn 氧化物、In-W 氧化物、In-W-Zn 氧化物、In-Ti 氧化物、In-Ti-Sn 氧化物、包含矽的 In-Sn 氧化物或添加有鎳的氧化鋅等金屬氧化物。

【0186】導電層 112a、導電層 112b1 及導電層 112b2 可以使用氮化物導電體。作為氮化物導電體例如可以舉出氮化鋁及氮化鈦。

【0187】導電層 112a、導電層 112b1、導電層 112b2、導電層 116_1、導電層 116_2 及導電層 104 都可以具有疊層結構。在導電層 112a 具有疊層結構時，至少與半導體層 108 接觸的層較佳為使用不容易被氧化的導電材料。導電層 112b1 及導電層 112b2 也是同樣的。

【0188】

[絕緣層 106]

絕緣層 106 較佳為包括一層以上的無機絕緣層。絕緣層 106 可以使用可用於絕緣層 110、絕緣層 110s1 及絕緣層 110s2 的材料。

【0189】絕緣層 106 具有與半導體層 108、導電層 112b1、導電層 112b2、導電層 104 及絕緣層 110 接觸的區域。在半導體層 108 使用金屬氧化物時，構成絕緣層 106 的膜中的至少與半導體層 108 接觸的膜較佳為使用上述氧化物或氧氮化物。在絕緣層 106 具有單層結構的情況下，氧化矽、氧氮化矽或氧化鋁適合用於絕緣層 106。

【0190】在微型電晶體中，在閘極絕緣層的厚度小時，有時洩漏電流增大。藉由閘極絕緣層使用相對介電常數高的材料（也稱為 high-k 材料），可以在保持物理厚度的同時實現電晶體工作時的低電壓化。作為可用於絕緣層 106

的 high-k 材料，例如可以舉出氧化鎵、氧化鉛、氧化鋅、含有鋁及鉛的氧化物、含有鋁及鉛的氧氮化物、含有矽及鉛的氧化物、含有矽及鉛的氧氮化物以及含有矽及鉛的氮化物。此外，作為閘極絕緣層，可以使用可具有鐵電性的材料。作為可具有鐵電性的材料，可以舉出氧化鉛、氧化鋅、 HfZrO_x （ x 為大於 0 的實數）等金屬氧化物。此外，作為可具有鐵電性的材料，可以舉出對氧化鉛添加元素 J1（在此，元素 J1 為選自鋅、矽、鋁、鈦、釷、鐳、鐳等中的一個或多個）的材料。例如，鉛的原子個數與元素 J1 的原子個數比為 1:1 或其附近即可。此外，作為可具有鐵電性的材料，可以舉出對氧化鋅添加元素 J2（在此，元素 J2 為選自鉛、矽、鋁、鈦、釷、鐳、鐳等中的一個或多個）的材料等。例如，鋅的原子個數與元素 J2 的原子個數比為 1:1 或其附近即可。此外，作為可具有鐵電性的材料，也可以使用鈦酸鉛（ PbTiO_x ）、鈦酸鋇（BST）、鈦酸鋇、鋅鈦酸鉛（PZT）、鉍酸鋇（SBT）、鐵酸鉍（BFO）、鈦酸鋇等具有鈣鈦礦結構的壓電陶瓷。

【0191】在圖 1B 等中示出絕緣層 106 具有單層結構，但本發明的一個實施方式不侷限於此。絕緣層 106 也可以具有疊層結構。

【0192】

[絕緣層 195]

用作保護層的絕緣層 195 較佳為使用不容易使雜質擴散的材料。藉由設置絕緣層 195，可以有效地抑制雜質從外部擴散到電晶體 10_1 及電晶體 10_2 中，從而可以提高半導體裝置 100 的可靠性。作為雜質，例如可以舉出水及氫。

【0193】絕緣層 195 可以為包含無機材料的絕緣層或包含有機材料的絕緣層。絕緣層 195 例如可以適當地使用氧化物、氧氮化物、氮氧化物或氮化物的無機材料。更明確而言，可以使用氮化矽、氮氧化矽、氧氮化矽、氧化鋁、氧

氮化鋁、氮化鋁、氧化鉛和鋁酸鉛中的一個或多個。作為有機材料例如可以使用丙烯酸樹脂和聚醯亞胺樹脂中的一個或多個。作為有機材料可以使用感光樹脂。此外，可以層疊上述絕緣膜中的兩個以上。絕緣層 195 可以具有包含無機材料的絕緣層和包含有機材料的絕緣層的疊層結構。

【0194】

[基板 102]

雖然對基板 102 的材料沒有特別的限制，但是至少需要具有能夠承受後續的加熱處理的耐熱性。例如，可以使用以矽或碳化矽為材料的單晶半導體基板或多晶半導體基板、矽鍺等化合物半導體基板、SOI 基板、玻璃基板、石英基板、藍寶石基板、陶瓷基板或有機樹脂基板作為基板 102。此外，基板 102 可以設置有半導體元件。注意，半導體基板及絕緣性基板的形狀可以為圓形或角形。

【0195】作為基板 102，也可以使用撓性基板，並且在撓性基板上直接形成半導體裝置 100 等。或者，可以在基板 102 與半導體裝置 100 等之間設置剝離層。藉由設置剝離層，可以在剝離層上製造半導體裝置的一部分或全部之後將其從基板 102 分離並轉置到其他基板上。此時，也可以將半導體裝置 100 等轉置在耐熱性低的基板或撓性基板上。

【0196】

<半導體裝置的結構例子 2>

圖 6A 示出本發明的一個實施方式的半導體裝置 100A 的結構例子。圖 6A 是沿著圖 1A 所示的半導體裝置 100 的平面圖中的點劃線 A1-A2 的半導體裝置 100A 的剖面圖。

【0197】半導體裝置 100A 包括電晶體 10A_1、電晶體 10A_2、絕緣層 110a、絕緣層 110b。半導體裝置 100A 與圖 1B 所示的半導體裝置 100 的不同

之處在於：半導體裝置 100A 包括電晶體 10A_1 及電晶體 10A_2，分別代替電晶體 10_1 及電晶體 10_2。

【0198】電晶體 10A_1 與電晶體 10_1 的不同之處在於：電晶體 10A_1 的絕緣層 110s1 具有絕緣層 110s1a 及絕緣層 110s1a 上的絕緣層 110s1b 的疊層結構。絕緣層 110s1a 以與導電層 112a 的頂面、絕緣層 110 的側面、導電層 116_1 的側面及導電層 112b1 的側面接觸的方式設置。絕緣層 110s1b 以隔著絕緣層 110s1a 與導電層 112a 的頂面、絕緣層 110 的側面、導電層 116_1 的側面及導電層 112b1 的側面相對的方式設置。

【0199】電晶體 10A_2 與電晶體 10_2 的不同之處在於：電晶體 10A_2 的絕緣層 110s2 具有絕緣層 110s2a 及絕緣層 110s2a 上的絕緣層 110s2b 的疊層結構。絕緣層 110s2a 以與導電層 112a 的頂面、絕緣層 110 的側面、導電層 116_2 的側面及導電層 112b2 的側面接觸的方式設置。絕緣層 110s2b 以隔著絕緣層 110s2a 與導電層 112a 的頂面、絕緣層 110 的側面、導電層 116_2 的側面及導電層 112b2 的側面相對的方式設置。

【0200】作為絕緣層 110s1a 及絕緣層 110s2a，例如可以使用用於絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 的材料、製造方法等。此外，作為絕緣層 110s1b 及絕緣層 110s2b，例如可以使用用於絕緣層 110a2 及絕緣層 110b2 的材料、製造方法等。也就是說，絕緣層 110s1a 及絕緣層 110s2a 可以使用不容易透過氧的材料，絕緣層 110s1b 及絕緣層 110s2b 可以使用包含氧且藉由加熱釋放氧的材料。

【0201】像電晶體 10_1 那樣，在釋放氧的絕緣層 110s1 與導電層 112a 及導電層 112b1 接觸的情況下，有如下擔擾：由於從絕緣層 110s1 釋放的氧導致導電層 112a 及導電層 112b1 被氧化，從而從絕緣層 110s1 供應給半導體層 108 的氧量減少。像電晶體 10A_1 那樣，藉由絕緣層 110s1 具有絕緣層 110s1a 與絕

緣層 110s1b 的疊層結構，釋放氧的絕緣層 110s1b 與導電層 112a 及導電層 112b1 可以不接觸。由此，可以抑制由於從絕緣層 110s1b 釋放的氧導致導電層 112a 及導電層 112b1 被氧化。此外，可以抑制從絕緣層 110s1b 供應給半導體層 108 的氧量減少。

【0202】同樣地，像電晶體 10_2 那樣，在釋放氧的絕緣層 110s2 與導電層 112a 及導電層 112b2 接觸的情況下，有如下擔擾：由於從絕緣層 110s2 釋放的氧導致導電層 112a 及導電層 112b2 被氧化，從而從絕緣層 110s2 供應給半導體層 108 的氧量減少。像電晶體 10A_2 那樣，藉由絕緣層 110s2 具有絕緣層 110s2a 與絕緣層 110s2b 的疊層結構，釋放氧的絕緣層 110s2b 與導電層 112a 及導電層 112b2 可以不接觸。由此，可以抑制由於從絕緣層 110s2b 釋放的氧導致導電層 112a 及導電層 112b2 被氧化。此外，可以抑制從絕緣層 110s2b 供應給半導體層 108 的氧量減少。

【0203】關於半導體裝置 100A 的上述以外的內容，可以參照半導體裝置 100 的說明內容。

【0204】

<半導體裝置的結構例子 3>

圖 6B 示出本發明的一個實施方式的半導體裝置 100B 的結構例子。圖 6B 是沿著圖 1A 所示的半導體裝置 100 的平面圖中的點劃線 A1-A2 的半導體裝置 100B 的剖面圖。

【0205】半導體裝置 100B 包括電晶體 10B_1、電晶體 10B_2、絕緣層 110a、絕緣層 110b。半導體裝置 100B 與圖 1B 所示的半導體裝置 100 的不同之處在於：半導體裝置 100B 包括電晶體 10B_1 及電晶體 10B_2，分別代替電晶體 10_1 及電晶體 10_2。

【0206】電晶體 10B₁ 與電晶體 10₁ 的不同之處在於：電晶體 10B₁ 的導電層 116₁ 與絕緣層 110s₁ 之間設置有絕緣層 110g₁。電晶體 10B₂ 與電晶體 10₂ 的不同之處在於：電晶體 10B₂ 的導電層 116₂ 與絕緣層 110s₂ 之間設置有絕緣層 110g₂。

【0207】絕緣層 110g₁ 及絕緣層 110g₂ 例如都包含導電層 116₁ 及導電層 116₂ 所包含的元素的氧化物。在導電層 116₁ 及導電層 116₂ 為金屬的情況下，絕緣層 110g₁ 及絕緣層 110g₂ 例如為該金屬的氧化物。此外，在導電層 116₁ 及導電層 116₂ 為矽的情況下，絕緣層 110g₁ 及絕緣層 110g₂ 例如為矽氧化物。作為絕緣層 110g₁ 及絕緣層 110g₂，例如可以使用氧化鋁、氧化鉭等金屬氧化物，尤其較佳為使用氧化鋁。

【0208】此外，絕緣層 110g₁ 可以被用作電晶體 10B₁ 的閘極絕緣層。在圖 6B 所示的結構中，例如，絕緣層 110s₁ 與絕緣層 110g₁ 的疊層結構被用作電晶體 10B₁ 的閘極絕緣層。同樣地，絕緣層 110g₂ 可以被用作電晶體 10B₂ 的閘極絕緣層。在圖 6B 所示的結構中，例如，絕緣層 110s₂ 與絕緣層 110g₂ 的疊層結構被用作電晶體 10B₂ 的閘極絕緣層。

【0209】在電晶體 10B₁ 中，作為閘極絕緣層使用絕緣層 110s₁ 與絕緣層 110g₁ 的疊層結構，所以即使絕緣層 110g₁ 的絕緣性比絕緣層 110s₁ 的絕緣性低，只要藉由層疊絕緣層 110g₁ 與絕緣層 110s₁ 得到充分的絕緣性，有時也可以充分確保電晶體 10B₁ 的電特性及可靠性。同樣地，在電晶體 10B₂ 中，作為閘極絕緣層使用絕緣層 110s₂ 與絕緣層 110g₂ 的疊層結構，所以即使絕緣層 110g₂ 的絕緣性比絕緣層 110s₂ 的絕緣性低，只要藉由層疊絕緣層 110g₂ 與絕緣層 110s₂ 得到充分的絕緣性，有時也可以充分確保電晶體 10B₂ 的電特性及可靠性。

【0210】藉由電晶體 10B_1 包括絕緣層 110g1，有時可以減薄絕緣層 110s1 的厚度。藉由減薄絕緣層 110s1 的厚度，可以增強從電晶體 10B_1 的閘極電極（導電層 116_1）施加到半導體層 108 的電場的效力。同樣地，藉由電晶體 10B_2 包括絕緣層 110g2，有時可以減薄絕緣層 110s2 的厚度。藉由減薄絕緣層 110s2 的厚度，可以增強從電晶體 10B_2 的閘極電極（導電層 116_2）施加到半導體層 108 的電場的效力。作為絕緣層 110g1 及絕緣層 110g2，例如可以適當地使用相對介電常數比用於絕緣層 110s1 及絕緣層 110s2 的材料高的材料。

【0211】例如，以與導電層 116_1 的表面接觸的方式沉積能夠供應氧的層，並從絕緣層 110a2 及絕緣層 110b2 藉由該層供應氧，使得導電層 116_1 的表面氧化，由此可以自對準地形成絕緣層 110g1。在因形成絕緣層 110s1 時的蝕刻而絕緣層 110s1 的上端部的高度低於導電層 116_1 的頂面的高度的情況或者絕緣層 110s1 的上端部的高度雖高於導電層 116_1 的頂面的高度但其差異小的情況下，有如下擔憂：由於在半導體層 108 與導電層 116_1 之間流過洩漏電流，電晶體 10B_1 的電特性下降。即使在此情況下，電晶體 10B_1 也可以使用絕緣層 110g1 抑制半導體層 108 與導電層 116_1 之間的洩漏。

【0212】同樣地，例如以與導電層 116_2 的表面接觸的方式沉積能夠供應氧的層，並從絕緣層 110a2 及絕緣層 110b2 藉由該層供應氧，使得導電層 116_2 的表面氧化，由此可以自對準地形成絕緣層 110g2。在因形成絕緣層 110s2 時的蝕刻而絕緣層 110s2 的上端部的高度低於導電層 116_2 的頂面的高度的情況或者絕緣層 110s2 的上端部的高度雖高於導電層 116_2 的頂面的高度但其差異小的情況下，有如下擔憂：由於在半導體層 108 與導電層 116_2 之間流過洩漏電流，電晶體 10B_2 的電特性下降。即使在此情況下，電晶體 10B_2 也可以使用絕緣層 110g2 抑制半導體層 108 與導電層 116_2 之間的洩漏。

【0213】關於半導體裝置 100B 的上述以外的內容，可以參照半導體裝置 100 的說明內容。

【0214】

<半導體裝置的結構例子 4>

圖 7A 示出本發明的一個實施方式的半導體裝置 100C 的結構例子。圖 7A 是沿著圖 1A 所示的半導體裝置 100 的平面圖中的點劃線 A1-A2 的半導體裝置 100C 的剖面圖。

【0215】半導體裝置 100C 包括電晶體 10C_1、電晶體 10C_2、絕緣層 110a、絕緣層 110b。半導體裝置 100C 與圖 1B 所示的半導體裝置 100 的不同之處在於：半導體裝置 100C 包括電晶體 10C_1 電晶體 10C_2，分別代替電晶體 10_1 及電晶體 10_2。

【0216】電晶體 10C_1 與電晶體 10_1 的不同之處在於絕緣層 110s1 的結構。電晶體 10C_2 與電晶體 10_2 的不同之處在於絕緣層 110s2 的結構。

【0217】明確而言，在電晶體 10C_1 中，絕緣層 110s1 的底面與絕緣層 110a1 的頂面接觸，絕緣層 110a1 的側面與半導體層 108 接觸。也就是說，在電晶體 10C_1 中，絕緣層 110s1 不與導電層 112a 接觸。同樣地，在電晶體 10C_2 中，絕緣層 110s2 的底面與絕緣層 110a1 的頂面接觸，絕緣層 110a1 的側面與半導體層 108 接觸。也就是說，在電晶體 10C_2 中，絕緣層 110s2 不與導電層 112a 接觸。

【0218】如上所述，絕緣層 110s1 及絕緣層 110s2 可以具有與絕緣層 110a2 及絕緣層 110b2 一起對半導體層 108 供應氧的功能。因此，像電晶體 10_1 及電晶體 10_2 等那樣，在絕緣層 110s1 及絕緣層 110s2 的底面與導電層 112a 接觸的情況下，有可能引起如下不良現象：由於從絕緣層 110s1 及絕緣層 110s2 擴散的氧導致導電層 112a 的頂面的一部分被氧化並高電阻化，使得電晶體的通態

電流的降低。另一方面，像電晶體 10C_1 及電晶體 10C_2 那樣，藉由採用絕緣層 110s1 與導電層 112a 不接觸且絕緣層 110s2 與導電層 112a 不接觸的結構，可以降低引起上述不良現象的可能性。

【0219】關於半導體裝置 100C 的上述以外的內容，可以參照半導體裝置 100 的說明內容。

【0220】

<半導體裝置的結構例子 5>

圖 7B 示出本發明的一個實施方式的半導體裝置 100D 的結構例子。圖 7B 是沿著圖 1A 所示的半導體裝置 100 的平面圖中的點劃線 A1-A2 的半導體裝置 100D 的剖面圖。

【0221】半導體裝置 100D 包括電晶體 10D_1、電晶體 10D_2、絕緣層 110a、絕緣層 110b。關於電晶體 10D_1 及電晶體 10D_2，可以應用上述電晶體 10A_1 及電晶體 10A_2 的說明內容。半導體裝置 100D 與圖 1B 所示的半導體裝置 100 的不同之處在於絕緣層 110 的結構。

【0222】明確而言，半導體裝置 100D 與半導體裝置 100 的不同之處在於：半導體裝置 100D 的絕緣層 110a 及絕緣層 110b 都具有單層結構。單層的絕緣層 110a 及絕緣層 110b 較佳為使用可用於絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 的材料。也就是說，較佳為使用對氧及氫具有高阻擋性的材料。由此，可以抑制由於氧從絕緣層 110a 及絕緣層 110b 的外側擴散導致導電層 116_1 及導電層 116_2 被氧化。此外，可以抑制由於半導體層 108 中的氧擴散到絕緣層 110a 及絕緣層 110b 一側導致在半導體層 108 中形成氧空位（Vo）。如上所述，絕緣層 110s1 及絕緣層 110s2 具有釋放氧的功能，所以即使絕緣層 110 具有上述結構也可以對半導體層 108 供應氧。在半導體裝置

100D 中，可以大幅度地減少構成絕緣層 110 的絕緣層的個數，所以與半導體裝置 100 等相比，可以減少用來形成絕緣層 110 的製程數。

【0223】關於半導體裝置 100D 的上述以外的內容，可以參照半導體裝置 100 的說明內容。

【0224】

<半導體裝置的結構例子 6>

圖 8A 示出本發明的一個實施方式的半導體裝置 100E 的結構例子。圖 8A 是沿著圖 1A 所示的半導體裝置 100 的平面圖中的點劃線 A1-A2 的半導體裝置 100E 的剖面圖。

【0225】半導體裝置 100E 包括電晶體 10E_1、電晶體 10E_2、絕緣層 110a、絕緣層 110b。半導體裝置 100E 與圖 1B 所示的半導體裝置 100 的不同之處在於：半導體裝置 100E 包括電晶體 10E_1 及電晶體 10E_2，分別代替電晶體 10_1 及電晶體 10_2。

【0226】電晶體 10E_1 與電晶體 10_1 的不同之處在於：電晶體 10E_1 不包括導電層 112b1，並且半導體層 108 的 A1 一側的端部延伸到導電層 116_1 及導電層 112a 的外側。電晶體 10E_2 與電晶體 10_2 的不同之處在於：電晶體 10E_2 不包括導電層 112b2，並且半導體層 108 的 A2 一側的端部延伸到導電層 116_2 及導電層 112a 的外側。

【0227】在電晶體 10E_1 中，半導體層 108 具有與導電層 112a 的頂面、絕緣層 110s1 的側面、絕緣層 110s1 的彎曲部及絕緣層 110 的頂面接觸的區域。在電晶體 10E_1 中，半導體層 108 可以兼作具有通道形成區域的半導體層及源極電極和汲極電極中的另一個。例如，半導體層 108 中的與絕緣層 110s1 重疊的區域可以被用作通道形成區域。此外，半導體層 108 中的位於開口部 143 的外側的區域可以被用作源極電極和汲極電極中的另一個。

【0228】在電晶體 10E_2 中，半導體層 108 具有與導電層 112a 的頂面、絕緣層 110s2 的側面、絕緣層 110s2 的彎曲部及絕緣層 110 的頂面接觸的區域。在電晶體 10E_2 中，半導體層 108 可以兼作具有通道形成區域的半導體層及源極電極和汲極電極中的另一個。例如，半導體層 108 中的與絕緣層 110s2 重疊的區域可以被用作通道形成區域。此外，半導體層 108 中的位於開口部 143 的外側的區域可以被用作源極電極和汲極電極中的另一個。

【0229】例如，藉由使用離子植入法、離子摻雜法、電漿浸沒離子佈植技術或電漿處理等從垂直於基板面的方向對半導體層 108 供應硼等雜質，可以實現半導體層 108 的低電阻化。或者，在將氧化物半導體用於半導體層 108 的情況下，藉由在半導體層 108 的不與開口部 143 重疊的區域上形成氮化矽膜等，可以將該區域用作氧化物導電體（OC），從而可以在半導體層 108 中形成低電阻區域。如此，可以使半導體層 108 的對應於源極區域及汲極區域的區域的電阻低於通道形成區域的電阻。因此，可以在半導體層 108 中分別形成通道形成區域、其電阻比通道形成區域低的源極區域及汲極區域。由此，在電晶體 10E_1 及電晶體 10E_2 中，即使不設置導電層 112b1 及導電層 112b2，也可以在半導體層 108 內形成相當於源極電極及汲極電極的區域。因為在電晶體 10E_1 及電晶體 10E_2 中不設置導電層 112b1 及導電層 112b2，所以可以減少電晶體的製程數。

【0230】關於半導體裝置 100E 的上述以外的內容，可以參照半導體裝置 100 的說明內容。

【0231】

<半導體裝置的結構例子 7>

圖 8B 示出本發明的一個實施方式的半導體裝置 100F 的結構例子。圖 8B 是沿著圖 1A 所示的半導體裝置 100 的平面圖中的點劃線 A1-A2 的半導體裝置 100F 的剖面圖。

【0232】半導體裝置 100F 包括電晶體 10F_1、電晶體 10F_2、絕緣層 110a、絕緣層 110b。半導體裝置 100F 與圖 1B 所示的半導體裝置 100 的不同之處在於：半導體裝置 100F 包括電晶體 10F_1 及電晶體 10F_2，分別代替電晶體 10_1 及電晶體 10_2。

【0233】電晶體 10F_1 及電晶體 10F_2 與電晶體 10_1 及電晶體 10_2 的不同之處在於：電晶體 10F_1 及電晶體 10F_2 不包括用作背閘極電極的導電層 104。也就是說，電晶體 10F_1 可以說是只包括一個用作閘極電極的導電層（導電層 116_1）的電晶體。同樣地，電晶體 10F_2 可以說是只包括一個用作閘極電極的導電層（導電層 116_2）的電晶體。因為在電晶體 10F_1 及電晶體 10F_2 中不設置導電層 104，所以可以減少電晶體的製程數。

【0234】關於半導體裝置 100F 的上述以外的內容，可以參照半導體裝置 100 的說明內容。

【0235】如上所述，本發明的一個實施方式的半導體裝置可以應用於顯示裝置。例如，可以應用於液晶顯示裝置。以下，說明將圖 1A 及圖 1B 等所示的半導體裝置 100 應用於液晶顯示裝置的情況下的具體結構例子。將本發明的一個實施方式的半導體裝置應用於顯示裝置的情況下的結構例子還將在實施方式 2 中敘述。

【0236】圖 9A 示出顯示裝置的像素的一部分的平面圖。圖 9B 示出沿著圖 9A 所示的點劃線 P1-P2 的剖面圖。注意，在圖 9A 中，省略顯示裝置的部分組件（絕緣層等）。

【0237】本發明的一個實施方式的顯示裝置是在基板 102 與基板 12 間包括半導體裝置 100 及液晶元件 30 的液晶顯示裝置。

【0238】如圖 9A 所示，半導體裝置 100 以包括如下區域的方式設置：其一部分重疊於導電層 116_1 與導電層 112a 的交叉部，另一部分重疊於導電層 116_2 與導電層 112a 的交叉部。用作電晶體 10_1 的閘極電極的導電層 116_1 及用作電晶體 10_2 的閘極電極的導電層 116_2 都被用作掃描線。用作電晶體 10_1 及電晶體 10_2 的源極電極和汲極電極中的一個的導電層 112a 被用作信號線。

【0239】此外，關於半導體裝置 100 所包括的電晶體 10_1、電晶體 10_2、絕緣層 110a（絕緣層 110a1、絕緣層 110a2 及絕緣層 110a3）及絕緣層 110b（絕緣層 110b1、絕緣層 110b2 及絕緣層 110b3）的詳細內容，可以參照上面說明的內容。關於半導體裝置 100 的組件的記載，可以參照上面說明的內容，所以下面有時省略說明。

【0240】液晶元件 30 包括用作像素電極的導電層 112b1 及導電層 112b2（分別也被用作電晶體 10_1 及電晶體 10_2 的源極電極和汲極電極中的另一個）中的任一個、用作共用電極的導電層 32、用作電容電極的導電層 104（也被用作電晶體 10_1 及電晶體 10_2 的背閘極電極）及液晶 33 等。圖 9B 所示的液晶元件 30 是採用 VA 模式的液晶元件。

【0241】雖然在圖 9B 中僅示出由導電層 112b2、液晶 33 及導電層 32 構成的液晶元件 30，但是由於半導體裝置 100 具有包括兩個電晶體的結構，所以可以採用單個半導體裝置 100 包括兩個液晶元件的結構。也就是說，除了上述液晶元件以外，還可以包括由導電層 112b1、液晶 33 及導電層 32 構成的液晶元件（未圖示）。

【0242】絕緣層 195 的與半導體裝置 100 重疊的區域上設置有用作間隔物的絕緣層 46。作為絕緣層 46，可以使用感光樹脂。例如，藉由在絕緣層 195 上形成感光樹脂並進行曝光及顯影，可以形成絕緣層 46。作為感光樹脂，可以使用具有負型或正型感光性的樹脂。

【0243】絕緣層 46 具有控制基板 102 與基板 12 間的距離並控制液晶 33 的厚度的功能。再者，絕緣層 46 較佳為以填充起因於開口 143 的絕緣層 195 的頂面的凹陷的方式設置。藉由以與半導體裝置 100 重疊的方式設置絕緣層 46，可以防止開口率因設置絕緣層 46 而下降。

【0244】在此，因為可以使從平面看時的半導體裝置 100 的面積極為小，所以配置在與半導體裝置 100 重疊的區域中的絕緣層 46 的面積也縮小。因此，當作為間隔物的強度不足時，較佳為在所有的子像素中配置絕緣層 46。由此，即使是面積小的絕緣層 46 也可以確保充分的強度。

【0245】此外，雖然在此絕緣層 46 設置在基板 102 一側，但是也可以設置在基板 12 一側。此時，可以以接觸於絕緣層 195 的與半導體裝置 100 重疊的部分的方式設置配向膜 41。此外，絕緣層 46 也可以設置在基板 102 一側和基板 12 一側的兩者。

【0246】用作電容電極的導電層 104 具有隔著絕緣層 106 與導電層 112b1 或導電層 112b2 重疊的區域。層疊有導電層 104、絕緣層 106 及導電層 112b1（或導電層 112b2）的區域被用作像素的儲存電容器。此時，導電層 104 及導電層 112b1（或導電層 112b2）被用作電容器的一對電極，絕緣層 106 被用作電容器的介電質。

【0247】配向膜 41 以覆蓋絕緣層 46 及絕緣層 195 的方式設置。

【0248】在本發明的一個實施方式中，半導體裝置 100 的導電層 104 兼作電晶體 10_1 及電晶體 10_2 的背閘極電極及液晶元件 30 的電容電極。半導體裝

置 100 的絕緣層 106 兼作電晶體 10_1 及電晶體 10_2 的背閘極絕緣層及液晶元件 30 的電容器的介電質。藉由採用這種結構，與分別形成上述電極的情況相比可以大幅簡化製程，從而可以降低製造成本。此外，由於可以減少所需的層間絕緣膜的個數，由此可以減輕來自背光源的光的散射，提高功率效率，從而可以降低功耗。

【0249】在此，液晶元件 30 的像素電極被要求具有透光性。因此，半導體裝置 100 的導電層 112b1 及導電層 112b2 較佳為使用對可見光具有透光性的導電體。例如，可以使用氧化銦、氧化鋅、In-Sn 氧化物、In-Zn 氧化物、In-W 氧化物、In-W-Zn 氧化物、In-Ti 氧化物、In-Ti-Sn 氧化物、含有矽的 In-Sn 氧化物、添加有鎘的氧化鋅等導電氧化物。尤其是，包含銦的導電氧化物的導電性高，因此是較佳的。

【0250】此外，具有與像素電極重疊的區域的電容電極也被要求具有透光性。因此，作為半導體裝置 100 的導電層 104 較佳為使用對可見光具有透光性的導電體。例如，可以使用可用於上述導電層 112b1 及導電層 112b2 的透光導電材料。

【0251】基板 12 的基板 102 一側的面上設置有彩色層 43、遮光層 44、絕緣層 45、導電層 32 及配向膜 42。配向膜 42 的與絕緣層 46 重疊的部分中也可以具有與配向膜 41 接觸的部分。此外，在不需要的情況下，也可以不設置配向膜 41 和配向膜 42 中一者或兩者。

【0252】設置有遮光層 44 的部分為非發光區域。在本發明的一個實施方式中，可以在覆蓋半導體裝置 100 的區域中設置遮光層 44。本發明的一個實施方式中由於沒有連接像素電極與半導體裝置 100 所包括的電晶體（電晶體 10_1 及電晶體 10_2）的接觸孔，所以與現有像素相比可以大幅縮小設置遮光層 44 的非發光區域的面積。

【0253】彩色層 43 也可以稱作濾色片，將來自背光源等光源的光轉換為呈現指定顏色的光。例如，可以藉由作為彩色層對像素（子像素）分別設置對應紅色、綠色、藍色的彩色層 43 來進行全彩色顯示。除了上述三種顏色之外較佳為還設置對應黃色、白色等的顏色的像素（子像素），由此可以降低功耗。在採用白色像素的情況下，在像素中不設置濾色片即可。

【0254】此外，光源可以使用藍色或紫色的光，彩色層 43 可以採用將該藍色或紫色的光轉換為其他顏色（例如，紅色、綠色等）的顏色轉換材料。作為顏色轉換材料，可以使用螢光材料、磷光材料或分散有量子點的樹脂材料等。在該情況下，為了吸收透過顏色轉換材料的光，彩色層 43 較佳為採用從背光源側層疊有顏色轉換材料與濾色片的疊層結構。

【0255】絕緣層 45 用作防止彩色層 43 等所包含的成分擴散到液晶 33 的外覆層。此外，絕緣層 45 用作平坦化膜。絕緣層 45 可以使用具有透光性的有機樹脂形成。

【0256】用作共用電極的導電層 32 被要求具有透光性。例如，作為導電層 32，可以使用可用於上述導電層 112b1、導電層 112b2 及導電層 104 的透光導電材料。

【0257】基板 102 和基板 12 由設置在比顯示部更靠外側的黏合層（未圖示）貼合。基板 102 與基板 12 的距離由用作間隔物的絕緣層 46 控制。

【0258】在此，作為液晶元件 30 示出像素電極配置在基板 102 一側並對液晶 33 在垂直於厚度方向的方向上施加電場的方式。但是，電極的配置方法不侷限於此，也可以採用對液晶 33 在平行於厚度方向的方向上施加電場的方式。

【0259】作為液晶元件 30，可以使用具有各種結構的元件。典型地可以舉出 VA（Vertical Alignment：垂直配向）模式、FFS（Fringe Field Switching：邊

第64頁，共 114 頁(發明說明書)

緣電場切換) 模式或 IPS (In-Plane-Switching：平面切換) 模式等。藉由將上述液晶元件用於顯示裝置，可以實現透射型液晶顯示裝置。此外，不侷限於透射型液晶顯示裝置，也可以為反射型或透反射型液晶顯示裝置。

【0260】作為可以用於液晶元件 30 的 VA 模式，可以舉出 MVA (Multi-Domain Vertical Alignment：多象限垂直配向) 模式、PVA (Patterned Vertical Alignment：垂直配向構型) 模式、ASV (Advanced Super View：超視覺) 模式等。

【0261】除了上述以外，液晶元件 30 還可以採用使用各種模式的液晶元件。例如，可以使用採用 TN (Twisted Nematic：扭曲向列) 模式、ASM (Axially Symmetric aligned Micro-cell：軸對稱排列微單元) 模式、OCB (Optically Compensated Birefringence：光學補償彎曲) 模式、FLC (Ferroelectric Liquid Crystal：鐵電性液晶) 模式、AFLC (AntiFerroelectric Liquid Crystal：反鐵電液晶) 模式、ECB (Electrically Controlled Birefringence：電控雙折射) 模式、賓主模式等的液晶元件。

【0262】這裡，液晶顯示裝置是利用偏振及液晶的光學調變作用來控制光的透過或非透過的顯示裝置。液晶的光學調變作用由施加到液晶的電場（水平電場、垂直電場或傾斜方向電場）控制。作為可用於液晶元件的液晶可以使用熱致液晶、低分子液晶、高分子液晶、高分子分散型液晶 (PDLC: Polymer Dispersed Liquid Crystal：聚合物分散液晶)、高分子網路型液晶 (PNLC：Polymer Network Liquid Crystal)、鐵電液晶、反鐵電液晶等。上述液晶材料根據條件而呈現膽固醇相、層列相、立方相、手性向列相、均質相等。此外，作為液晶材料，可以使用正型液晶和負型液晶中的任一種，根據所使用的模式或設計採用適當的液晶材料即可。

【0263】雖然圖 9B 中沒有進行圖示，當採用透射型液晶時，基板 102 的外側的面及基板 12 的外側的面分別設置有偏光板。再者，在比基板 102 更靠外側設置背光源。在該情況下，基板 12 側為顯示面側。

【0264】在此，藉由作為導電層 112a 和導電層 104 中的任一個使用遮光導電材料，可以遮擋到達半導體裝置 100 所包括的電晶體（電晶體 10_1 及電晶體 10_2）的通道形成區域的光，從而可以提高該電晶體的可靠性。尤其是可以減小 NBTIS 測試中臨界電壓的變動。導電層 112a 和導電層 104 中的至少設置有背光源一側的導電層較佳為使用遮光導電材料。

【0265】本發明的一個實施方式的顯示裝置藉由採用該結構，可以形成具有極高開口率的液晶顯示裝置。

【0266】半導體裝置 100 所包括的電晶體 10_1 及電晶體 10_2 都可以用於與像素的像素電極連接的電晶體。此外，半導體裝置 100 所包括的電晶體 10_1 及電晶體 10_2 都可以用於掃描線驅動電路、信號線驅動電路、保護電路等像素電路以外的電路。

【0267】如上所述，本發明的一個實施方式的半導體裝置例如可以應用於顯示裝置。在本發明的一個實施方式的半導體裝置中，共同使用部分組件（源極電極和汲極電極中的一個、半導體層等）的兩個垂直電晶體相對。因此，藉由縮小該電晶體的間隔，與形成多個分別設置有組件的垂直電晶體的情況相比，可以實現基板面內的電晶體的高積體化。例如，藉由使用傳統平板顯示器量產用曝光裝置（最小線寬 $1.5\mu\text{m}$ 或 $1.25\mu\text{m}$ 左右）在層疊在導電層上的層（例如，絕緣層、導電層及絕緣層的三層）中設置線狀的開口部來形成以該開口部中相對的側壁深度方向為通道長度方向的兩個垂直電晶體，可以將兩個垂直電晶體的間隔設定為極窄。由此，可以實現極小且積體度高的半導體裝置。

因此，藉由將包括該兩個垂直電晶體的半導體裝置用於顯示裝置，例如也可以實現 2000ppi 以上的清晰度。

【0268】

<半導體裝置的製造方法例子>

以下，參照圖式說明本發明的一個實施方式的半導體裝置的製造方法。在此，以圖 1A 至圖 2B 所示的半導體裝置 100 為例進行說明。

【0269】 注意，構成半導體裝置的薄膜（絕緣膜、半導體膜、導電膜等）可以利用濺射法、化學氣相沉積（CVD：Chemical Vapor Deposition）法、真空蒸鍍法、脈衝雷射沉積（PLD：Pulsed Laser Deposition）法、原子層沉積（ALD）法等形式。

【0270】 作為濺射法，有作為濺射用電源利用高頻電源的 RF 濺射法、利用直流電源的 DC 濺射法以及以脈衝方式改變施加到電極的電壓的脈衝 DC 濺射法。RF 濺射法主要在沉積絕緣膜時使用，DC 濺射法主要在沉積金屬導電膜時使用。此外，脈衝 DC 濺射法主要在利用反應性濺射法沉積氧化物、氮化物或碳化物等化合物時使用。

【0271】 CVD 法可以分為利用電漿的電漿增強 CVD（PECVD）法、利用熱的熱 CVD（TCVD：Thermal CVD）法及利用光的光 CVD（Photo CVD）法等。再者，可以根據使用的源氣體分為金屬 CVD（MCVD：Metal CVD）法、有機金屬 CVD（MOCVD：Metal Organic CVD）法。

【0272】 藉由利用電漿增強 CVD 法，可以以較低的溫度得到高品質的膜。此外，因為不使用電漿，熱 CVD 法是能夠減少對被處理物造成的電漿損傷的沉積方法。例如，包括在半導體裝置中的佈線、電極、元件（電晶體、電容器等）等有時因從電漿接收電荷而會產生電荷積聚。此時，有時由於所累積的電荷而使包括在半導體裝置中的佈線、電極、元件等受損傷。另一方面，因

為在不使用電漿的熱 CVD 法的情況下不產生上述電漿損傷，所以能夠提高半導體裝置的良率。此外，在熱 CVD 法中，不產生沉積時的電漿損傷，因此能夠得到缺陷較少的膜。

【0273】作為 ALD 法，採用只利用熱能使前驅體及反應物起反應的熱 ALD 法、使用受到電漿激發的反應物的 PEALD 法等。

【0274】CVD 法及 ALD 與從靶材等中被釋放的粒子沉積的沉積方法不同。因此，CVD 法及 ALD 法是不易受被處理物的形狀的影響而具有高步階覆蓋性的沉積方法。尤其是，ALD 法具有良好的步階覆蓋性和厚度均勻性，所以 ALD 法例如適合用於形成覆蓋縱橫比高的開口部的表面的膜。但是，ALD 法的沉積速率比較慢，所以有時較佳為與沉積速率快的 CVD 法等其他沉積方法組合而使用。

【0275】此外，當使用 CVD 法時，可以根據源氣體的流量比沉積任意組成的膜。此外，例如，當使用 CVD 法時，可以藉由在進行沉積的同時改變源氣體的流量比來形成其組成連續變化的膜。當在改變源氣體的流量比的同時進行沉積時，因為不需要傳送或者調整壓力所需的時間，所以與使用多個沉積室進行沉積的情況相比可以縮短沉積時間。因此，有時可以提高半導體裝置的生產率。

【0276】當使用 ALD 法時，藉由同時導入不同的多種前驅體，可以沉積任意組成的膜。或者，在導入不同的多種前驅體時，藉由控制各前驅體的循環次數可以沉積任意組成的膜。

【0277】構成半導體裝置的薄膜（絕緣膜、半導體膜及導電膜等）可以利用旋塗法、浸漬法、噴塗法、噴墨法、分配器法、網版印刷法、平板印刷法、刮刀（doctor knife）法、狹縫式塗佈法、輥塗法、簾式塗佈法或刮刀式塗佈法等方法形成。

【0278】此外，當對構成半導體裝置的薄膜進行加工時，可以利用光微影法等。除此以外，可以利用奈米壓印法、噴砂法、剝離法等對薄膜進行加工。此外，也可以藉由利用金屬遮罩等陰影遮罩的沉積方法直接形成島狀的薄膜。

【0279】光微影法典型地有如下兩種方法。一是在要進行加工的薄膜上形成光阻遮罩，藉由蝕刻等對該薄膜進行加工，並去除光阻遮罩的方法。二是形成具有感光性的薄膜之後進行曝光、顯影，將該薄膜加工為所希望的形狀的方法。

【0280】在光微影法中，作為用於曝光的光，例如可以使用 i 線（波長 365nm）、g 線（波長 436nm）、h 線（波長 405nm）或混合了這些射線的光。此外，還可以使用紫外光、KrF 雷射或 ArF 雷射等。此外，也可以利用液浸曝光技術進行曝光。此外，作為用於曝光的光，也可以使用極紫外（EUV：Extreme Ultra-Violet）光或 X 射線。此外，代替用於曝光的光，也可以使用電子束。當使用極紫外光、X 射線或電子束時，可以進行極其精細的加工，所以是較佳的。注意，在藉由利用電子束等光束進行掃描而進行曝光時，不需要光罩。

【0281】作為薄膜的蝕刻方法，例如可以利用乾蝕刻法、濕蝕刻法或噴砂法。

【0282】圖 10A 至圖 18D 所示的各圖式是說明半導體裝置 100 的製造方法的圖。各圖式的 A 示出對應於圖 1A 的平面圖。各圖式的 B 示出沿著圖 1A 所示的平面圖的點劃線 A1-A2 的剖面圖。各圖式的 C 示出沿著圖 1A 所示的平面圖的點劃線 B1-B2 的剖面圖。各圖式的 D 示出沿著圖 1A 所示的平面圖的點劃線 C1-C2 的剖面圖。

【0283】首先，在基板 102 上形成成為導電層 112a 的導電膜，並去除該導電膜的一部分，由此形成導電層 112a（圖 10A 至圖 10D）。該導電膜例如可以

利用濺射法形成。此外，當加工該導電膜時，可以使用濕蝕刻法和乾蝕刻法中的一者或兩者。

【0284】接著，在導電層 112a 及基板 102 上形成絕緣膜 110a1f，在絕緣膜 110a1f 上形成絕緣膜 110a2f，在絕緣膜 110a2f 上形成絕緣膜 110a3f。

【0285】作為絕緣膜 110a1f 及絕緣膜 110a3f，可以適當地使用上述可用於絕緣層 110a1 及絕緣層 110a3 的材料。

【0286】作為絕緣膜 110a1f 及絕緣膜 110a3f，例如可以適當地使用氮化矽、氮氧化矽、氧化鋁或氧化鉛等。

【0287】明確而言，作為絕緣膜 110a1f 及絕緣膜 110a3f，例如可以利用濺射法沉積氮化矽。或者，例如可以利用 PEALD 法沉積氮化矽。或者，例如可以利用濺射法沉積氧化鋁。

【0288】此外，例如可以採用層疊氧化鋁與氮化矽的結構。例如，可以層疊藉由濺射法沉積的氧化鋁與藉由 PEALD 法沉積的氮化矽。

【0289】作為絕緣膜 110a2f，可以適當地使用上述可用於絕緣層 110a2 的材料。

【0290】作為絕緣膜 110a2f，例如可以使用氧化矽、氧氮化矽等。

【0291】明確而言，作為絕緣膜 110a2f，例如可以利用濺射法沉積氧化矽。或者，例如可以利用 PECVD 法沉積氧化矽。或者，例如可以利用 PECVD 沉積氧氮化矽。

【0292】此外，例如，可以層疊藉由濺射法形成的氧化矽與藉由 PECVD 法形成的氧化矽或氧氮化矽。

【0293】此外，也可以在形成絕緣膜 110a2f 之後進行加熱處理。藉由進行加熱處理，可以使水及氫從絕緣膜 110a2f 的表面及膜中脫離。

【0294】加熱處理的溫度較佳為 150°C 以上且低於基板的應變點，更佳為 200°C 以上且 450°C 以下，更佳為 250°C 以上且 450°C 以下，更佳為 300°C 以上且 450°C 以下，更佳為 300°C 以上且 400°C 以下，更佳為 350°C 以上且 400°C 以下。加熱處理可以在包含稀有氣體、氮和氧中的一個以上的氛圍下進行。作為含氮氛圍或含氧氛圍，也可以使用乾燥空氣（CDA：Clean Dry Air）。注意，該氛圍中氮或氧等的含量較佳為儘可能少。作為該氛圍，較佳為使用露點為-60°C 以下，較佳為-100°C 以下的高純度氣體。藉由使用氮、水等的含量儘可能少的氛圍，可以儘可能地防止氮、水等被絕緣膜 110a2f 等吸收。加熱處理例如可以使用烘箱或快速熱退火（RTA：Rapid Thermal Annealing）裝置。藉由使用 RTA 裝置，可以縮短加熱處理時間。

【0295】此外，也可以在進行上述加熱處理之後進行對絕緣膜 110a2f 供應氧的製程。例如，也可以在形成絕緣膜 110a2f 之後在絕緣膜 110a2f 上形成金屬氧化物層，以對絕緣膜 110a2f 供應氧。此外，也可以在形成該金屬氧化物層之後進行加熱處理。藉由在形成該金屬氧化物層之後進行加熱處理，可以有效地從該金屬氧化物層對絕緣膜 110a2f 供應氧來使絕緣膜 110a2f 包含氧。藉由供應到絕緣膜 110a2f 的氧在後面製程中被供應到半導體層 108，可以減少半導體層 108 中的氧空位（Vo）及 VoH。

【0296】此外，也可以在形成該金屬氧化物層之後或在進行上述加熱處理之後將氧藉由該金屬氧化物層供應給絕緣膜 110a2f。作為氧的供應方法，例如可以使用離子植入法、離子摻雜法、電漿浸沒離子佈植技術或電漿處理。作為該電漿處理，可以適當地使用以高頻功率使氧氣體電漿化的裝置。作為以高頻功率使氣體電漿化的裝置，例如可以舉出電漿蝕刻裝置及電漿灰化裝置。

【0297】該金屬氧化物層既可是絕緣層又可是導電層。該金屬氧化物層例如也可以使用氧化鋁、氧化鉛、鋁酸鉛、銦氧化物、銦錫氧化物（ITO）或含矽的銦錫氧化物（ITSO）。

【0298】作為該金屬氧化物層，較佳為使用包含一個以上的與半導體層 108 相同的元素的氧化物材料。尤其是，較佳為使用可用於半導體層 108 的氧化物半導體材料。

【0299】在該金屬氧化物層使用包含銦及鎵的金屬氧化物材料的情況下，可以使用其鎵組成（含有率）比半導體層 108 高的材料。藉由作為該金屬氧化物層使用鎵組成（含有率）高的材料，可以進一步提高對氧的阻擋性。由此，可以抑制供應到絕緣膜 110a2f 的氧藉由該金屬氧化物層釋放到外部，所以是較佳的。

【0300】該金屬氧化物層例如較佳為在含氧氛圍下形成。尤其是，較佳為在含氧氛圍下利用濺射法形成。由此，在形成該金屬氧化物層時可以適當地將氧供應給絕緣膜 110a2f。

【0301】接著，去除該金屬氧化物層。例如，可以適當地使用濕蝕刻法。

【0302】對絕緣膜 110a2f 供氧的處理不侷限於上述方法。例如，可以利用離子摻雜法、離子植入法、電漿處理等對絕緣膜 110a2f 供應氧自由基、氧原子、氧原子離子、氧分子離子等。此外，也可以在絕緣膜 110a2f 上形成抑制氧脫離的膜之後，藉由該膜對絕緣膜 110a2f 供應氧。較佳為在供應氧之後去除該膜。作為上述抑制氧脫離的膜，可以使用包含銦、鋅、鎵、錫、鋁、鉻、鈮、鈦、鈳、鎳、鐵、鈷和鎢中的一個以上的導電膜或半導體膜。

【0303】接著，在絕緣膜 110a3f 上形成導電膜 116f（圖 11A 至圖 11D）。導電膜 116f 例如可以適當地利用濺射法形成。

【0304】接著，加工導電膜 116f，以具有與導電層 112a 重疊的區域的方式在絕緣膜 110a3f 上形成導電層 116e（圖 12A 至圖 12D）。導電層 116e 例如可以適當地利用濕蝕刻法形成。

【0305】接著，在絕緣膜 110a3f 及導電層 116e 上沉積絕緣膜 110b3f，在絕緣膜 110b3f 上沉積絕緣膜 110b2f，在絕緣膜 110b2f 上沉積絕緣膜 110b1f。

【0306】作為絕緣膜 110b2f，可以適當地使用上述可用於絕緣層 110b2 的材料。此外，作為絕緣膜 110b1f 及絕緣膜 110b3f，可以適當地使用上述可用於絕緣層 110b1 及絕緣層 110b3 的材料。

【0307】關於可用於絕緣膜 110b2f 的材料及沉積方法，可以參照絕緣膜 110a2f 的記載。關於可用於絕緣膜 110b1f 及絕緣膜 110b3f 的材料及沉積方法，可以參照絕緣膜 110a1f 及絕緣膜 110a3f 的記載。

【0308】此外，也可以在沉積絕緣膜 110b2f 之後進行對絕緣膜 110b2f 供應氧的製程。該製程可以參照關於對上述絕緣膜 110a2f 供應氧的製程的記載。

【0309】接著，在絕緣膜 110b1f 上沉積導電膜 112bf（圖 13A 至圖 13D）。導電膜 112bf 例如可以適當地利用濺射法形成。導電膜 112bf 可以適當地使用可用於上述導電層 112b1 及導電層 112b2 的材料。

【0310】接著，加工導電膜 112bf 形成導電層 112be（圖 14A 至圖 14D）。導電層 112be 以具有與導電層 116e 及導電層 112a 重疊的區域的方式形成。導電層 112be 例如可以適當地使用濕蝕刻法形成。

【0311】接著，去除導電層 112be、絕緣膜 110b1f、絕緣膜 110b2f、絕緣膜 110b3f、導電層 116e、絕緣膜 110a3f、絕緣膜 110a2f 及絕緣膜 110a1f 的一部分，形成到達導電層 112a 及基板 102 的開口部 143（圖 15A 至圖 15D）。在從平面看時開口部 143 在平行於點劃線 B1-B2 的方向上形成為線狀。此外，由此，由導電層 112be 形成導電層 112b1 及導電層 112b2，由絕緣膜 110b1f 形成

絕緣層 110b1，由絕緣膜 110b2f 形成絕緣層 110b2，由絕緣膜 110b1f 形成絕緣層 110b1，由導電層 116e 形成導電層 116_1 及導電層 116_2，由絕緣膜 110a3f 形成絕緣層 110a3，由絕緣膜 110a2f 形成絕緣層 110a2，由絕緣膜 110a1f 形成絕緣層 110a1。當形成開口部 143 時，例如可以適當地使用乾蝕刻法。

【0312】雖然在圖 1B 等中示出開口部 143 的底部與導電層 112a 的頂面一致的例子，但是本發明的一個實施方式不侷限於此。例如，導電層 112a 也可以在與開口部 143 重疊的區域具有凹部。由此，可以將半導體層 108 及導電層 104 設置在該凹部內，所以可以增強導電層 112a 附近的施加到半導體層 108 的背閘極電極的電場。因此，可以增加電晶體 10_1 及電晶體 10_2 的通態電流。例如，藉由在形成開口部 143 時以導電層 112a 的頂面的一部分被去除的方式進行蝕刻，可以形成具有上述凹部的導電層 112a。

【0313】接著，以覆蓋開口 143 的方式形成絕緣膜 110sf（圖 16A 至圖 16D）。絕緣膜 110sf 以與導電層 112b1 的頂面、導電層 112b2 的頂面、開口部 143 內的導電層 112b1 的側面、開口部 143 內的導電層 112b2 的側面、開口部 143 內的絕緣層 110（絕緣層 110a 及絕緣層 110b）的側面、開口部 143 內的導電層 116_1 的側面、開口部 143 內的導電層 116_2 的側面、開口部 143 內的導電層 112a 的頂面、開口部 143 內的導電層 112a 的側面及開口部 143 內的基板 102 的頂面接觸的方式設置。

【0314】作為絕緣膜 110sf，可以適當地使用上述可用於絕緣層 110s1 及絕緣層 110s2 的材料。

【0315】藉由使用 CVD 法、ALD 法等沉積絕緣膜 110sf，可以使用絕緣膜 110sf 適當地覆蓋開口部 143 的側壁。

【0316】接著，藉由蝕刻來去除絕緣膜 110sf 的一部分，形成絕緣層 110s1 及絕緣層 110s2（圖 17A 至圖 17D）。明確而言，藉由蝕刻來去除絕緣膜 110sf

的與導電層 112a 的頂面接觸的區域、與導電層 112b1 的頂面接觸的區域、與導電層 112b2 的頂面接觸的區域及與基板 102 的頂面接觸的區域，由此形成絕緣層 110s1 及絕緣層 110s2，其中該絕緣層 110s1 與開口部 143 內的導電層 112b1 的側面、開口部 143 內的絕緣層 110（絕緣層 110a 及絕緣層 110b）的一個側面及開口部 143 內的導電層 116_1 的側面接觸，該絕緣層 110s2 與開口部 143 內的導電層 112b2 的側面、開口部 143 內的絕緣層 110 的另一側面及開口部 143 內的導電層 116_2 的側面接觸。

【0317】當對絕緣膜 110sf 進行蝕刻時，例如可以使用各向異性蝕刻。更明確而言，例如，藉由進行各向異性高的乾蝕刻，可以形成絕緣層 110s1 及絕緣層 110s2。

【0318】雖然未圖示，但是根據絕緣膜 110sf 的蝕刻條件，有時絕緣膜 110sf 的一部分殘留在開口部 143 的外側的導電層 112b1 及導電層 112b2 的步階部側面等。

【0319】接著，以覆蓋開口 143 的方式形成成為半導體層 108 的半導體膜。該半導體膜以與開口部 143 內的導電層 112a 的頂面及側面、開口部 143 內的基板 102 的頂面、開口部 143 內的絕緣層 110s1 的側面、開口部 143 內的絕緣層 110s2 的側面、絕緣層 110s1 的彎曲部、絕緣層 110s2 的彎曲部、導電層 112b1 的頂面及側面、導電層 112b2 的頂面及側面以及絕緣層 110 的頂面接觸的方式設置。

【0320】成為半導體層 108 的半導體膜較佳為利用使用金屬氧化物靶材的濺射法形成。或者，該半導體膜較佳為利用 ALD 法形成。因為覆蓋性高，因此在以覆蓋開口部 143 的方式設置的該半導體膜的形成時可以適當地利用 ALD 法。藉由利用 ALD 法，也可以在絕緣層 110s1 及絕緣層 110s2 的側面覆蓋性高

地形成金屬氧化物膜。此外，ALD 法容易控制沉積速率，因此可以良率高地形成厚度薄的膜。

【0321】成為半導體層 108 的半導體膜較佳為缺陷儘可能少的緻密的膜。此外，該半導體膜較佳為高純度的膜，其中儘可能降低含氫元素的雜質。尤其是，作為該半導體膜較佳為使用具有結晶性的金屬氧化物膜。

【0322】在形成成為半導體層 108 的半導體膜時，較佳為使用氧氣體。藉由使用氧氣體，可以適當地對絕緣層 110s1 及絕緣層 110s2 中供應氧。例如，在絕緣層 110s1 及絕緣層 110s2 使用氧化物或氧氮化物時，可以適當地對絕緣層 110s1 及絕緣層 110s2 中供應氧。

【0323】藉由對絕緣層 110s1 及絕緣層 110s2 供應氧，在後面的製程中對半導體層 108 的通道形成區域供應氧，由此可以降低通道形成區域中的氧空位 (V_o) 及 V_oH 。

【0324】在形成成為半導體層 108 的半導體膜時，可以混合氧氣體和惰性氣體（例如，氮氣體、氬氣體、氙氣體等）。在使用金屬氧化物膜作為該半導體膜的情況下，形成金屬氧化物膜時的沉積氣體的氧流量比或處理室內的氧分壓越高，金屬氧化物膜的結晶性可以越高，可以實現可靠性高的電晶體。另一方面，氧流量比或氧分壓越低，可以實現結晶性越低且電導性高的金屬氧化物膜，因此可以實現通態電流大的電晶體。

【0325】在此，在氧流量比或氧分壓高時，金屬氧化物膜有時具有多晶結構。在具有多晶結構的金屬氧化物中，晶界成為再結合中心而俘獲載子，因此有時電晶體的通態電流變小。因此，較佳為調整氧流量比或氧分壓，以免成為半導體層 108 的半導體膜具有多晶結構。因為具有多晶結構的難易程度根據金屬氧化物膜的組成不同，所以根據該半導體膜的組成調整氧流量比或氧分壓即可。

【0326】在形成金屬氧化物膜時的基板溫度較高時，可以形成結晶性更高且更緻密的金屬氧化物膜。另一方面，隨著基板溫度變低，可以形成結晶性更低且導電性更高的金屬氧化物膜。

【0327】形成成為半導體層 108 的半導體膜時的基板溫度較佳為室溫以上且 250°C 以下，更佳為室溫以上且 200°C 以下，進一步較佳為室溫以上且 140°C 以下。例如，基板溫度較佳為室溫以上且 140°C 以下，由此可以提高生產率。此外，藉由將基板溫度設定為室溫或不加熱基板的狀態下形成該半導體膜，可以降低結晶性。

【0328】在基板溫度高時，金屬氧化物膜有時具有多晶結構。因此，較佳為調整基板溫度，以免成為半導體層 108 的半導體膜具有多晶結構。根據應用於該半導體膜的組成調整基板溫度即可。

【0329】當利用 ALD 法時，較佳為利用熱 ALD 法或 PEALD（Plasma Enhanced ALD：電漿增強 ALD）等沉積方法。熱 ALD 法具有極高的覆蓋性，所以是較佳的。此外，PEALD 法不僅具有高覆蓋性而且可以進行低溫沉積，所以是較佳的。

【0330】金屬氧化物膜例如可以利用包含構成金屬元素的前驅體及氧化劑並利用 ALD 法形成。

【0331】例如，當形成 In-Ga-Zn 氧化物時，可以使用包含銦的前驅體、包含鎵的前驅體及包含鋅的前驅體的三種前驅體。或者，可以使用包含銦的前驅體、包含鎵及鋅的前驅體的兩種前驅體。

【0332】作為包含銦的前驅體，例如可以舉出三乙基銦、三甲基銦、三（2，2，6，6-四甲基-3，5-庚二酮酸）銦、環戊二烯基銦、氯化銦（III）、（3-（二甲基胺基）丙基）二甲基銦以及[1，1，1-三甲基-N-（三甲基矽基）醯胺]-銦。

【0333】作為包含鎵的前驅體，例如可以舉出三甲基鎵、三乙基鎵、三氯化鎵、三（二甲基醯胺）鎵（III）、乙醯丙酮鎵（III）、三（2，2，6，6-四甲基-3，5-庚二酮酸）鎵、二甲基氯鎵以及二乙基氯鎵。

【0334】作為包含鋁的前驅體，例如可以使用氯化鋁及三甲基鋁。

【0335】作為包含錫的前驅體，例如可以舉出氯化錫（IV）及四（二甲基醯胺）錫。

【0336】作為包含鋅的前驅體，例如可以舉出二甲基鋅、二乙基鋅、雙（2，2，6，6-四甲基-3，5-庚二酮酸）鋅以及氯化鋅。

【0337】作為氧化劑，例如可以舉出臭氧、氧以及水。

【0338】作為控制所得到的膜的組成的方法，可以舉出源氣體的種類、源氣體的流量比、流過源氣體的時間和流過源氣體的順序中的一個或多個的調整。藉由調整它們，可以控制成為半導體層 108 的半導體膜的組成。此外，藉由調整它們，可以形成組成連續變化的膜。該半導體膜的組成也可以連續變化。

【0339】在沉積成為半導體層 108 的半導體膜之前，較佳為進行用來使在絕緣層 110s1 及絕緣層 110s2 的表面吸附的水、氫及有機物等脫離的處理和對絕緣層 110s1 及絕緣層 110s2 供應氧的處理中的至少一個。例如，可以在減壓氛圍下以 70°C 以上且 200°C 以下的溫度進行加熱處理。或者，也可以進行含氧氛圍下的電漿處理。或者，藉由進行包含一氧化二氮（N₂O）等含氧化性氣體的氛圍下的電漿處理，也可以將氧供應給絕緣層 110s1 及絕緣層 110s2。當進行包含一氧化二氮氣體的電漿處理時，可以適當地去除絕緣層 110s1 及絕緣層 110s2 的表面的有機物且可以將氧供應給絕緣層 110s1 及絕緣層 110s2。較佳的是，在這種處理之後，以不使絕緣層 110s1 及絕緣層 110s2 的表面暴露於大氣的方式連續地沉積成為半導體層 108 的半導體膜。

第78頁，共 114 頁(發明說明書)

【0340】注意，在半導體層 108 具有疊層結構的情況下，較佳的是，在沉積下層的半導體膜之後，以不使其表面暴露於大氣的方式連續地沉積上層的二半導體膜。

【0341】在半導體層 108 具有疊層結構的情況下，構成半導體層 108 的所有層可以利用相同的沉積方法（例如，濺射法或 ALD 法）形成。或者，也可以根據層使用不同的沉積方法。例如，可以藉由濺射法形成第一半導體層，並藉由 ALD 法形成第一半導體層上的第二半導體層。此外，例如，可以藉由 ALD 法形成第一半導體層，藉由濺射法形成第一半導體層上的第二半導體層，並且藉由 ALD 法形成第二半導體層上的第三半導體層。

【0342】接著，藉由將成為半導體層 108 的二半導體膜加工為島狀，形成半導體層 108（圖 18A 至圖 18D）。半導體層 108 以具有在開口部 143 內與導電層 112a、導電層 112b1 及導電層 112b2 重疊的區域的方式形成。半導體層 108 以與開口部 143 內的導電層 112a 的頂面及側面、開口部 143 內的基板 102 的頂面、開口部 143 內的絕緣層 110s1 的側面、開口部 143 內的絕緣層 110s2 的側面、絕緣層 110s1 的彎曲部、絕緣層 110s2 的彎曲部、導電層 112b1 的頂面及側面、導電層 112b2 的頂面及側面以及絕緣層 110 的頂面接觸的方式設置。

【0343】可以適當地使用濕蝕刻法形成半導體層 108。此時，有時不與半導體層 108 重疊的區域的基板 102、絕緣層 110、導電層 112b1 及導電層 112b2 的一部分因被蝕刻而厚度減薄。此外，當對成為半導體層 108 的二半導體膜進行蝕刻時，藉由作為基板 102、絕緣層 110、導電層 112b1 及導電層 112b2 使用選擇比高的材料，可以抑制它們的厚度減薄，所以是較佳的。

【0344】較佳為在沉積成為半導體層 108 的二半導體膜之後或者將該半導體膜加工為半導體層 108 之後進行加熱處理。藉由進行加熱處理，可以去除包含在該半導體膜或半導體層 108 中或者吸附在其表面的氫及水。此外，藉由進行

加熱處理，有時該半導體膜或半導體層 108 的品質得到提高（例如，缺陷減少或者結晶性提高）。

【0345】藉由進行加熱處理，也可以將氧從絕緣層 110s1 及絕緣層 110s2 供應到成為半導體層 108 的半導體膜或半導體層 108。由此，可以減少電晶體 10_1 及電晶體 10_2 的通道形成區域的氧空位（Vo）。此時，更佳的是，在將成為半導體層 108 的半導體膜加工為半導體層 108 之前進行加熱處理。關於加熱處理可以參照上述記載，所以省略詳細說明。注意，不侷限於該加熱處理，在形成成為半導體層 108 的半導體膜之後也有時在加熱製程（例如，絕緣層 106 的形成製程）中對通道形成區域供應氧。

【0346】注意，若不需要也可以不進行該加熱處理。此外，也可以在該製程中不進行加熱處理而將在後面的製程中進行的加熱處理用作在該製程中的加熱處理。有時可以將後面的製程中的高溫下的處理（例如，沉積製程等）等用作該加熱處理。

【0347】接著，以覆蓋半導體層 108、導電層 112b1、導電層 112b2、絕緣層 110、導電層 112a 及基板 102 的方式形成絕緣層 106。在形成絕緣層 106 時，例如可以適當地利用 PECVD 法或 ALD 法。

【0348】在半導體層 108 使用金屬氧化物時，較佳為將絕緣層 106 用作抑制氧擴散的阻擋膜。藉由使絕緣層 106 具有抑制氧擴散的功能，半導體層 108 中的氧擴散到絕緣層 106 的上側得到抑制，而可以抑制增加半導體層 108 中的氧空位（Vo）。其結果是，可以實現具有良好電特性和高可靠性的電晶體 10_1 及電晶體 10_2。

【0349】藉由提高形成絕緣層 106 時的溫度，可以形成缺陷少的絕緣層 106。但是，形成絕緣層 106 時的溫度較高時氧從半導體層 108 脫離，有時半導體層 108 中的氧空位（Vo）及 VoH 增加。形成絕緣層 106 時的基板溫度較佳

為 180°C 以上且 450°C 以下，更佳為 200°C 以上且 450°C 以下，更佳為 250°C 以上且 450°C 以下，更佳為 300°C 以上且 450°C 以下，更佳為 300°C 以上且 400°C 以下。藉由將形成絕緣層 106 時的基板溫度設定為上述範圍內，可以在減少絕緣層 106 的缺陷的同時抑制氧從半導體層 108 脫離。由此，可以實現具有良好電特性和高可靠性的電晶體 10_1 及電晶體 10_2。

【0350】可以在形成絕緣層 106 之前對半導體層 108 的表面進行電漿處理。藉由該電漿處理，可以減少吸附在半導體層 108 的表面的雜質（例如，水）。因此，可以降低半導體層 108 與絕緣層 106 的界面的雜質，從而可以實現具有高可靠性的電晶體 10_1 及電晶體 10_2。尤其是，從半導體層 108 的形成到絕緣層 106 的形成之間半導體層 108 的表面暴露於大氣的情況下，進行電漿處理是較佳的。電漿處理可以例如在氧、臭氧、氮、一氧化二氮、氬等氛圍下進行。此外，電漿處理與絕緣層 106 的形成較佳為以不暴露於大氣的方式連續地進行。

【0351】接著，在絕緣層 106 上形成成為導電層 104 的導電膜。該導電膜例如可以使用濺射法、CVD 法、MBE 法、PLD 法或 ALD 法而形成。在此，該導電膜較佳為以與絕緣層 106 接觸的方式形成，該絕緣層 106 在開口 143 內與絕緣層 110s1 的側面及絕緣層 110s2 的側面對。因此，在沉積該導電膜時較佳為利用覆蓋性或嵌入性良好的沉積方法，更佳為利用 CVD 法或 ALD 法等。

【0352】接著，藉由加工成為導電層 104 的導電膜，形成導電層 104。導電層 104 以具有與導電層 112a、導電層 112b1 及導電層 112b2 重疊的區域的方式形成。導電層 104 的形成可以利用光微影法進行。作為上述加工可以利用乾蝕刻法或濕蝕刻法。利用乾蝕刻法的加工適合於微細加工。

【0353】接著，以覆蓋導電層 104 及絕緣層 106 的方式形成絕緣層 195（圖 1A 至圖 2B）。

【0354】絕緣層 195 例如可以使用與絕緣層 110a1、絕緣層 110a3、絕緣層 110b1 及絕緣層 110b3 同樣的材料及方法形成。

【0355】藉由上述製程，可以製造半導體裝置 100。

【0356】如上所述，在本發明的一個實施方式中，可以使用相同材料經過相同製程同時形成半導體裝置 100 所包括的兩個電晶體（電晶體 10_1 及電晶體 10_2）。

【0357】本實施方式的至少一部分可以與本說明書所記載的其他實施方式適當地組合而實施。

【0358】

實施方式 2

本發明的一個實施方式的半導體裝置例如可以用於顯示裝置。在本實施方式中，說明本發明的一個實施方式的顯示裝置的結構例。

【0359】本實施方式的顯示裝置可以為高解析度的顯示裝置或大型顯示裝置。因此，例如可以將本實施方式的顯示裝置用作如下裝置的顯示部：具有較大的螢幕的電子裝置諸如電視機、桌上型或膝上型個人電腦、用於電腦等的顯示器、數位看板、彈珠機等大型遊戲機等；數位相機；數位攝影機；數位相框；行動電話機；可攜式遊戲機；可攜式資訊終端；音頻再生裝置。

【0360】此外，本實施方式的顯示裝置可以為高清晰的顯示裝置。因此，例如可以將本實施方式的顯示裝置用作手錶型及手鐲型等資訊終端設備（可穿戴裝置）的顯示部以及頭戴顯示器（HMD）等 VR 用設備及眼鏡型 AR 用設備等可戴在頭上的可穿戴裝置的顯示部。

【0361】本發明的一個實施方式的半導體裝置可以用於顯示裝置或包括該顯示裝置的模組。作為包括該顯示裝置的模組，可以舉出該顯示裝置安裝有軟

性印刷電路板（下面記為 FPC）或 TCP 等連接器的模組、藉由 COG 方式或 COF（Chip On Film：薄膜覆晶封裝）方式等安裝有積體電路（IC）的模組等。

【0362】

<顯示裝置的結構例子>

圖 19 示出顯示裝置 50 的立體圖。

【0363】 顯示裝置 50 具有貼合基板 152 與基板 151 的結構。在圖 19 中，以虛線表示基板 152。

【0364】 顯示裝置 50 包括顯示部 162、連接部 140、電路部 164、佈線 165 等。圖 19 示出顯示裝置 50 安裝有 IC173 及 FPC172 的例子。因此，也可以將圖 19 所示的結構稱為包括顯示裝置 50、IC 及 FPC 的顯示模組。

【0365】 連接部 140 設置在顯示部 162 的外側。連接部 140 可以沿著顯示部 162 的一個邊或多個邊設置。連接部 140 也可以為一個或多個。圖 19 示出以圍繞顯示部的四個邊的方式設置連接部 140 的例子。在連接部 140 中，顯示元件的共用電極與導電層連接，可以對共用電極供電。當將共用電極設置在基板 151 一側等時，不需要連接部 140 時也可以不設置。

【0366】 電路部 164 例如包括掃描線驅動電路（也稱為閘極驅動器）。此外，電路部 164 也可以包括掃描線驅動電路和信號線驅動電路（也稱為源極驅動器）的兩者。

【0367】 佈線 165 具有對顯示部 162 及電路部 164 供應信號及電力的功能。該信號及電力從外部經由 FPC172 輸入到佈線 165 或者從 IC173 輸入到佈線 165。

【0368】 圖 19 示出利用 COG 方式或 COF 方式等在基板 151 上設置 IC173 的例子。作為 IC173，例如可以使用包括掃描線驅動電路和信號線驅動電路中

的一者或兩者的 IC。注意，顯示裝置 50 及顯示模組也可以採用不設置 IC 的結構。此外，也可以將 IC 利用 COF 方式等安裝於 FPC。

【0369】本發明的一個實施方式的半導體裝置所包括的垂直電晶體例如可以用於顯示裝置 50 的顯示部 162 和電路部 164 中的一者或兩者。此外，本發明的一個實施方式的半導體裝置所包括的垂直電晶體也可以用於 IC173。例如，可以在矽晶圓上設置本發明的一個實施方式的半導體裝置所包括的垂直電晶體。此時，較佳為層疊將單晶矽用於半導體層的電晶體和本發明的一個實施方式的半導體裝置所包括的垂直電晶體，以使用兩種電晶體構成電路。

【0370】例如，在將本發明的一個實施方式的半導體裝置所包括的垂直電晶體用於顯示裝置的像素電路的情況下，與使用平面電晶體的情況相比，可以縮小像素電路的佔有面積來實現高清晰顯示裝置。此外，例如在將本發明的一個實施方式的半導體裝置所包括的垂直電晶體用於顯示裝置的驅動電路（例如，閘極線驅動電路和源極線驅動電路中的一者或兩者）的情況下，與使用平面電晶體的情況相比，可以縮小驅動電路的佔有面積來實現窄邊框的顯示裝置。此外，因為本發明的一個實施方式的半導體裝置所包括的垂直電晶體具有良好的電特性，藉由將該垂直電晶體用於顯示裝置，可以提高顯示裝置的可靠性。

【0371】顯示部 162 是顯示裝置 50 中的影像顯示區域，包括週期性地排列的多個像素 210。圖 19 示出一個像素 210 的放大圖。

【0372】對本實施方式的顯示裝置中的像素的排列沒有特別的限制，可以採用各種方法。作為像素的排列，例如可以舉出條紋排列、S 條紋排列、矩陣狀排列、Delta 排列、拜耳排列（Bayer arrangement）及 Pentile 排列。

【0373】圖 19 所示的像素 210 包括呈現紅色光的子像素 210R、呈現綠色光的子像素 210G 及呈現藍色光的子像素 210B。子像素 210R、210G、210B 都包括顯示元件和控制該顯示元件的驅動的電路。

【0374】作為顯示元件，例如可以使用液晶元件。由此，例如可以實現透射型的液晶顯示裝置、反射型的液晶顯示裝置及半透射型的液晶顯示裝置。

【0375】此外，顯示元件除了液晶元件以外還可以使用各種各樣的元件（例如，發光元件）。作為發光元件，例如可以舉出 LED（Light Emitting Diode，發光二極體）、OLED（Organic LED，有機發光二極體）、半導體雷射等的自發光性的發光元件。作為 LED，例如可以使用 Mini LED、Micro LED 等。

【0376】除此之外，還可以使用快門方式或光干涉方式的 MEMS（Micro Electro Mechanical Systems：微機電系統）元件或採用微囊方式、電泳方式、電潤濕方式或電子粉流體（註冊商標）方式等的顯示元件等。此外，也可以使用利用光源以及採用量子點材料的顏色轉換技術的 QLED（Quantum-dot LED）。

【0377】圖 20 示出顯示裝置 50 的包括 FPC172 的區域的一部分、電路部 164 的一部分、顯示部 162 的一部分、連接部 140 的一部分及包括端部的區域的一部分的剖面的一個例子。

【0378】圖 20 是採用 VA 模式的液晶元件時的剖面示意圖。

【0379】使用黏合層 141 將基板 151 與基板 152 貼合。在由基板 151、基板 152 以及黏合層 141 包圍的區域中密封有液晶 122。此外，在基板 151 的外側的面上具有偏光板 130a。在基板 152 的外側的面上具有偏光板 130b。

【0380】雖然未圖示，但是可以在偏光板 130a 的外側或偏光板 130b 的外側設置背光源。

【0381】基板 151 上設置有用作液晶元件 60 的像素電極的半導體層 108、半導體裝置 201、多個半導體裝置 202、連接部 204、佈線 206、間隔物 124 等。上述實施方式所示的半導體裝置 100 等可以用於半導體裝置 202。也就是說，半導體裝置 202 是由兩個垂直電晶體構成的半導體裝置。半導體裝置 201 是設置在電路部 164 中的半導體裝置，半導體裝置 202 是設置在顯示部 162 中的半導體裝置。

【0382】雖然在圖 20 中半導體裝置 201 包括將導電層 104 用作閘極電極而不包括導電層 116_1 及導電層 116_2 的垂直電晶體，但是不侷限於此。半導體裝置 201 也可以採用包括由與導電層 116_1 及導電層 116_2 相同的材料構成的背閘極電極的垂直電晶體。

【0383】此外，在半導體裝置 201 及半導體裝置 202 具有圖 20 所示的結構的情況下，半導體裝置 201 所包括的垂直電晶體的通道長度短於半導體裝置 202 所包括的兩個垂直電晶體的通道長度。因此，半導體裝置 201 所包括的垂直電晶體可以為其通態電流比半導體裝置 202 所包括的垂直電晶體大的電晶體，從而可以實現能夠進行高速工作的顯示裝置。另一方面，半導體裝置 201 所包括的垂直電晶體只具有一個閘極電極（導電層 104），而半導體裝置 202 所包括的垂直電晶體具有兩個閘極電極（導電層 116_1 及導電層 104 或者導電層 116_2 及導電層 104）。因此，與半導體裝置 201 所包括的垂直電晶體相比，半導體裝置 202 所包括的垂直電晶體可以固定半導體層 108 的背閘極電極一側的電位，所以可以實現臨界電壓的常關閉化。此外，可以抑制半導體裝置 202 所包括的電晶體的電特性不均勻。

【0384】基板 152 上設置有彩色層 131、遮光層 132、絕緣層 123、共用電極 113 等。

【0385】基板 151 上設置有絕緣層 110a1、絕緣層 110a2、絕緣層 110a3、絕緣層 110b3、絕緣層 110b2、絕緣層 110b1、絕緣層 106、絕緣層 195 等絕緣層。絕緣層 110a1、絕緣層 110a2、絕緣層 110a3、絕緣層 110b3、絕緣層 110b2 及絕緣層 110b1 被用作層間絕緣層（或間隔物）。絕緣層 106 的一部分被用作半導體裝置 201 所包括的電晶體或半導體裝置 202 所包括的電晶體的閘極絕緣層。絕緣層 195 被用作半導體裝置 201 及半導體裝置 202 的保護層。

【0386】半導體裝置 202 包括導電層 112a、導電層 112b1、導電層 112b2、絕緣層 110s1、絕緣層 110s2、導電層 116_1、導電層 116_2、半導體層 108、絕緣層 106 的一部分及導電層 104。半導體裝置 202 的導電層 112b2 被用作像素電極的一部分。導電層 112a 被用作半導體裝置 201 所包括的電晶體或半導體裝置 202 所包括的電晶體的源極電極和汲極電極中的一個，導電層 112b1 及導電層 112b2 被用作半導體裝置 201 所包括的電晶體或半導體裝置 202 所包括的電晶體的源極電極和汲極電極中的另一個。絕緣層 110s1 及絕緣層 110s2 被用作半導體裝置 202 所包括的電晶體的閘極絕緣層（第一閘極絕緣層）。導電層 116_1 及導電層 116_2 被用作半導體裝置 202 所包括的電晶體的閘極電極（第一閘極電極）。如上所述，絕緣層 106 的一部分被用作半導體裝置 201 所包括的電晶體或半導體裝置 202 所包括的電晶體的閘極絕緣層（第二閘極絕緣層）。導電層 104 被用作半導體裝置 201 所包括的電晶體或半導體裝置 202 所包括的電晶體的閘極電極（第二閘極電極）。

【0387】在此，導電層 112a1 上設置有與其接觸的導電層 112a2。導電層 112a2 包含其導電性比導電層 112a1 高的導電材料並被用作輔助佈線。在作為導電層 112a1 使用導電氧化物的情況下，由於電阻高而有時很難將其用作佈線。在此情況下，藉由設置其導電性比導電層 112a1 高的導電層 112a2，可以補充導電層 112a1 的導電性。可以說，導電層 112a1 和導電層 112a2 的疊層結

構對應於上述半導體裝置 100 等中的導電層 112a。雖然在此採用在導電層 112a1 上設置導電層 112a2 的結構，但是也可以在導電層 112a1 的下側設置導電層 112a2。此外，雖然在此未圖示，但是較佳為以與導電層 112b1 及導電層 112b2 接觸的方式設置同樣的導電層。

【0388】液晶元件 60 包括用作像素電極的導電層 112b2 的一部分、共用電極 113 及夾在它們之間的液晶 122。

【0389】此外，圖 20 作為顯示部 162 的例子示出兩個子像素的剖面。一個子像素至少包括半導體裝置 202、液晶元件 60 及彩色層 131。例如，藉由選擇性地形成彩色層 131，排列呈現紅色的子像素、呈現綠色的子像素、呈現藍色的子像素，從而可以進行全彩色顯示。在此，像素電路（子像素電路）由半導體裝置 202、導電層 112b2 的用作像素電極的部分、佈線等構成。

【0390】如上所述，雖然在此示出電路部 164 所包括的半導體裝置 201 和顯示部 162 所包括的半導體裝置 202 具有不同結構的情況，但是也可以具有相同結構。此外，電路部 164 所包括的多個半導體裝置既可都具有相同結構，又可組合具有不同結構的半導體裝置（例如，半導體裝置 100、半導體裝置 100A 至半導體裝置 100F 中的任一個）。

【0391】覆蓋半導體裝置 201 及半導體裝置 202 的絕緣層 195 較佳為使用如水或氫等雜質不容易擴散的材料。也就是說，可以將絕緣層 195 用作阻擋膜。藉由採用這種結構，可以有效地抑制雜質從外部擴散到半導體裝置 201 及半導體裝置 202。因此，例如，在將顯示裝置 50 用於觸控面板的情況下，可以實現可靠性高的觸控面板。

【0392】基板 152 一側設置有覆蓋彩色層 131、遮光層 132 的絕緣層 123。絕緣層 123 也可以用作平坦化膜。藉由絕緣層 123 可以使共用電極 113 的表面大致平坦，由此可以使液晶 122 的配向狀態一致。

【0393】此外，在共用電極 113、絕緣層 195 等中，也可以在接觸於液晶 122 的面上設置用來控制液晶 122 的配向的配向膜。

【0394】在液晶元件 60 中，導電層 112b2 及共用電極 113 具有使可見光透過的功能。藉由採用這樣的結構，使用液晶元件 60 的顯示裝置可以為透射型液晶元件。例如，當將背光源配置在基板 152 一側時，被偏光板 130a 偏振的背光源的光透過基板 152 及共用電極 113、液晶 122、導電層 112b2 及基板 151 等到達偏光板 130b。此時，可以由施加到導電層 112b2 與共用電極 113 間的電壓控制液晶 122 的配向，由此控制光的光學調變。就是說，可以控制透過偏光板 130b 射出的光的強度。此外，因為入射的光的指定波長區域以外的光被彩色層 131 吸收，因此所提取的光成為例如呈現紅色的光。

【0395】在此，作為偏光板 130b 可以使用直線偏光板，也可以使用圓偏光板。例如可以使用將直線偏光板和四分之一波相位差板層疊而成的偏光板。藉由作為偏光板 130b 使用圓偏光板，可以抑制外光反射。

【0396】此外，當作為偏光板 130b 使用圓偏光板時，作為偏光板 130a 也可以使用圓偏光板，也可以使用一般的直線偏光板。藉由根據用於偏光板 130a、偏光板 130b 的偏光板的種類調整用於液晶元件 60 的液晶元件的單元間隙、配向及驅動電壓等，來實現所希望的對比度即可。

【0397】共用電極 113 在連接部 140 中藉由連接器 243 與設置在基板 151 側的導電層連接。由此，可以從配置在基板 151 側的 FPC 或 IC 向共用電極 113 供應電位或信號。

【0398】例如，連接器 243 可以使用導電粒子。作為導電粒子，可以採用表面覆蓋有金屬材料的有機樹脂或二氧化矽等粒子。作為金屬材料，較佳為使用鎳或金，因為其可以降低接觸電阻。此外，較佳為使用如在鎳上還覆蓋有金等以層狀覆蓋有兩種以上的金屬材料的粒子。此外，連接器 243 較佳為採用能

夠彈性變形或塑性變形的材料。此時，有時導電粒子成為圖 20 所示的那樣的在縱向上被壓扁的形狀。藉由具有該形狀，可以增大連接器 243 與其連接的導電層的接觸面積，從而可以降低接觸電阻並抑制接觸不良等問題發生。

【0399】連接器 243 較佳為以由黏合層 141 覆蓋的方式配置。例如，可以將連接器 243 分散在固化之前的黏合層 141 中。藉由在設置有黏合層 141 的部分配置連接器 243，只要是在將黏合層 141 用於週邊的情況下，諸如固體密封結構或中空密封結構的顯示裝置等，就可以同樣地採用上述結構。

【0400】靠近基板 151 的端部的區域設置有連接部 204。在連接部 204 中，佈線 206 藉由連接層 242 與 FPC172 電連接。在圖 20 所示的結構中，示出佈線 206 具有與導電層 112a1 及導電層 112a2 同樣的疊層結構的例子。

【0401】作為導電層 112b1 及導電層 112b2，較佳為使用氧化物導電體。由此，可以實現與半導體層 108 的良好的連接特性。再者，作為在連接部 140 中與連接器 243 連接的電極及在連接部 204 中與連接層 242 連接的電極，較佳為使用與導電層 112b1 及導電層 112b2 相同的導電膜經過相同製程形成。由此，可以防止因連接部 140 及連接部 204 的露出部分被氧化而形成絕緣膜導致的接觸不良，從而可以實現可靠性高的顯示裝置。

【0402】以上是剖面結構例的說明。

【0403】本實施方式的至少一部分可以與本說明書所記載的其他實施方式適當地組合而實施。

【0404】**實施方式 3**

在本實施方式中，說明包括本發明的一個實施方式的電晶體（例如，半導體裝置 100、半導體裝置 100A 至半導體裝置 100F 中的任一個所包括的電晶體）的顯示裝置。

【0405】圖 21A 所示的顯示裝置包括像素部 502、驅動電路部 504、保護電路 506 及端子部 507。此外，也可以採用不設置保護電路 506 的結構。

【0406】可以將本發明的一個實施方式的電晶體用於像素部 502 和驅動電路部 504 中的一者或兩者所包括的電晶體。此外，保護電路 506 也可以使用本發明的一個實施方式的電晶體。

【0407】像素部 502 包括配置為 X 行 Y 列（X、Y 為分別獨立的 2 以上的自然數）的多個像素電路 501。各像素電路 501 包括驅動顯示元件的電路。

【0408】驅動電路部 504 包括對閘極線 GL₁ 至 GL_X 輸出掃描信號的閘極驅動器 504a、對資料線 DL₁ 至 DL_Y 供應資料信號的源極驅動器 504b 等的驅動電路。閘極驅動器 504a 採用至少包括移位暫存器的結構即可。此外，源極驅動器 504b 可以由移位暫存器、數位類比轉換電路、門鎖電路等構成。

【0409】端子部 507 是指設置有用來從外部的電路對顯示裝置輸入電源、控制信號及影像信號等的端子的部分。

【0410】保護電路 506 是在自身所連接的佈線被供應一定的範圍之外的電位時使該佈線與其他佈線之間處於開啟狀態的電路。圖 21A 所示的保護電路 506 例如可以與閘極線 GL、資料線 DL 等各種佈線連接。此外，在圖 21A 中，為了區分保護電路 506 和像素電路 501，對保護電路 506 附加陰影線。

【0411】此外，可以將閘極驅動器 504a 及源極驅動器 504b 與像素部 502 設置在同一基板上，也可以利用 COG 法等將另行形成有閘極驅動電路或源極

驅動電路的 IC 安裝在設置有像素部 502 的基板上。或者，也可以利用 ACF（Anisotropic Conductive Film：異方性導電膜）等將安裝有 IC 的 FPC 貼到基板上。

【0412】尤其是，較佳為像素部 502 與閘極驅動器 504a 在同一基板上經同一製程製造。此時，較佳為分別在像素部 502 和閘極驅動器 504a 中設置本發明的一個實施方式的電晶體。此外，當源極驅動器 504b 使用 IC 時，較佳為在該基板上設置解多工器電路，由此可以減少 IC 的端子數。此時，較佳為將本發明的一個實施方式的電晶體用於解多工器電路。

【0413】圖 21B 使用可用於像素電路 501 的像素電路的結構的一個例子。

【0414】圖 21B 所示的像素電路 501 包括液晶元件 570、電晶體 550 及電容器 560。此外，像素電路 501 與資料線 DL_n、閘極線 GL_m、電位供應線 VL 等連接。

【0415】可以將本發明的一個實施方式的垂直電晶體用於電晶體 550。此外，圖 21B 示出電晶體 550 包括兩個閘極的結構，其中一個（第一閘極）與閘極線 GL_m 連接，未示出另一個（第二閘極，背閘極）的連接對象。電晶體 550 中的第一閘極相當於圖 1B 等所示的半導體裝置 100 所包括的電晶體 10_1 或電晶體 10_2 中的導電層 116_1 或導電層 116_2，第二閘極相當於導電層 104。雖然未示出電晶體 550 的第二閘極的連接對象，但是如實施方式 1 所說明，可以供應接地電位或任意電位。電晶體 550 的第二閘極電極例如可以被用作電容電極。

【0416】根據像素電路 501 的規格適當地設定液晶元件 570 的一對電極中的一個電極的電位。根據被寫入的資料設定液晶元件 570 的配向狀態。此外，也可以對多個像素電路 501 的每一個所具有的液晶元件 570 的一對電極中的一

個電極供應共用電位。此外，也可以對各行的像素電路 501 的每一個所具有的液晶元件 570 的一對電極中的一個電極供應不同的電位。

【0417】此外，圖 21C 所示的像素電路 501 包括電晶體 552、電晶體 554、電容器 562 及發光元件 572。此外，像素電路 501 與資料線 DL_n、閘極線 GL_m、電位供應線 VL_a 及電位供應線 VL_b 等連接。

【0418】此外，電位供應線 VL_a 和電位供應線 VL_b 中的一個被施加高電源電位 VDD，電位供應線 VL_a 和電位供應線 VL_b 中的另一個被施加低電源電位 VSS。根據電晶體 554 的閘極被施加的電位，流過發光元件 572 中的電流被控制，從而來自發光元件 572 的發光亮度被控制。

【0419】可以將本發明的一個實施方式的垂直電晶體用於電晶體 552 及電晶體 554 中的一者或兩者。在圖 21C 中，電晶體 552 及電晶體 554 都包括第二閘極，但是未示出第二閘極的連接對象。關於電晶體 552 及電晶體 554 的第二閘極可以參照上述電晶體 550 的第二閘極的記載。

【0420】接著，對備有用來校正像素所顯示的灰階的記憶體的像素電路以及具有該像素電路的顯示裝置進行說明。

【0421】圖 22A 示出像素電路 400 的電路圖。像素電路 400 包括電晶體 M1、電晶體 M2、電容器 C1 及電路 401。此外，像素電路 400 連接有佈線 S1、佈線 S2、佈線 G1 及佈線 G2。

【0422】可以將本發明的一個實施方式的垂直電晶體用於電晶體 M1 及電晶體 M2。在圖 22A 中，電晶體 M1 及電晶體 M2 都包括第二閘極，但是未示出第二閘極的連接對象。關於電晶體 M1 及電晶體 M2 的第二閘極，可以參照上述電晶體 550 的第二閘極的記載。圖 22C 及圖 22D 所示的電晶體 M1、電晶體 M2 及電晶體 M3 也與此同樣。

【0423】電晶體 M1 的閘極與佈線 G1 連接，源極和汲極中的一個與佈線 S1 連接，源極和汲極中的另一個與電容器 C1 的一個電極連接。電晶體 M2 的閘極與佈線 G2 連接，源極和汲極中的一個與佈線 S2 連接，源極和汲極中的另一個與電容器 C1 的另一個電極及電路 401 連接。

【0424】電路 401 至少包括一個顯示元件。這裡，顯示元件包括液晶元件。

【0425】將連接電晶體 M1 與電容器 C1 的節點記作節點 N1，將連接電晶體 M2 與電路 401 的節點記作節點 N2。

【0426】像素電路 400 藉由使電晶體 M1 變為關閉狀態可以保持節點 N1 的電位。此外，藉由使電晶體 M2 變為關閉狀態可以保持節點 N2 的電位。此外，藉由在電晶體 M2 處於關閉狀態的狀態下藉由電晶體 M1 對節點 N1 寫入規定的電位，由於藉由電容器 C1 的電容耦合，可以使節點 N2 的電位對應節點 N1 的電位變化而發生改變。

【0427】在此，作為電晶體 M1、電晶體 M2 中的一者或兩者可以使用實施方式 1 中例示出的使用氧化物半導體的電晶體。由於該電晶體具有極低的關態電流，因此可以長時間地保持節點 N1 或節點 N2 的電位。此外，當各節點的電位保持期間較短時（明確而言，圖框頻率為 30Hz 以上時等）也可以採用使用了矽等半導體的電晶體。

【0428】

[驅動方法例]

接著，參照圖 22B 對像素電路 400 的工作方法的一個例子進行說明。圖 22B 是像素電路 400 的工作的時序圖。注意，這裡為了便於說明，不考慮佈線電阻等各種電阻、寄生電容及電晶體的臨界電壓等的影響。

【0429】在圖 22B 所示的工作中，將 1 個圖框期間分為期間 T1 和期間 T2。期間 T1 是對節點 N2 寫入電位的期間，期間 T2 是對節點 N1 寫入電位的期間。

【0430】

<期間 T1>

在期間 T1，對佈線 G1 和佈線 G2 的兩者供給使電晶體變為導通狀態的電位。此外，對佈線 S1 提供為固定電位的電位 V_{ref} ，對佈線 S2 提供第一資料電位 V_w 。

【0431】節點 N1 藉由電晶體 M1 從佈線 S1 被供給電位 V_{ref} 。此外，節點 N2 藉由電晶體 M2 從佈線 S2 被供給第一資料電位 V_w 。因此，電容器 C1 變為保持電位差 $V_w - V_{ref}$ 的狀態。

【0432】

<期間 T2>

接著，在期間 T2，佈線 G1 被供應使電晶體 M1 變為導通狀態的電位，佈線 G2 被供應使電晶體 M2 變為關閉狀態的電位，佈線 S1 被提供第二資料電位 V_{data} 。此外，可以對佈線 S2 提供預定的恆電位或使成為浮動狀態。

【0433】節點 N1 藉由電晶體 M1 從佈線 S1 被供應第二資料電位 V_{data} 。此時，由於藉由電容器 C1 的電容耦合，對應第二資料電位 V_{data} 節點 N2 的電位發生變化，其變化量為電位 dV 。也就是說，電路 401 被輸入將第一資料電位 V_w 和電位 dV 加在一起的電位。注意，雖然圖 22B 示出電位 dV 為正的值，但是其也可以為負的值。也就是說，第二資料電位 V_{data} 也可以比電位 V_{ref} 低。

【0434】這裡，電位 dV 基本由電容器 C1 的電容值及電路 401 的電容值決定。當電容器 C1 的電容值充分大於電路 401 的電容值時，電位 dV 成為接近第二資料電位 V_{data} 的電位。

【0435】如上所述，由於像素電路 400 可以組合兩種資料信號生成供應給包括顯示元件的電路 401 的電位，所以可以在像素電路 400 內進行灰階校正。

【0436】此外，像素電路 400 可以生成超過可對與佈線 S1 及佈線 S2 連接的源極驅動器供給的最大電位的電位。例如，在使用發光元件的情況下，可以進行高動態範圍（HDR）顯示等。此外，在使用液晶元件的情況下，可以實現過驅動等。

【0437】

[應用例]

<使用液晶元件的例子>

圖 22C 所示的像素電路 400LC 包括電路 401LC。電路 401LC 包括液晶元件 LC 及電容器 C2。

【0438】液晶元件 LC 的一個電極與節點 N2 及電容器 C2 的一個電極連接，另一個電極與被供應電位 V_{com2} 的佈線連接。電容器 C2 的另一個電極與被供應電位 V_{com1} 的佈線連接。

【0439】電容器 C2 用作儲存電容器。此外，當不需要時可以省略電容器 C2。

【0440】由於像素電路 400LC 可以對液晶元件 LC 提供高電壓，所以例如可以藉由過驅動實現高速顯示，可以採用驅動電壓高的液晶材料等。此外，藉由對佈線 S1 或佈線 S2 提供校正信號，可以根據使用溫度、液晶元件 LC 的劣化狀態等進行灰階校正。

【0441】

<使用發光元件的例子>

圖 22D 所示的像素電路 400EL 包括電路 401EL。電路 401EL 包括發光元件 EL、電晶體 M3 及電容器 C2。

第96頁，共 114 頁(發明說明書)

【0442】電晶體 M3 的閘極與節點 N2 及電容器 C2 的一個電極連接，源極和汲極中的一個與被供應電位 V_H 的佈線連接，源極和汲極中的另一個與發光元件 EL 的一個電極連接。電容器 C2 的另一個電極與被供應電位 V_{com} 的佈線連接。發光元件 EL 的另一個電極與被供應電位 V_L 的佈線連接。

【0443】電晶體 M3 具有控制對發光元件 EL 供應的電流的功能。電容器 C2 用作儲存電容器。不需要時也可以省略電容器 C2。

【0444】此外，雖然這裡示出發光元件 EL 的陽極一側與電晶體 M3 連接的結構，但是也可以採用陰極一側與電晶體 M3 連接的結構。此時，可以適當地改變電位 V_H 與電位 V_L 的值。

【0445】像素電路 400EL 可以藉由對電晶體 M3 的閘極施加高電位使大電流流過發光元件 EL，所以可以實現 HDR 顯示等。此外，藉由對佈線 S1 或佈線 S2 提供校正信號可以對電晶體 M3、發光元件 EL 等的電特性偏差進行校正。

【0446】此外，不侷限於圖 22C 及圖 22D 所示的電路，也可以採用另外附加電晶體、電容器等的結構。

【0447】本實施方式的至少一部分可以與本說明書所記載的其他實施方式適當地組合而實施。

【0448】

實施方式 4

在本實施方式中，說明包括可以應用本發明的一個實施方式的顯示裝置的觸控面板及 IC 的觸控面板模組的結構例。

【0449】圖 23 示出觸控面板模組 6500 的方塊圖。觸控面板模組 6500 包括觸控面板 6510 及 IC6520。

【0450】觸控面板 6510 包括顯示部 6511、輸入部 6512、掃描線驅動電路 6513、感測器驅動電路 6503 及檢測電路 6504。顯示部 6511 包括多個像素、多個信號線及多個掃描線，並且能夠顯示影像。輸入部 6512 包括感測感測對象對觸控面板 6510 的接觸或接近的多個感測器元件，並且能夠被用作觸控感測器。掃描線驅動電路 6513 能夠對顯示部 6511 中的掃描線輸出掃描信號。

【0451】感測器驅動電路 6503 能夠輸出驅動輸入部 6512 中的感測器元件的信號。感測器驅動電路 6503 例如可以具有組合移位暫存器電路和緩衝器電路的結構。

【0452】檢測電路 6504 能夠放大來自輸入部 6512 中的感測器元件的輸出信號並將其輸出至 AD 轉換電路 6507。

【0453】在此，雖然為了便於說明，作為觸控面板 6510 的結構分開示出顯示部 6511 和輸入部 6512，但是也可以採用兼具顯示影像的功能和觸控感測器的功能的所謂的 In-Cell 型觸控面板。

【0454】作為可以用作輸入部 6512 的觸控感測器的方式，例如可以使用靜電電容式。作為靜電電容式，有表面型靜電電容式、投影型靜電電容式等。作為投影型靜電電容式，有自電容式、互電容式等。較佳為使用互電容式，由此可以同時進行多點檢測。

【0455】注意，並不侷限於此，還可以將能夠感測手指或觸控筆等感測對象的接近、接觸或按壓的各種方式的感測器用於輸入部 6512。例如，作為感測器的方式，除了靜電電容式，還可以使用電阻膜式、表面聲波式、紅外線式、光學式等各種方式。

【0456】作為 In-Cell 型觸控面板，典型地有 Hybrid-In-Cell 型和 Full-In-Cell 型。Hybrid-In-Cell 型是指在支撐顯示元件的基板和相對基板的兩者或在相對基板上設置有構成觸控感測器的電極等的結構。Full-In-Cell 型是指在支撐顯

示元件的基板上設置有構成觸控感測器的電極等的結構。藉由採用 Full-In-Cell 型觸控面板，可以使相對基板的結構簡化，所以是較佳的。尤其是在 Full-In-Cell 型中，藉由將構成顯示元件的電極兼作構成觸控感測器的電極，可以使製程簡化，從而降低製造成本，所以是較佳的。

【0457】顯示部 6511 較佳為具有 HD（像素個數 1280×720）、FHD（像素個數 1920×1080）、WQHD（像素個數 2560×1440）、WQXGA（像素個數 2560×1600）、4K（像素個數 3840×2160）、8K（像素個數 7680×4320）等極高的解析度。尤其較佳為具有 4K、8K 或更高的解析度。此外，設置在顯示部 6511 中的像素的密度（清晰度）較佳為 300ppi 以上，更佳為 500ppi 以上，更佳為 800ppi 以上，進一步較佳為 1000ppi 以上，更進一步較佳為 1200ppi 以上。這樣的具有高解析度及高清晰度的顯示部 6511 可以進一步提高真實感、縱深感等。

【0458】IC6520 包括電路單元 6501、信號線驅動電路 6502 及 AD 轉換電路 6507。電路單元 6501 包括時序控制器 6505 及影像處理電路 6506 等。

【0459】信號線驅動電路 6502 能夠對顯示部 6511 中的信號線輸出作為類比信號的影像信號（也稱為視頻信號）。例如，信號線驅動電路 6502 可以組合移位暫存器、數位類比轉換電路（DAC：Digital-Analog Convertor）、閘鎖電路、緩衝電路等。此外，觸控面板 6510 可以包括與信號線連接的解多工器電路。

【0460】AD 轉換電路 6507 具有將從檢測電路 6504 輸入的類比信號轉換成數位信號並將其輸出至電路單元 6501 的功能。例如 AD 轉換電路 6507 可以包括類比數位轉換電路（ADC：Analog-Digital Convertor）和放大電路。

【0461】電路單元 6501 中的影像處理電路 6506 具有如下功能：生成並輸出驅動觸控面板 6510 的顯示部 6511 的信號；生成並輸出驅動輸入部 6512 的信號；以及分析從輸入部 6512 輸出的信號且將其輸出到 CPU6540。

【0462】明確而言，影像處理電路 6506 例如能夠按照 CPU6540 的指令生成影像信號。此外，影像處理電路 6506 能夠按照顯示部 6511 的規格對影像信號進行信號處理來將其轉換為類比影像信號，並供應到信號線驅動電路 6502。此外，影像處理電路 6506 能夠按照 CPU6540 的指令生成對感測器驅動電路 6503 輸出的驅動信號。影像處理電路 6506 還能夠分析從檢測電路 6504 經過 AD 轉換電路 6507 輸入的信號，並將其作為位置資訊輸出到 CPU6540。

【0463】時序控制器 6505 能夠根據被影像處理電路 6506 處理的影像信號等中的同步信號生成對掃描線驅動電路 6513 及感測器驅動電路 6503 輸出的信號（時脈信號、啟動脈衝信號等信號），並將其輸出。時序控制器 6505 也可以具有生成規定檢測電路 6504 輸出信號的時序的信號且將其輸出的功能。在此，時序控制器 6505 較佳為輸出分別與對掃描線驅動電路 6513 輸出的信號以及對感測器驅動電路 6503 輸出的信號同步的信號。尤其是，較佳為將改寫顯示部 6511 的像素的資料的期間和在輸入部 6512 中感測的期間分開。例如，可以以將一個圖框期間分為改寫像素的資料的期間和感測期間的方式驅動觸控面板 6510。此外，例如藉由在一個圖框期間中設置兩個以上的感測期間，可以提高檢測靈敏度及檢測精度。

【0464】影像處理電路 6506 例如可以包括處理器。例如，可以使用 DSP（Digital Signal Processor：數位信號處理器）、GPU（Graphics Processing Unit：圖形處理器）等微處理器。微處理器也可以由 FPGA（Field Programmable Gate Array：現場可程式邏輯閘陣列）或 FPAA（Field Programmable Analog Array：現場可程式類比陣列）等 PLD（Programmable

第100頁，共 114 頁(發明說明書)

Logic Device：可程式邏輯器件）來構成。影像處理電路 6506 藉由由處理器解釋且執行來自各種程式的指令，進行各種資料處理、程式控制等。有可能由處理器執行的程式可以被存儲在處理器中的記憶體區域，也可以被存儲在另外設置的記憶體裝置中。

【0465】此外，較佳為觸控面板 6510 所包括的顯示部 6511、輸入部 6512、掃描線驅動電路 6513、感測器驅動電路 6503 和檢測電路 6504 中的一個以上使用通道形成區域使用氧化物半導體的實現了極低關態電流的電晶體。由於該電晶體的關態電流極小，所以藉由將該電晶體用於保持流入用作記憶元件的電容器的電荷（資料）的開關，可以確保資料的長期保持。此外，也可以將該電晶體用於 IC6520 所包括的電路單元 6501、信號線驅動電路 6502、AD 轉換電路 6507 或設置在外部的 CPU6540 等中。例如，藉由將該特性應用於影像處理電路 6506 的暫存器或快取記憶體，可以僅在必要時使影像處理電路 6506 工作，而在其他情況下使之前的處理資訊儲存在該記憶元件，在不使用影像處理電路 6506 時切斷影像處理電路 6506 的電源，亦即，可以實現常閉運算（normally off computing），由此可以實現觸控面板模組 6500 及安裝有該觸控面板模組 6500 的電子裝置的低功耗化。

【0466】注意，雖然在此示出電路單元 6501 包括時序控制器 6505 及影像處理電路 6506 的結構，但是也可以將影像處理電路 6506 或具有影像處理電路 6506 的一部分功能的電路設置在 IC6520 的外部。或者，也可以由 CPU6540 承擔影像處理電路 6506 的全部或一部分功能。例如電路單元 6501 也可以採用包括信號線驅動電路 6502、時序控制器 6505 及 AD 轉換電路 6507 的結構。

【0467】此外，雖然在此示出 IC6520 包括電路單元 6501 的例子，但是電路單元 6501 也可以不包括在 IC6520 內。此時，IC6520 可以採用包括信號線驅動電路 6502 及 AD 轉換電路 6507 的結構。例如，當在觸控面板模組 6500 中安

裝多個 IC 時，可以另外設置包含電路單元 6501 的 IC 而配置不包括電路單元 6501 的多個 IC6520，也可以組合僅包括 IC6520 及信號線驅動電路 6502 的 IC 來配置。

【0468】如此，藉由將驅動觸控面板 6510 的顯示部 6511 的功能及驅動輸入部 6512 的功能組合於一個 IC 中，可以減少安裝在觸控面板模組 6500 中的 IC 的個數，由此可以降低成本。

【0469】圖 24A、圖 24B 及圖 24C 是安裝有 IC6520 的觸控面板模組 6500 的示意圖。

【0470】在圖 24A 中，觸控面板模組 6500 包括基板 6531、相對基板 6532、多個 FPC6533、IC6520 及 IC6530 等。在基板 6531 與相對基板 6532 之間包括顯示部 6511、輸入部 6512、掃描線驅動電路 6513、感測器驅動電路 6503 及檢測電路 6504。IC6520 及 IC6530 以 COG 方式等安裝方法安裝在基板 6531 上。

【0471】IC6530 是在上述 IC6520 中僅包括信號線驅動電路 6502 或者包括信號線驅動電路 6502 及電路單元 6501 的 IC。藉由 FPC6533 從外部對 IC6520 及 IC6530 供應信號。還可以藉由 FPC6533 從 IC6520 或 IC6530 向外部輸出信號。

【0472】圖 24A 例示出以夾著顯示部 6511 的方式設置兩個掃描線驅動電路 6513 的結構。並且示出除了 IC6520 還包括 IC6530 的結構。這樣的結構可以適用於顯示部 6511 的解析度極高的情況。

【0473】圖 24B 示出安裝有一個 IC6520 及一個 FPC6533 的例子。如此，藉由將功能集中於一個 IC6520，可以減少構件的個數，所以是較佳的。此外，在圖 24B 中，示出沿著顯示部 6511 的兩個短邊中的近於 FPC6533 一側的邊配置掃描線驅動電路 6513 的例子。

【0474】圖 24C 例示出包括安裝有影像處理電路 6506 等的 PCB（Printed Circuit Board：印刷電路板）6534 的結構。基板 6531 上的 IC6520、IC6530 與 PCB6534 由 FPC6533 連接。在此，IC6520 也可以不包括上述影像處理電路 6506。

【0475】此外，在圖 24A、圖 24B 及圖 24C 的各圖中，IC6520 或 IC6530 也可以不安裝在基板 6531 上而安裝在 FPC6533 上。例如，IC6520 及 IC6530 以 COF 方式或 TAB 方式等安裝方法安裝在 FPC6533 上即可。

【0476】如圖 24A 及圖 24B 所示，在顯示部 6511 的短邊一側配置 FPC6533、IC6520（及 IC6530）等的結構能夠實現窄邊框化，因此例如可以適用於智慧手機、行動電話或平板終端等電子裝置。此外，如圖 24C 所示的使用 PCB6534 的結構例如可以適用於電視機、顯示器裝置、平板終端或膝上型個人電腦等。

【0477】本實施方式的至少一部分可以與本說明書所記載的其他實施方式適當地組合而實施。

【0478】

實施方式 5

在本實施方式中，對本發明的一個實施方式的電子裝置進行說明。

【0479】本實施方式的電子裝置在顯示部中包括本發明的一個實施方式的顯示裝置。本發明的一個實施方式的顯示裝置容易實現高清晰化及高解析度化。因此，可以用於各種電子裝置的顯示部。

【0480】此外，本發明的一個實施方式的半導體裝置還可以用於電子裝置的除顯示部以外的部分。例如，在將本發明的一個實施方式的半導體裝置用於電子裝置的控制部等時可以實現低功耗化，所以是較佳的。

【0481】作為電子裝置，例如除了電視機、桌上型或膝上型個人電腦、用於電腦等的顯示器、數位看板、彈珠機等大型遊戲機等具有較大的螢幕的電子裝置以外，還可以舉出數位相機、數位攝影機、數位相框、行動電話機、可攜式遊戲機、可攜式資訊終端、音頻再生裝置等。

【0482】特別是，因為本發明的一個實施方式的顯示裝置可以提高清晰度，所以可以用於包括較小的顯示部的電子裝置。作為這種電子裝置可以舉出手錶型及手鐲型資訊終端設備（可穿戴裝置）、可戴在頭上的可穿戴裝置等諸如頭戴顯示器等 VR 用設備、眼鏡型 AR 用設備及 MR 用設備等。

【0483】本實施方式的電子裝置也可以包括感測器（該感測器具有檢測、檢出或測量如下因素的功能：力、位移、位置、速度、加速度、角速度、轉速、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、輻射線、流量、濕度、傾斜度、振動、氣味或紅外線）。

【0484】本實施方式的電子裝置可以具有各種功能。例如，可以具有如下功能：將各種資訊（靜態影像、動態影像、文字影像等）顯示在顯示部上的功能；觸控面板的功能；顯示日曆、日期或時間等的功能；執行各種軟體（程式）的功能；進行無線通訊的功能；讀出儲存在存儲介質中的程式或資料的功能；等。

【0485】圖 25A 所示的電子裝置 7000 是可用作智慧手機的可攜式資訊終端設備。

【0486】電子裝置 7000 包括外殼 7001、顯示部 7002、電源按鈕 7003、按鈕 7004、揚聲器 7005、麥克風 7006、照相機 7007 及光源 7008 等。顯示部 7002 具有觸控面板功能。

【0487】可以將本發明的一個實施方式的顯示裝置用於顯示部 7002。

【0488】圖 25B 是包括外殼 7001 的麥克風 7006 一側的端部的剖面示意圖。

【0489】外殼 7001 的顯示面一側設置有具有透光性的保護構件 7010，被外殼 7001 及保護構件 7010 包圍的空間內設置有顯示面板 7011、光學構件 7012、觸控感測器面板 7013、印刷電路板 7017、電池 7018 等。

【0490】顯示面板 7011、光學構件 7012 及觸控感測器面板 7013 使用黏合層（未圖示）固定到保護構件 7010。

【0491】在顯示部 7002 的外側的區域中，顯示面板 7011 的一部分疊回，且該疊回部分連接有 FPC7015。FPC7015 安裝有 IC7016。FPC7015 與設置於印刷電路板 7017 的端子連接。

【0492】顯示面板 7011 可以使用本發明的一個實施方式的顯示裝置。由此，可以實現極輕量的電子裝置。此外，由於顯示面板 7011 極薄，所以可以在抑制電子裝置的厚度的情況下安裝大容量的電池 7018。此外，藉由折疊顯示面板 7011 的一部分以在顯示部 7002 的背面設置與 FPC7015 的連接部，可以實現窄邊框的電子裝置。

【0493】圖 25C 示出電視機的一個例子。在電視機 7100 中，外殼 7101 中組裝有顯示部 7002。在此示出利用支架 7103 支撐外殼 7101 的結構。

【0494】可以將本發明的一個實施方式的顯示裝置用於顯示部 7002。

【0495】可以藉由利用外殼 7101 所具備的操作開關以及另外提供的遙控器 7111 進行圖 25C 所示的電視機 7100 的操作。此外，也可以在顯示部 7002 中具備觸控感測器，也可以藉由用手指等觸摸顯示部 7002 進行電視機 7100 的操作。此外，也可以在遙控器 7111 中具備顯示從該遙控器 7111 輸出的資訊的顯示部。藉由利用遙控器 7111 所具備的操作鍵或觸控面板，可以進行頻道及音量的操作，並可以對顯示在顯示部 7002 上的影像進行操作。

【0496】此外，電視機 7100 具備接收機及數據機等。可以藉由利用接收機接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通訊網路，從而進行單向（從發送者到接收者）或雙向（發送者和接收者之間或接收者之間等）的資訊通訊。

【0497】圖 25D 示出膝上型個人電腦的一個例子。膝上型個人電腦 7200 包括外殼 7211、鍵盤 7212、指向裝置 7213、外部連接埠 7214 等。在外殼 7211 中組裝有顯示部 7002。

【0498】可以將本發明的一個實施方式的顯示裝置用於顯示部 7002。

【0499】圖 25E 和圖 25F 示出數位看板的一個例子。

【0500】圖 25E 所示的數位看板 7300 包括外殼 7301、顯示部 7002 及揚聲器 7303 等。此外，還可以包括 LED 燈、操作鍵（包括電源開關或操作開關）、連接端子、各種感測器、麥克風等。

【0501】圖 25F 示出設置於圓柱狀柱子 7401 上的數位看板 7400。數位看板 7400 包括沿著柱子 7401 的曲面設置的顯示部 7002。

【0502】在圖 25E 和圖 25F 中，可以將本發明的一個實施方式的顯示裝置用於顯示部 7002。

【0503】顯示部 7002 越大，一次能夠提供的資訊量越多。顯示部 7002 越大，越容易吸引人的注意，例如可以提高廣告宣傳效果。

【0504】藉由將觸控面板用於顯示部 7002，不僅可以在顯示部 7002 上顯示靜態影像或動態影像，使用者還能夠直覺性地進行操作，所以是較佳的。此外，在用於提供路線資訊或交通資訊等資訊的用途時，可以藉由直覺性的操作提高易用性。

【0505】如圖 25E 和圖 25F 所示，數位看板 7300 或數位看板 7400 較佳為可以藉由無線通訊與使用者所攜帶的智慧手機等資訊終端設備 7311 或資訊終

端設備 7411 聯動。例如，顯示在顯示部 7002 上的廣告資訊可以顯示在資訊終端設備 7311 或資訊終端設備 7411 的螢幕上。此外，藉由操作資訊終端設備 7311 或資訊終端設備 7411，可以切換顯示部 7002 的顯示。

【0506】可以在數位看板 7300 或數位看板 7400 上以資訊終端設備 7311 或資訊終端設備 7411 的螢幕為操作單元（控制器）執行遊戲。由此，不特定多個使用者可以同時參加遊戲，享受遊戲的樂趣。

【0507】本實施方式的至少一部分可以與本說明書所記載的其他實施方式適當地組合而實施。

【符號說明】

【0508】

10_1：電晶體

10_2：電晶體

10A_1：電晶體

10A_2：電晶體

10B_1：電晶體

10B_2：電晶體

10C_1：電晶體

10C_2：電晶體

10D_1：電晶體

10D_2：電晶體

10E_1：電晶體

10E_2：電晶體

10F_1：電晶體

10F_2：電晶體

12：基板

30：液晶元件

32：導電層

33：液晶

41：配向膜

42：配向膜

43：彩色層

44：遮光層

45：絕緣層

46：絕緣層

50：顯示裝置

60：液晶元件

100A：半導體裝置

100B：半導體裝置

100C：半導體裝置

100D：半導體裝置

100E：半導體裝置

100F：半導體裝置

100：半導體裝置

102：基板

104：導電層

106：絕緣層

108：半導體層

110a：絕緣層

110a1：絕緣層

110a1f：絕緣膜

110a2：絕緣層

110a2f：絕緣膜

110a3：絕緣層

110a3f：絕緣膜

110b：絕緣層

110b1：絕緣層

110b1f：絕緣膜

110b2：絕緣層

110b2f：絕緣膜

110b3：絕緣層

110b3f：絕緣膜

110g1：絕緣層

110g2：絕緣層

110s1：絕緣層

110s1a：絕緣層

110s1b：絕緣層

110s2：絕緣層

110s2a：絕緣層

110s2b：絕緣層

110sf：絕緣膜

110：絕緣層

112a：導電層
 112a1：導電層
 112a2：導電層
 112b1：導電層
 112b2：導電層
 112be：導電層
 112bf：導電膜
 113：共用電極
 116_1：導電層
 116_2：導電層
 116e：導電層
 116f：導電膜
 122：液晶
 123：絕緣層
 124：間隔物
 130a：偏光板
 130b：偏光板
 131：彩色層
 132：遮光層
 140：連接部
 141：黏合層
 143：開口部
 151：基板
 152：基板

162：顯示部

164：電路部

165：佈線

172：FPC

173：IC

195：絕緣層

201：半導體裝置

202：半導體裝置

204：連接部

206：佈線

210B：子像素

210G：子像素

210R：子像素

210：像素

242：連接層

243：連接器

400EL：像素電路

400LC：像素電路

400：像素電路

401EL：電路

401LC：電路

401：電路

501：像素電路

502：像素部

504a：閘極驅動器
 504b：源極驅動器
 504：驅動電路部
 506：保護電路
 507：端子部
 550：電晶體
 552：電晶體
 554：電晶體
 560：電容器
 562：電容器
 570：液晶元件
 572：發光元件
 6500：觸控面板模組
 6501：電路單元
 6502：信號線驅動電路
 6503：感測器驅動電路
 6504：檢測電路
 6505：時序控制器
 6506：影像處理電路
 6507：AD 轉換電路
 6510：觸控面板
 6511：顯示部
 6512：輸入部
 6513：掃描線驅動電路

6520：IC

6531：基板

6532：相對基板

6533：FPC

6534：PCB

6540：CPU

7000：電子裝置

7001：外殼

7002：顯示部

7003：電源按鈕

7004：按鈕

7005：揚聲器

7006：麥克風

7007：照相機

7008：光源

7010：保護構件

7011：顯示面板

7012：光學構件

7013：觸控感測器面板

7015：FPC

7017：印刷電路板

7018：電池

7100：電視機

7101：外殼

7103：支架

7111：遙控器

7200：膝上型個人電腦

7211：外殼

7212：鍵盤

7213：指向裝置

7214：外部連接埠

7300：數位看板

7301：外殼

7303：揚聲器

7311：資訊終端設備

7400：數位看板

7401：柱子

7411：資訊終端設備

【發明申請專利範圍】

【請求項 1】一種半導體裝置，包括：

第一電晶體；

第二電晶體；

第一絕緣層；以及

第二絕緣層，

其中，該第一電晶體包括第一導電層、第二導電層、第三導電層、第四導電層、第三絕緣層、第四絕緣層及半導體層，

該第二電晶體包括該第一導電層、第五導電層、第六導電層、該第四導電層、第五絕緣層、該第四絕緣層及該半導體層，

該第一絕緣層包括第一區域及遠離該第一區域的第二區域，

該第二絕緣層包括第三區域及遠離該第三區域的第四區域，

該第一導電層包括第五區域及遠離該第五區域的第六區域，

該第一區域、該第二導電層、該第三區域及該第三導電層依次層疊在該第五區域上，

該第二區域、該第五導電層、該第四區域及該第六導電層依次層疊在該第六區域上，

該第三絕緣層以與該第一區域的側面、該第二導電層的側面、該第三區域的側面及該第三導電層的側面接觸的方式設置，

該第五絕緣層以與該第二區域的側面、該第五導電層的側面、該第四區域的側面及該第六導電層的側面接觸的方式設置，

該半導體層以與位於該第五區域與該第六區域之間的該第一導電層的頂面、該第三絕緣層的側面、該第五絕緣層的側面、該第三導電層的頂面及該第六導電層的頂面接觸的方式設置，

該第四絕緣層以與該半導體層的頂面及側面、該第一導電層的頂面及側面、該第三導電層的頂面及側面以及該第六導電層的頂面及側面接觸的方式設置，

該第四導電層以與該第四絕緣層的頂面接觸的方式設置，

在該第一電晶體中，該半導體層的一部分的一個面隔著該第四絕緣層的一部分與該第四導電層的一部分相對，該半導體層的一部分的另一面隔著該第三絕緣層與該第二導電層相對，

並且，在該第二電晶體中，該半導體層的另一部分的一個面隔著該第四絕緣層的另一部分與該第四導電層的另一部分相對，該半導體層的另一部分的另一面隔著該第五絕緣層與該第五導電層相對。

【請求項 2】如請求項 1 之半導體裝置，

其中該半導體層包含金屬氧化物，

並且該第一絕緣層、該第二絕緣層、該第三絕緣層及該第五絕緣層都包含氧化矽、氮化矽、氧化鋁、氧化鉛、鋁酸鉛、氧化鎂、氧化鎵、鎵鋅氧化物、氮化矽和氮氧化矽中的一個或多個。

【請求項 3】如請求項 1 或 2 之半導體裝置，

其中該第一絕緣層包括第六絕緣層、該第六絕緣層上的第七絕緣層及該第七絕緣層上的第八絕緣層，

該第二絕緣層包括第九絕緣層、該第九絕緣層上的第十絕緣層及該第十絕緣層上的第十一絕緣層，

該第六絕緣層、該第八絕緣層、該第九絕緣層及該第十一絕緣層都包含氧化鋁、氧化鉛、鉛酸鉛、氧化鎂、氧化鎵、鎵鋅氧化物、氮化矽和氮氧化矽中的一個或多個，

並且該第七絕緣層及該第十絕緣層都包含氧化矽和氧氮化矽中的一者或兩者。

【請求項 4】一種顯示裝置，包括：

如請求項 1 或 2 之半導體裝置；

第一液晶元件；以及

第二液晶元件，

其中，該第一液晶元件包括該第三導電層、液晶及第七導電層，

該第二液晶元件包括該第六導電層、該液晶及該第七導電層，

該液晶設置在該第三導電層上或該第六導電層上，

並且，該第七導電層設置在該液晶上。

【請求項 5】一種半導體裝置，包括：

第一電晶體；

第二電晶體；

第一絕緣層；以及

第二絕緣層，

其中，該第一電晶體包括第一導電層、第二導電層、第三導電層、第三絕緣層、第四絕緣層及半導體層，

該第二電晶體包括該第一導電層、第四導電層、該第三導電層、第五絕緣層、該第四絕緣層及該半導體層，

該第一絕緣層包括第一區域及遠離該第一區域的第二區域，

該第二絕緣層包括第三區域及遠離該第三區域的第四區域，

該第一導電層包括第五區域及遠離該第五區域的第六區域，

該第一區域、該第二導電層及該第三區域依次層疊在該第五區域上，

該第二區域、該第四導電層及該第四區域依次層疊在該第六區域上，

該第三絕緣層以與該第一區域的側面、該第二導電層的側面及該第三區域的側面接觸的方式設置，

該第五絕緣層以與該第二區域的側面、該第四導電層的側面及該第四區域的側面接觸的方式設置，

該半導體層以與位於該第五區域與該第六區域之間的該第一導電層的頂面、該第三絕緣層的側面、該第五絕緣層的側面、該第二絕緣層的一部分的頂面及該第二絕緣層的另一部分的頂面接觸的方式設置，

該第四絕緣層以與該半導體層的頂面接觸的方式設置，

該第三導電層以與該第四絕緣層的頂面接觸的方式設置，

在該第一電晶體中，該半導體層的一部分的一個面隔著該第四絕緣層的一部分與該第三導電層的一部分相對，該半導體層的一部分的另一面隔著該第三絕緣層與該第二導電層相對，

並且，在該第二電晶體中，該半導體層的另一部分的一個面隔著該第四絕緣層的另一部分與該第三導電層的另一部分相對，該半導體層的另一部分的另一面隔著該第五絕緣層與該第四導電層相對。

【請求項 6】如請求項 5 之半導體裝置，

其中該半導體層包含金屬氧化物，

並且該第一絕緣層、該第二絕緣層、該第三絕緣層及該第五絕緣層都包含氧化矽、氧氮化矽、氧化鋁、氧化鉛、鉛酸鉛、氧化鎂、氧化鎵、鎵鋅氧化物、氮化矽和氮氧化矽中的一個或多個。

【請求項 7】如請求項 5 或 6 之半導體裝置，

其中該第一絕緣層包括第六絕緣層、該第六絕緣層上的第七絕緣層及該第七絕緣層上的第八絕緣層，

該第二絕緣層包括第九絕緣層、該第九絕緣層上的第十絕緣層及該第十絕緣層上的第十一絕緣層，

該第六絕緣層、該第八絕緣層、該第九絕緣層及該第十一絕緣層都包含氧化鋁、氧化鉛、鉛酸鉛、氧化鎂、氧化鎵、鎵鋅氧化物、氮化矽和氮氧化矽中的一個或多個，

並且該第七絕緣層及該第十絕緣層都包含氧化矽和氧氮化矽中的一者或兩者。

【請求項 8】一種顯示裝置，包括：

如請求項 5 或 6 之半導體裝置；以及

液晶元件，

其中，該液晶元件包括該半導體層、液晶及第五導電層，

該液晶設置在該半導體層上，

並且，該第五導電層設置在該液晶上。

【請求項 9】一種半導體裝置的製造方法，包括如下步驟：

第5頁，共 7 頁(發明申請專利範圍)

形成第一導電層；

在該第一導電層上依次形成第一絕緣膜及第一導電膜；

藉由加工該第一導電膜，在與該第一導電層重疊的區域中形成第二導電層；

在該第一絕緣膜及該第二導電層上依次形成第二絕緣膜及第二導電膜；

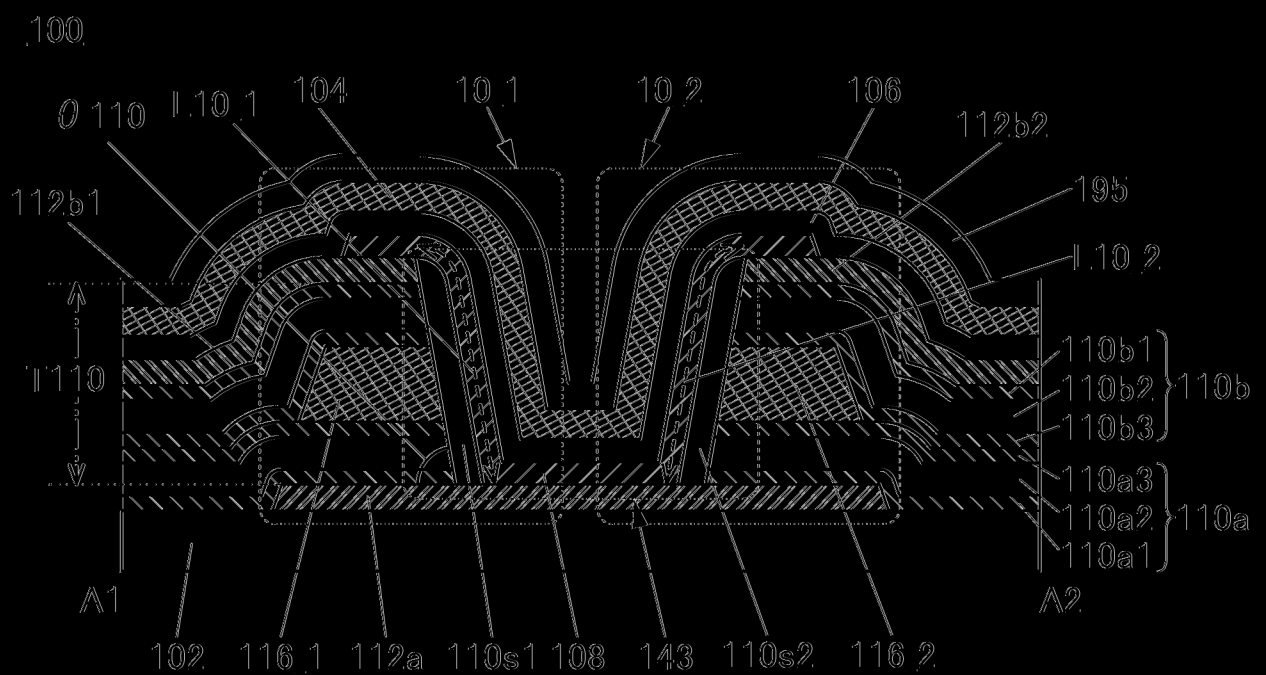
藉由加工該第二導電膜，形成具有與該第一導電層及該第二導電層重疊的區域的第三導電層；

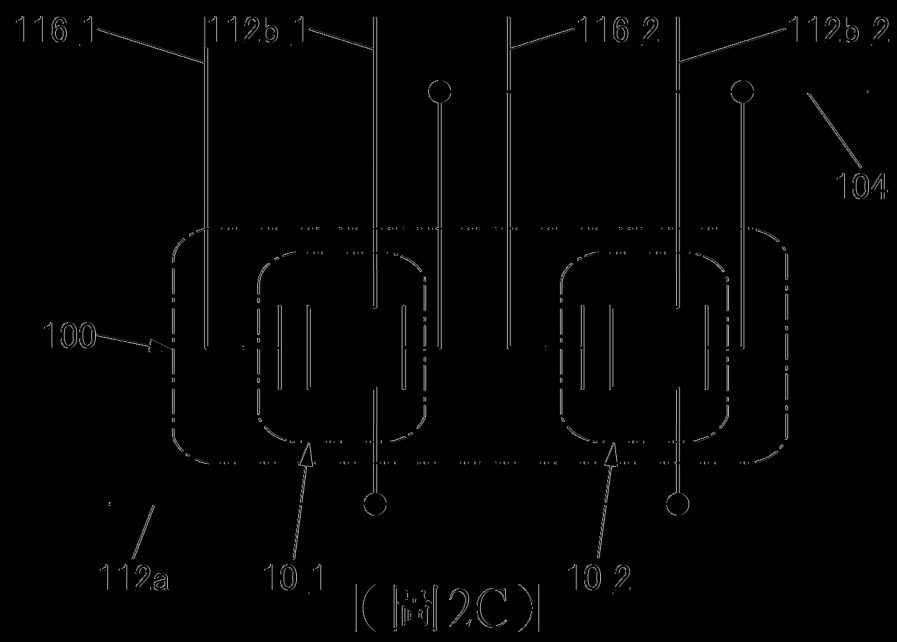
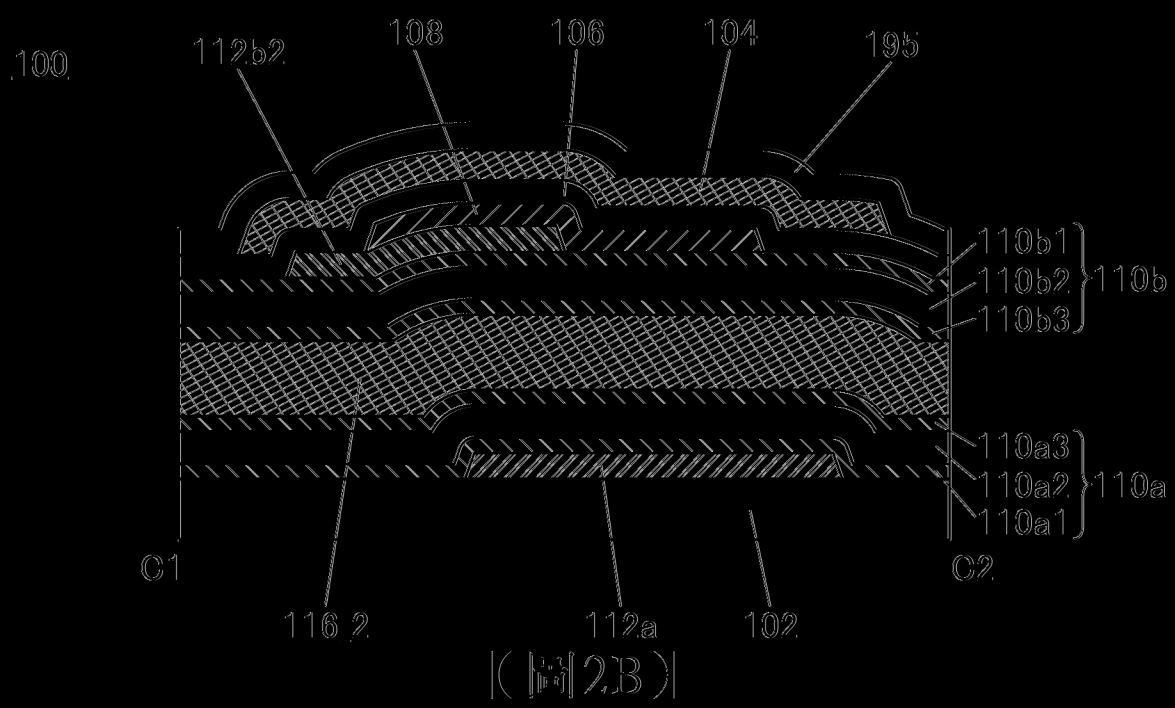
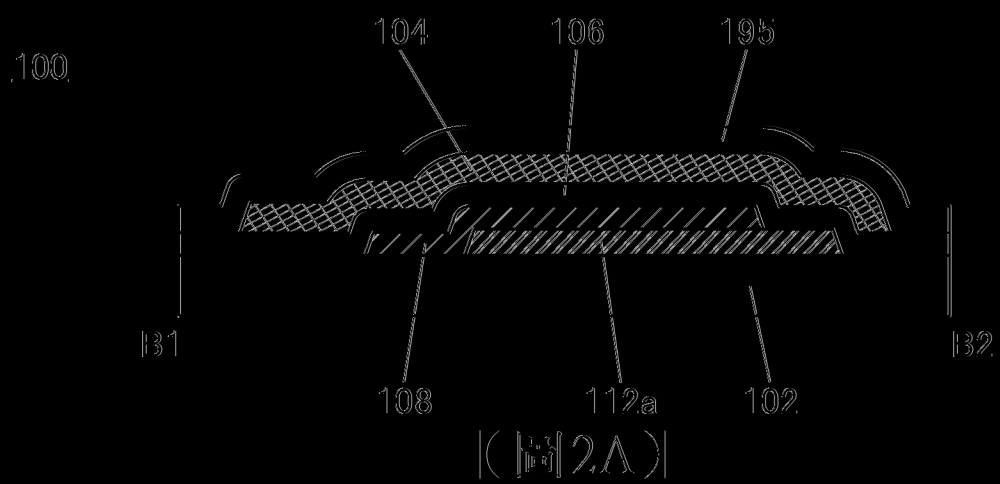
在藉由去除該第一絕緣膜、該第二導電層、該第二絕緣膜及該第三導電層各自的一部分形成到達該第一導電層的開口部的同時，以該第一絕緣膜形成第一絕緣層，以該第二導電層形成第四導電層及第五導電層，以該第二絕緣膜形成第二絕緣層，並且以第三導電層形成第六導電層及第七導電層；

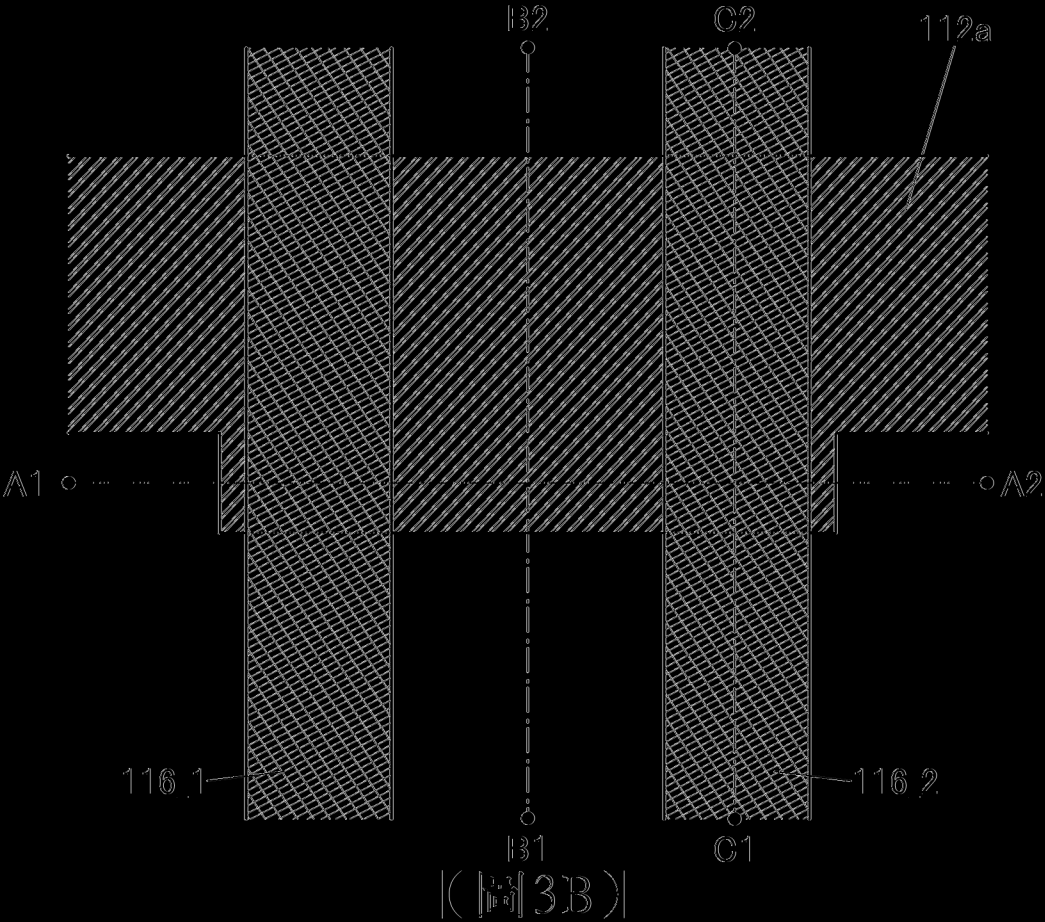
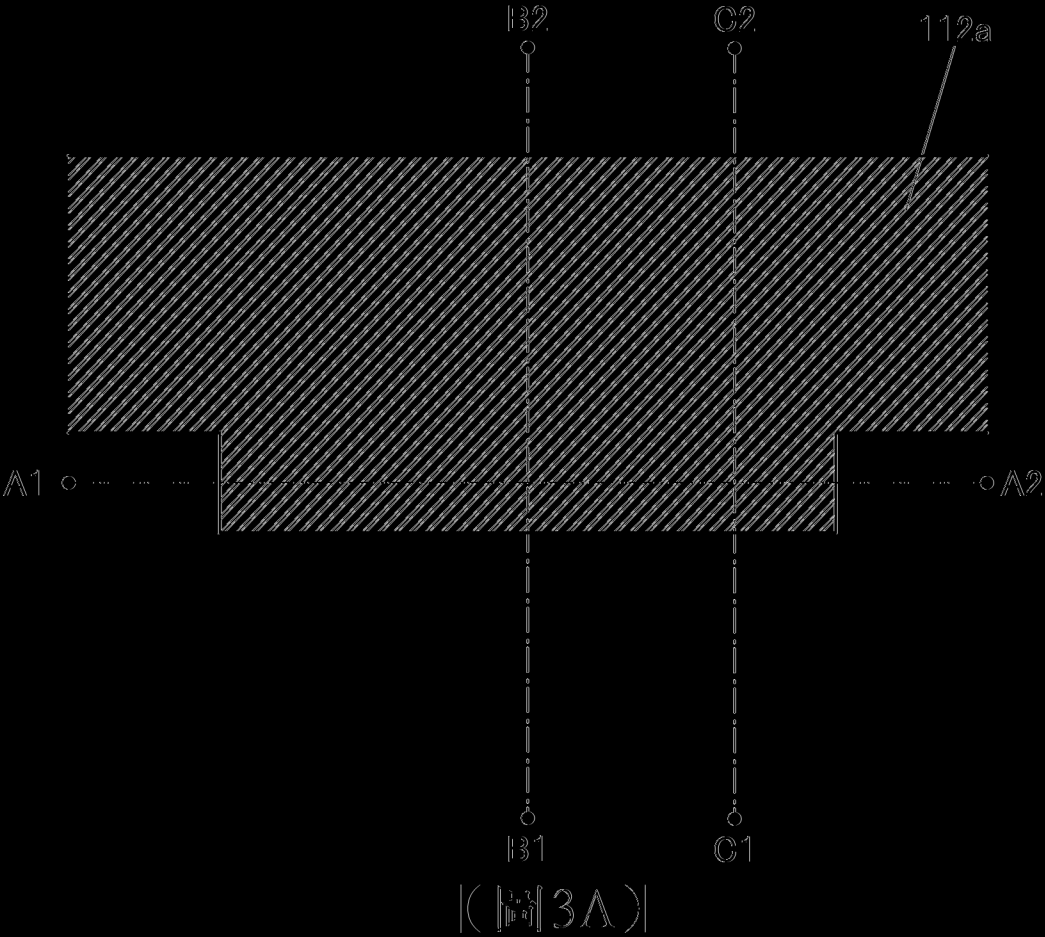
以與該開口部內的第一導電層的頂面及側面、該開口部內的該第一絕緣層的側面、該開口部內的該第二絕緣層的側面、該開口部內的該第四導電層的側面、該開口部內的該第五導電層的側面、該開口部內的該第六導電層的側面、該開口部內的該第七導電層的側面、該第六導電層的頂面以及該第七導電層的頂面接觸的方式形成第三絕緣膜；

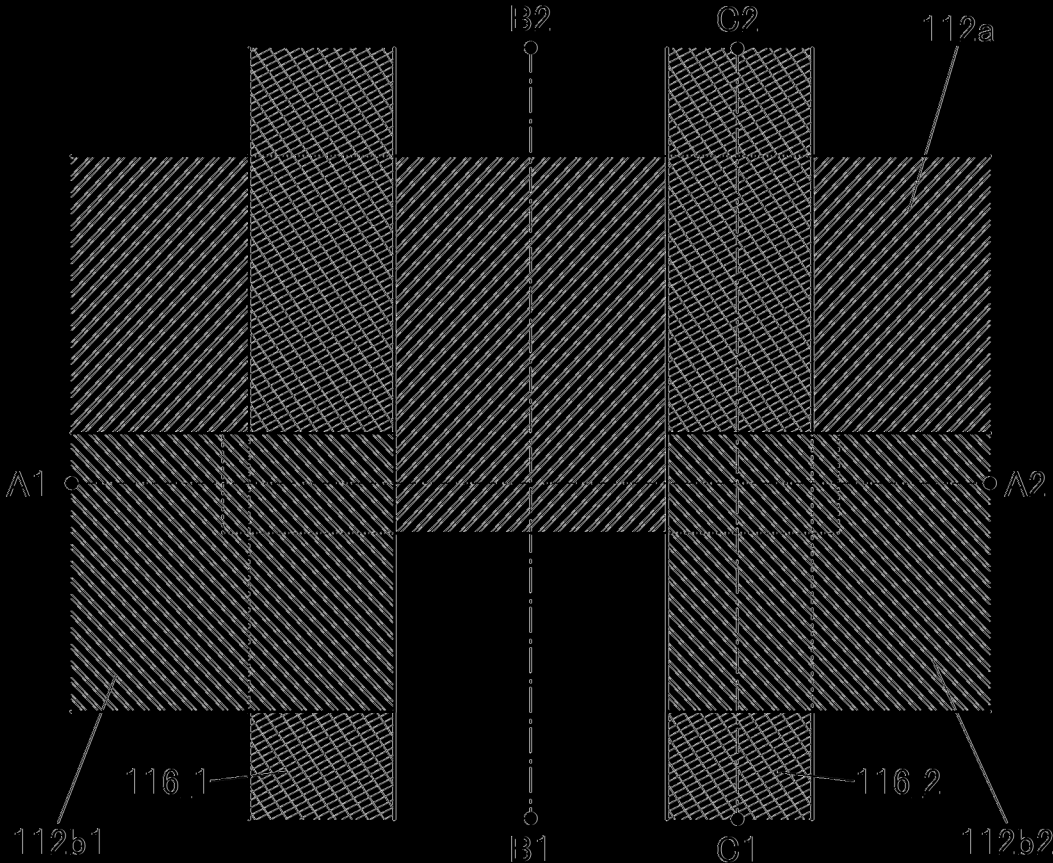
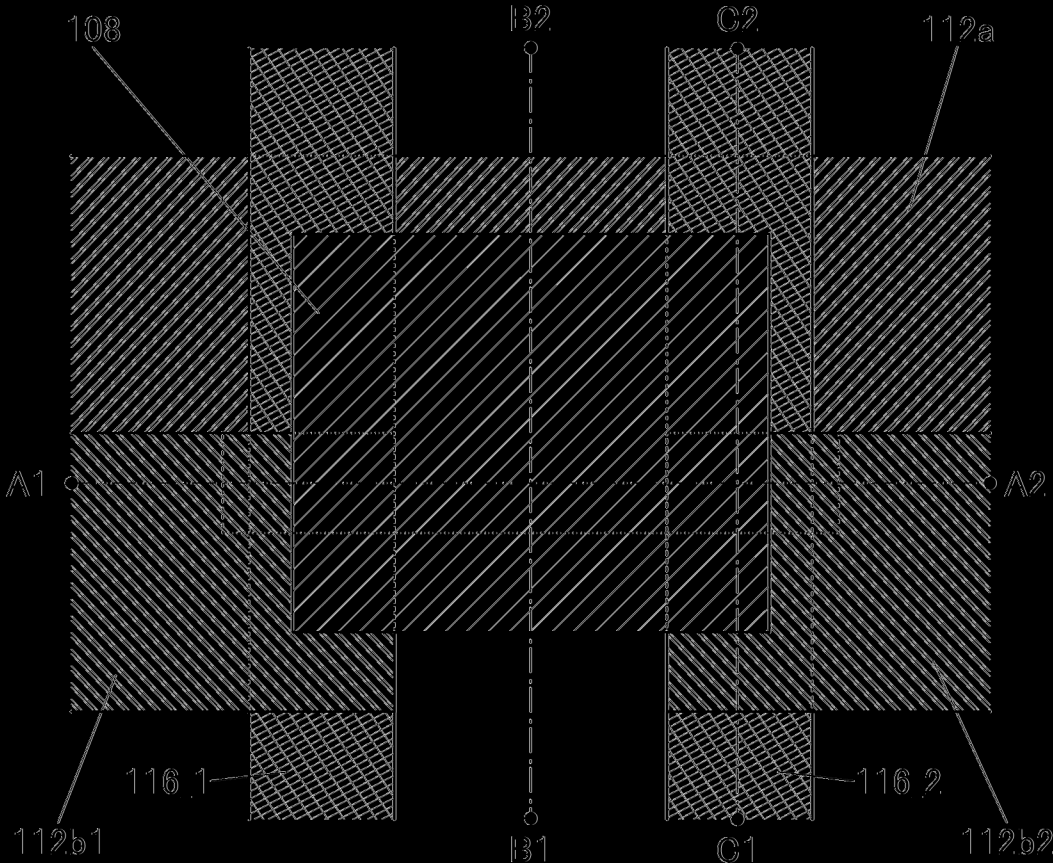
藉由去除該第三絕緣膜的一部分，形成與該開口部內的該第一絕緣層的一個側面、該開口部內的該第四導電層的側面、該開口部內的該第二絕緣層的一個側面及該開口部內的該第六導電層的側面接觸的第三絕緣層以及與該開口部內的該第一絕緣層的另一側面、該開口部內的該第五導電層的側面、該開口部內的該第二絕緣層的另一側面及該開口部內的該第七導電層的側面接觸的第四絕緣層；以及

形成與該開口部內的該第一導電層的頂面及側面、該開口部內的該第三絕緣層的側面、該開口部內的該第四絕緣層的側面、該第六導電層的頂面及側面、該第七導電層的頂面及側面以及該第二絕緣層的頂面接觸的半導體層。

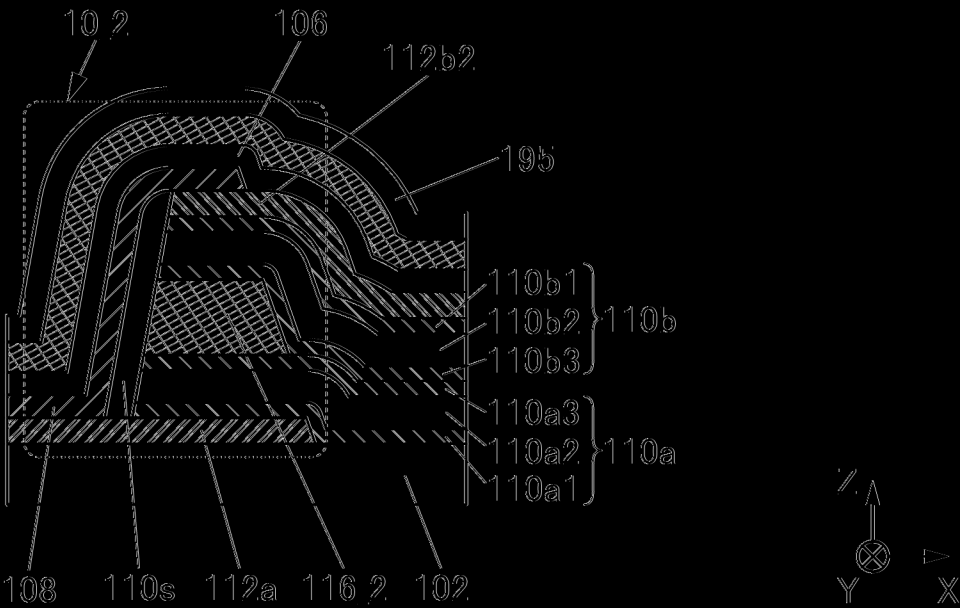
$$\left| \left(\left\| \begin{bmatrix} 1 & 0 \\ 0 & R \end{bmatrix} \right\| 1_A \right) \right|$$

$$|(\| \cdot \|_{\mathcal{H}})_{\mathcal{H}}|$$



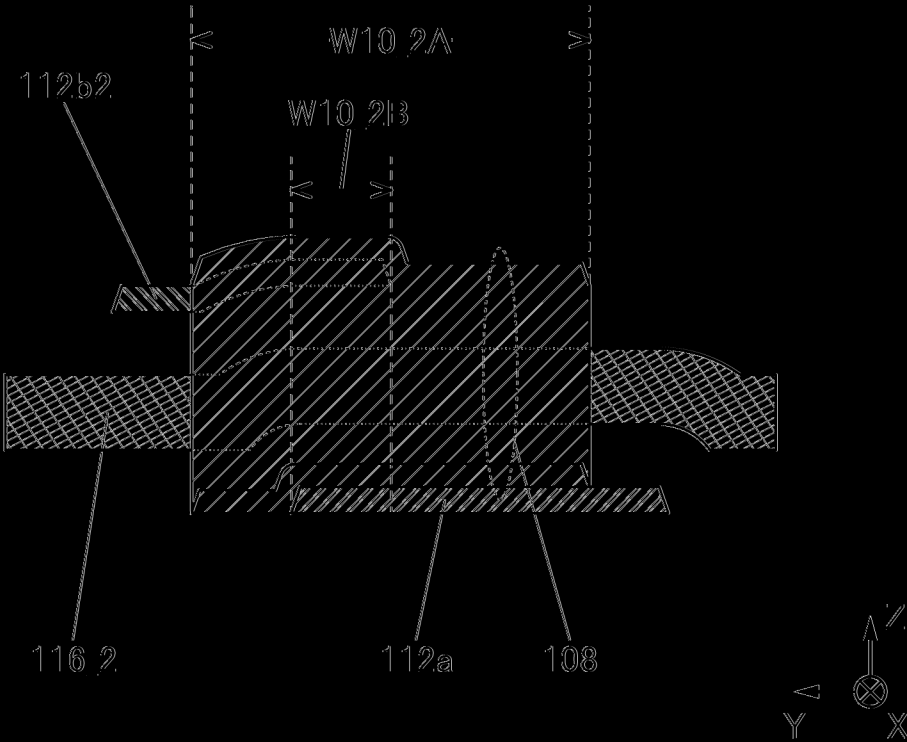



$$\left| \left(\begin{bmatrix} 1 & 2 \\ 1 & 1 \end{bmatrix} 4 \right) \right|$$


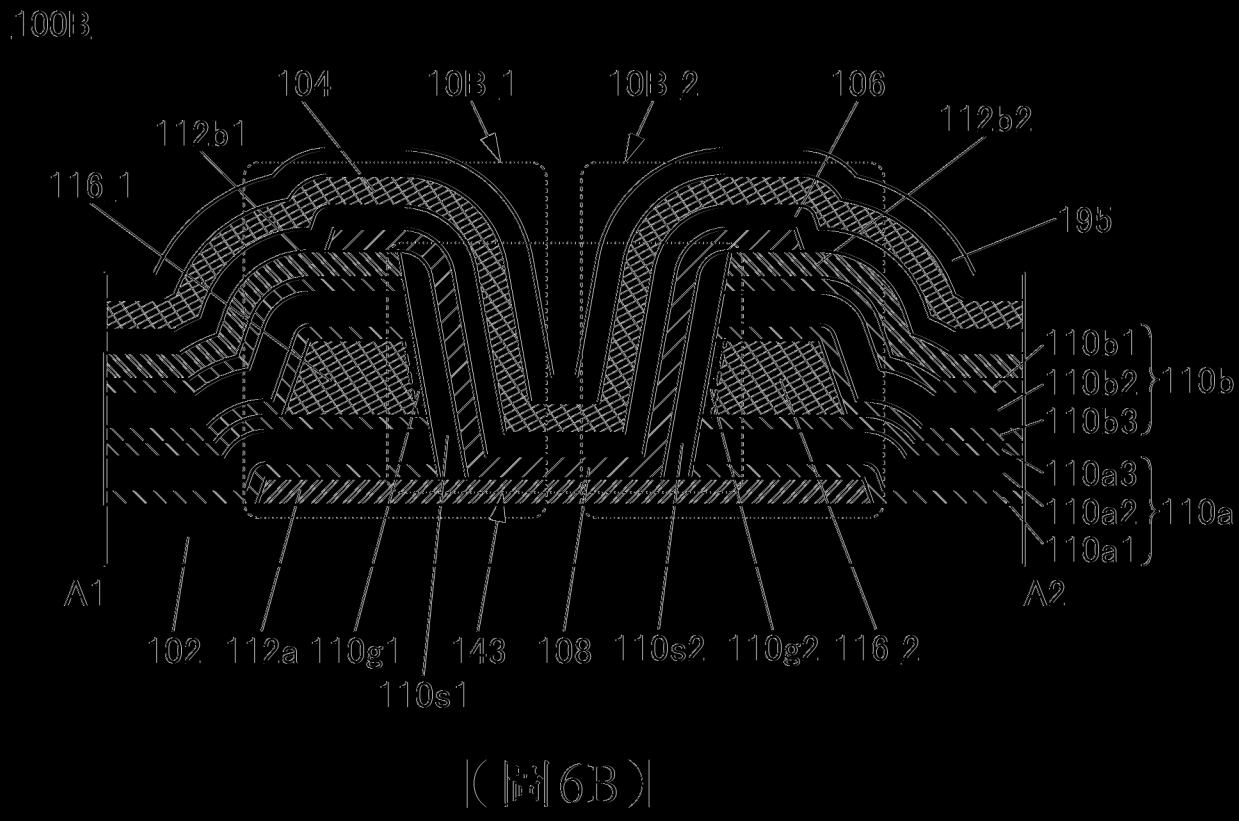
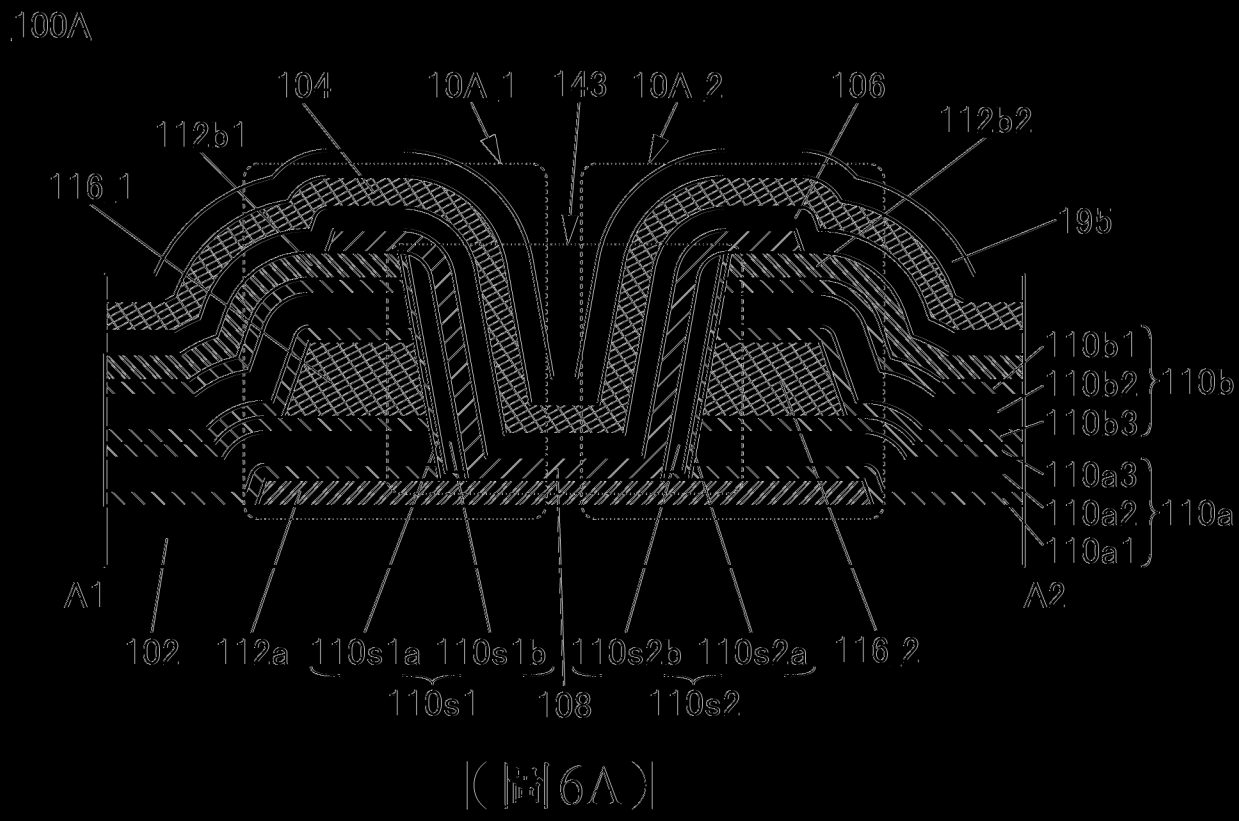
|(1343)|

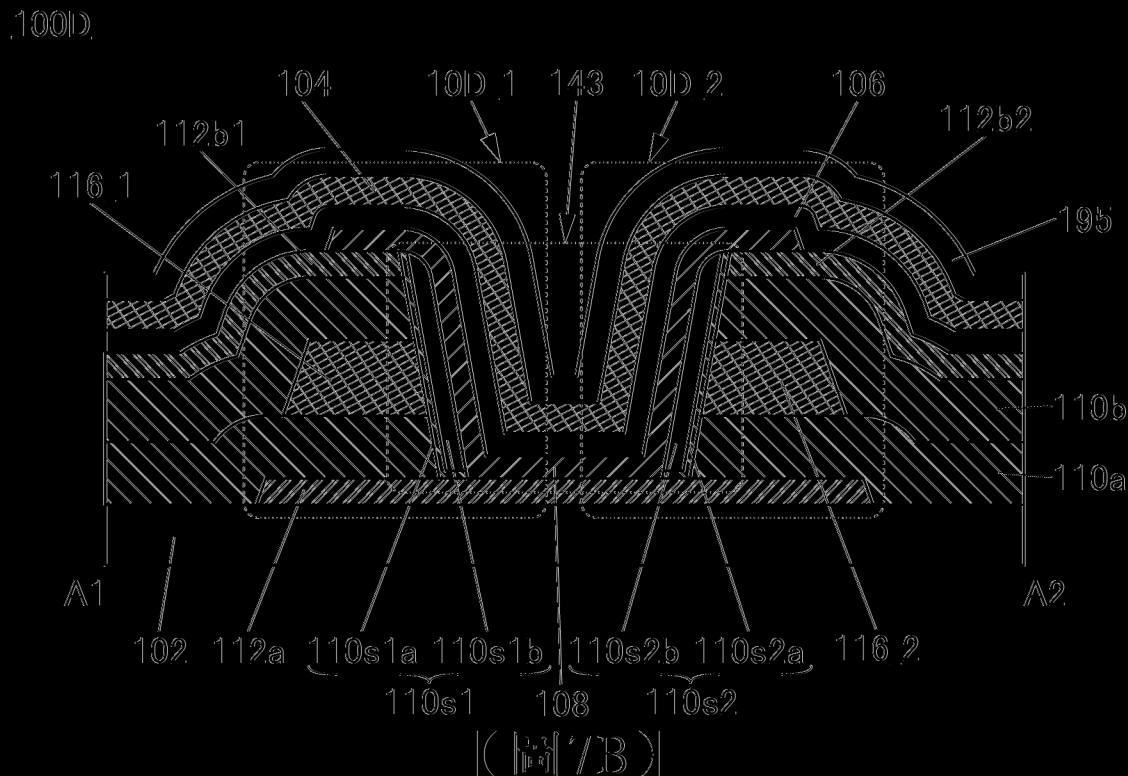
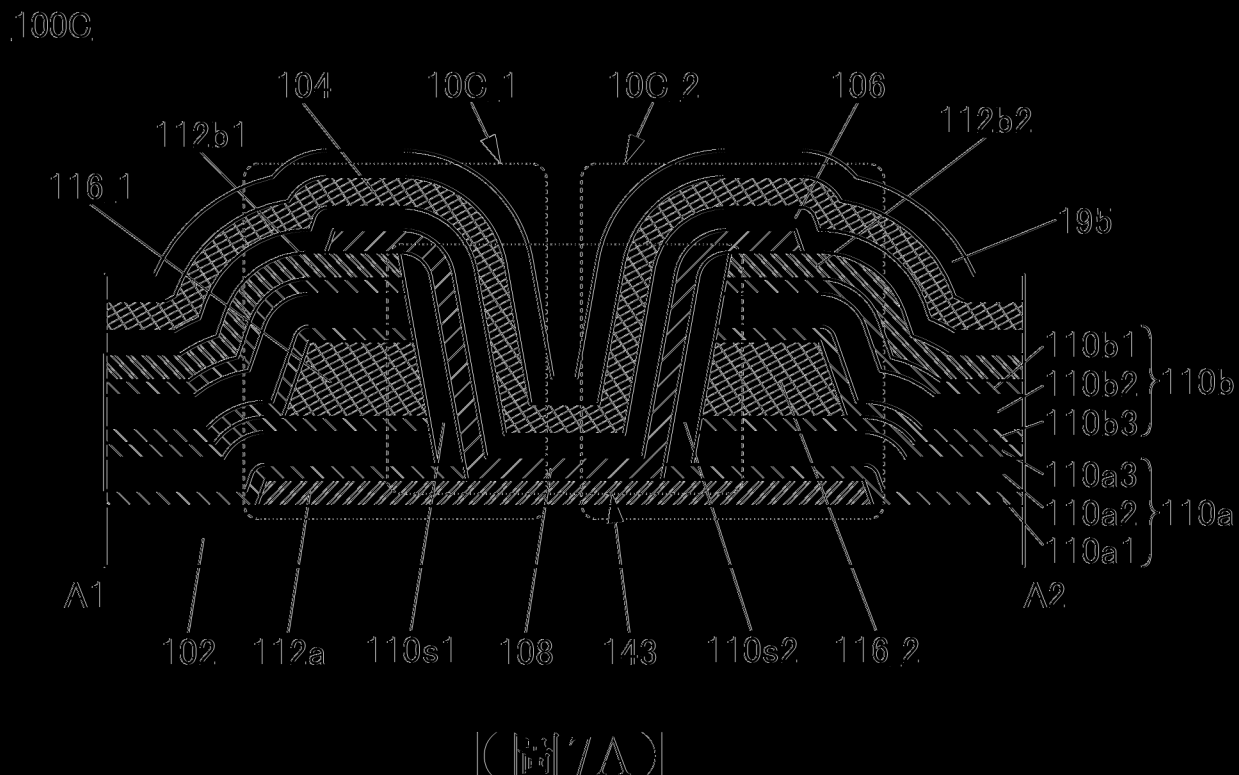


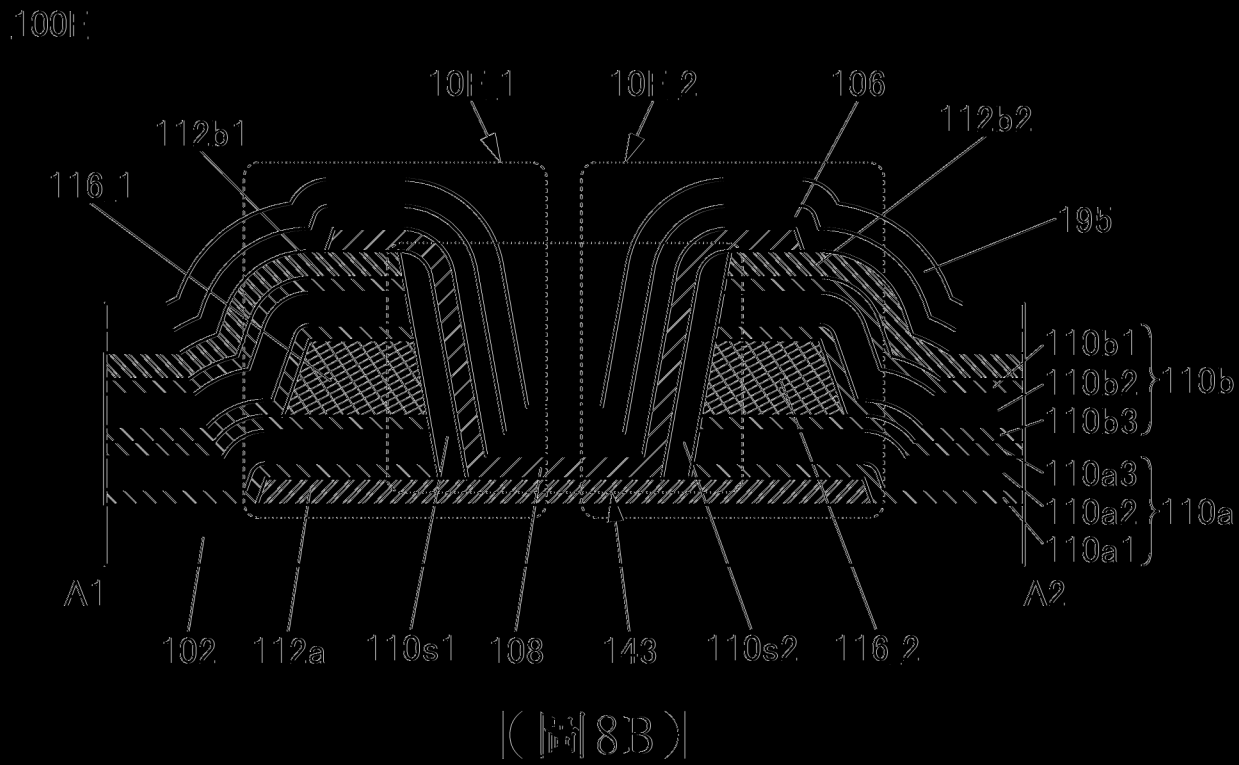
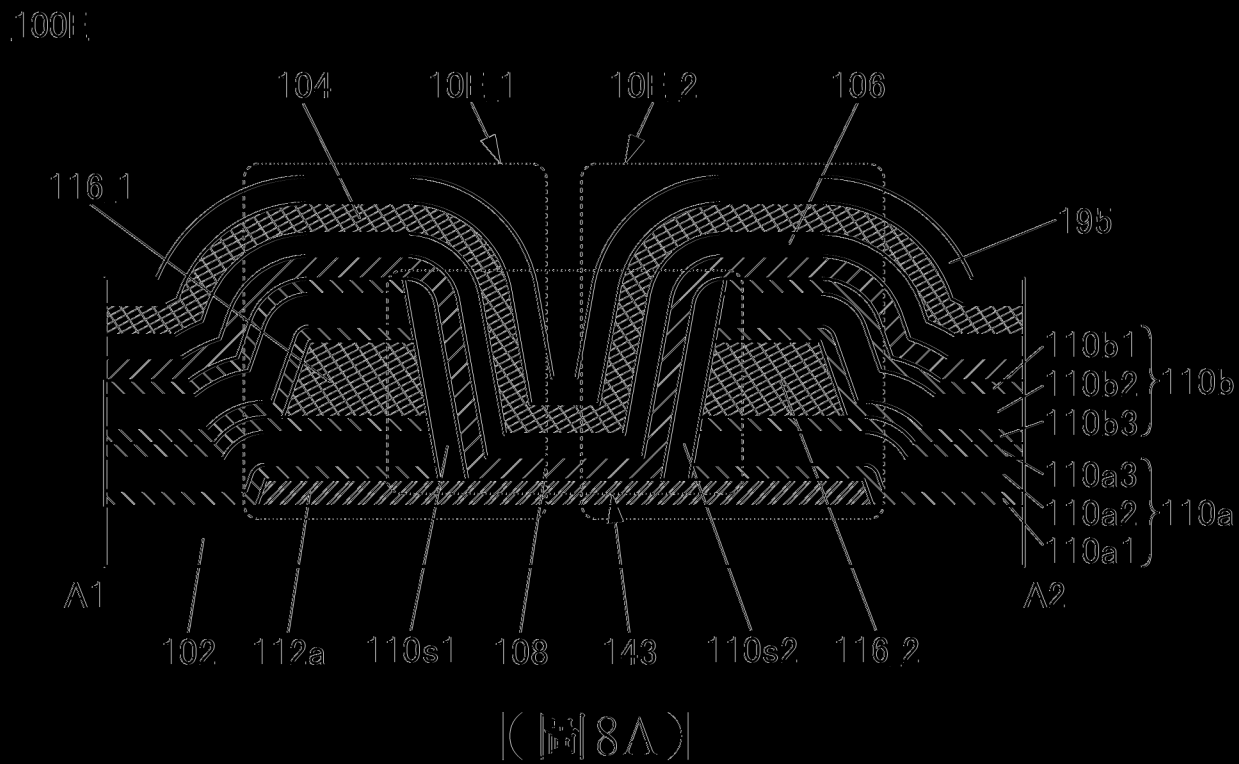
(圖 5A)

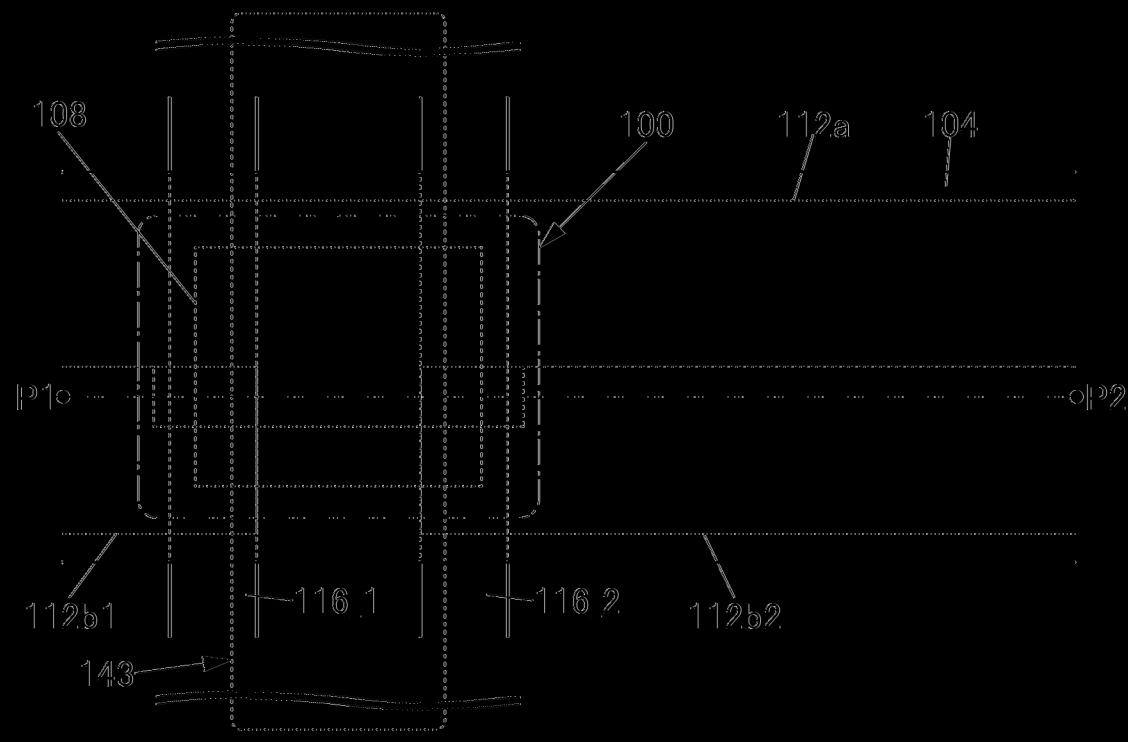


(圖 5B)

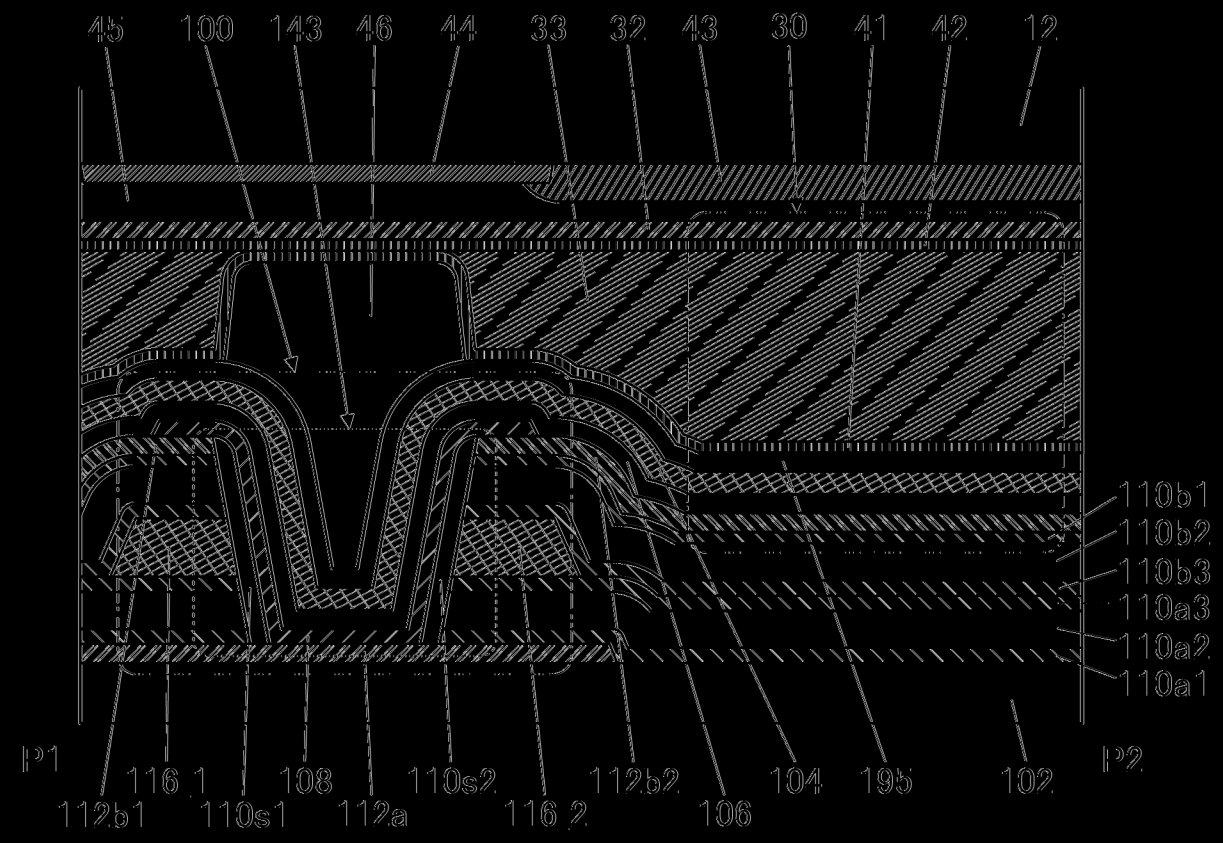




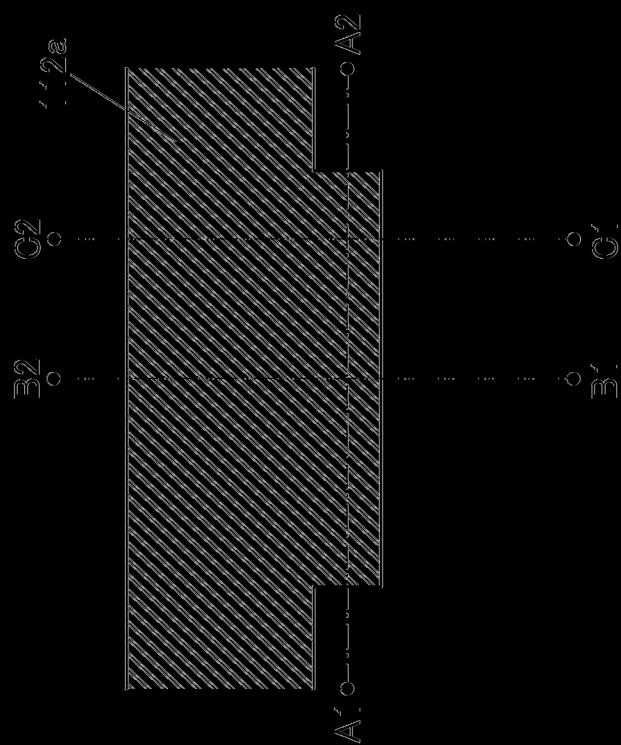




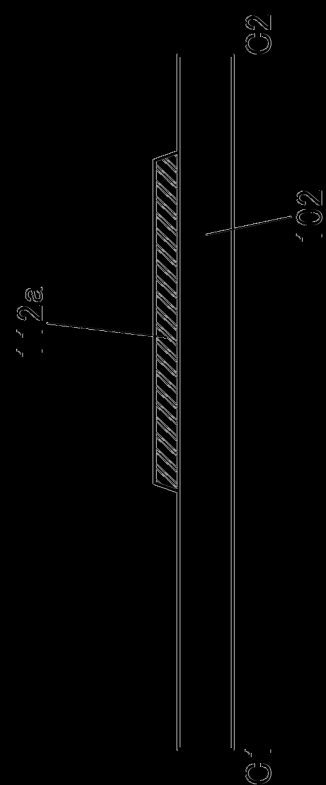
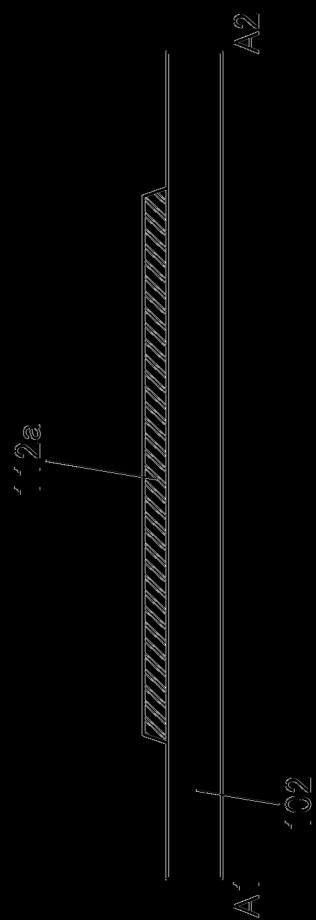
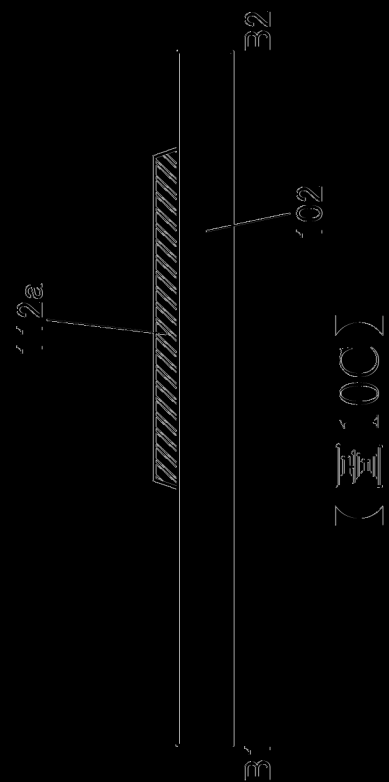
(圖9A)

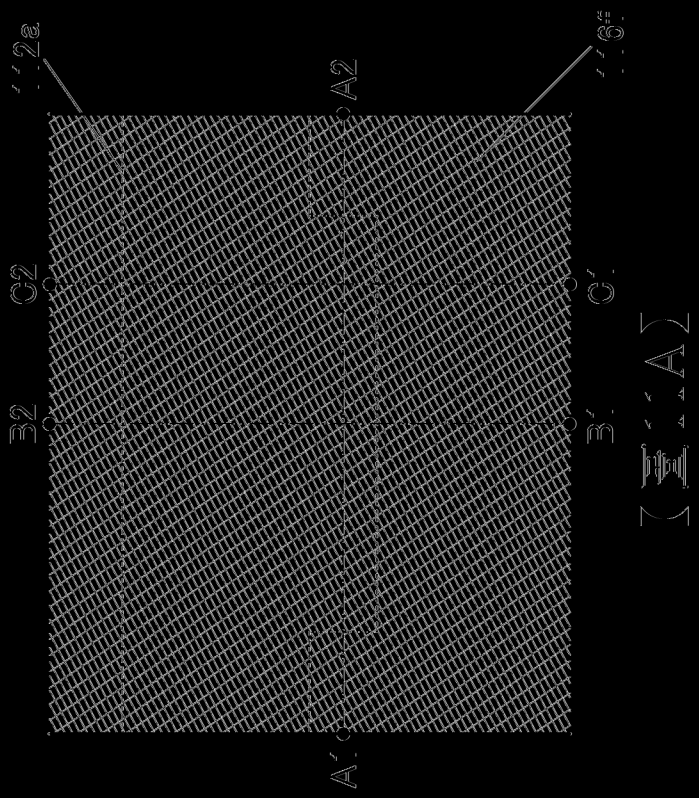


(圖9B)

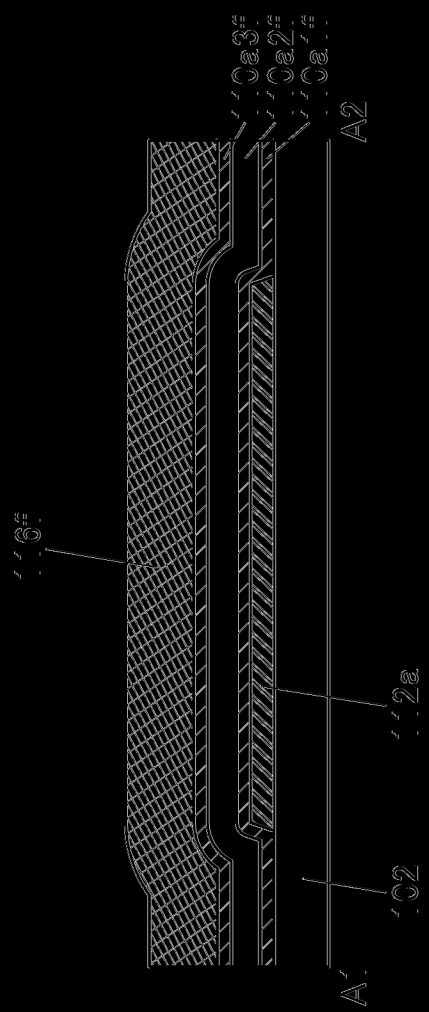


COACH

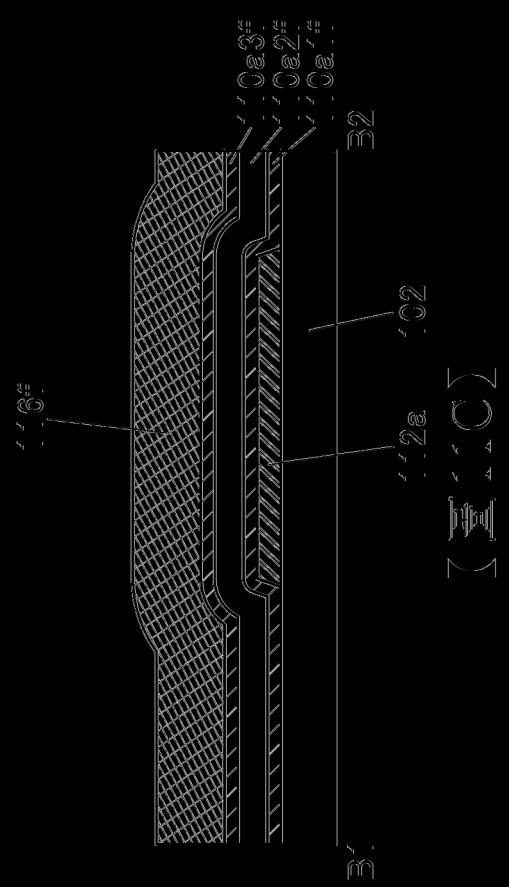




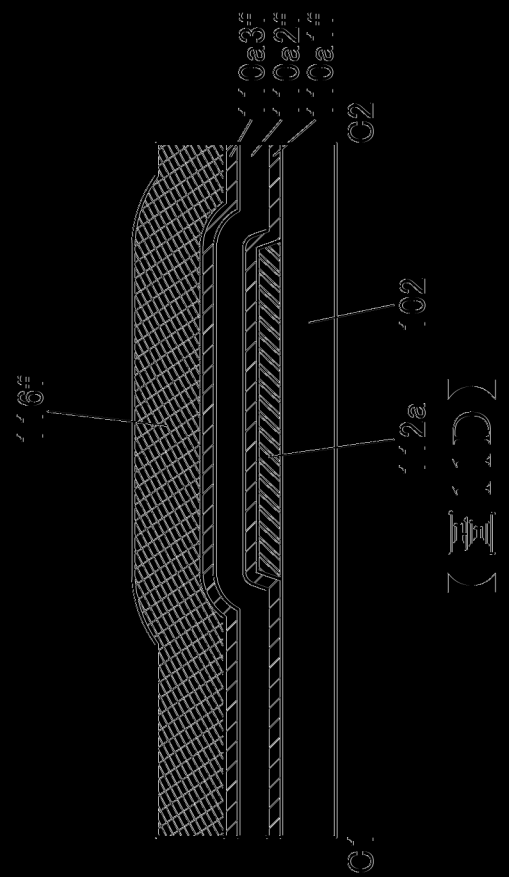
[圖 1A]



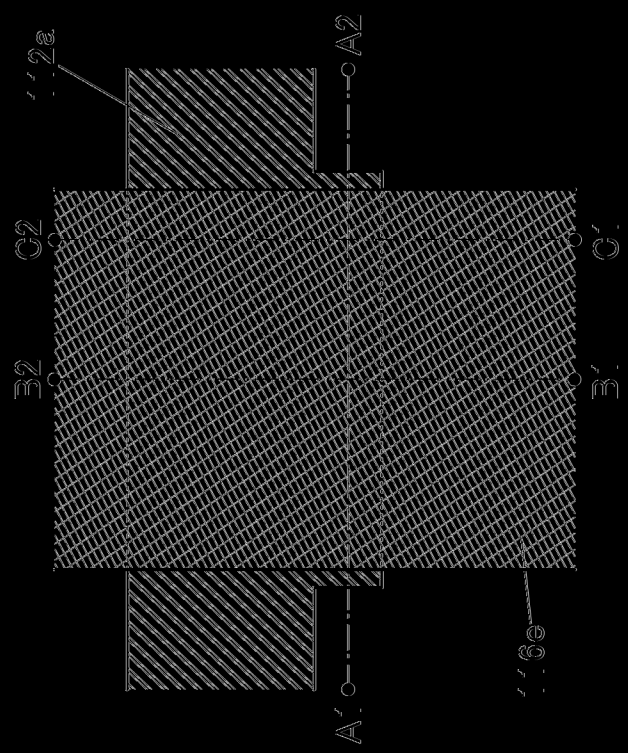
[圖 1B]



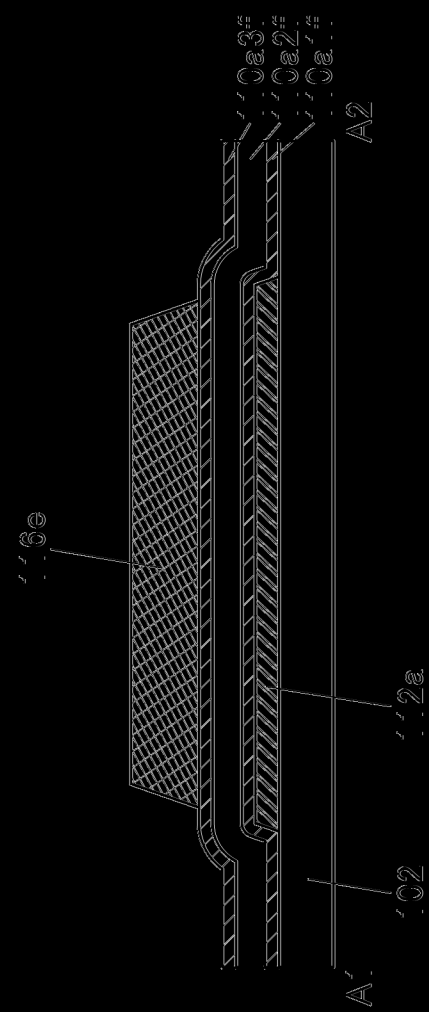
[圖 1C]



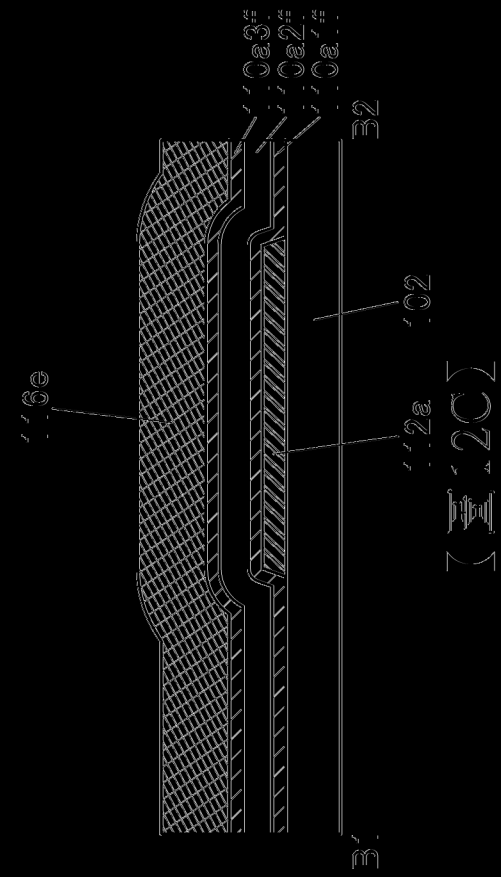
[圖 1D]



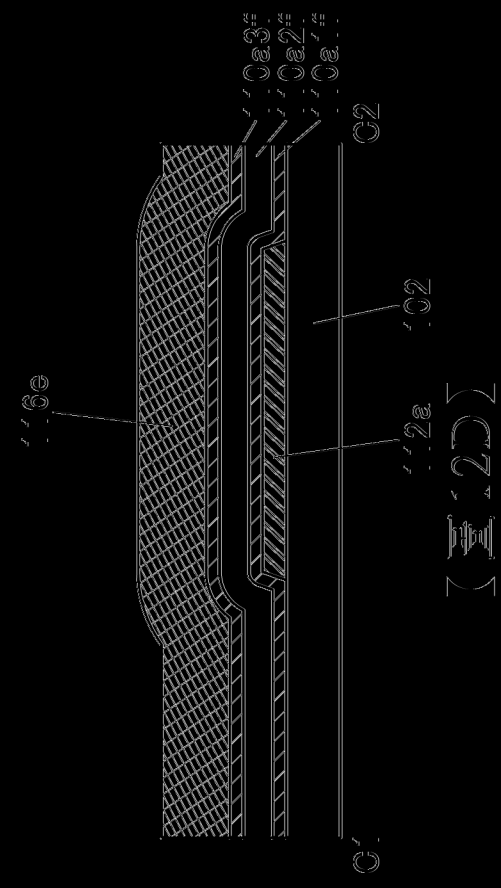
[圖 2A]



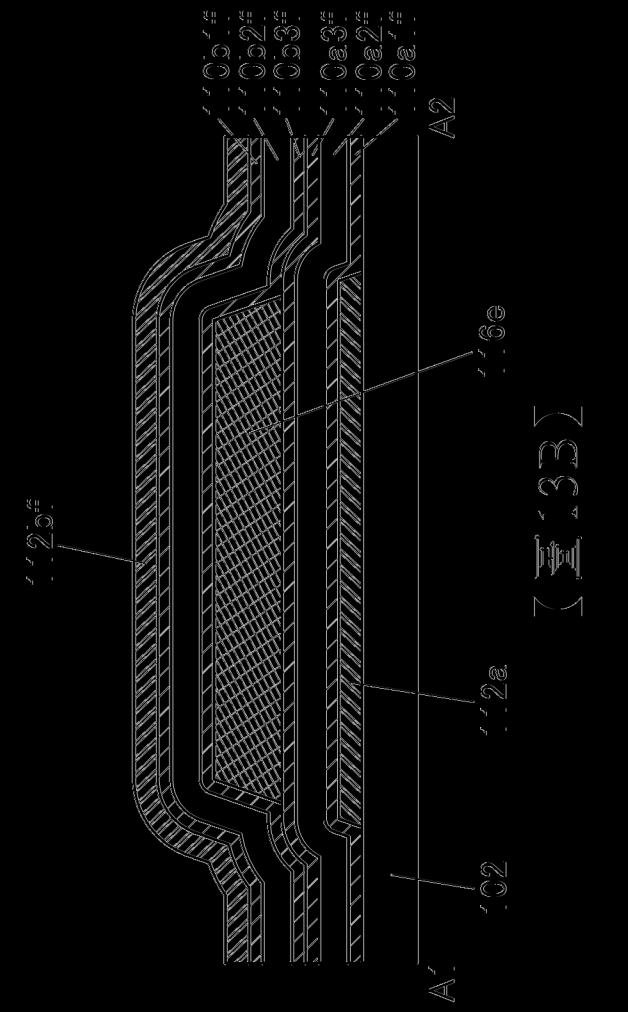
[圖 23]



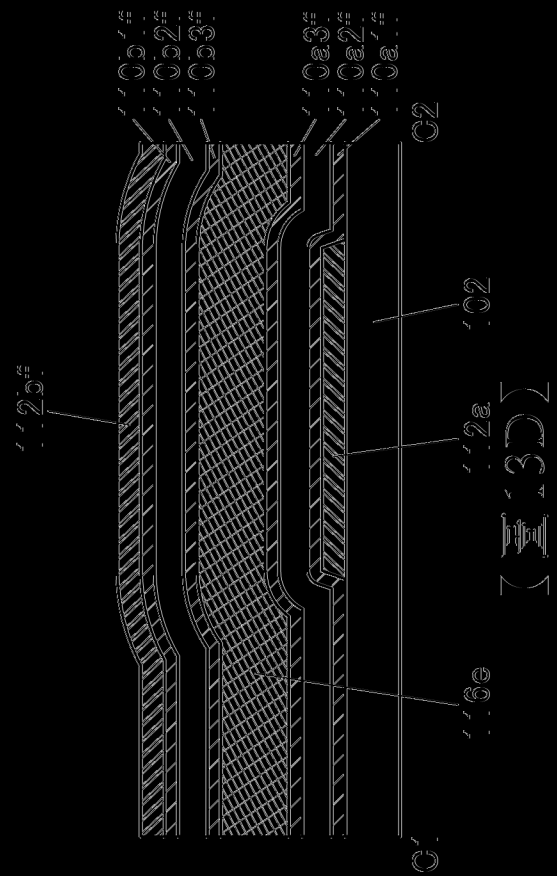
[圖 2C]



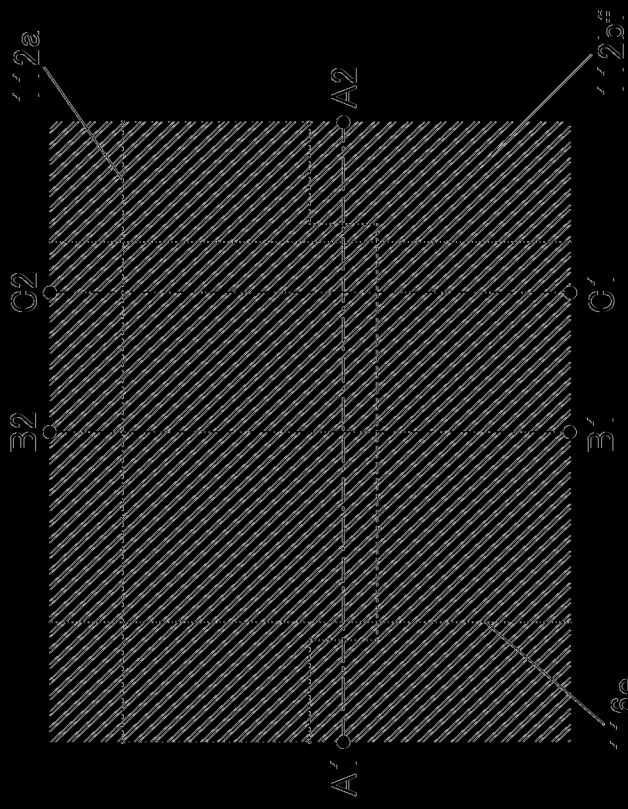
[圖 2D]



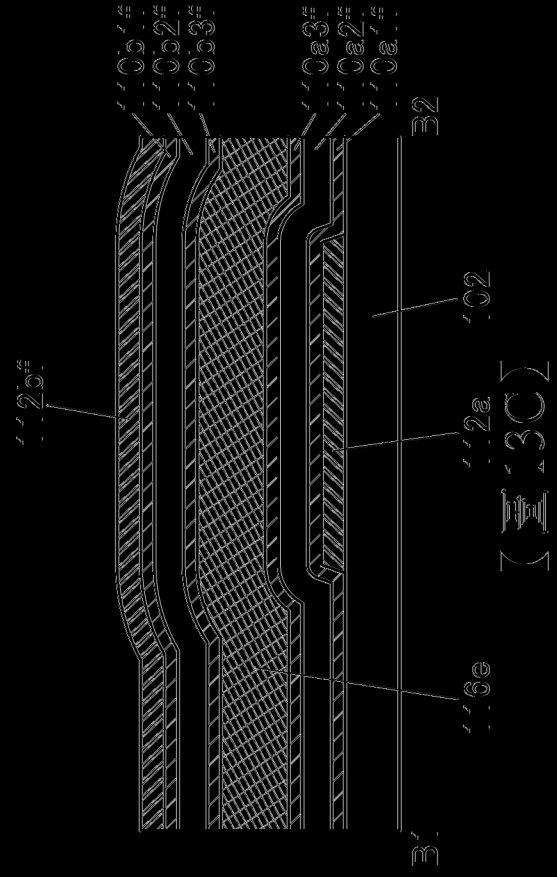
[圖 33]



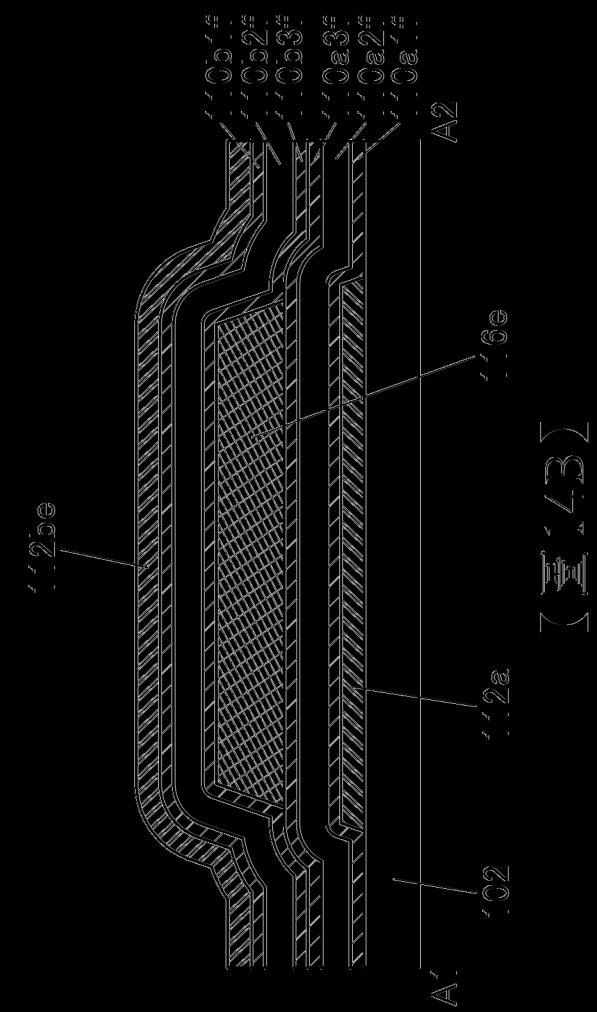
[圖 3D]



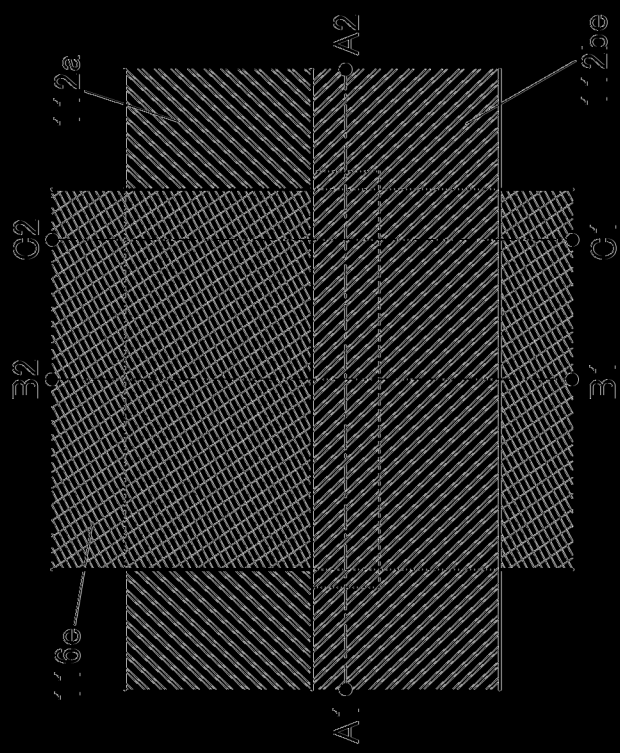
[圖 3A]



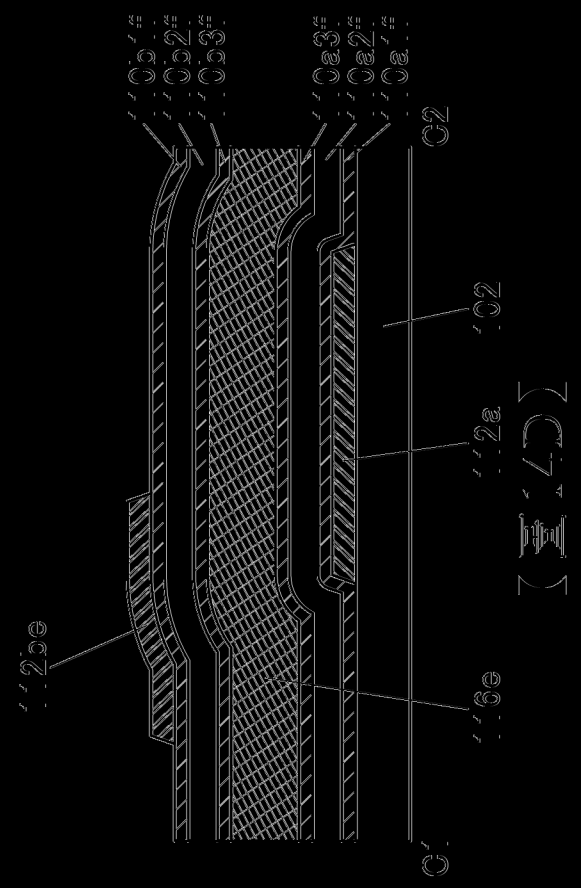
[圖 3C]



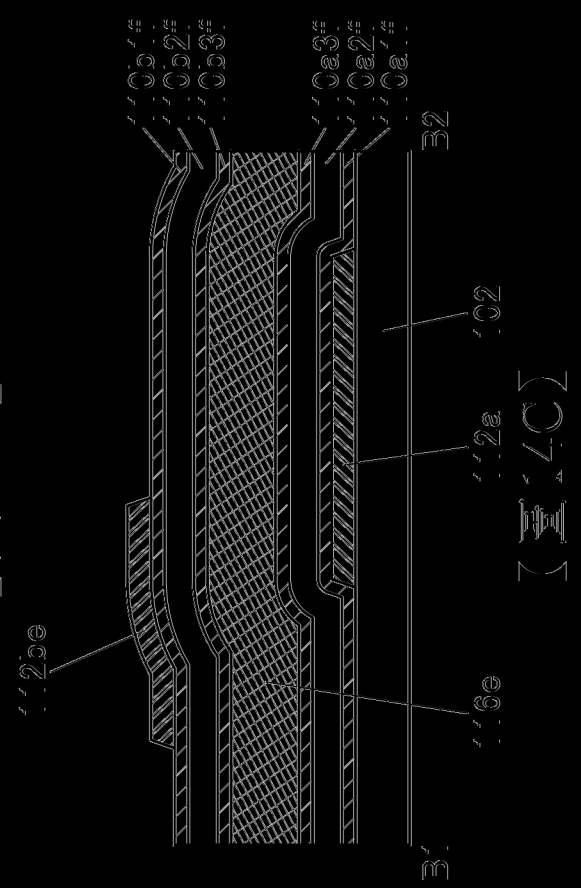
[圖 43]



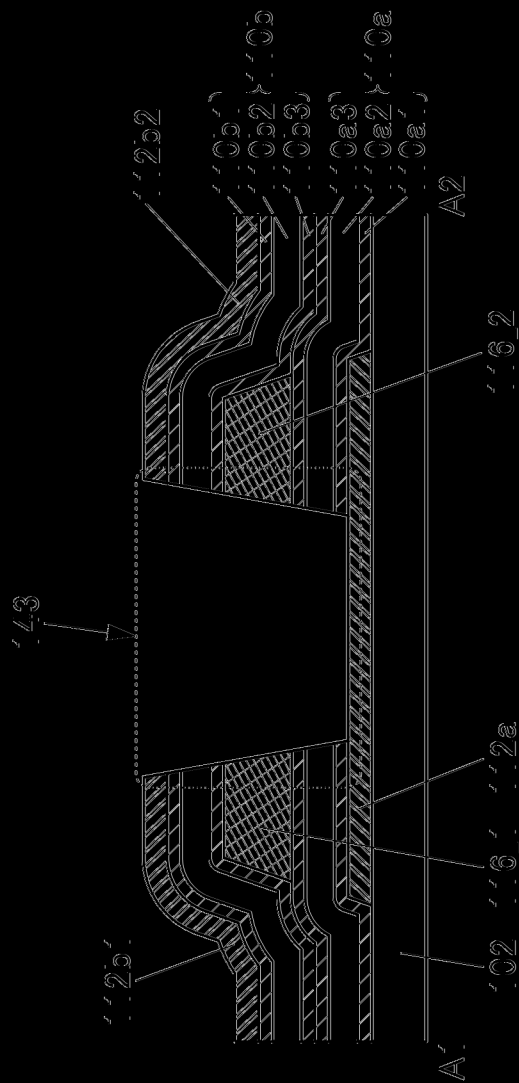
[圖 44]



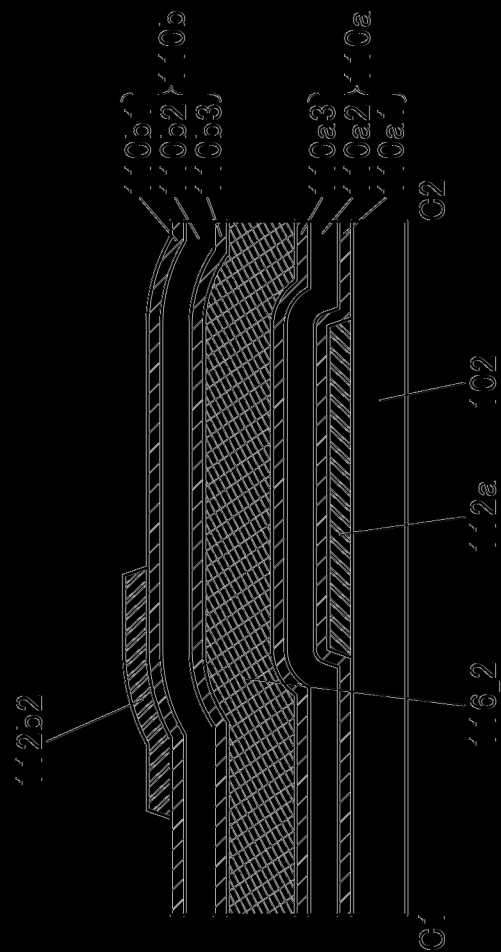
[圖 45]



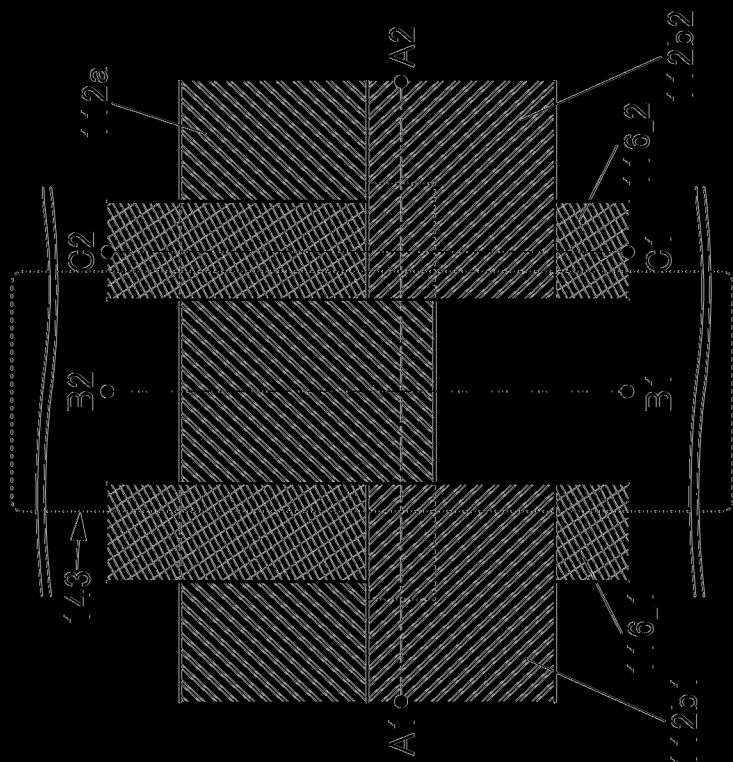
[圖 46]



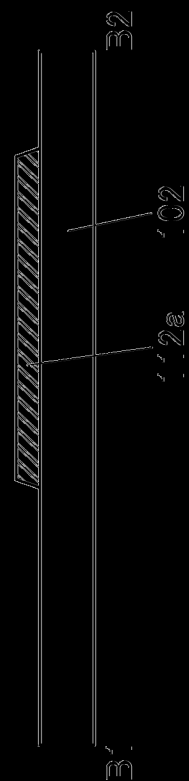
[圖 53]



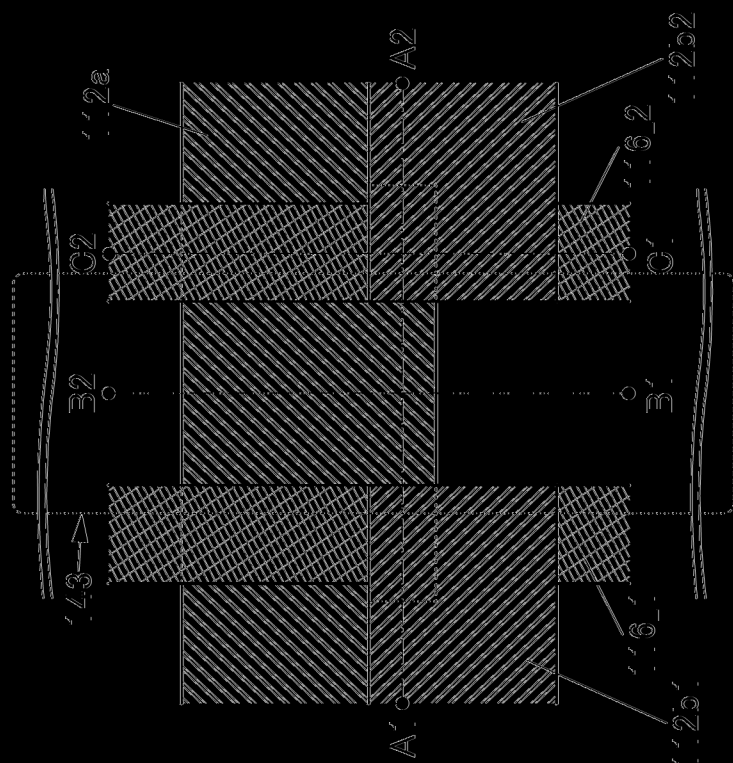
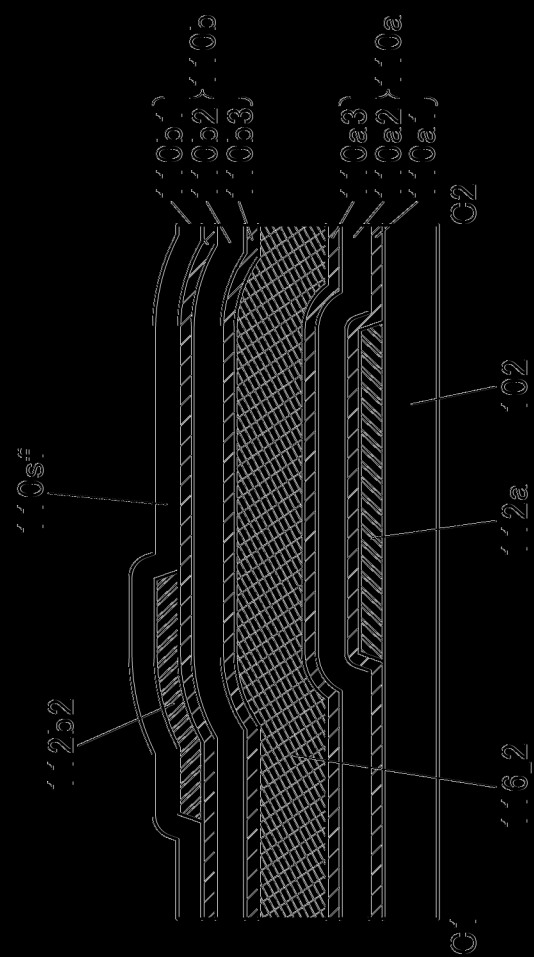
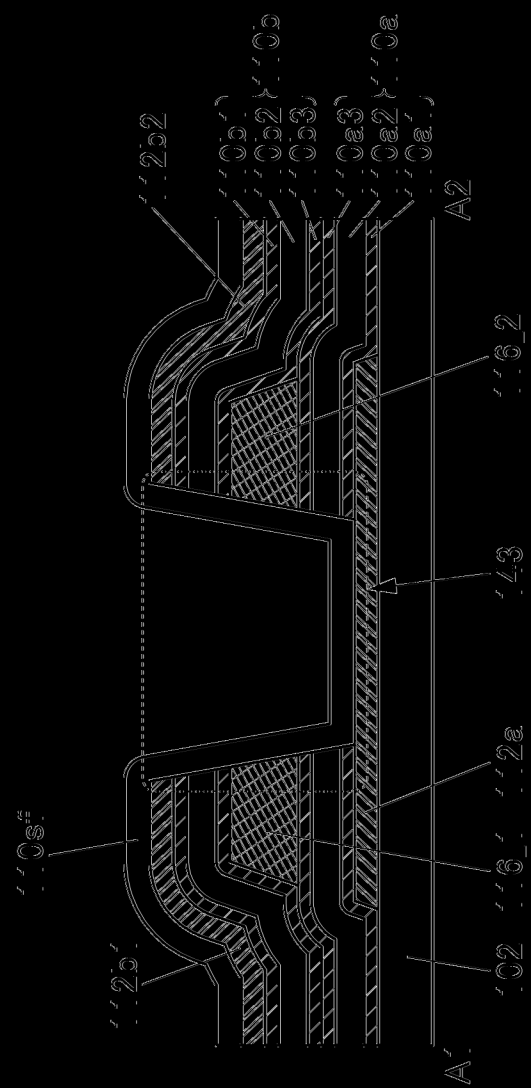
[圖 54]



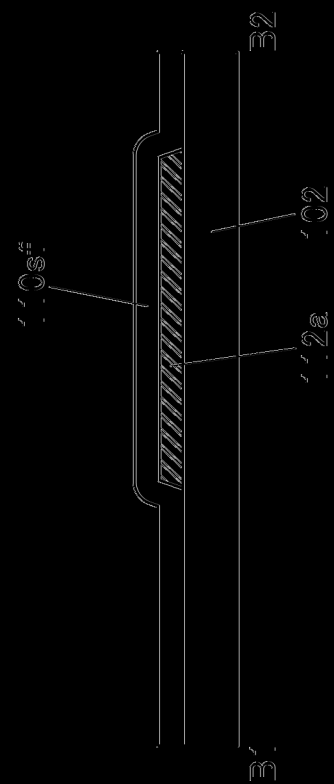
[圖 55A]

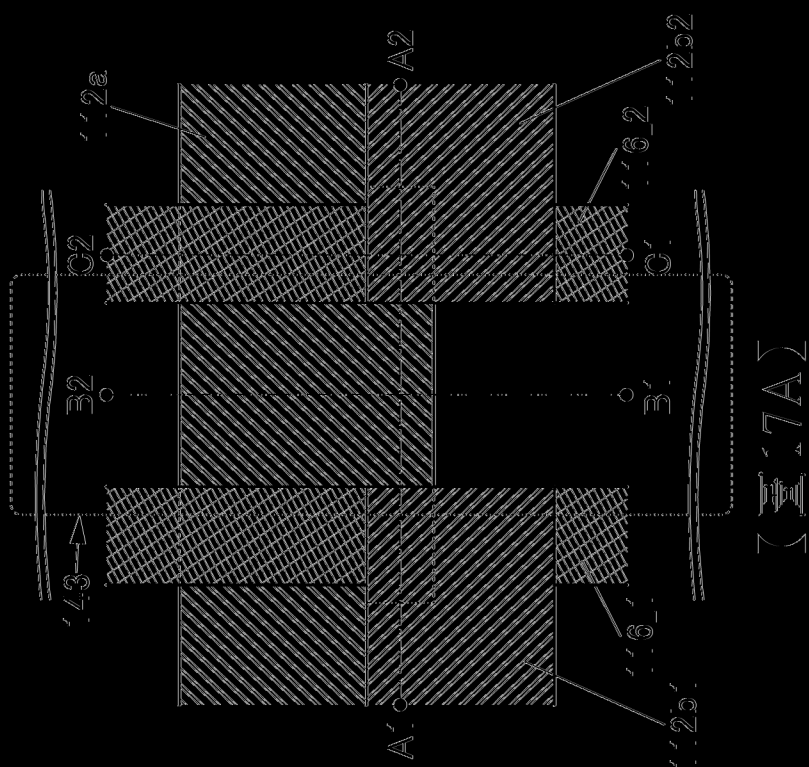
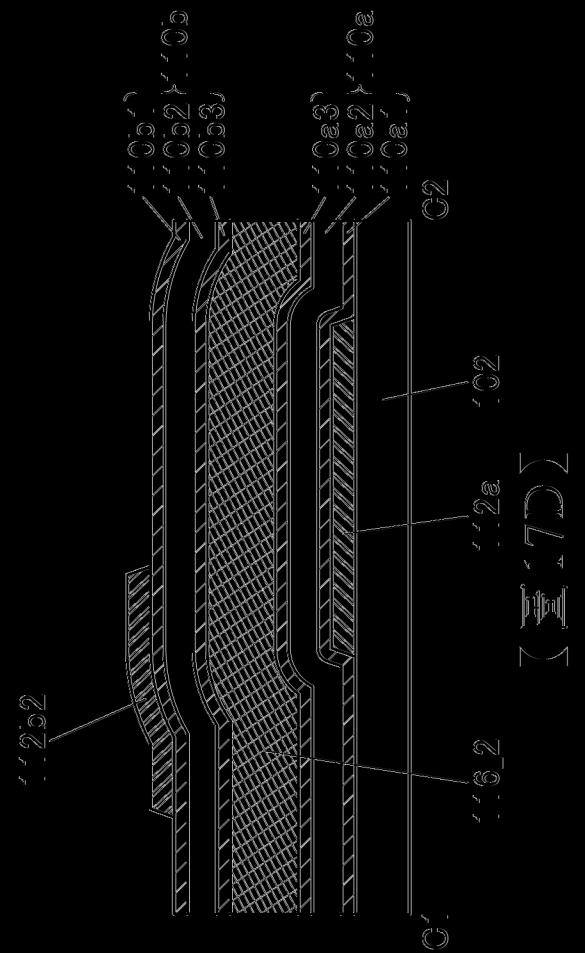
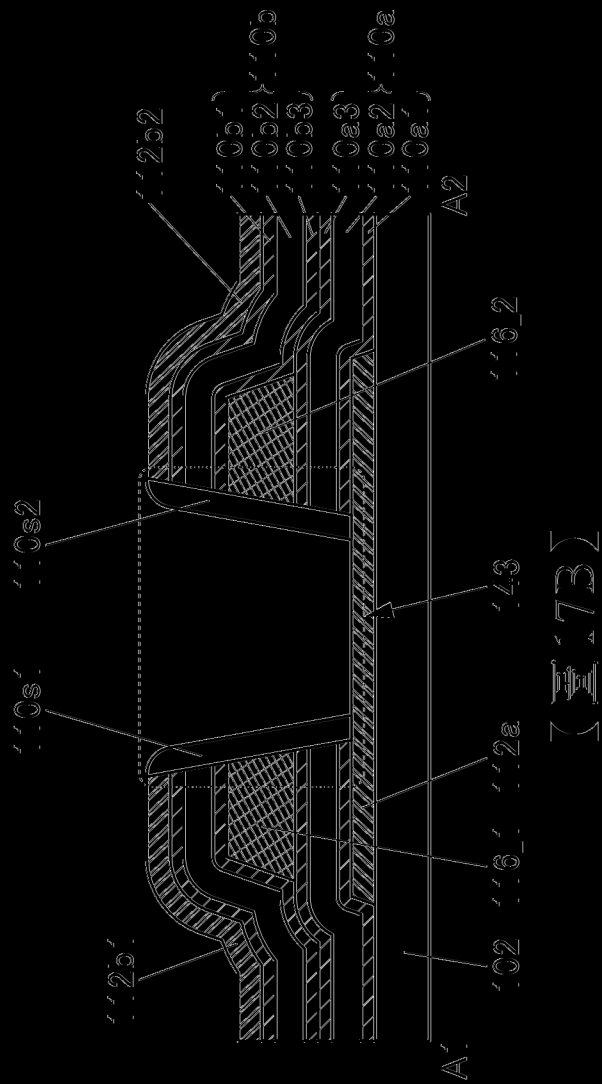


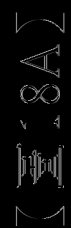
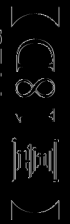
[圖 55B]

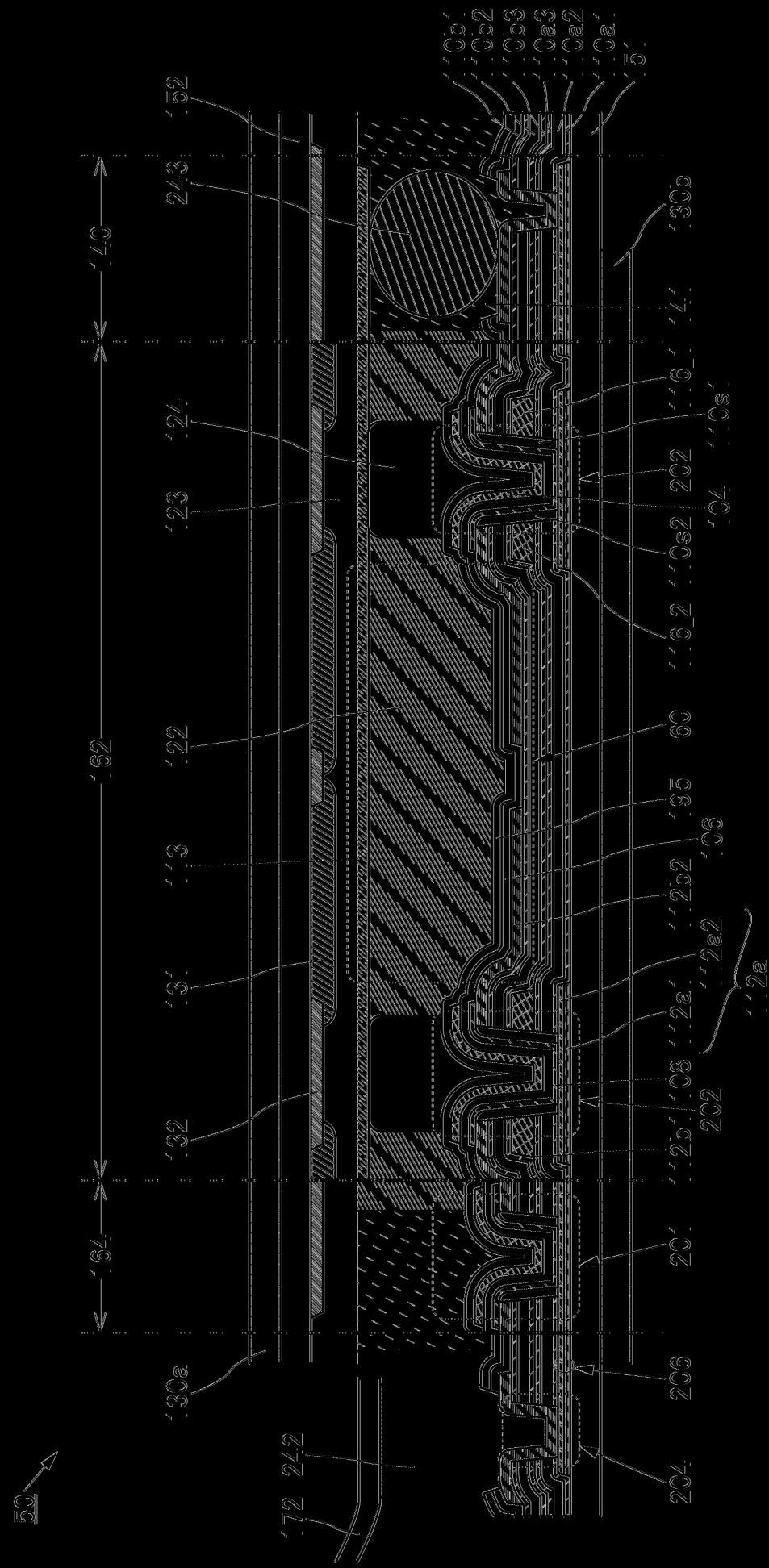


[6A]









[圖 20]

