



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

269 296

(21) PV 4039-88.L
(22) Přihlášeno 10 06 88

(40) Zveřejněno 12 09 89
(45) Vydáno 16 01 91

(11)

(13) B1

(51) Int. Cl.⁴
G 06 F 3/06
G 06 F 9/06

(75)

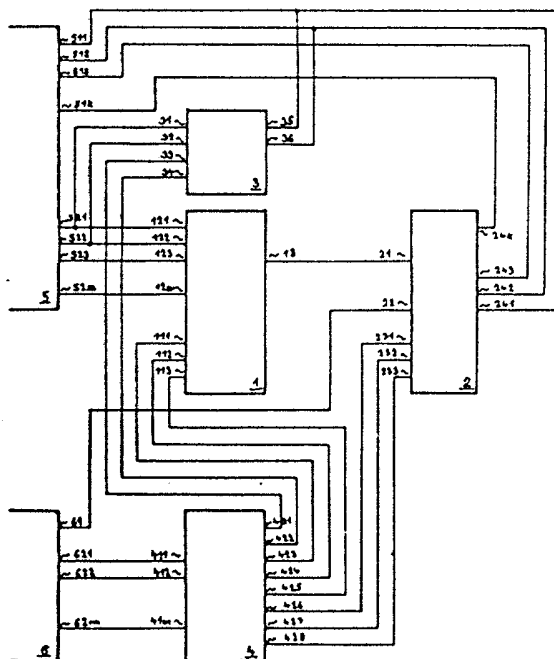
Autor vynálezu

KLAJBL JIŘÍ ing., BRNO

(54)

Obvod pro připojení přídavné klávesnice
k mikropočítači se zabudovanou kláves-
nicí, jejíž klávesy jsou uspořádány do
spínací matice

(57) Řešení se týká obvodu pro připoje-
ní přídavné klávesnice k mikropočítači
se zabudovanou klávesnicí, jejíž kláve-
sy jsou uspořádány do spínací matice.
Účelem řešení je zejména zvýšení kom-
fortu obsluhy mikropočítače bez potře-
by úprav užívaného programového vyba-
vení. Uvedeného účelu se dosáhne při-
řazením multiplexeru, demultiplexeru,
logického obvodu, pevné paměti a pří-
davné klávesnice a jejich vhodným pro-
pojením k mikropočítači se zabudovanou
klávesnicí.



Vynález se týká obvodu pro připojení přídavné klávesnice k mikropočítači se zabudovanou klávesnicí, jejíž klávesy jsou uspořádány do spínací matice.

Často je třeba připojit k mikropočítači přídavnou profesionální klávesnici, protože klávesnice, kterou bývá mikropočítač standardně vybaven, neodpovídá náročnějším požadavkům vzhledem ke svému uspořádání a dalším nevhodným vlastnostem. Proto se připojuje k mikropočítači přídavná profesionální klávesnice, čímž se výrazně zvýší komfort obsluhy. U dosud známých řešení je přídavná klávesnice připojena k mikropočítači obvykle branami typu vstup - výstup, což ovšem vyžaduje programovou obsluhu, a tím i úpravu veškerého programového vybavení.

Výše uvedený nedostatek je odstraněn obvodem pro připojení přídavné klávesnice k mikropočítači se zabudovanou klávesnicí, jejíž klávesy jsou uspořádány do spínací matice podle vynálezu, jehož podstata spočívá v tom, že sestává z multiplexeru, opatřeného prvním adresovým vstupem, druhým adresovým vstupem a třetím adresovým vstupem, prvním datovým vstupem až n-tým datovým vstupem a datovým výstupem, z demultiplexeru, opatřeného datovým vstupem, prvním adresovým vstupem, druhým adresovým vstupem a třetím adresovým vstupem, uvolňovacím vstupem a prvním výstupem až k-tým výstupem, z logického obvodu, opatřeného prvním vstupem až čtvrtým vstupem, prvním výstupem a druhým výstupem, dále z pevné paměti, opatřené prvním adresovým vstupem až m-tým adresovým vstupem a prvním datovým výstupem až osmým datovým výstupem a dále z přídavné klávesnice, která je opatřena výstupem potvrzení platných dat a prvním datovým výstupem až m-tým datovým výstupem, přičemž zabudovaná klávesnice je opatřena prvním snímacím vstupem až k-tým snímacím vstupem a prvním vzorkovacím výstupem až n-tým vzorkovacím výstupem, z nichž první vzorkovací výstup a druhý vzorkovací výstup jsou připojeny jednak na jím odpovídající první vstup a druhý vstup logického obvodu, jednak na jím odpovídající první datový vstup a druhý datový vstup multiplexeru, na jehož třetí datový vstup až n-tý datový vstup jsou připojeny jím odpovídající třetí vzorkovací výstup až n-tý vzorkovací výstup zabudované klávesnice, jejíž první snímací vstup až k-tý snímací vstup je napojen na jím odpovídající první výstup až k-tý výstup demultiplexeru, na jehož uvolňovací vstup je napojen výstup potvrzení platných dat přídavné klávesnice, jejíž první datový výstup až m-tý datový výstup jsou napojeny na jím odpovídající první adresový vstup až m-tý adresový vstup pevné paměti, jejíž první datový výstup a druhý datový výstup jsou napojeny na jím odpovídající třetí vstup a čtvrtý vstup logického obvodu, jehož první výstup a druhý výstup jsou napojeny na jím odpovídající první snímací vstup a druhý snímací vstup zabudované klávesnice, zatímco třetí datový výstup až pátý datový výstup pevné paměti jsou napojeny na jím odpovídající první adresový vstup až třetí adresový vstup multiplexeru, jehož datový výstup je napojen na datový vstup demultiplexeru, na jehož první adresový vstup až třetí adresový vstup jsou napojeny jím odpovídající šestý datový výstup až osmý datový výstup pevné paměti.

Na výkresu je znázorněn příklad možného zapojení obvodu pro připojení přídavné klávesnice k mikropočítači podle vynálezu.

Obvod se skládá z multiplexeru 1 opatřeného prvním adresovým vstupem 111, druhým adresovým vstupem 112 a třetím adresovým vstupem 113, prvním datovým vstupem 121 až n-tým datovým vstupem 12n a datovým výstupem 13, z demultiplexeru 2, opatřeného datovým vstupem 21, prvním adresovým vstupem 231, druhým adresovým vstupem 232 a třetím adresovým vstupem 233, uvolňovacím vstupem 22 a prvním výstupem 241 až k-tým výstupem 24k, z logického obvodu 3, opatřeného prvním vstupem 31 až čtvrtým vstupem 34, prvním výstupem 35 a druhým výstupem 36 a z pevné paměti 4, která je opatřena prvním adresovým vstupem 411 až m-tým adresovým vstupem 41m a prvním datovým výstupem 421 až osmým datovým výstupem 428. Přídavná klávesnice 5, která je také součástí obvodu, je opatřena výstupem 51 potvrzení platných dat a prvním datovým výstupem 521 až m-tým datovým výstupem 52m. Zabudovaná klávesnice 5, která je součástí mikropočítače, je opatřena prvním snímacím vstupem 511 až k-tým snímacím vstupem 51k a prvním vzorkovacím výstupem 521 až n-tým vzorkovacím výstupem 52n, z nichž první vzorkovací výstup 521 a druhý vzorkovací výstup

522 jsou připojeny jednak na jím odpovídající první vstup 31 a druhý vstup 32 logického obvodu, jednak na jím odpovídající první datový vstup 121 a druhý datový vstup 122 multiplexeru 1. Na třetí datový vstup 123 až n-tý datový vstup 12n multiplexeru 1 je napojen jemu odpovídající třetí vzorkovací výstup 523 až n-tý vzorkovací výstup 52n zabudované klávesnice 5. První snímací vstup 511 až k-tý snímací vstup 51k zabudované klávesnice 5 je napojen na jemu odpovídající první výstup 241 až k-tý výstup 24k demultiplexeru 2. Na uvolňovací vstup 22 demultiplexeru 2 je napojen výstup 61 potvrzení platných dat přídavné klávesnice 6, jejíž první datový výstup 621 až m-tý datový výstup 62m je napojen na jemu odpovídající první adresový vstup 411 až m-tý adresový vstup 41m pevné paměti 4. První datový výstup 421 a druhý datový výstup 422 pevné paměti 4 na napojen na jemu odpovídající třetí vstup 33 a čtvrtý vstup 34 logického obvodu 3, jehož první výstup 35 a druhý výstup 36 je napojen na jemu odpovídající první snímací vstup 511 a druhý snímací vstup 512 zabudované klávesnice 5. Třetí datový výstup 423 až pátý datový výstup 425 pevné paměti 4 je napojen na jemu odpovídající první adresový vstup 111 až třetí adresový vstup 113 multiplexeru 1, jehož datový výstup 13 je napojen na datový vstup 21 demultiplexeru 2. Na první adresový vstup 231 až třetí adresový vstup 233 demultiplexeru 2 je napojen šestý datový výstup 426 až osmý datový výstup 428 pevné paměti 4.

Princip činnosti obvodu pro připojení přídavné klávesnice k mikropočítači je následující.

Z prvního datového výstupu 621 až m-tého datového výstupu 62m přídavné klávesnice 6 přichází na první adresový vstup 411 až m-tý adresový vstup 41m pevné paměti 4 kódová informace o stisknuté klávese. V pevné paměti 4 je naprogramován převod kódů přídavné klávesnice 6 na kódy zabudované klávesnice 5. Kód zabudované klávesnice 5 se skládá z kódu vzorkovacího výstupu, kódu snímacího vstupu a kódu kláves přefazení. Tyto kódové signály se objevují na prvním datovém výstupu 421 až osmém datovém výstupu 428 pevné paměti 4. Podle kódu vzorkovacího výstupu prochází na datový výstup 13 multiplexeru 1 signál z příslušného prvního vzorkovacího výstupu 521 až n-tého vzorkovacího výstupu 52n matice kláves zabudované klávesnice 5. Tento signál je veden na datový vstup 21 demultiplexeru 2, na jehož první adresový vstup 231 až třetí adresový vstup 233 je přiveden kód snímacího vstupu z šestého datového výstupu 426 až osmého datového výstupu 428 pevné paměti 4. Podle tohoto kódu projde signál z datového vstupu 21 demultiplexeru 2 na příslušný první výstup 241 až k-tý výstup 24k demultiplexeru 2, a tím i na příslušný první snímací vstup 511 až k-tý snímací vstup 51k zabudované klávesnice 5. Kód kláves přefazení je z prvního výstupu 421 a z druhého výstupu 422 pevné paměti 4 veden na třetí vstup 33 a čtvrtý vstup 34 logického obvodu 3. Na první vstup 31 a druhý vstup 32 logického obvodu 3 je rovněž připojen jemu odpovídající první vzorkovací výstup 521 a druhý vzorkovací výstup 522 zabudované klávesnice 5. První výstup 35 a druhý výstup 36 logického obvodu 3 je napojen na jemu odpovídající první snímací vstup 511 a druhý snímací vstup 512 zabudované klávesnice 5. Logický obvod 3 funguje tak, že signál prochází buď z prvního vstupu 31 na první výstup 35, nebo prochází z druhého vstupu 32 na druhý výstup 36, nebo současně oběma způsoby a nebo neprochází vůbec, a to podle kódu kláves přefazení na třetím vstupu 33 a čtvrtém vstupu 34. Vzorkovací vstupy a snímací výstupy jsou určeny umístěním kláves přefazení v matici kláves zabudované klávesnice 5. Na uvolňovací vstup 22 demultiplexeru 2 je připojen výstup 61 potvrzení platných dat na prvním datovém výstupu 621 až m-tém datovém výstupu 62m přídavné klávesnice 6. Tímto je zajištěno, že se signál může objevit na prvním výstupu 241 až k-tém výstupu 24k demultiplexeru 2 jen v okamžiku, kdy jsou data na prvním datovém výstupu 621 až m-tém datovém výstupu 62m přídavné klávesnice 6 platná, tj. po stisku některé klávesy na přídavné klávesnici 6.

Obvod pro připojení přídavné klávesnice k mikropočítači umožňuje připojení jakékoliv klávesnice k mikropočítači, který je vybaven svojí vlastní klávesnicí, jejíž klávesy jsou uspořádány do spínací matice. Výhodou řešení také je, že není třeba žádná úprava programového vybavení a mikropočítač je schopen provozu s přídavnou klávesnicí při veškerém stávajícím programovém vybavení.

PŘEDMĚT VYNÁLEZU

Obvod pro připojení přídatné klávesnice k mikropočítači se zabudovanou klávesnicí, jejíž klávesy jsou uspořádány do spínací matice, vyznačující se tím, že se skládá z multiplexeru (1), opatřeného prvním adresovým vstupem (111), druhým adresovým vstupem (112) a třetím adresovým vstupem (113), prvním datovým vstupem (121) až n-tým datovým vstupem (12n) a datovým výstupem (13), z demultiplexeru (2), opatřeného datovým vstupem (21), prvním adresovým vstupem (231), druhým adresovým vstupem (232) a třetím adresovým vstupem (233), uvolňovacím vstupem (22) a prvním výstupem (241) až k-tým výstupem (24k), z logického obvodu (3), opatřeného prvním vstupem (31) až čtvrtým vstupem (34), prvním výstupem (35) a druhým výstupem (36), dále z pevné paměti (4), opatřené prvním adresovým vstupem (411) až m-tým adresovým vstupem (41m) a prvním datovým výstupem (421) až osmým datovým výstupem (428) a dále z přídatné klávesnice (6), která je opatřena výstupem (61) potvrzení platných dat a prvním datovým výstupem (621) až m-tým datovým výstupem (62m), přičemž zabudovaná klávesnice (5) je opatřena prvním snímacím vstupem (511) až k-tým snímacím vstupem (51k) a prvním vzorkovacím výstupem (521) až n-tým vzorkovacím výstupem (52n), z nichž první vzorkovací výstup (521) a druhý vzorkovací výstup (522) jsou připojeny jednak na jim odpovídající první vstup (31) a druhý vstup (32) logického obvodu (3), jednak na jim odpovídající první datový vstup (121) a druhý datový vstup (122) multiplexeru (1), na jehož třetí datový vstup (123) až n-tý datový vstup (12n) jsou připojeny jim odpovídající třetí vzorkovací výstup (523) až n-tý vzorkovací výstup (52n) zabudované klávesnice (5), jejíž první snímací vstup (511) až k-tý snímací vstup (51k) je napojen na jim odpovídající první výstup (241) až k-tý výstup (24k) demultiplexeru (2), na jehož uvolňovací vstup (22) je napojen výstup (61) potvrzení platných dat přídatné klávesnice (6), jejíž první datový výstup (621) až m-tý datový výstup (62m) jsou napojeny na jim odpovídající první adresový vstup (411) až m-tý adresový vstup (41m) pevné paměti (4), jejíž první datový výstup (421) a druhý datový výstup (422) jsou napojeny na jim odpovídající třetí vstup (33) a čtvrtý vstup (34) logického obvodu (3), jehož první výstup (35) a druhý výstup (36) jsou napojeny na jim odpovídající první snímací vstup (511) a druhý snímací vstup (512) zabudované klávesnice (5), zatímco třetí datový výstup (423) až pátý datový výstup (425) pevné paměti (4) jsou napojeny na jim odpovídající první adresový vstup (111) až třetí adresový vstup (113) multiplexeru (1), jehož datový výstup (13) je napojen na datový vstup (21) demultiplexeru (2), na jehož první adresový vstup (231) až třetí adresový vstup (233) jsou napojeny jim odpovídající šestý datový výstup (426) až osmý datový výstup (428) pevné paměti (4).

1 výkres

