

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016年8月4日(04.08.2016)



(10) 国際公開番号
WO 2016/121998 A1

- (51) 国際特許分類:
G06F 17/30 (2006.01) **G06T 7/00** (2006.01)
G06F 12/00 (2006.01)
- (21) 国際出願番号: PCT/JP2016/052928
- (22) 国際出願日: 2016年2月1日(01.02.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-018017 2015年1月31日(31.01.2015) JP
- (72) 発明者; および
- (71) 出願人: 井上 克己(INOUE, Katsumi) [JP/JP]; 〒2770827 千葉県柏市松葉町4丁目7番地4棟101号 Chiba (JP).
- (74) 代理人: 矢口 太郎(YAGUCHI, Taro); 〒1010063 東京都千代田区神田淡路町二丁目105番地ワテラスアネックス1205 恵泉国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロアジア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

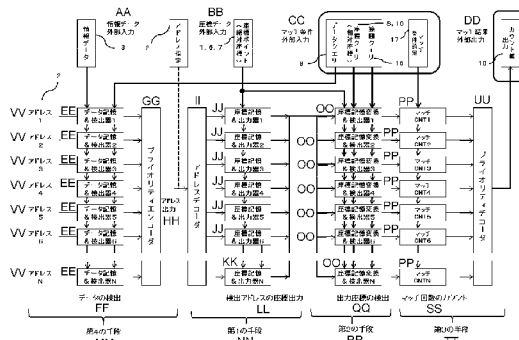
添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: INFORMATION MATCHING DEVICE AND METHOD THEREFOR

(54) 発明の名称: 情報マッチング装置及びその方法

[図4]



2... ADDRESS DESIGNATION
3... INFORMATION DATA
1, 6, 7... COORDINATE POINT (ABSOLUTE COORDINATE)
8, 10... COORDINATE QUERY (RELATIVE COORDINATE)
9... DATA QUERY
16... RANGE QUERY
17... MATCH CONDITION SETTING
18... COUNT VALUE OUTPUT
AA... INFORMATION DATA EXTERNAL INPUT
BB... COORDINATE DATA EXTERNAL INPUT
CC... MATCH CONDITION EXTERNAL INPUT
DD... MATCH RESULT EXTERNAL OUTPUT
EE... DATA STORAGE & DETECTION DEVICE
FF... DATA DETECTION
GG... PRIORITY ENCODER
HH... ADDRESS OUTPUT

II... ADDRESS DECODER
JJ... COORDINATE STORAGE & OUTPUT DEVICE
KK... COORDINATE STORAGE & OUTPUT DEVICE N
LL... DETECTED ADDRESS COORDINATE OUTPUT
MM... FOURTH MEANS
NN... FIRST MEANS
OO... COORDINATE STORAGE CONVERSION & DETECTION DEVICE
PP... MATCH COUNT
QQ... OUTPUT COORDINATE DETECTION
RR... SECOND MEANS
SS... COUNT OF NUMBER OF TIMES MATCHED
TT... THIRD MEANS
UU... PRIORITY DECODER
VV... ADDRESS

(57) Abstract: The greatest problems of information processing such as three-dimensional pattern recognition are excessive expansion of an address space, increased speed of coordinate-to-coordinate matching process, and reduction in the number of times arithmetic is performed therefor. The coordinate-to-coordinate matching process, which is indispensable for shape matching and pattern matching, is performed by utilizing the relativity of coordinates in spatial arrangement information, the coordinate matching being processed all in parallel by giving the relative coordinate positions of one coordinate point and another coordinate point as a query. The number of times matching arithmetic is performed is reduced by allowing the permissible range applied at the time of coordinate matching to be freely settable.

(57) 要約: 3次元パターン認識など情報処理の最大の課題はアドレス空間の肥大化と座標同志のマッチング処理の高速化とその演算回数の削減である。形状マッチングやパターンマッチングに不可欠な座標同志の

マッチング処理を空間配列情報の座標の相対性を利用し、座標ポイント同志の相対座標位置をクエリとして与えることにより座標マッチングを全並列で処理する。座標マッチングの際の許容範囲を任意に設定可能な方式としてマッチング演算回数を削減する。

WO 2016/121998 A1

明 細 書

発明の名称： 情報マッチング装置及びその方法

技術分野

[0001] 本発明は、空間上の配列情報をマッチングするための情報マッチング装置及びその方法に関するものである。

背景技術

[0002] 本願発明に関連する発明としては本願発明者による「情報の絞り込み検出機能を備えたメモリ」があり、当該発明はすでに特許第4588114号として設定登録されている。この「情報の絞り込み検出機能を備えたメモリ」は、画像情報や音声情報などを世界で初めて「ハードウェアパターンマッチ」することを可能にするメモリ型情報処理技術として誕生し、注目を集めている。

[0003] すなわち、この情報の絞り込み検出機能を備えたメモリはパターンマッチをCPUの逐次処理に頼ることなくメモリ内でハード的に処理することを目的に開発されたものであり、配列情報のマッチング処理に不可欠なメモリのメモリアドレスの並列置き換え手法（アドレススワップ）をシフトレジスタなどの手段によるフラグの置き換えにより実現しパターンマッチの超高速化を図ったものである。

[0004] この情報の絞り込み検出機能を備えたメモリによるパターンマッチは従来のCPUで実現したパターンマッチ比較して数万倍～数100万倍も高速に実現できることがこれまでの研究で実証されている。具体的なパターンマッチ手法やその効果については、先願特許や論文を参考にされたい。

[0005] しかしながら、アドレスの空間が1次元、2次元情報に比較して大きくなる3次元情報さらには4次元、多次元情報などのパターンマッチを実現させる場合メモリならびに周辺回路が膨大になり半導体先端技術プロセスを用いても実現が困難である場合が多い。またパターンマッチングの概念をさらに拡大し、単に物体の頂点や表面の座標以外の属性データを持たない座標のみ

の情報で構成される配列情報の形状マッチングについても考慮する必要がある。

[0006] 最近の技術によるハードウェアによる情報のマッチング技術を調査したが、本願特許の最大の特徴である、パターンや形状の配列情報の座標の相対性を活用し座標変換を並列に行うような先願は見当らない、一般的なパターンマッチ技術を参考文献として紹介する。

先行技術文献

特許文献

[0007] 特許文献1：特願平4－115619。

発明の概要

発明が解決しようとする課題

[0008] 特許第4588114号情報の絞り込み検出機能を備えたメモリは極めて高速なパターンマッチを可能にするが、タンパク質の構造解析や物体の形状照合などに利用される3次元の配列情報をメモリに展開記憶させる場合、通常の画像情報のように空間情報の全てを記憶させる場合メモリのアドレス空間が巨大に膨れ上がる。

[0009] また3次元情報の場合マッチングの回数が2次元情報に比較して比べ物にならない程に多くなりより高速化が求められる。また、3次元の配列情報の解析は未知の分野の解析が多いのでカット&トライが多くASIC化が困難、FPGAでも実現させる手段が必要である。本願発明は以上のような課題を克服する新しい手法のハードウェア情報マッチングのアルゴリズムと装置を提供するものである。

課題を解決するための手段

[0010] (1) この発明の第1の主要な観点によれば、空間上の配列情報をマッチングするための情報マッチング装置であって、第1の記憶手段、第2の記憶手段及び第3の記憶手段を有し、第1の記憶手段ならびに第2の記憶手段は、それぞれ、空間上の1又は2以上の配列情報の座標ポイントの存在位置

を示す座標データを予め所定のアドレスに並列に記憶するものであり、前記第 1 の記憶手段は、外部から指定されるアドレスに基づき、そのアドレスに記憶された前記座標データを出力し、前記第 2 の記憶手段は、外部から与えられる問い合わせ座標データ（座標クエリ）に従ってこの第 2 の記憶手段の各アドレスに記憶された前記座標データの座標変換を行い、座標変換後の座標データと前記第 1 の記憶手段により出力された座標データとが合致するアドレスを検出して出力し

第 3 の記憶手段は、上記第 2 の記憶手段による検出結果を記憶し外部に出力するものであることを特徴とする情報マッチング装置が提供される。

[0011] この第 1 の主要な観点によれば、以下の（2）～（16）の実施態様が提供される。

[0012] （2） 第 1 の主要な観点の情報マッチング装置において、さらに、第 4 の記憶手段を有し、この第 4 の記憶手段は、前記空間上の 1 又は 2 以上の配列情報の座標ポイントに対応する情報データを所定のアドレスに記憶し、外部から与えられる問い合わせ情報データ（データクエリ）に基づき、上記記憶した情報データの中から合致する前記情報データを検出しそのアドレスを出力するものであり、さらに、前記第 1 の記憶手段は、前記第 4 の記憶手段で検出されたアドレスに対応するアドレスに記憶された前記座標データを出力し、前記第 2 の記憶手段は、前記座標変換を行うと共に、座標変換された座標データと前記第 1 の記憶手段により出力された座標データとが合致するアドレスを検出して出力するものであることを特徴とする情報マッチング装置。

[0013] （3） この発明の第 1 の主要な観点の情報マッチング装置において、前記配列情報の座標ポイントの存在位置を示す前記座標データは、絶対座標、前記問い合わせ座標データ（座標クエリ）は相対座標であることを特徴とする情報マッチング装置。

[0014] （4） この発明の第 1 の主要な観点の情報マッチング装置において、前記第 1 の記憶手段、前記第 2 の記憶手段、前記第 3 の記憶手段の少なくとも

1つは並列処理を行うものであることを特徴とする情報マッチング装置。

[0015] (5) この発明の第1の主要な観点の情報マッチング装置において、前記第4の記憶手段は、並列処理を行うものであることを特徴とする情報マッチング装置。

[0016] (6) この発明の第1の主要な観点の情報マッチング装置において、前記第2の記憶手段の座標の相対変換は加減算演算処理によるものであることを特徴とする情報マッチング装置。

[0017] (7) この発明の第1の主要な観点の情報マッチング装置において、前記第1の記憶手段で出力された前記絶対座標が前記第2の記憶手段で変換された座標に合致するか否かの検出は範囲を指定して検出するものであることを特徴とする情報マッチング装置。

[0018] (8) この発明の第1の主要な観点の情報マッチング装置において、前記第3の記憶手段の検出された出力の記憶はカウンタであることを特徴とする情報マッチング装置。

[0019] (9) この発明の第1の主要な観点の情報マッチング装置において、前記第4の記憶手段のデータ検出は、データの一致または不一致、データの範囲一致または範囲不一致、データの類似または非類似、データのカウンタ、データの多数決、指定する検出手段、以上の組合せの手段、のいずれかでデータ検出されるものであることを特徴とする情報マッチング装置。

[0020] (10) この発明の第1の主要な観点の情報マッチング装置において、前記第2の記憶手段の座標記憶／出力ならびに前記第3の記憶手段の座標記憶変換／検出の座標は、1次元座標、2次元座標、3次元座標、N次元座標、のいずれかの配列情報で記憶され変換され検出されるものであることを特徴とする情報マッチング装置。

[0021] (11) この発明の第1の主要な観点の情報マッチング装置において、複数のマッチング対象情報を記憶する第5の記憶手段をさらに備えることを特徴とする情報マッチング装置。

[0022] (12) この発明の第1の主要な観点の情報マッチング装置において、

前記第2ならびに前記第3の記憶段のアドレス数を前記第1の記憶手段のアドレス数より少なく構成したことを特徴とする情報マッチング装置。

[0023] (13) この発明の第1の主要な観点の情報マッチング装置において、前記配列情報は形状情報として記憶され利用されるものであることを特徴とする情報マッチング装置。

[0024] (14) この発明の第1の主要な観点の情報マッチング装置において、前記配列情報はパターン情報として記憶され利用されるものであることを特徴とする情報マッチング装置。

[0025] (15) この発明の第1の主要な観点の情報マッチングアルゴリズムを書き込んだLSI。

[0026] (16) この発明の第1の主要な観点の情報マッチングアルゴリズムを書き込んだFPGA。

[0027] (17) この発明の第2の主要な観点によれば、第1の記憶手段、第2の記憶手段及び第3の記憶手段を有する情報マッチング装置を用いて、空間上の配列情報をマッチングするための方法であって、第1の記憶手段ならびに第2の記憶手段が、それぞれ、空間上の1又は2以上の配列情報の座標ポイントの存在位置を示す座標データを予め所定のアドレスに並列に記憶する工程と、前記第1の記憶手段が、外部から指定されるアドレスに基づき、そのアドレスに記憶された前記座標データを出力する工程と、前記第2の記憶手段が、外部から与えられる問い合わせ座標データ（座標クエリ）に従ってこの第2の記憶手段の各アドレスに記憶された前記座標データの座標変換を行い、座標変換後の座標データと前記第1の記憶手段により出力された座標データとが合致するアドレスを検出して出力する工程と、第3の記憶手段が、上記第2の記憶手段による検出結果を記憶し外部に出力する工程と、を有することを特徴とする情報マッチング方法が提供される。

[0028] (18) 第2の主要な観点の方法による1の好ましい実施態様によれば、前記情報マッチング装置は、さらに第4の記憶手段を有し、この方法は、さらに、この第4の記憶手段が、前記空間上の1又は2以上の配列情報の座

標ポイントに対応する情報データを所定のアドレスに記憶し、外部から与えられる問い合わせ情報データ（データクエリ）に基づき、上記記憶した情報データの中から合致する前記情報データを検出しそのアドレスを出力する工程と、前記第 1 の記憶手段が、前記第 4 の記憶手段で検出されたアドレスに対応するアドレスに記憶された前記座標データを出力する工程と、前記第 2 の記憶手段が、前記座標変換を行うと共に、座標変換された座標データと前記第 1 の記憶手段により出力された座標データとが合致するアドレスを検出して出力する工程とを有することを特徴とする方法が提供される。

発明の効果

- [0029] 上記した構成によれば、以下の効果を得ることができる。
- [0030] ・ 情報マッチング装置や L S I のメモリ空間ならびに周辺回路の規模を極めて小さくすることができる。
- [0031] ・ 情報のマッチングに不可欠な座標位置判定の速度が極めて速くなる。
- [0032] ・ パターンマッチングのみならず形状マッチングに利用できる。
- [0033] ・ 3次元情報のみならず、N次元情報のマッチングに利用できる。
- [0034] ・ F P G A で実現できるので、カット&トライ的な研究分野に最適である。
- [0035] ・ 高速なマッチング技術はリアルタイム認識に不可欠であり人間の脳の代替え手段として期待される。

図面の簡単な説明

- [0036] [図1]図 1 は空間に配列される物体の座標ポイントとその座標の関係を説明するものである。
- [0037] [図2]図 2 は配列情報のメモリの記憶方法を説明するものである。
- [0038] [図3]図 3 は座標マッチングの概念を示すものである。
- [0039] [図4]図 4 は本発明の情報マッチングアルゴリズムをハードウェアで実現するための基本的な回路構成を説明する図である。（実施例 1）
- [図5]図 5 は本発明の 3 次元の座標変換方式の説明図である。（実施例 2）
- [図6]図 6 は情報マッチング 2 6 を実施する場合のタイムチャートである（実施例 3）

[図7]図7は本情報マッチング装置27を使った人の顔認証の概念を示すものである。(実施例4)

発明を実施するための形態

[0040] 配列情報21の第1は、時間や事象、物体、物体の頂点などが存在する空間の位置を示す座標ポイント1のみからなる配列情報である。配列情報21の第2は、以上の位置を示す座標ポイント1に属性データ(何らかの意味をもつ情報データ3)が付与され一体になった配列情報であり、その代表的なものが

- ・ある時間(位置=座標ポイント)の気温や株価(情報データ)
- ・ある画素(位置=座標ポイント)の色や輝度(情報データ)
- ・ある宇宙空間(位置=座標ポイント)の星座(情報データ)
- ・ある分子空間(位置=座標ポイント)の原子(情報データ)

などが代表的である

配列情報21は配列条件によって全く別の情報配列となる。これは、日本で利用される世界地図は日本が中心位置に表示され、他国の世界地図はその国が中心に表示され、北半球と南半球では天地が逆になるのと同様である。原点と座標の向きをどのように定義するかによって全く異なった情報のように配列されることである。

このような、空間に存在する配列情報同士が同一であるか類似しているかを判断する際の有効な手段は形状マッチングもしくはパターンマッチングである。言うまでもなく、形状マッチングは物体同志の形状が同一であるか類似しているか、パターンマッチングは形状のみならず属性データを含め同一であるか、類似しているかを判断することを意味している。本願発明では、形状マッチング並びにパターンマッチングを総称して情報マッチング26と表現している。

[0041] 図1は空間に配列される物体の座標ポイント1とその座標5の関係を説明するものである。空間1に存在する物体1の表面には座標ポイントa, b, c, d, e, fが存在し座標ポイント1はそれぞれが情報データ3を持って

おり、情報データの座標4で情報データ3の位置が示される。

[0042] 同様に空間2に存在する物体2の座標ポイント r, s, t, u, v も同様である。このような物体同士の同一性や類似性を判定する上でポイント同志の形状マッチング25やパターンマッチング24など情報マッチング26させることにより同一、相似、類似などを判断することが出来る。先に述べた通り座標ポイント1が属性データである情報データ3を持たない場合は形状マッチング25となる。

[0043] 情報データ3という手掛かりを持たない座標5のみの形状マッチングは回転角と平行移動を組合せした網羅的なマッチングが必要になる。形状マッチングの場合の演算回数の一例として例えば空間のグリッドがXYZ各100座標ポイントの形状マッチング25を網羅的に行う場合
XYZ 3軸回転、 $100 \times 100 \times 100 = 100$ 万回（1M回）
XYZ 3軸平行移動、 $100 \times 100 \times 100 = 100$ 万回（1M回）
回転と平行移動双方の組合せ100万回 $\times$ 100万回=1兆回（1T回）の情報マッチング26が必要になる。

[0044] 仮に1つの物体の配列情報21と他の物体の配列情報21との1セットのマッチングが100サンプリングポイントで行われ1サンプリングポイントのマッチングが1 μ 秒であれば、1セットのマッチングは100 μ 秒となる。以上の1セットの形状マッチングを1兆回繰り返し実行すると27.7時間という気が遠くなるような、とてつもない時間が掛かかることになる。如何にマッチング時間の短縮と、組合せ回数の組合せを少なくできるかが鍵になる。

[0045] 座標ポイント1が属性データである情報データ3を持つ場合はパターンマッチング24が可能になる。パターンマッチング25の場合、情報データ3を特定（手掛かりを持つ）することが出来るので、見かけ上回転のみのマッチングを考慮すればよいので形状マッチング25に比較すれば極めて効率的なマッチングになる。しかしながら上記の演算回数が回転角方向のみに限定されれば0.1秒という現実的な処理になる。3次元情報の場合、以上のよ

うな網羅的なマッチングの回数を削減して実現できるようにするなど、利用の仕方を工夫することが重要である。

[0046] また一方、パターンマッチに不可欠な情報データ 3 は気温や色のような単純なデータから、たとえば宇宙空間の場合の地球や火星の大きさや、体積、比重、温度やその成分など様々な属性データが一体になった複雑な構造を持つものも少なくない。物体同士を判定する際、これらのデータの一致性や類似性、さらにはその反対性を判定するための複雑な演算が必要になる場合があり、1 回のマッチングに要する時間が大きくなる場合が多い。

[0047] 従って、3 次元情報の形状マッチやパターンマッチはスパコン京のような超高速なコンピュータを利用するか、諦めるしかなかった。従って 3 次元以上の空間のマッチングを現実的なものにするためには従来の CPU (GPU を含む) 型逐次処理型演算によらない新しい情報のマッチング 2 6 方法を検討する必要がある。

図 2 は配列情報のメモリの記憶方法を説明するものである。以上のような座標ポイント 1 を情報処理する上でメモリに記憶させる場合の例を示している。図に示す通り例えば座標ポイント a, b, c, d, e, f の属性データである情報データ 3 が色の場合、従来のアドレススワップ方式の情報絞り込み検出機能を備えたメモリの場合メモリ記憶方法 1 で記憶する必要がある。例えば、XYZ 軸のグリッドを $128 \times 128 \times 128$ とした場合、200 万ものアドレスが必要になるが実際に利用する (記憶する) アドレスの数は 6 であり極めて効率が悪い記憶方法である。

[0048] 一方メモリ記憶方法 2 はメモリに情報データ 3 と情報データの座標 4 の双方を書き込んだ場合でこの場合メモリアドレスは 6 アドレスと極めて小さなアドレスで済むことになる。

[0049] 更に配列情報が属性データである情報データ 3 を持たない場合にはメモリ記憶方法 3 で記憶させることが出来る。

[0050] 従って図に示すメモリ記憶方式 2 もしくはメモリ記憶方式 3 の方式で、情報マッチングが出来る方法があれば宇宙空間やタンパク質などの 3 次元空間

の物体の形状や特徴を超効率よく判定できるハードウェアを提供することが出来る。

[0051] 本願発明はこのような観点でメモリ利用効率や周辺ロジック回路の利用効率を大幅に引き上げ上げ、情報マッチング26の速度を最大限とするようなマッチングのアルゴリズムとそのハードウェア回路を提供するものである。

[0052] 図3は座標マッチングの概念を示すものである。図は3次元配列の座標ポイント1をそれぞれ3ポイントに絞って、それぞれの座標ポイントの座標と情報マッチング26に不可欠な座標マッチングの概念を説明するものである。

[0053] 空間1の座標ポイントa, b, c並びに空間2の座標ポイントr, s, tの絶対座標7は図に示すように与えられる。更に空間1の場合座標ポイントaを基準座標19とした場合、b, cは図に示す相対座標8上に存在することになる。

[0054] 空間2のマッチング対象27の座標ポイントrを基準座標19として場合、s, tは図に示す相対座標8上に存在することになる。従って、a-b間の相対位置とa-c間の相対位置が、r-sもしくはr-t間の相対位置と同一であれば形状マッチング25が成り立つことになる。

[0055] 座標ポイント1に情報データ3があり、情報データ3の整合が取ればパターンマッチング27したことになる。

[0056] 本図では座標ポイントa, b, c並びに空間2の座標ポイントr, s, tは単純に相対位置が平行移動した位置に配置され図示されている。実際の立体区間上の物体の形状マッチング25を行う上で重要なことは、図1で示したように互いの物体の回転と平行移動双方を考慮して網羅的に情報マッチング26を実施する必要がある。

[0057] もし配列情報に属性データとしての情報データ3があり、この情報データ3を手掛かりとしてパターンマッチングを行えば、見かけ上平行移動方向の情報マッチング26は削減され、図に示す回転座標23変換を行った座標をもとに回転方向の網羅的な情報マッチング26を行えばよいことになる。

[0058] 具体的に示せば空間 1 に存在する既知の座標ポイント a, b, c の座標を元に、回転座標変換の演算を行い、互の情報データ 3 と情報データの座標 4 の相対関係がマッチするかどうかを判定すれば良いことになる。

[0059] また先に示した通り、情報のマッチング 26 を効率的に実施するためには、如何に網羅的なマッチングの回数を少なくできるかである。本発明はこのような、3次元情報のパターンマッチを2次元情報と同様高速に行うためのハードウェアプラットフォームを提供するものである。

実施例 1

[0060] 図 4 は本発明の情報マッチングアルゴリズムをハードウェアで実現するための基本的な回路構成を説明する図である。もっとも基本となる形状マッチング 25 の処理は以下の通りである。

[0061] 予め外部から転送される配列情報の座標ポイント 1 の存在位置を示す座標データを第 1 の手段ならびに第 2 の手段のアドレス 2 に並列に記憶しておく。第 1 の手段は外部から指定されるアドレス 2 に基づき記憶された座標データ 6 を出力する。

[0062] 第 2 の手段は、外部から与えられる問い合わせ座標データ（座標クエリ）10 で前記記憶された座標データ 6 の座標変換を行い座標変換された座標データと、前記第 1 の手段により出力された座標データと、が合致するアドレス 1 を検出し出力する。

[0063] その検出結果を記憶し記憶結果を外部に出力する第 3 の手段を具備する情報マッチング装置である。

[0064] 以上の形状マッチングをパターンマッチングにするためには以下の構成とすれば良い。

[0065] 第 4 の手段は予め外部から転送される配列情報の座標ポイント 1 に対応する情報データ 3 をアドレスに対応して記憶しその情報データ 3の中から、外部から与えられる問い合わせ情報データ（データクエリ 9）に合致する前記情報データ 3 を検出しそのアドレス 1 を出力する。

[0066] この際、検出されるアドレス 1 が複数あった場合には図に示すプライオリ

ティエンコーダで優先順序順にアドレス 2 を出力する。

[0067] 予め外部から転送される配列情報の座標ポイント 1 の存在位置を示す座標データ 6 を第 1 の手段ならびに第 2 の手段のアドレス 2 に並列に記憶し、第 1 の手段は第 4 の手段で検出されたアドレスの記憶された座標データ 6 を出力する。

[0068] 第 2 の手段は、記憶された座標データの座標変換を行い座標変換された座標データと、前記第 1 の手段により出力された座標データと、が合致する前記アドレスを検出し出力する。

[0069] その検出結果を記憶し記憶結果を外部に出力する前記第 3 の手段を具備することにより情報マッチング装置である。

[0070] 以上の情報データ 3 の合致は、データの一致または不一致、データの範囲一致または範囲不一致。データの類似または非類似、データのカウンタ、データの多数決、その他指定する検出手段、以上の組合せの手段などあらゆる比較によって得られる結果を意味している。

[0071] 以上で示される座標は、予め外部から転送される配列情報の座標ポイントの存在位置を示す前記座標データは絶対座標 7 であり、外部から与えられる問い合わせ前記座標データ（座標クエリ）10 は相対座標 8 とすることにより情報マッチングが可能になる。もちろん比較すべく適切なクエリ物体等が存在せず、無手数流で相対座標を与えなくてはならない場合もある。

[0072] 以上で示される第 1 の手段の座標記憶&出力器ならびに前記第 2 の手段の座標記憶変換&検出器の座標は 1 次元座標、2 次元座標、3 次元座標、N 次元座標のいずれかの配列情報で記憶され変換され検出される。仮に 3 次元座標の本装置 29 があれば、1 次元から 3 次元までの配列情報共通に利用できる事を意味している。

[0073] 第 1 の手段、第 2 の手段、第 3 の手段、第 4 の手段のすくなくとも 1 つは並列処理で実現することができる、図 4 に示す構成は全てを並列処理としたもので、情報データ 3 を探し回る手間と、座標 5 を探し回る手間がなくなるので従来手法に比較して数万倍から数百万倍も超高速な情報マッチングが可

能になる。座標空間が大きいほど効果が大きくなるのがこの技術の特徴である。

[0074] 第2の手段の座標の相対変換は加減算演算処理によるものであり、加減算演算器により高速に座標変換が可能である。

[0075] さらにこの装置には、第1の手段で出力された絶対座標が第2の手段で変換された座標に合致するか否かの検出は範囲を指定して検出することが可能な構成になっている。この構成は座標マッチングに多大な恩恵をもたらす。

[0076] 言うまでもなくこのアルゴリズムはハードウェア回路に限定されるものでなく一般的なCPUによる情報処理手段でも利用できるものであり、また対象となる配列情報は3次元配列情報に限定されるものでなく1次元配列情報からN次元までの情報に共通である。

[0077] 先に示した図3をもとに、この情報マッチング装置29の色情報のパターンマッチング24の動作を説明する。空間1は既知の配列情報21の座標ポイントa(赤), b(黒), c(青)が配列された空間であり、空間2の座標ポイントr(赤), s(黒), t(青)は座標ポイントa, b, cと同一な形状で回転がかかっておらず同一の形状と情報データ3を持っているもの、すなわち平行移動された空間に配列されているものとして説明する。

[0078] 最初のステップとして空間2の座標ポイントr, s, tの色情報データ3は外部入力よりr, s, tの順に第4の手段のアドレス1, 2, 3のデータ記憶&検出器1, 2, 3に記憶される。

[0079] 同様に空間2の座標ポイントr, s, tの絶対座標7の座標データ6は外部入力よりr, s, tの順に第1の手段のアドレス1, 2, 3の座標記憶&検出器1, 2, 3ならびに、第2の手段のアドレス1, 2, 3の座標記憶変換&検出器1, 2, 3に記憶される。

[0080] 以上でパターンマッチングの対象になる未知の配列情報21は読み込まれているので、この座標ポイントr, s, tにクエリを与えパターンマッチング24のその結果を出力18するまでのステップについて説明する。

[0081] 最初に基準座標19としたい座標ポイントを選ぶ、aを基準座標19の座

標ポイントとすると、この座標ポイント 1 の情報データ（赤） 3 をデータクエリ 9 として外部入力より第 4 の手段である情報データ記憶&データ検出器に与える。

[0082] 以上の外部入力により、第 4 の手段は座標ポイント r（赤）が記憶されている情報データ記憶&データ検出器 1 の出力が ON になり、本例の場合アドレス 1 にデータクエリ 9 で指定した情報データ（赤） 3 があることを出力する。

[0083] 第 4 の手段で出力された、このアドレス出力を第 1 の手段である座標記憶&出力器 1 が受け付けると、第 1 の手段は事前に記憶された座標ポイント r の絶対座標を出力する。

[0084] 第 1 の手段でから出力された座標ポイント r の絶対座標は、第 2 の手段である座標記憶変換&検出器に（並列）に与えられる。

[0085] このステップでは、座標クエリ 10 及び範囲クエリ 16 は与えないので、座標ポイント r の絶対座標 7 が記憶されている座標記憶変換&検出器 1 がヒットしこの検出出力が ON する（本例ではアドレス 1）。この検出結果は第 4 の手段である検出結果記憶&出力器の本例ではマッチカウンタ（CNT） 1 に記憶される（本例ではアドレス 1 である）。この操作により基準座標 19 としてマッチ回数カウンタ（CNT） 1 が「1」にカウントアップされ基準座標 19 に指定されたことになる。

[0086] 次に指定された基準座標 19 に対する座標マッチングのステップを示す。

[0087] 座標ポイント b（青）を次のクエリ条件とする。座標ポイント b をクエリとすると、この座標ポイント 1 の情報データ（青） 3 をデータクエリ 9 として外部入力より第 4 の手段である情報データ記憶&データ検出器に与える。

[0088] 以上の入力により、座標ポイント s（青）が記憶されている情報データ記憶&データ検出器 2 の出力が ON になりアドレス 2 にクエリで指定した情報データ（青） 3 があることを第 4 の手段が出力する。

[0089] このアドレス出力を第 1 の手段である座標記憶&出力器 2 が受け付けると、事前に記憶された座標ポイント s の絶対座標を第 1 の手段が出力する。

- [0090] 一方第2の手段に座標クエリ10として座標ポイントb（青）と座標ポイントa（赤）の差分となる相対座標8が入力されると、座標記憶変換&検出器に事前に記憶された座標ポイントr, s, tの絶対座標7は、相対座標値分、加減算演算により座標変換され、第2の手段の各アドレス2はこの変換された座標20と先に出力されている第1の手段から出力される絶対座標7とのマッチングを行う。
- [0091] この場合第2の手段が、第1の手段の出力を受け付けるタイミングは第2の手段の座標変換が完了した後であることは言うまでもない。
- [0092] この変換された座標20と第1の手段で出力された座標ポイントsの絶対座標7がマッチ（合致）すればマッチングが成立したことになる。
- [0093] 次に座標ポイントc（黒）を次のクエリ条件とする。座標ポイントcをクエリとすると、この座標ポイント1の情報データ（黒）3をデータクエリ9として外部入力より、第4の手段である情報データ記憶&データ検出器に与える。
- [0094] 以上の入力により第4の手段は、座標ポイントt（黒）が記憶されている情報データ記憶&データ検出器1の出力がONになりアドレス3にクエリで指定した情報データ（黒）3があることを出力する。
- [0095] このアドレス出力を第1の手段である座標記憶&出力器3が受け付けると、第1の手段は事前に記憶された座標ポイントtの絶対座標7を出力する。
- [0096] 一方第2の手段の外部入力に座標クエリ10として座標ポイントc（黒）と座標ポイントa（赤）の差分となる相対座標値が入力されると、第2の手段である座標記憶変換&検出器に事前に記憶された座標ポイントr, s, tの絶対座標は、相対座標値分、加減算演算により変換された値になる。
- [0097] この時、第2の手段の座標記憶変換&検出器に記憶された座標は変換された座標20となっており、この変換された座標と第1の手段で出力された座標ポイントtの絶対座標がマッチ（合致）すればマッチングが成立したことになる。
- [0098] 以上のマッチングには意味を持たない座標同志のマッチングも含まれる。

以上座標ポイント a, b, d をテンプレートとして未知の座標ポイント r, s, t が意味のあるマッチングをしたかどうかは、最初に指定した標準座標 19 に、パターンマッチ条件が成り立っていたかどうかを、第3の手段から読み取ればよい。本例の場合、アドレス1のマッチ回数カウンタ (CNT) 15 のカウント値が「3」になっていれば、座標ポイント a, b, d と座標ポイント r, s, t のパターンマッチング24 が成立したことになる。標準座標 19 が複数指定された場合はその中で最大のカウント値であるマッチ回数カウンタ (CNT) のアドレスがマッチアドレスである。

実施例 2

- [0099] 図5は3次元の座標パターンマッチの実例を示すものであり、以上の概念をわかり易く説明するものである。本図では先に説明の図4の回路構成で示すようにクエリ条件として座標マッチ位置の誤差を許容するための範囲クエリ16の考え方も加味して説明する。本例では各座標が最小値 (MIN) から最大値 (MAX) の範囲にあれば座標位置のマッチがなされる構成である。
- [0100] 第1の手段並びに第2の手段のアドレス2にはアドレス1から順に座標ポイント r, s, t の座標が書き込まれている。一例として座標ポイント r が基準座標 19 でその絶対座標は $X=58$ 、 $Y=125$ 、 $Z=56$ 、座標ポイント s の絶対座標は $X=63$ 、 $Y=115$ 、 $Z=72$ 、座標ポイント t の絶対座標は $X=134$ 、 $Y=58$ 、 $Z=89$ である。
- [0101] 座標ポイント r-s のマッチングの場合、本例ではマッチング誤差を許容するための範囲クエリ16が $X=\pm 1$ 、 $Y=\pm 2$ 、 $Z=\pm 3$ として設定されている。座標ポイント r-s の座標クエリ10として差分となる相対座標 $x=5$ 、 $y=-10$ 、 $z=16$ を与えると、第2の手段の全アドレスの座標は加減算演算で、相対的に座標変換するとともに、与えられたクエリ範囲設定16の条件が加味され、Xのマッチング範囲はMIN62、MAX64、Yのマッチング範囲はMIN113、MAX117、Zのマッチング範囲はMIN69、MAX75、と設定される。本例では図に示す座標ポイント s の

存在するアドレス2の絶対座標が基準座標19として指定された座標マッチ範囲にマッチ（合致）する。

[0102] 続いて座標ポイント $r-t$ のマッチングにおいては、範囲クエリ16が $X = \pm 3$ 、 $Y = \pm 3$ 、 $Z = \pm 3$ として設定されている。座標ポイント $r-t$ の座標クエリ10として差分となる相対座標 $x = 76$ 、 $y = -67$ 、 $z = 33$ を与えると、第2の手段の全アドレスの座標は加減算演算で、相対的に座標変換するとともに与えられたクエリ範囲設定16の条件が加味され、 X のマッチング範囲は $MIN131$ 、 $MAX137$ 、 Y のマッチング範囲は $MIN55$ 、 $MAX61$ 、 Z のマッチング範囲は $MIN86$ 、 $MAX92$ 、と設定される。本例では図に示す座標ポイント t の存在するアドレス3の絶対座標が基準座標19の座標マッチ範囲にマッチ（合致）する。

[0103] 以上の座標変換は全てのアドレス2共通に並列に行われていることに留意されたい、超高速な座標変換が可能になり、しかも効率の良い範囲マッチングが実現できる最大のポイントである。

[0104] 以上の相対座標による座標の加減算は加減算器で超高速に実現することができる、また MIN 、 MAX 値の演算もこの加減算器で容易に実現することができる。各8bit程度（座標分解能256）の加減算器であれば、複数の加減算器を並列に実装し処理することができる。

[0105] またこの第2ならびに第3の手段は、最初に基準値として出力されるアドレス2の最大数に制限するなど、必要最低限のアドレス数とすることも可能であるので、大幅に回路を削減することも可能である。

[0106] 言うまでもなく、第4の手段を連想メモリ（CAM）手段として、連想メモリとこの装置29を組み合わせる利用することも可能である。

[0107] 図4で示した通り、以上2回の位置のマッチをマッチ回数カウンタ15でカウントしその結果を読み出すことによりパターンマッチング24が成立したかどうかを判定することが出来る。

[0108] 本例は説明のために2回のパターンマッチの例を説明したが、パターンマッチの回数は記憶されている座標ポイント数まで繰り返すことが可能である

。

マッチ回数の記憶はカウンタに限るものでない。また、本例の座標ポイント 1 の情報データ 3 は色の情報で説明したが、大量で複雑なデータ構造をもつ、宇宙空間やタンパク質の分子構造など任意であり判定方法も任意である。

[0109] このアルゴリズムは既知の座標ポイントの情報データ 3 と情報データの座標 4 をもとにクエリ条件を与え、未知の配列情報全並列に形状マッチング並びにパターンマッチングをすることが出来るプラットフォームが実現されることを意味するものである。

[0110] 本方式の座標変換は、アドレスの置き換え（アドレススワップ）アルゴリズムをシフトレジスタで実現した、特許第 4 5 8 8 1 1 4 号情報の絞り込み検出機能を備えたメモリと全く等価の効果をもたらすものであり、これまで検証し積み重ねて来たてきたハードウェアパターンマッチ手法の全て代替えすることができる。

[0111] 特許第 4 5 8 8 1 1 4 号情報の絞り込み検出機能を備えたメモリは画像情報のように空間情報の全てを記憶する場合のパターンマッチに最適であるが、本方式は 3 次元空間である宇宙空間やタンパク質、特定物体の頂点や表面など座標ポイント 1 が比較的少ない情報のマッチングに最適である。

[0112] 本方式は立体空間におけるパターンマッチに 2 つの恩恵を与えるものである。その第 1 は言うまでもなく、マッチング時間そのもの大幅な短縮である。

その第 2 は、本方式はマッチング座標の範囲を大きく広げてもマッチング時間は一定であることである。通常 CPU などが大きな範囲を持って座標マッチングを行なう場合その範囲に比例してマッチングの時間が長くなる、したがって 3 次元空間の場合の範囲マッチングは極めて限定された範囲しか利用できない。本アルゴリズムの場合、範囲設定が自由にでき、しかも時間を気にする必要がないので座標位置の曖昧パターンマッチが可能になる。つまり、厳密な位置同志のパターンマッチではなくて、それぞれの曖昧設定に見合った範囲クエリ 1 6 の設定を行い座標位置に曖昧性を持たせたパターンマッ

チが可能になる。例えば回転角XYZをそれぞれ

10度刻みで（粗設定）実施する場合は $36 \times 36 \times 36 = 46,656$ 回

5度刻みで（中設定）実施する場合は $72 \times 72 \times 72 = 373,248$ 回

1度刻みで（高精度）実施する場合は $360 \times 360 \times 360 = 46,655,000$ 回

10度刻みの場合、1度刻みと1000倍の差があることに留意されたい。

10度刻みのようなマッチングでも適正数（通常10ポイント以上）の座標サンプルポイントがあればパターンマッチは保障される。

実施例 3

[0113] 図6は情報マッチング26を実施する場合のタイムチャートである。例えば、マッチング回数n回を1セットとして回転条件N回を網羅的に実施する場合の例である。図に示すように、マッチング対象27となる情報データ3ならびに絶対座標7を本情報マッチング装置29に転送しておく。

[0114] マッチング1は基準座標19となるアドレス2を指定するものであり、第4の手段に外部から与えられた、データクエリ9を指定し該当する情報データ3を検出し、その情報データ3のアドレス2を出力する。第1の手段は第4の手段から出力されたアドレス2を読み込み、該当するアドレス2の絶対座標7を出力する。

[0115] 第2の手段は、外部から与えられる、座標クエリ10、ならびに範囲クエリ16に基づき座標変換を行うが、マッチング1の場合は、座標クエリ10、ならびにクエリ範囲設定16に条件は与えられないので、第1の手段で出力された絶対座標7は第2の手段の同じアドレス2の検出器で検出されることになる。このマッチ座標は第3の手段のマッチ回数カウンタ（15）に「1」とカウントアップ記憶され基準座標19となる。

[0116] マッチング2は同様に、第4の手段に外部から与えられた、データクエリ9を指定し該当する情報データ3を検出し、その情報データ3のアドレス2を出力する。第1の手段は第4の手段から出力されたアドレス2を読み込み、該当するアドレス2の絶対座標7を出力する。第2の手段は、外部から与

えられる、座標クエリ 10、ならびに範囲クエリ 16に基づき座標変換を行い、座標変換された座標に第1の手段で出力された絶対座標7とマッチするものがあるかどうかを検出する。このマッチ座標は第3の手段のマッチ回数カウンタ15に記憶される。この際、マッチした座標が先に指定された基準座標19にマッチすれば意図したマッチ座標と判定してマッチ回数カウンタ15のカウント値は「2」となる。場合によって意図しないマッチ座標であれば基準座標19以外のマッチ回数カウンタ15でカウントされる。

[0117] 同様なパターンマッチを所定回数 n 回繰り返えし、第3の手段の基準座標19のマッチ回数カウンタ15のカウント数を読み出すことにより、同一性や類似性を判定することができる。当然のことながら同一物体同志のマッチングであれば、カウント値は1+マッチング回数になる。もし基準座標19が複数あった場合にはカウント値が多いマッチ回数カウンタ15の座標程類似性が高いマッチングがあったと評価できる。

[0118] 以上の1セットの情報マッチング26を半導体で実現する場合の速度について検討する。最先端技術を使えばより高速な処理が可能になるが、クロック周波数をFPGAでも実現できる100MHz、1クロックが10 n 秒程度とした場合第4の手段である情報データ3の検出が連想メモリ(CAM)演算などのように並列処理で高速に実現出来る場合、1回当たりのマッチング時間は100 n 秒程度で実現することが可能であるので、マッチ回数が100回の場合でも10 μ 秒程度あれば、1セットのマッチングが可能である。通常のCPUの逐次処理に場合には、一例としてマッチングする座標の範囲を広くすると多くの時間を消費する結果になるように与える設定条件で処理時間が大きく変化するが、本方式の処理速度は与える条件を変えてもいつも一定の処理時間であることも大きな特徴である。

[0119] 従って回転を考慮する必要がない配列情報の場合1秒間で10万セットの情報マッチングが可能ある。LSI化することにより更に高速化することが可能である。

[0120] 座標の回転が必要な情報マッチング26についての考え方を示す、図3に

示す通り座標ポイント 1 同士の 2 点間の距離は座標ポイント 1 の X Y Z の相対座標を元に 2 乗平均平方根をもとめるとともに、これらの距離をもとに、回転が掛かった場合の座標の位置は回転角行列式座標変換して求めることができる。

これらの演算は CPU や GPU が得意であり、CPU や GPU で回転座標変換された相対座標を座標クエリ 10 として与えれば良い。

[0121] 以上のように回転を考慮する必要があるれば、図に示すように X Y Z 軸それぞれの回転角 α β γ 条件による回転座標 2 3 変換を行った座標クエリ 10 を与えるよう、先に示した 1 セット分のマッチングを繰り返し網羅的に実施すれば良い。

[0122] 本方式の特徴の一つが範囲クエリ 16 によりマッチング座標の範囲を任意指定することができることである。一般的には座標ポイント同士の距離が離れている場合には、大きな誤差範囲を与え、座標ポイント同士の距離が近い場合には小さな誤算範囲を与えることにより演算誤差や物体の細かな誤差を極めて効率よく吸収することができる。

[0123] 通常未知の物体のパターンマッチを行うような場合、パターンマッチの可能性はあるかどうか、最初の段階では粗いマッチングから徐々に精度の良いマッチングに切り替えるとよい。

[0124] 10 度刻みで実施する場合、46, 656 回となるので先に示した 1 セットのマッチング時間が 10 μ 秒の場合 465 m 秒で網羅的なマッチングが実現出来る。5 度刻みで実施する場合は 373, 248 回となるので 3.7 秒で網羅的なマッチングが実現できる。1 度刻みで実施する場合は 46, 655, 000 回となるので 460 秒で網羅的なマッチングが実現できる。これらの網羅的なマッチングを行えば必ずどこかの回転角で対象となる形状もしくはパターンは発見できる。当然のことながらパターンや形状がマッチしない場合もある。

もちろん、途中で最良なマッチング回数が検出されれば途中でストップすることが出来る。

[0125] 以上のようなマッチング処理、情報探しや、座標マッチを効率的に実現するためのメタデータを用意することなくGPUなどの逐次処理プロセッサで行った場合、数万倍程度の時間がかかることに留意されたい。本方式は、情報探しや、座標マッチを効率的に実現するためのメタデータを用意する必要がないことも大きな特徴である、メタデータを作成するための時間が必要ないことも大きな特徴である。

実施例 4

[0126] 図7は本情報マッチング装置27を使った人の顔認証の概念を示すものである。通常人間の顔の特徴は顔の全体の形状や、目や鼻などの顔のパーツの形状を総体的に判定し特定するものである。従って高精度で判定する場合は3次元空間でのマッチングが最適であるが3次元パターンマッチは多大な演算が必要になるので、精度よくするためにサンプリングポイント多数使用するとリアルタイムでの実現が困難である。

[0127] 図に示すとおり、個人毎の顔の座標ポイント1を必要数作成し、本情報マッチング装置に転送記憶し、比較すべき（クエリ）顔との類似性を評価することができる。一般的な顔照合の場合、ほぼ正面から見た顔の座標ポイント1同士でマッチングできるので1セットのマッチング処理が先に示した10 μ 秒で一人分の認証評価が実現できる。

[0128] 顔の回転を含めたマッチングが必要な場合でも、一般的にはXYZ軸それぞれ360度回転させる必要はなく最大 ± 30 度程度として、5度刻みとすると、 $12 \times 12 \times 12 = 1,728$ 回のマッチングで実現することが出来る。1セットのマッチング処理が先に示した10 μ 秒である場合17m秒で実現されることになる。

[0129] 図示はしないが、図4のこの装置29に第5の手段として複数のマッチング対象を記憶するメモリ28を備えマッチング対象27を複数転送して置くことにより、多数の人物との認証評価がリアルタイムで実現できる。言うまでもなく、並列に処理させれば更に高速な処理が実現できる。本例は顔の立体座標ポイント1であるが、2次元画像処理で得られた様々な特徴の形状把

握にも利用できる。例えばエッジ情報がどのような形状、たとえば円形であるか、方形であるか、三角形であるか、その組み合わせなどを見極める手段としても利用できる。

[0130] 本情報マッチング装置 29 の特徴は速いだけではなく、単純に対象物の絶対座標を取得すれば、複雑な情報マッチングの複雑なアルゴリズムを考えたり、プログラムを組んだりする必要がない、このことは情報処理技術者の負担を大きく軽減する結果になる。

[0131] 以上のように計算量と計算時間の双方が軽減出来れば、スパコンでしか実現できなかった、タンパク質や宇宙空間の物体同志のパターンマッチが手軽に実現できることを意味する。

[0132] 本発明の情報マッチング装置 29 は、従来のフラグシフト型方式のアドレススワップに比較して、メモリリソースや周辺回路素子のリソースを大幅に少なくすることが可能である。従って F P G A で容易に実現することが出来る、もちろん A S I C、A S S P などの半導体 L S I とすることも極めて容易であることが特徴である。

[0133] この発明は配列情報とは何か、アドレスは何か、座標とは何かを原点に戻り検証し直し配列情報の形状マッチングやパターンマッチングの座標位置マッチングを加減算演算ハードウェアで解決したものである。

産業上の利用可能性

[0134] 本方式は 1 次元から N 次元空間に配列される情報のマッチング 26 に共通に利用できる。これまで困難であった、タンパク質の構造解析や 3 次元物体の特徴、形状の検出、顔の照合、ステレオマッチなど幅広く利用できる。

符号の説明

- [0135]
1. 座標ポイント
 2. アドレス
 3. 情報データ
 4. 情報データの座標
 5. 座標

- 6. 座標データ
- 7. 絶対座標
- 8. 相対座標
- 9. データクエリ（情報データの問い合わせ）
- 10. 座標クエリ（座標の問い合わせ）
- 11. 情報データ記憶&データ検出器（第4の手段）
- 12. 座標記憶&座標出力器（第1の手段）
- 13. 座標記憶&座標変換&座標検出器（第2の手段）
- 14. 検出結果記憶&出力器（第3の手段）
- 15. マッチ回数カウンタ
- 16. 範囲クエリ
- 18. マッチ結果出力
- 19. 基準座標
- 20. 変換座標
- 21. 配列情報
- 22. 相対距離
- 23. 回転座標
- 24. パターンマッチング
- 25. 形状マッチング
- 26. 情報マッチング
- 27. マッチング対象
- 28. 複数のマッチング対象情報を記憶するメモリ（第5の手段）
- 29. 情報マッチング装置

請求の範囲

[請求項1] 空間上の配列情報をマッチングするための情報マッチング装置であって、

第1の記憶手段、第2の記憶手段及び第3の記憶手段を有し、

第1の記憶手段ならびに第2の記憶手段は、それぞれ、空間上の1又は2以上の配列情報の座標ポイントの存在位置を示す座標データを予め所定のアドレスに並列に記憶するものであり、

前記第1の記憶手段は、外部から指定されるアドレスに基づき、そのアドレスに記憶された前記座標データを出力し

前記第2の記憶手段は、外部から与えられる問い合わせ座標データ（座標クエリ）に従ってこの第2の記憶手段の各アドレスに記憶された前記座標データの座標変換を行い、座標変換後の座標データと前記第1の記憶手段により出力された座標データとが合致するアドレスを検出して出力し

第3の記憶手段は、上記第2の記憶手段による検出結果を記憶し外部に出力するものである

ことを特徴とする情報マッチング装置。

[請求項2] 請求項1記載の情報マッチング装置において、

さらに、第4の記憶手段を有し、

この第4の記憶手段は、前記空間上の1又は2以上の配列情報の座標ポイントに対応する情報データを所定のアドレスに記憶し、外部から与えられる問い合わせ情報データ（データクエリ）に基づき、上記記憶した情報データの中から合致する前記情報データを検出しそのアドレスを出力するものであり、

さらに、

前記第1の記憶手段は、前記第4の記憶手段で検出されたアドレスに対応するアドレスに記憶された前記座標データを出力し

前記第2の記憶手段は、前記座標変換を行うと共に、座標変換され

た座標データと前記第1の記憶手段により出力された座標データとが合致するアドレスを検出して出力するものである

ことを特徴とする情報マッチング装置。

[請求項3]

請求項1記載の情報マッチング装置において、

前記配列情報の座標ポイントの存在位置を示す前記座標データは、絶対座標、

前記問い合わせ座標データ（座標クエリ）は相対座標である

ことを特徴とする情報マッチング装置。

[請求項4]

請求項1記載の情報マッチング装置において、

前記第1の記憶手段、前記第2の記憶手段、前記第3の記憶手段の少なくとも1つは並列処理を行うものである

ことを特徴とする情報マッチング装置。

[請求項5]

請求項1記載の情報マッチング装置において、

前記第4の記憶手段は、並列処理を行うものである

ことを特徴とする情報マッチング装置。

[請求項6]

請求項1記載の情報マッチング装置において、

前記第2の記憶手段の座標の相対変換は加減算演算処理によるものである

ことを特徴とする情報マッチング装置。

[請求項7]

請求項1記載の情報マッチング装置において、

前記第1の記憶手段で出力された前記絶対座標が前記第2の記憶手段で変換された座標に合致するか否かの検出は範囲を指定して検出するものである

ことを特徴とする情報マッチング装置。

[請求項8]

請求項1記載の情報マッチング装置において、

前記第3の記憶手段の検出された出力の記憶はカウンタである

ことを特徴とする情報マッチング装置。

[請求項9]

請求項1記載の情報マッチング装置において、

前記第4の記憶手段のデータ検出は

データの一致または不一致

データの範囲一致または範囲不一致

データの類似または非類似

データのカウンタ

データの多数決

指定する検出手段

以上の組合せの手段

のいずれかでデータ検出されるものである

ことを特徴とする情報マッチング装置。

[請求項10]

請求項1記載の情報マッチング装置において、

前記第2の記憶手段の座標記憶／出力ならびに前記第3の記憶手段の座標記憶変換／検出の座標は

1次元座標、2次元座標、3次元座標、N次元座標の

いずれかの配列情報で記憶され変換され検出されるものである

ことを特徴とする情報マッチング装置。

[請求項11]

請求項1記載の情報マッチング装置において、

複数のマッチング対象情報を記憶する第5の記憶手段をさらに備える

ことを特徴とする情報マッチング装置。

[請求項12]

請求項1記載の情報マッチング装置において、

前記第2ならびに前記第3の記憶段のアドレス数を前記第1の記憶手段のアドレス数より少なく構成した

ことを特徴とする情報マッチング装置。

[請求項13]

請求項1記載の情報マッチング装置において、

前記配列情報は形状情報として記憶され利用されるものである

ことを特徴とする情報マッチング装置。

[請求項14]

請求項1記載の情報マッチング装置において、

前記配列情報はパターン情報として記憶され利用されるものであることを特徴とする情報マッチング装置。

[請求項15] 請求項1記載の情報マッチングアルゴリズムを書き込んだLSI。

[請求項16] 請求項1記載の情報マッチングアルゴリズムを書き込んだFPGA。

[請求項17] 第1の記憶手段、第2の記憶手段及び第3の記憶手段を有する情報マッチング装置を用いて、空間上の配列情報をマッチングするための方法であって、

第1の記憶手段ならびに第2の記憶手段が、それぞれ、空間上の1又は2以上の配列情報の座標ポイントの存在位置を示す座標データを予め所定のアドレスに並列に記憶する工程と、

前記第1の記憶手段が、外部から指定されるアドレスに基づき、そのアドレスに記憶された前記座標データを出力する工程と、

前記第2の記憶手段が、外部から与えられる問い合わせ座標データ（座標クエリ）に従ってこの第2の記憶手段の各アドレスに記憶された前記座標データの座標変換を行い、座標変換後の座標データと前記第1の記憶手段により出力された座標データとが合致するアドレスを検出して出力する工程と、

第3の記憶手段が、上記第2の記憶手段による検出結果を記憶し外部に出力する工程と

を有することを特徴とする情報マッチング方法。

[請求項18] 請求項17記載の方法において、

前記情報マッチング装置は、さらに第4の記憶手段を有し、

この方法は、さらに、

この第4の記憶手段が、前記空間上の1又は2以上の配列情報の座標ポイントに対応する情報データを所定のアドレスに記憶し、外部から与えられる問い合わせ情報データ（データクエリ）に基づき、上記記憶した情報データの中から合致する前記情報データを検出しそのア

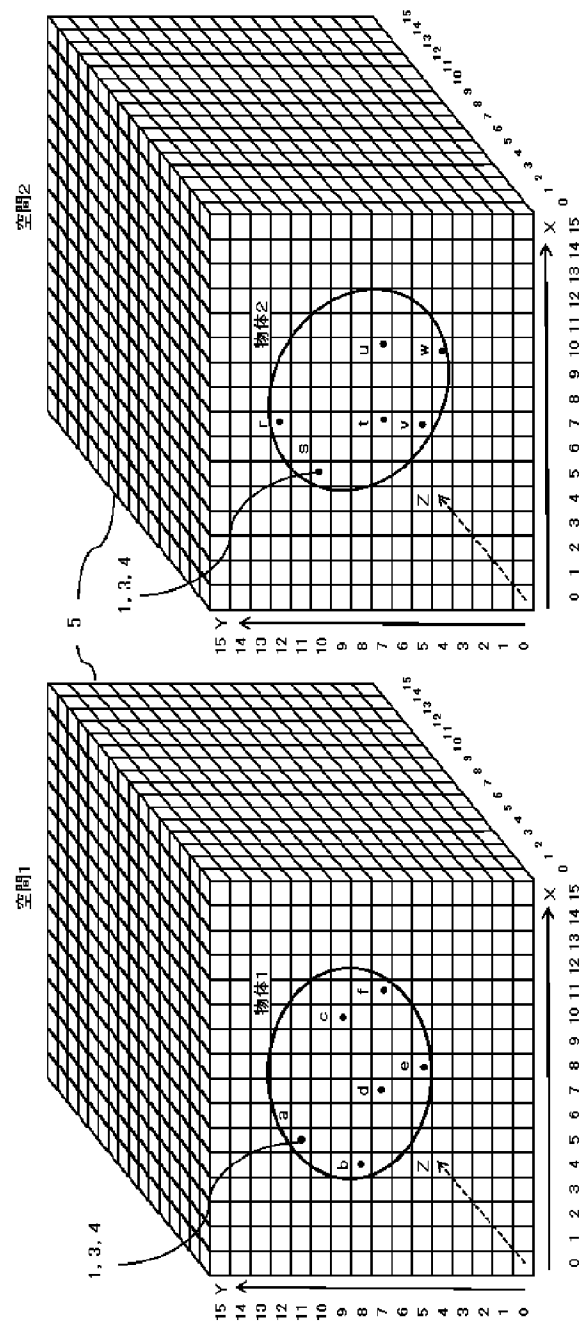
ドレスを出力する工程と、

前記第 1 の記憶手段が、前記第 4 の記憶手段で検出されたアドレス
に対応するアドレスに記憶された前記座標データを出力する工程と、

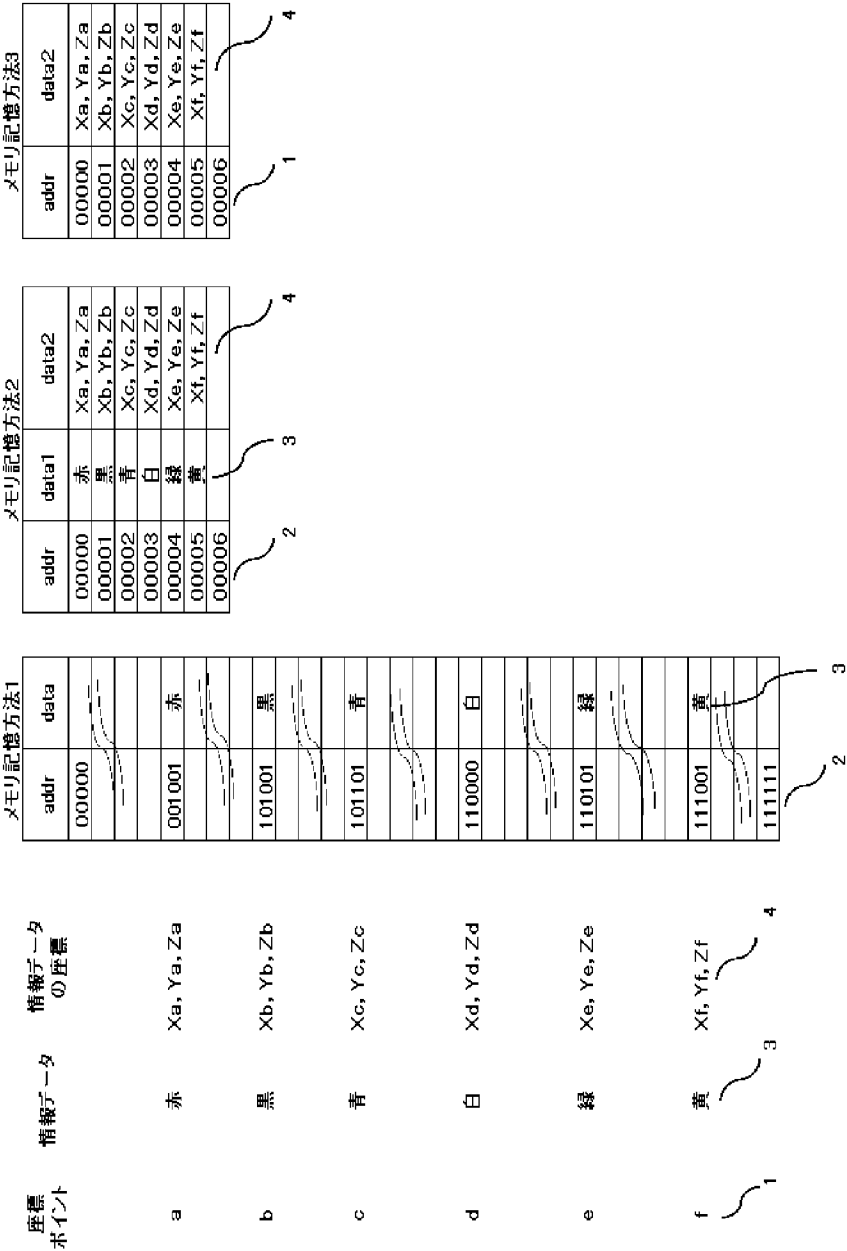
前記第 2 の記憶手段が、前記座標変換を行うと共に、座標変換され
た座標データと前記第 1 の記憶手段により出力された座標データとが
合致するアドレスを検出して出力する工程と

を有することを特徴とする方法。

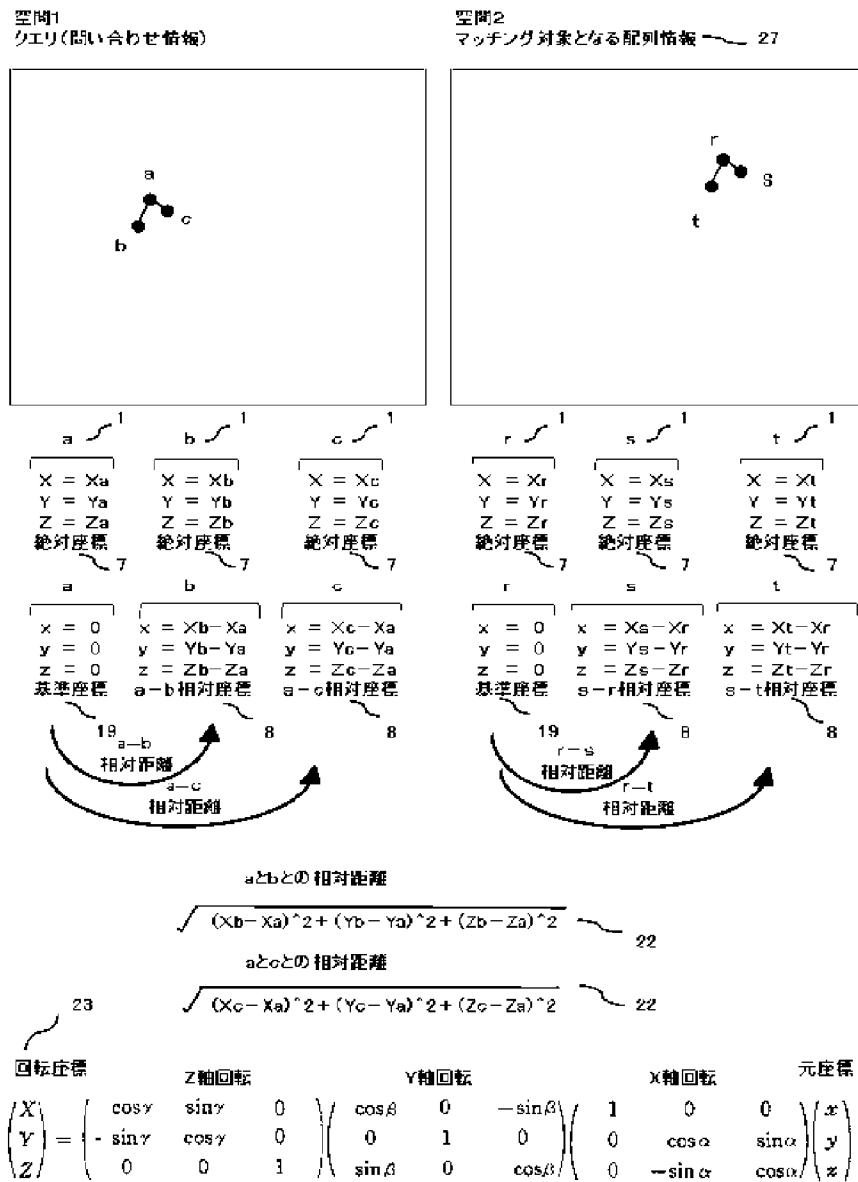
[図1]



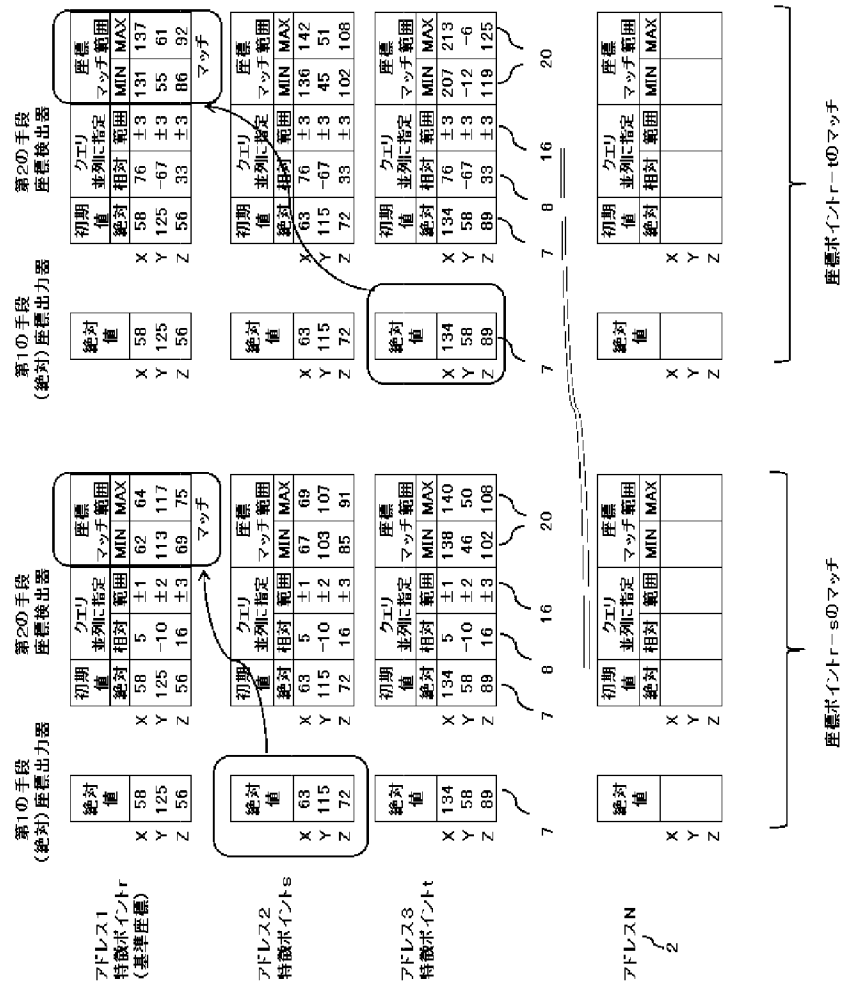
[図2]



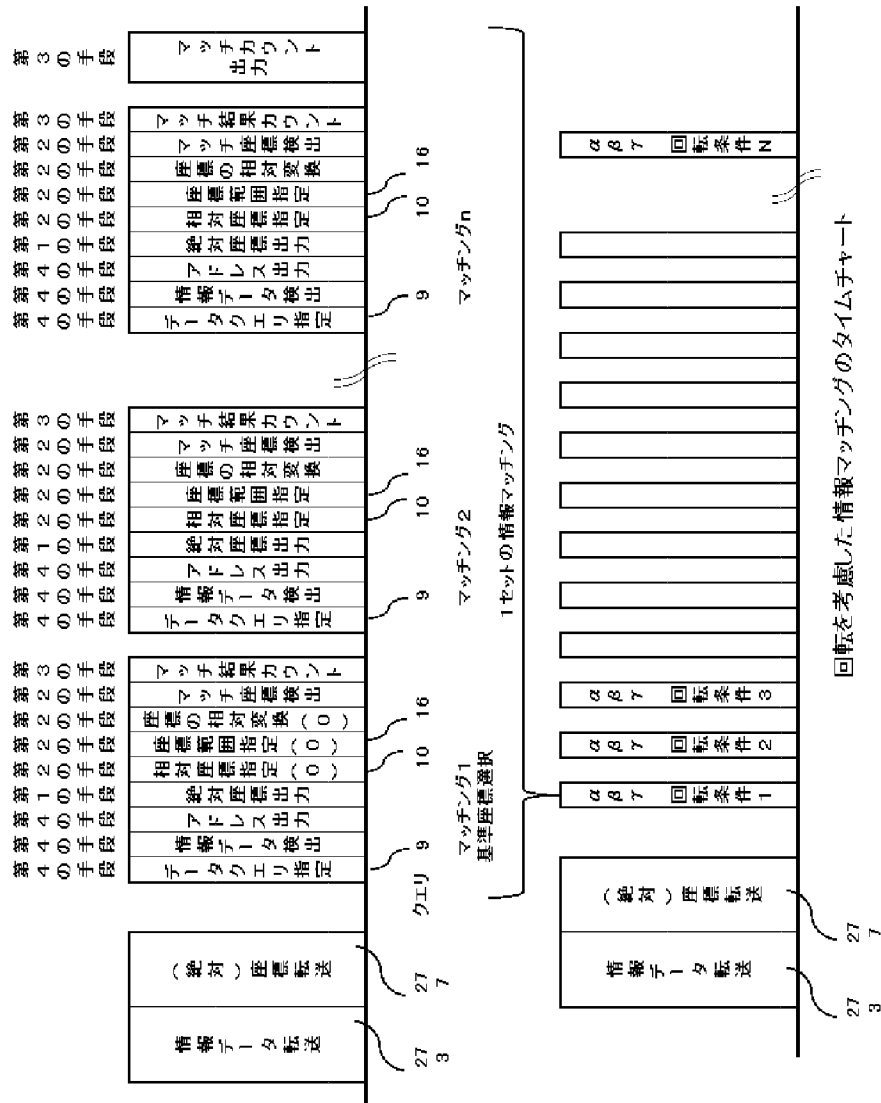
[図3]



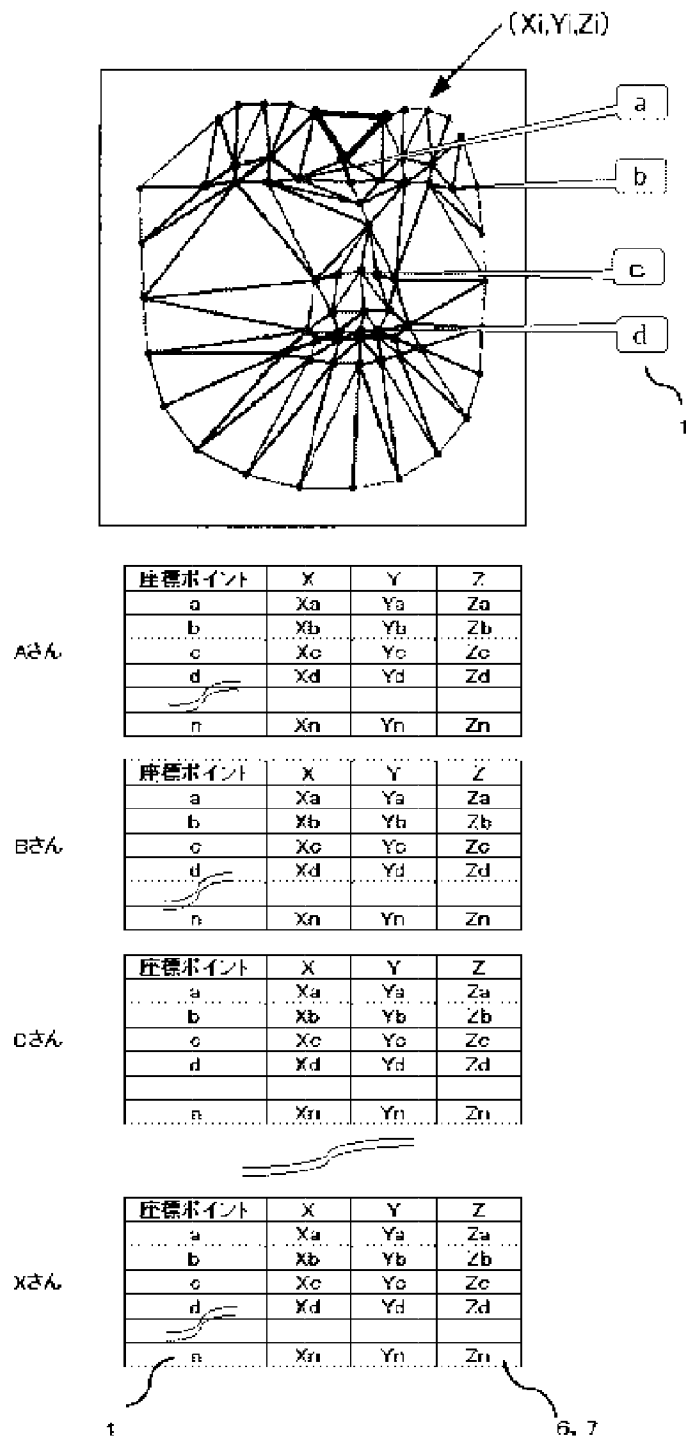
座標マッチングの実例



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/052928

A. CLASSIFICATION OF SUBJECT MATTER

G06F17/30(2006.01)i, G06F12/00(2006.01)i, G06T7/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F17/30, G06F12/00, G06T7/00, G11C15/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 4588114 B1 (Katsumi INOUE), 17 September 2010 (17.09.2010), entire text; fig. 1 to 17 & WO 2011/102043 A1 & WO 2011/102432 A1 & JP 5763616 B2 & US 2012/0324204 A1 & EP 2538348 A1 & CN 102906739 A & TW 201137651 A	1-18
A	JP 10-289591 A (NEC Corp.), 27 October 1998 (27.10.1998), entire text; fig. 1 to 3 & US 6108747 A & EP 872802 A2 & DE 69809997 D & DE 69809997 T	1-18

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
14 April 2016 (14.04.16)

Date of mailing of the international search report
26 April 2016 (26.04.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/052928

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 7-105690 A (NEC Corp.), 21 April 1995 (21.04.1995), entire text; fig. 1 to 6 (Family: none)	1-18

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G06F17/30(2006.01)i, G06F12/00(2006.01)i, G06T7/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G06F17/30, G06F12/00, G06T7/00, G11C15/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 4588114 B1（井上 克己）2010.09.17, 全文, 図 1-17 & WO 2011/102043 A1 & WO 2011/102432 A1 & JP 5763616 B2 & US 2012/0324204 A1 & EP 2538348 A1 & CN 102906739 A & TW 201137651 A	1-18
A	JP 10-289591 A（日本電気株式会社）1998.10.27, 全文, 図 1-3 & US 6108747 A & EP 872802 A2 & DE 69809997 D & DE 69809997 T	1-18

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

14.04.2016

国際調査報告の発送日

26.04.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小太刀 慶明

5M

2942

電話番号 03-3581-1101 内線 3599

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 7-105690 A (日本電気株式会社) 1995. 04. 21, 全文, 図 1-6 (ファミリーなし)	1-18