



(12) 发明专利申请

(10) 申请公布号 CN 102403295 A

(43) 申请公布日 2012. 04. 04

(21) 申请号 201010282198. 9

(22) 申请日 2010. 09. 07

(71) 申请人 万国半导体股份有限公司

地址 美国加利福尼亚州桑尼维尔奥克米德
大道 475 号

(72) 发明人 薛彦迅 安荷·叭刺 鲁军

(74) 专利代理机构 上海新天专利代理有限公司
31213

代理人 王敏杰

(51) Int. Cl.

H01L 23/495 (2006. 01)

H01L 23/31 (2006. 01)

H01L 21/50 (2006. 01)

H01L 21/56 (2006. 01)

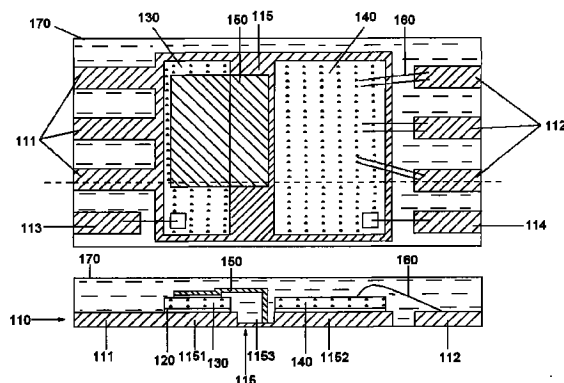
权利要求书 3 页 说明书 8 页 附图 9 页

(54) 发明名称

金属键接的半导体封装及其方法

(57) 摘要

本发明公开了一种金属键接的半导体封装方法,其特点是,提供一引线框架,引线框架包括芯片基座及引脚,在芯片基座上表面设置至少一个基座凹槽,基座凹槽将整个芯片基座区分为多个芯片安装区域;提供多个芯片,通过粘合物将多个芯片安装在对应的芯片基座的各个芯片安装区域;提供至少一个金属片,用于芯片之间的连接;提供引线,用于芯片与引脚之间的连接;提供一塑封体,塑封体塑封上述结构;塑封完毕之后将基座凹槽底部切断,从而将相互连接的芯片安装区域分割为互不连接的各个芯片安装区域。本发明的封装方法能有效的防止芯片安装时粘合物的溢出所造成的对芯片安装设备的污染,并且增加了封装体内芯片的利用率,降低封装成本。



1. 一种金属键接的半导体封装,其特征在于,包括:

一引线框架,所述引线框架包括芯片基座及引脚,所述芯片基座上表面设置至少一个基座凹槽,所述基座凹槽将整个芯片基座区分为多个芯片安装区域,所述引脚设置在芯片基座附近;

多个芯片,所述多个芯片通过粘合物对应设置在芯片基座的各个芯片安装区域,所述芯片包括多个顶部电极;

至少一个金属片,用于芯片之间的连接;

一塑封体,塑封所述芯片基座、引脚、芯片及金属片。

2. 如权利要求1所述的一种金属键接的半导体封装,其特征在于,基座凹槽底部断开将芯片基座上的多个芯片安装区域分割为互不连接的芯片安装区域,凹槽底部断开宽度小于凹槽宽度。

3. 如权利要求1所述的一种金属键接的半导体封装,其特征在于,所述多个芯片包括第一芯片和第二芯片,所述多个芯片安装区域包括第一芯片安装区域和第二芯片安装区域,所述第一芯片设置在第一芯片安装区域上,所述第二芯片设置在第二芯片安装区域上,所述第二芯片包括底部电极并电连接至第二芯片安装区域。

4. 如权利要求3所述的一种金属键接的半导体封装,其特征在于,所述金属片的一端电连接第一芯片的顶部电极,其另一端设置在基座凹槽内靠近第二芯片安装区域的位置。

5. 如权利要求4所述的一种金属键接的半导体封装,其特征在于,所述基座凹槽底部断开将所述第一芯片安装区域和第二芯片安装区域分割为互不连接的芯片安装区域,凹槽底部断开宽度小于凹槽宽度。

6. 如权利要求3所述的一种金属键接的半导体封装,其特征在于,所述粘合物从第一芯片安装区域上溢出到靠近第一芯片安装区域的基座凹槽的底部角落。

7. 如权利要求6所述的一种金属键接的半导体封装,其特征在于,所述粘合物为导电粘合物。

8. 一种金属键接的半导体封装,其特征在于,包括:

一引线框架,所述引线框架包括芯片基座及引脚,所述引脚设置在芯片基座附近,且所述引脚与所述芯片基座之间设有基座与引脚间凹槽,所述基座与引脚间凹槽底部断开将芯片基座及引脚分割为互不连接的芯片基座及引脚,凹槽底部断开宽度小于凹槽宽度,所述芯片基座上设有芯片安装区域;

一通过粘合剂设置在芯片安装区域上的芯片,所述芯片包括数个顶部电极;

一金属连接用于连接芯片的顶部电极及引脚;

一塑封体,用以塑封芯片基座、引脚、芯片及金属连接。

9. 如权利要求8所述的一种金属键接的半导体封装,其特征在于,所述金属连接包括一金属片,所述金属片的一端连接芯片的顶部电极,另一端设置在所述基座与引脚间凹槽内靠近引脚的位置,用于芯片的顶部电极与引脚的连接。

10. 如权利要求8所述的一种金属键接的半导体封装,其特征在于,所述粘合剂从芯片安装区域上溢出到靠近芯片安装区域的基座与引脚间凹槽的底部角落。

11. 一种金属键接的半导体封装,其特征在于,包括:

一引线框架,所述引线框架包括芯片基座及引脚,所述芯片基座上设有至少一个基座

凹槽,所述基座凹槽将芯片基座区分为多个芯片安装区域,基座凹槽底部断开将芯片基座上的多个芯片安装区域分割为互不连接的芯片安装区域,所述引脚设置在芯片基座的附近,且所述引脚与所述芯片基座之间设有基座与引脚间凹槽,所述基座与引脚间凹槽底部断开将基座及引脚分割为互不连接的芯片基座及引脚,凹槽底部断开宽度小于凹槽宽度;

多个芯片,所述芯片通过粘合剂设置在其对应的芯片安装区域上;

多个金属连接用于芯片之间的连接及芯片与引脚之间的连接;

一塑封体,用以塑封芯片基座、引脚、芯片及金属连接。

12. 如权利要求 11 所述的一种金属键接的半导体封装,其特征在于,所述粘合剂从芯片基座区上溢出到靠近芯片基座区的基座与引脚间凹槽的底部角落。

13. 如权利要求 11 所述的一种金属键接的半导体封装,其特征在于,所述金属连接包括一个金属片,所述的金属片一端设置在所述基座与引脚间凹槽内靠近引脚的位置,用于芯片的顶部电极与引脚的连接。

14. 一种金属键接的半导体封装方法,其特征在于,包括以下步骤:

步骤 1:提供一引线框架,所述引线框架包括芯片基座及引脚,在所述芯片基座上表面设置至少一个基座凹槽,所述基座凹槽将整个芯片基座区分为多个芯片安装区域,所述引脚设置在芯片基座的附近;

步骤 2:提供多个芯片,通过粘合物将所述多个芯片安装在对应的芯片基座的各个芯片安装区域,所述芯片包括多个顶部电极;

步骤 3:提供至少一个金属连接,用于连接芯片的顶部电极;

步骤 4:提供一塑封体,塑封所述芯片基座、引脚、芯片及金属连接;

步骤 5:将基座凹槽底部断开,从而将相互连接的芯片安装区域分割为互不连接的各个芯片安装区域,凹槽底部断开宽度小于凹槽宽度。

15. 如权利要求 14 所述的一种金属键接的半导体封装方法,其特征在于,在步骤 2 中,通过第一粘合物安装第一芯片在第一芯片安装区域上,所述第一粘合物从第一芯片安装区域上溢出到靠近第一芯片安装区域的基座凹槽的底部角落,通过第二粘合物安装第二芯片在第二芯片安装区域上,第二芯片包括一底部电极与第二芯片安装区域电学连接,所述第二粘合物从第二芯片安装区域上溢出到靠近第二芯片安装区域的基座凹槽的底部角落。

16. 如权利要求 15 所述的一种金属键接的半导体封装方法,其特征在于,在步骤 3 中,所述提供至少一个金属连接包括提供第一金属片,其一端连接第一芯片的一个顶部电极,其另一端设置在基座凹槽内靠近第二芯片安装区的位置,与第二芯片的底部电极电学连接。

17. 如权利要求 16 所述的一种金属键接的半导体封装方法,其特征在于,在步骤 1 中,所述引脚与所述芯片基座之间设有基座与引脚间凹槽。

18. 如权利要求 17 所述的一种金属键接的半导体封装方法,其特征在于,在步骤 5 中,还包括从塑封体底部将基座与引脚间凹槽的底部断开,以分割芯片基座及引脚。

19. 如权利要求 17 所述的一种金属键接的半导体封装方法,其特征在于,在步骤 3 中,提供第二金属片一端连接第二芯片的一个顶部电极,其另一端设置在基座与引脚间凹槽内靠近引脚的位置与引脚电学连接。

20. 一种金属键接的半导体封装方法,其特征在于,包括以下步骤:

步骤 1:提供一引线框架,所述引线框架包括芯片基座及引脚,所述引脚设置在芯片基座的附近,所述引脚与所述芯片基座连接在一起,且所述引脚与所述芯片基座之间设有基座与引脚间凹槽,所述芯片基座上设有芯片安装区域;

步骤 2:提供至少一芯片,通过粘合剂将所述芯片设置在芯片安装区域上,所述芯片包括数个顶部电极;

步骤 3:提供金属连接以连接芯片的顶部电极与引脚;

步骤 4:提供一塑封体,用以塑封芯片基座、引脚、芯片及金属连接;

步骤 5:从塑封体底部将基座与引脚间凹槽的底部断开,以分割芯片基座及引脚。

21. 如权利要求 20 所述的一种金属键接的半导体封装方法,其特征在于,在步骤 2 中,通过粘合剂安装所述芯片在芯片基座上,所述粘合剂从基座上溢出到靠近芯片基座的基座与引脚间凹槽的底部角落。

22. 如权利要求 20 所述的一种金属键接的半导体封装方法,其特征在于,在步骤 3 中,所述提供金属连接包括提供第一金属片一端连接第一芯片的一个顶部电极,其另一端设置在基座与引脚间凹槽内靠近引脚的位置,与引脚电学连接。

23. 如权利要求 22 所述的一种金属键接的半导体封装方法,其特征在于,在步骤 1 中,所述芯片基座上设有至少一个基座凹槽,所述基座凹槽将芯片基座区分为多个芯片安装区域。

24. 如权利要求 23 所述的一种金属键接的半导体封装方法,其特征在于,在步骤 5 中,还包括从塑封体底部将基座与引脚间凹槽的底部断开,以分割芯片基座及引脚。

25. 一种金属键接的半导体封装方法,其特征在于,包括以下步骤:

步骤 1:提供一引线框架,所述引线框架包括芯片基座及引脚,所述芯片基座上设有至少一个基座凹槽,所述基座凹槽将芯片基座区分为多个芯片安装区域,所述引脚设置在芯片基座的周围,所述引脚与所述芯片基座连接在一起,且所述引脚与所述芯片基座之间设有基座与引脚间凹槽,所述基座与引脚间凹槽用以区分所述引脚与所述芯片基座;

步骤 2:提供至少一个芯片,所述芯片通过粘合剂设置在其对应的芯片安装区域上,所述芯片包括底部电极及多个顶部电极;

步骤 3:提供多个金属片,所述金属片一端与芯片顶部电极连接,其另一端设置在基座凹槽内,用于芯片之间的连接,所述金属片一端与芯片顶部电极连接,其另一端设置在基座与引脚间凹槽内,用于芯片与引脚之间的连接;

步骤 4:提供引线,所述引线连接芯片的顶部电极及引脚;

步骤 5:一塑封体,用以塑封芯片基座、引脚、多个芯片及金属片;

步骤 6:从塑封体底部将基座凹槽的底部切断,以将芯片基座分割为互不连接的芯片安装区域,从塑封体底部将基座与引脚间凹槽的底部切断,以分割芯片基座及引脚。

金属键接的半导体封装及其方法

技术领域

[0001] 本发明涉及一种半导体封装及其方法,尤其涉及一种金属键接的半导体封装及其方法。

背景技术

[0002] 封装对于芯片来说至关重要,它不仅起保护芯片和增强导热性能的作用,而且还是沟通芯片内部世界与外部电路的桥梁。目前,芯片制造规模的不断扩大以及巨大且快速成长的终端电子应用市场极大的推动了整个半导体封装产业的成长。为满足产品轻、薄、短、小与系统初步整合的需求,各样式的封装结构推陈出新。其中能符合轻薄短小与高密度要求的晶圆级封装渐渐受到重视。

[0003] 如图 1 所示,现有的封装包括引脚 1、芯片基座 2、粘合物 3、芯片 4、引线 5 及塑封体 6。其中,在芯片封装的开始阶段,芯片基座 2 与引脚 1 为断开的,芯片基座 2 与引脚 1 之间留有空隙。在芯片的封装过程中,将芯片基座 2 及引脚 1 放置在芯片安装设备上,然后将粘合物 3 涂覆在芯片基座 2 上,接着将芯片 4 设置在粘合物 3 上。此时由于芯片 4 对粘合物 3 的挤压作用,加剧了粘合物 3 向芯片基座 2 四周的溢出,粘合物 3 甚至会从芯片基座 2 与引脚 1 之间的空隙中流入芯片安装设备上,造成芯片安装设备的污染。

[0004] 现有技术中,芯片封装的开始阶段,除了芯片基座与引脚之间断开外,芯片基座与芯片基座之间也为断开状态,芯片基座与芯片基座之间也存有间隙,如图 2 所示,为现有技术中金属键接的半导体封装的截面示意图,该结构包括引脚 1'、芯片基座 2'、粘合物 3'、芯片 4' 及连接片 5'。如图 2 的第一行图形所示,芯片基座 2' 与芯片基座 2' 之间留有空隙 d1,芯片基座 2' 与引脚 1' 之间也留有空隙 d2。如图 2 的第二行图形所示,当在同样大小的芯片基座 2' 上增大芯片 4' 的面积时,会使芯片 4' 下面的粘合物 3' 向芯片基座 2' 的边缘溢出。如图 2 的第三行图形所示,粘合物 3' 甚至会流入芯片基座 2' 与芯片基座 2' 之间的空隙及芯片基座 2' 与引脚 1' 之间的空隙内,对芯片安装设备的污染。因而在实际的工艺制作中,为了避免上述粘合物的溢出对芯片安装设备造成的污染,基于不同的粘合物,规定了安装距离要求,即在规定了封装尺寸的前提下,减小芯片的面积,或者规定了芯片面积的前提下,增大封装尺寸。而该措施大大降低了半导体封装体内芯片的利用率。

发明内容

[0005] 本发明的目的是提供一种金属片键接的封装方法,该封装方法能有效的防止芯片安装时粘合物的溢出所造成的对芯片安装设备的污染,并且大大增加了封装体内芯片的利用率,降低了封装成本,并且该封装方法简单,易操作。

[0006] 为了达到上述目的,本发明提出的一种金属键接的半导体封装,包括:

[0007] 一引线框架,所述引线框架包括芯片基座及引脚,所述芯片基座上表面设置至少一个基座凹槽,所述基座凹槽将整个芯片基座区分为多个芯片安装区域,所述引脚设置在芯片基座附近;

[0008] 多个芯片,所述多个芯片通过粘合剂对应设置在芯片基座的各个芯片安装区域,所述芯片包括多个顶部电极;

[0009] 至少一个金属片,用于芯片之间的连接;

[0010] 一塑封体,塑封所述芯片基座、引脚、芯片及金属片。

[0011] 上述的一种金属键接的半导体封装,基座凹槽底部断开将芯片基座上的多个芯片安装区域分割为互不连接的芯片安装区域,凹槽底部断开宽度小于凹槽宽度。

[0012] 上述的一种金属键接的半导体封装,所述多个芯片包括第一芯片和第二芯片,所述多个芯片安装区域包括第一芯片安装区域和第二芯片安装区域,所述第一芯片设置在第一芯片安装区域上,所述第二芯片设置在第二芯片安装区域上,所述第二芯片包括底部电极并电连接至第二芯片安装区域。

[0013] 上述的一种金属键接的半导体封装,所述金属片的一端电连接第一芯片的顶部电极,其另一端设置在基座凹槽内靠近第二芯片安装区域的位置。

[0014] 上述的一种金属键接的半导体封装,所述基座凹槽底部断开将所述第一芯片安装区域和第二芯片安装区域分割为互不连接的芯片安装区域,凹槽底部断开宽度小于凹槽宽度。

[0015] 上述的一种金属键接的半导体封装,所述粘合剂从第一芯片安装区域上溢出到靠近第一芯片安装区域的基座凹槽的底部角落。

[0016] 上述的一种金属键接的半导体封装,所述粘合剂为导电粘合剂。

[0017] 本发明提供另外一种金属键接的半导体封装,包括:

[0018] 一引线框架,所述引线框架包括芯片基座及引脚,所述引脚设置在芯片基座附近,且所述引脚与所述芯片基座之间设有基座与引脚间凹槽,所述基座与引脚间凹槽底部断开将芯片基座及引脚分割为互不连接的芯片基座及引脚,凹槽底部断开宽度小于凹槽宽度,所述芯片基座上设有芯片安装区域;

[0019] 一通过粘合剂设置在芯片安装区域上的芯片,所述芯片包括数个顶部电极;

[0020] 一金属连接用于连接芯片的顶部电极及引脚;

[0021] 一塑封体,用以塑封芯片基座、引脚、芯片及金属连接。

[0022] 上述的一种金属键接的半导体封装,所述金属连接包括一金属片,所述金属片的一端连接芯片的顶部电极,另一端设置在所述基座与引脚间凹槽内靠近引脚的位置,用于芯片的顶部电极与引脚的连接。

[0023] 上述的一种金属键接的半导体封装,所述粘合剂从芯片安装区域上溢出到靠近芯片安装区域的基座与引脚间凹槽的底部角落。

[0024] 本发明还提供一种金属键接的半导体封装,包括:

[0025] 一引线框架,所述引线框架包括芯片基座及引脚,所述芯片基座上设有至少一个基座凹槽,所述基座凹槽将芯片基座区分为多个芯片安装区域,基座凹槽底部断开将芯片基座上的多个芯片安装区域分割为互不连接的芯片安装区域,所述引脚设置在芯片基座的附近,且所述引脚与所述芯片基座之间设有基座与引脚间凹槽,所述基座与引脚间凹槽底部断开将基座及引脚分割为互不连接的芯片基座及引脚,凹槽底部断开宽度小于凹槽宽度;

[0026] 多个芯片,所述芯片通过粘合剂设置在其对应的芯片安装区域上;

[0027] 多个金属连接用于芯片之间的连接及芯片与引脚之间的连接；

[0028] 一塑封体,用以塑封芯片基座、引脚、芯片及金属连接。

[0029] 上述的一种金属键接的半导体封装,所述粘合剂从芯片基座区上溢出到靠近芯片基座区的基座与引脚间凹槽的底部角落。

[0030] 上述的一种金属键接的半导体封装,所述金属连接包括一个金属片,所述的金属片一端设置在所述基座与引脚间凹槽内靠近引脚的位置,用于芯片的顶部电极与引脚的连接。

[0031] 本发明的一种金属键接的半导体封装方法,包括以下步骤:

[0032] 步骤1:提供一引线框架,所述引线框架包括芯片基座及引脚,在所述芯片基座上表面设置至少一个基座凹槽,所述基座凹槽将整个芯片基座区分为多个芯片安装区域,所述引脚设置在芯片基座的附近;

[0033] 步骤2:提供多个芯片,通过粘合物将所述多个芯片安装在对应的芯片基座的各个芯片安装区域,所述芯片包括多个顶部电极;

[0034] 步骤3:提供至少一个金属连接,用于连接芯片的顶部电极;

[0035] 步骤4:提供一塑封体,塑封所述芯片基座、引脚、芯片及金属连接;

[0036] 步骤5:将基座凹槽底部断开,从而将相互连接的芯片安装区域分割为互不连接的各个芯片安装区域,凹槽底部断开宽度小于凹槽宽度。

[0037] 上述的一种金属键接的半导体封装方法,在步骤2中,通过第一粘合物安装第一芯片在第一芯片安装区域上,所述第一粘合物从第一芯片安装区域上溢出到靠近第一芯片安装区域的基座凹槽的底部角落,通过第二粘合物安装第二芯片在第二芯片安装区域上,第二芯片包括一底部电极与第二芯片安装区域电学连接,所述第二粘合物从第二芯片安装区域上溢出到靠近第二芯片安装区域的基座凹槽的底部角落。

[0038] 上述的一种金属键接的半导体封装方法,在步骤3中,所述提供至少一个金属连接包括提供第一金属片,其一端连接第一芯片的一个顶部电极,其另一端设置在基座凹槽内靠近第二芯片安装区的位置,与第二芯片的底部电极电学连接。

[0039] 上述的一种金属键接的半导体封装方法,在步骤1中,所述引脚与所述芯片基座之间设有基座与引脚间凹槽。

[0040] 上述的一种金属键接的半导体封装方法,在步骤5中,还包括从塑封体底部将基座与引脚间凹槽的底部断开,以分割芯片基座及引脚。

[0041] 上述的一种金属键接的半导体封装方法,在步骤3中,提供第二金属片一端连接第二芯片的一个顶部电极,其另一端设置在基座与引脚间凹槽内靠近引脚的位置与引脚电学连接。

[0042] 本发明的一种金属键接的半导体封装方法,包括以下步骤:

[0043] 步骤1:提供一引线框架,所述引线框架包括芯片基座及引脚,所述引脚设置在芯片基座的附近,所述引脚与所述芯片基座连接在一起,且所述引脚与所述芯片基座之间设有基座与引脚间凹槽,所述芯片基座上设有芯片安装区域;

[0044] 步骤2:提供至少一芯片,通过粘合剂将所述芯片设置在芯片安装区域上,所述芯片包括数个顶部电极;

[0045] 步骤3:提供金属连接以连接芯片的顶部电极与引脚;

[0046] 步骤4:提供一塑封体,用以塑封芯片基座、引脚、芯片及金属连接;

[0047] 步骤5:从塑封体底部将基座与引脚间凹槽的底部断开,以分割芯片基座及引脚。

[0048] 上述的一种金属键接的半导体封装方法,在步骤2中,通过粘合物安装所述芯片在芯片基座上,所述粘合物从基座上溢出到靠近芯片基座的基座与引脚间凹槽的底部角落。

[0049] 上述的一种金属键接的半导体封装方法,在步骤3中,所述提供金属连接包括提供第一金属片一端连接第一芯片的一个顶部电极,其另一端设置在基座与引脚间凹槽内靠近引脚的位置,与引脚电学连接。

[0050] 上述的一种金属键接的半导体封装方法,在步骤1中,所述芯片基座上设有至少一个基座凹槽,所述基座凹槽将芯片基座区分为多个芯片安装区域。

[0051] 上述的一种金属键接的半导体封装方法,在步骤5中,还包括从塑封体底部将基座与引脚间凹槽的底部断开,以分割芯片基座及引脚。

[0052] 本发明的一种金属键接的半导体封装方法,包括以下步骤:

[0053] 步骤1:提供一引线框架,所述引线框架包括芯片基座及引脚,所述芯片基座上设有至少一个基座凹槽,所述基座凹槽将芯片基座区分为多个芯片安装区域,所述引脚设置在芯片基座的周围,所述引脚与所述芯片基座连接在一起,且所述引脚与所述芯片基座之间设有基座与引脚间凹槽,所述基座与引脚间凹槽用以区分所述引脚与所述芯片基座;

[0054] 步骤2:提供至少一个芯片,所述芯片通过粘合剂设置在其对应的芯片安装区域上,所述芯片包括底部电极及多个顶部电极;

[0055] 步骤3:提供多个金属片,所述金属片一端与芯片顶部电极连接,其另一端设置在基座凹槽内,用于芯片之间的连接,所述金属片一端与芯片顶部电极连接,其另一端设置在基座与引脚间凹槽内,用于芯片与引脚之间的连接;

[0056] 步骤4:提供引线,所述引线连接芯片的顶部电极及引脚;

[0057] 步骤5:一塑封体,用以塑封芯片基座、引脚、多个芯片及金属片;

[0058] 步骤6:从塑封体底部将基座凹槽的底部切断,以将芯片基座分割为互不连接的芯片安装区域,从塑封体底部将基座与引脚间凹槽的底部切断,以分割芯片基座及引脚。

[0059] 本发明金属片键接的封装方法由于采用上述技术方案,使之与现有技术相比,具有以下优点和积极效果:

[0060] 1、本发明的金属片键接的封装方法由于在芯片封装的开始阶段,使芯片基座之间以及芯片基座与引脚之间连接在一起,芯片基座之间以及芯片基座与引脚之间没有空隙暴露在芯片安装设备上,因此避免了芯片安装时,粘合物的溢出对芯片安装设备的污染。

[0061] 2、本发明的金属片键接的封装方法由于在芯片基座之间以及芯片基座与引脚之间连接的部位设置凹槽,防止了粘合物过量溢出而堆积以污染芯片的表面。

[0062] 3、本发明的金属片键接的封装方法简单易操作,制作成本低。

附图说明

[0063] 参考所附附图,以更加充分的描述本发明的实施例。然而,所附附图仅用于说明和阐述,并不构成对本发明范围的限制。

[0064] 图1为现有半导体封装结构的横截面视图。

- [0065] 图 2 为以三幅图说明粘合物溢出的现有半导体封装结构的横截面视图。
- [0066] 图 3 为实施例一的金属键接的半导体封装方法流程图。
- [0067] 图 4 为实施例一中所提供的引线框架的俯视图及横截面视图。
- [0068] 图 5 为实施例一中将芯片通过粘合物设置在引线框架上的俯视图及横截面视图。
- [0069] 图 6 为实施例一中用金属片键接芯片电极与引脚的俯视图及横截面视图。
- [0070] 图 7 为实施例一中用引线连接芯片电极及引脚的俯视图及横截面视图。
- [0071] 图 8 为实施例一中用塑封体塑封的俯视图及横截面视图。
- [0072] 图 9 为实施例一中在塑封体底部切割基座凹槽底面的俯视图及横截面视图。
- [0073] 图 10 为实施例二的金属键接的半导体封装方法流程图。
- [0074] 图 11 为实施例二中所提供引线框架的俯视图及横截面视图。
- [0075] 图 12 为实施例二中将芯片设置在引线框架上的俯视图及横截面视图。
- [0076] 图 13 为实施例二中用金属片键接芯片电极及引脚的俯视图及横截面视图。
- [0077] 图 14 为实施例二中用引线连接芯片电极与引脚的俯视图及横截面视图。
- [0078] 图 15 为实施例二中塑封体塑封的俯视图及横截面视图。
- [0079] 图 16 为实施例二中切割塑封体底部的基座与引脚间凹槽底面的俯视图及横截面视图。
- [0080] 图 17 为实施例三的金属键接的半导体封装结构的横截面视图。

具体实施方式

[0081] 实施例一：本发明提供一种金属片键接的封装方法，该封装方法的封装结构包括引线框架 110、粘合物 120、芯片 130、140、金属片 150、引线 160 及塑封体 170，该金属片键接的半导体封装流程图如图 3 所示，其具体的封装过程如下：

[0082] 如图 4 所示，首先提供一引线框架 110，引线框架 110 包括芯片基座 115 及多个引脚。图 4 中上一幅图为引线框架的俯视图，其下一幅图为沿上一幅图形中虚线位置的截面图。芯片基座 115 包括第一芯片安装区域 1151、第二芯片安装区域 1152 以及基座凹槽 1153，基座凹槽 1153 设置在芯片安装区域之间，可以区分各个芯片安装区域。在实际的应用中，芯片基座上可以设置多个芯片安装区域，并可设置多个基座凹槽加以区分。本实施例仅以在引线框架上设置两个芯片安装区域及一个基座凹槽为例。如图 4 所示，多个引脚还包括引脚 111、引脚 112、引脚 113 及引脚 114，其中引脚 111 与芯片基座 1151 连接，即引脚 111 与芯片底部电极导电连接；引脚 112、113 及 114 分别断开一个间距设置在芯片基座 115 的两边，这些引脚分别与芯片的电极对应。

[0083] 如图 5 所示，由于本实施例中引线框架上仅设置两个芯片安装区域，因此提供两个芯片。两个芯片分别为第一芯片 130 及第二芯片 140，第一芯片 130 及第二芯片 140 分别以高端金属氧化物半导体场效应晶体管 (HS MOSFET) 及低端金属氧化物半导体场效应晶体管 (LS MOSFET) 为例。HS MOSFET 及 LS MOSFET 分别包括顶部源极、栅极以及底部漏极。通过粘合物 120 将第一芯片 130 和第二芯片 140 分别设置在第一芯片安装区域 1151 及第二芯片安装区域 1152 上，粘合物 120 起导电粘结的作用。优选地，该粘合物 120 为导电银浆。在具体的工艺操作中，首先将导电银浆涂布在芯片安装区域上，然后将芯片设置在导电银浆上。通常情况下，导电银浆会在芯片安装区域上溢出，尤其是芯片放置在导电银浆上之

后,芯片的重力会加剧导电银浆的溢出。在本实施例中,如图5所示,导电银浆将会慢慢溢出流向基座凹槽1153内。从第一芯片安装区域1151溢出的粘合物累积在基座凹槽靠近第一芯片安装区域的底部角落,从第二芯片安装区域1152溢出的粘合物累积在基座凹槽靠近第二芯片安装区域的底部角落。现有技术中,由于芯片安装区域之间为断开的,导电银浆会从芯片安装区域溢出并通过安装区域之间的空隙,进而污染设置在引线框架下面的芯片安装设备,因此在进行芯片封装时,要考虑芯片与芯片安装区域边缘的间距,从而限制了芯片封装的尺寸。在本实施例中,芯片安装区域之间的基座凹槽结构收集了溢出的粘合物,防止其流入芯片安装设备,芯片边缘到芯片安装区域边缘的距离一般大于3mils即可,而传统的芯片边缘到芯片安装区域边缘的距离一般需要大于8~10mils。因此本发明中封装体内芯片的利用率有明显提高。

[0084] 如图6所示,芯片设置在芯片安装区域上之后,提供一金属片150,金属片150的一端1501设置在第一芯片130的顶部源极上,其另一端1502设置在基座凹槽153内靠近第二芯片140的位置。在现有封装技术中,由于没有设置基座凹槽,金属片150的一端1502与第二芯片140共同设置在第二芯片安装区域1152上。为防止金属片150的一端1502下部的粘合物与第二芯片140下部的粘合物产生溢出而堆积,甚至造成粘合物的攀爬而影响芯片表面的电路性能,金属片150的一端1502与第二芯片140之间具有一定的设置距离的需要。而在本实施例中,金属片150的一端1502设置在基座凹槽1153内,基座凹槽1153具有一定的高度,再加上第二芯片140本身的厚度,金属片的一端1502下部及第二芯片140下部的粘合物的溢出产生攀爬至第二芯片140表面而影响电路性能的可能性降低。因此金属片的一端1502与第二芯片140之间的距离可缩短,第一芯片1501与第二芯片1502之间的距离也可缩短。在本实施例中,芯片边缘到芯片边缘的距离大于5mils即可适合封装,而在传统的封装中,芯片边缘到芯片边缘的距离需大于20mils,由此可见,本实施例中的凹槽结构提高了封装体中芯片的利用率,节约了成本。此外金属片150也可由引线或带状连接线替代。

[0085] 如图7所示,提供引线160用于芯片电极的连接,第一芯片130与引脚111导电连接;第一芯片130的顶部栅极通过引线160与引脚113连接;第二芯片140的顶部源极通过引线160与引脚112连接;第二芯片140的顶部栅极通过引线160与引脚114连接。

[0086] 如图8所示,引线连接结束后,采用塑封体170对该封装结构进行封装。

[0087] 如图9所示,塑封结束后,从塑封体170的底部切断基座凹槽1153的底部,从而分割第一芯片安装区域1151及第二芯片安装区域1152,以完成芯片的封装。凹槽底部断开宽度应小于凹槽宽度,以保留足够的底部接纳金属片150的一个终端。

[0088] 在本实施例中,第一芯片130及第二芯片140分别为MOSFET芯片。第一芯片130及第二芯片140也可分别是一集成电路控制芯片和一MOSFET芯片,或其它集成电路芯片的组合。芯片的底部可设电极也可不设电极,同时根据不同的芯片可选用不同的导电或绝缘粘合物。第一芯片可选用第一粘合物,第二芯片可选用第二粘合物。第一粘合物和第二粘合物可以相同也可以不同。

[0089] 实施例二、本发明提供一种金属片键接的封装方法,该封装结构包括引线框架210、粘合物220、芯片230、金属片240、引线250及塑封体260,本发明的半导体封装方法流程图如图10所示,其具体封装步骤如下:

[0090] 如图 11 所示,提供一引线框架 210,引线框架 210 包括引脚及芯片基座 211。引脚包括两组与芯片基座 211 连接在一起并分别设置在芯片基座 211 两边的引脚 212、引脚 213 以及与芯片基座 211 断开设置的引脚 214。如图 1 所示,在芯片基座 211 与引脚 213 之间还设有一个基座与引脚间凹槽 215,基座与引脚间凹槽 215 将芯片基座 211 与引脚 213 之间区分开来。

[0091] 如图 12 所示,提供一芯片 230,将芯片 230 通过粘合物 220 设置在芯片基座 211 上,溢出的粘合物 220 可流入基座与引脚间凹槽 215,并累积在基座与引脚间凹槽靠近基座的底部角落,从而避免了对芯片安装设备的连接,芯片 230 的边缘亦可尽可能的靠近芯片基座 211 的边缘。同时根据不同的芯片可选用不同的导电或绝缘粘合物。

[0092] 如图 13 所示,用金属片 240 连接芯片的顶部电极及引脚,芯片以功率金属氧化物半导体为例,该顶部电极为源极,金属片 240 的一端 2401 设置在芯片的顶部源极上,金属片 240 的另一端 2401 设置在凹槽内靠近引脚的部位,与引脚导电连接。此外金属片 240 也可由引线或带状连接线替代。

[0093] 如图 14 所示,用引线 250 连接芯片 230 的顶部栅极与引脚 214。如图 15 所示,接着用塑封体 260 塑封引线框架、芯片、金属片及引脚。塑封完毕后,如图 16 所示,在塑封体底部,切断基座与引脚间凹槽 215 的底边,从而断开芯片基座 211 与引脚 213 之间的连接,以完成整个封装工艺。凹槽底部断开宽度应小于凹槽宽度,以保留足够的底部以接纳金属片 240 的终端 2401。在本实施例中,塑封之前将芯片基座及引脚连接在一起,并通过基座与引脚间凹槽区分,基座与引脚间凹槽保护芯片安装设备不受粘合物的污染,从而允许减小芯片基座与引脚之间的距离,提高了封装中芯片的利用率。在本实施例中,芯片 230 可以是 MOSFET 芯片或其它任何集成电路芯片。芯片的底部可设电极也可不设电极,同时根据不同的芯片可选用不同的导电或绝缘粘合物。

[0094] 实施例三、上述实施例一是封装结构在塑封之前将芯片基座上的每个芯片安装区域连接在一起,以基座凹槽加以区分,塑封结束后,对基座凹槽进行切割以完成整个封装过程。实施例二是封装结构在塑封之前将芯片基座与引脚连接在一起,以基座与引脚间凹槽加以区分,塑封结束后,对基座与引脚间凹槽进行切割以完成整个封装过程。在具体的封装过程中,可将实施例一和实施例二结合起来。如图 17 所示,用金属片代替引线连接芯片电极与引脚,引线框架 310 中的芯片基座 311 之间以及芯片基座 311 与引脚 312 之间都连接在一起,并分别以基座凹槽 313、基座与引脚间凹槽 314 区分,在芯片安装完毕以及塑封体塑封完毕后,再将基座凹槽 313、基座与引脚间凹槽 314 切断以完成整个封装。凹槽底部断开宽度应小于凹槽宽度。

[0095] 在该实施例的芯片安装过程中,同样避免由粘合物的溢出而引起芯片安装设备的污染,并且更大限度的提高了封装体内可封装的芯片的面积,或者更大限度的减小了芯片的封装尺寸,降低了封装成本。

[0096] 当然,必须认识到,上述介绍是有关本发明优选实施例的说明,只要不偏离随后所附权利要求所显示的精神和范围,本发明还存在着许多修改。

[0097] 本发明决不是仅局限于上述说明或附图所显示的细节和方法。本发明能够拥有其它的实施例,并可采用多种方式予以实施。另外,大家还必须认识到,这里所使用的措辞和术语以及文摘只是为了实现介绍的目的,决不是仅仅局限于此。

[0098] 正因为如此,本领域的技术人员将会理解,本发明所基于的观点可随时用来作为实施本发明的几种目标而设计其它结构、方法和系统。所以,至关重要的是,所附的权利要求将被视为包括了所有这些等价的建构,只要它们不偏离本发明的精神和范围。

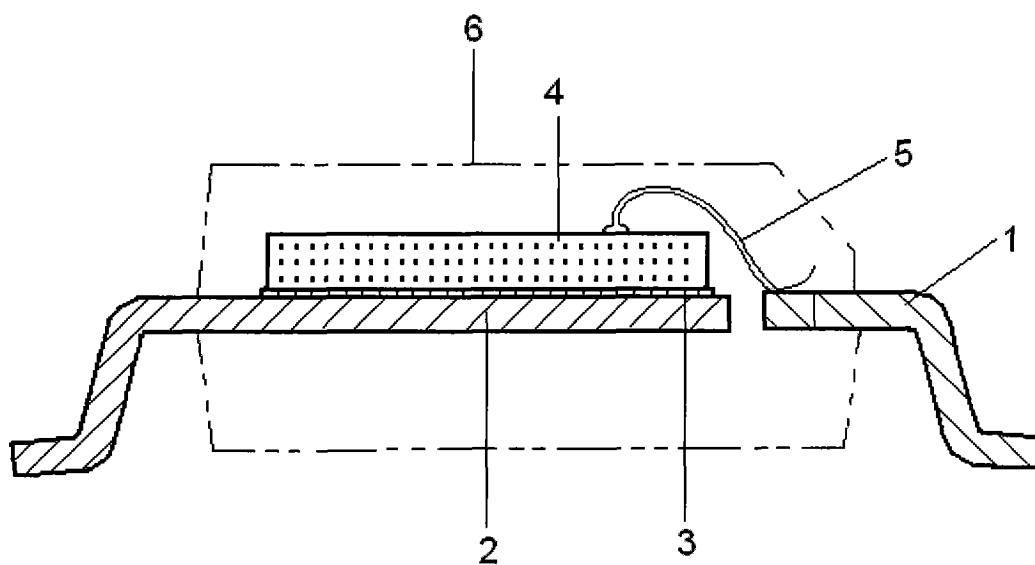


图 1

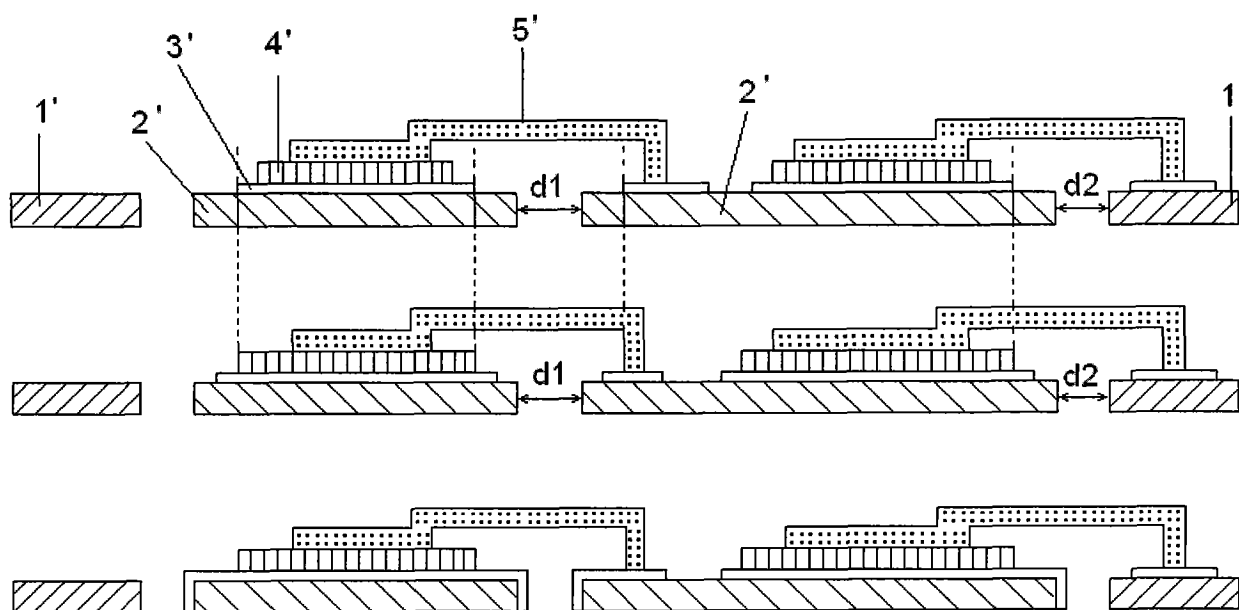


图 2

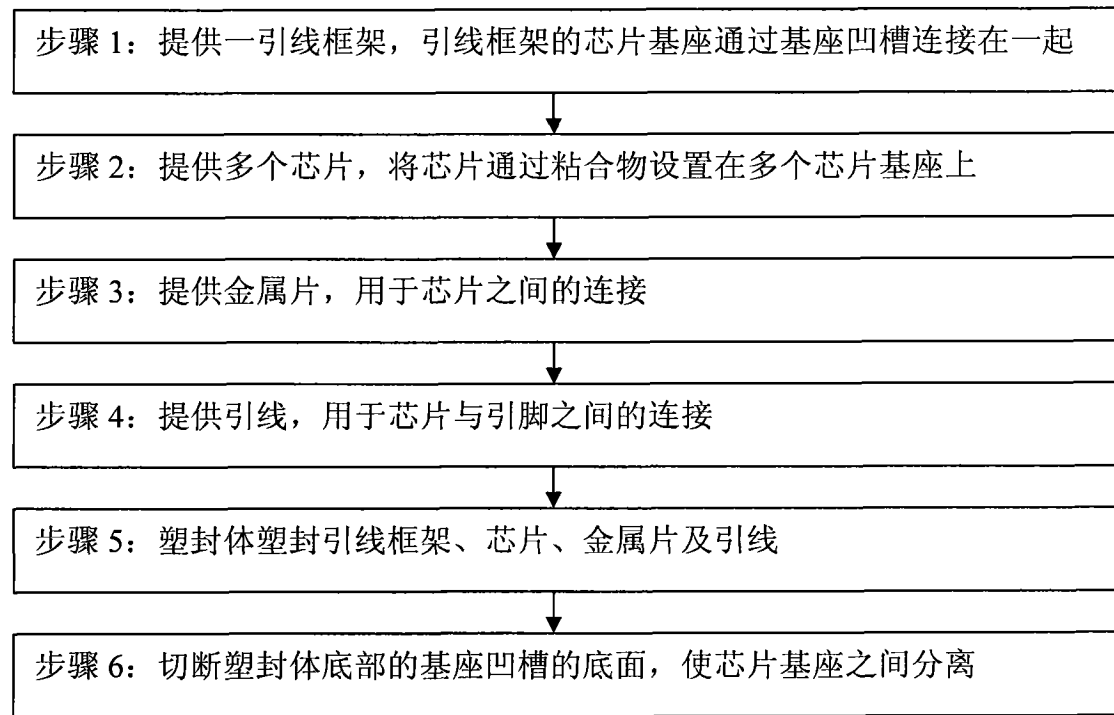


图 3

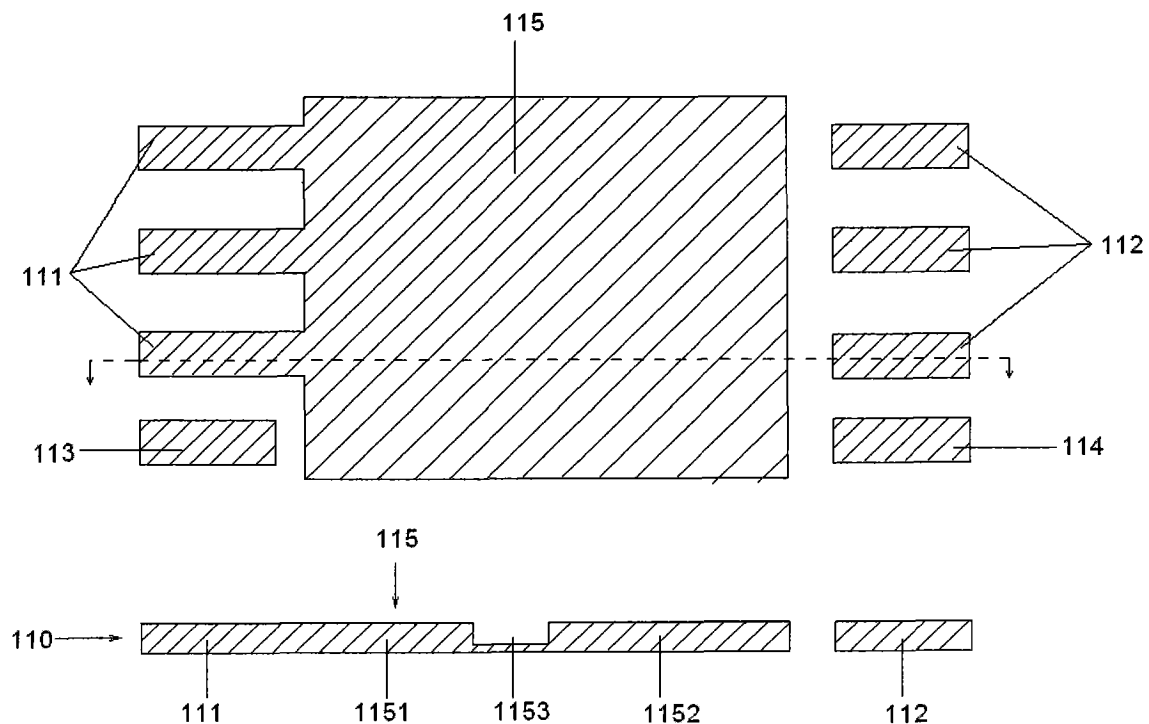


图 4

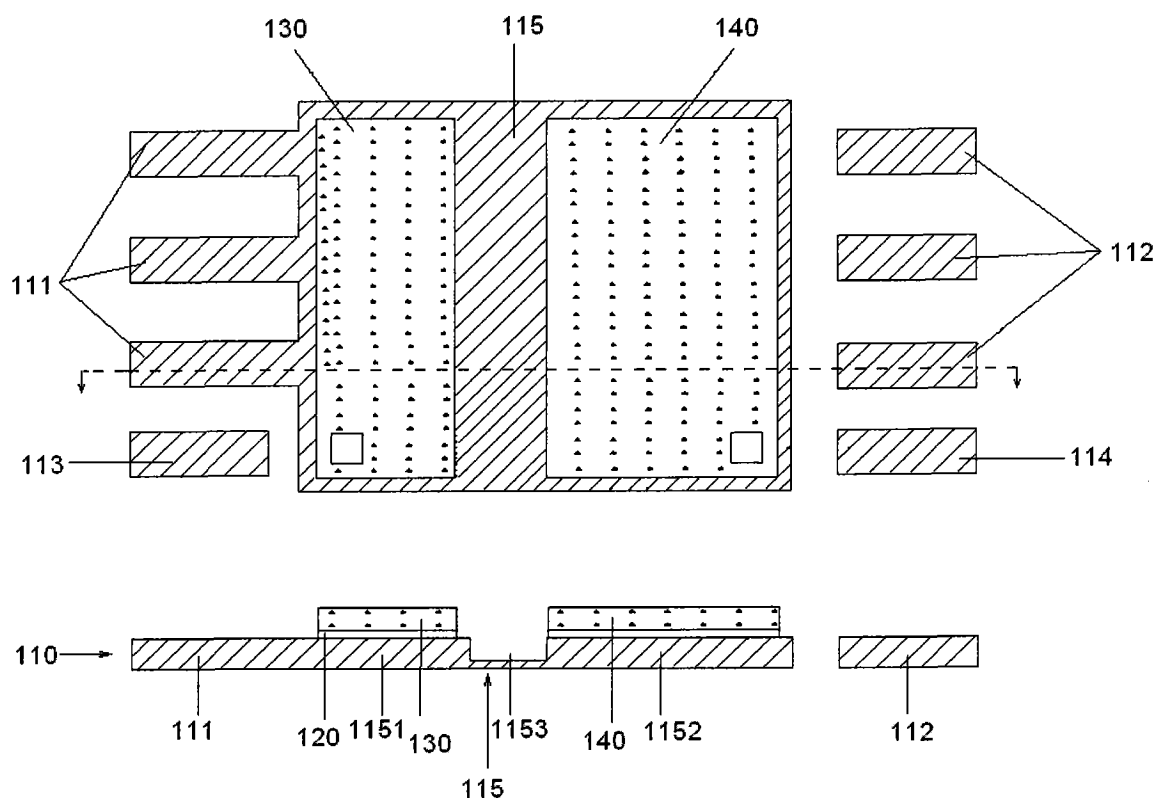


图 5

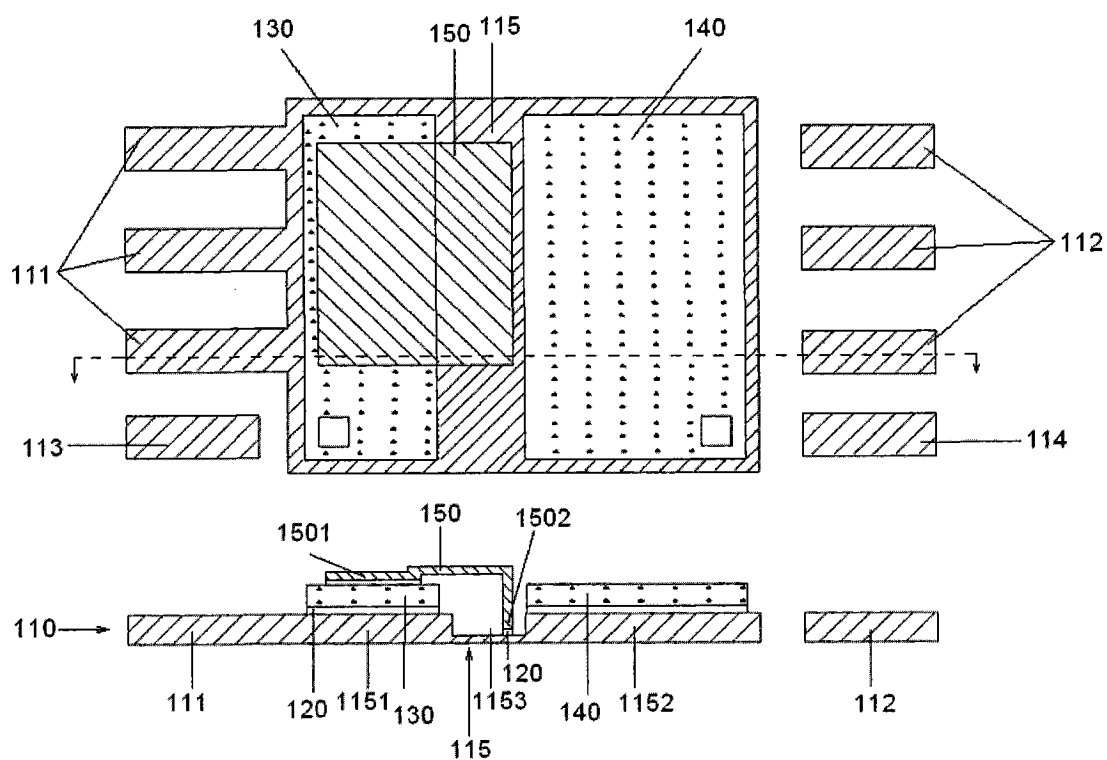


图 6

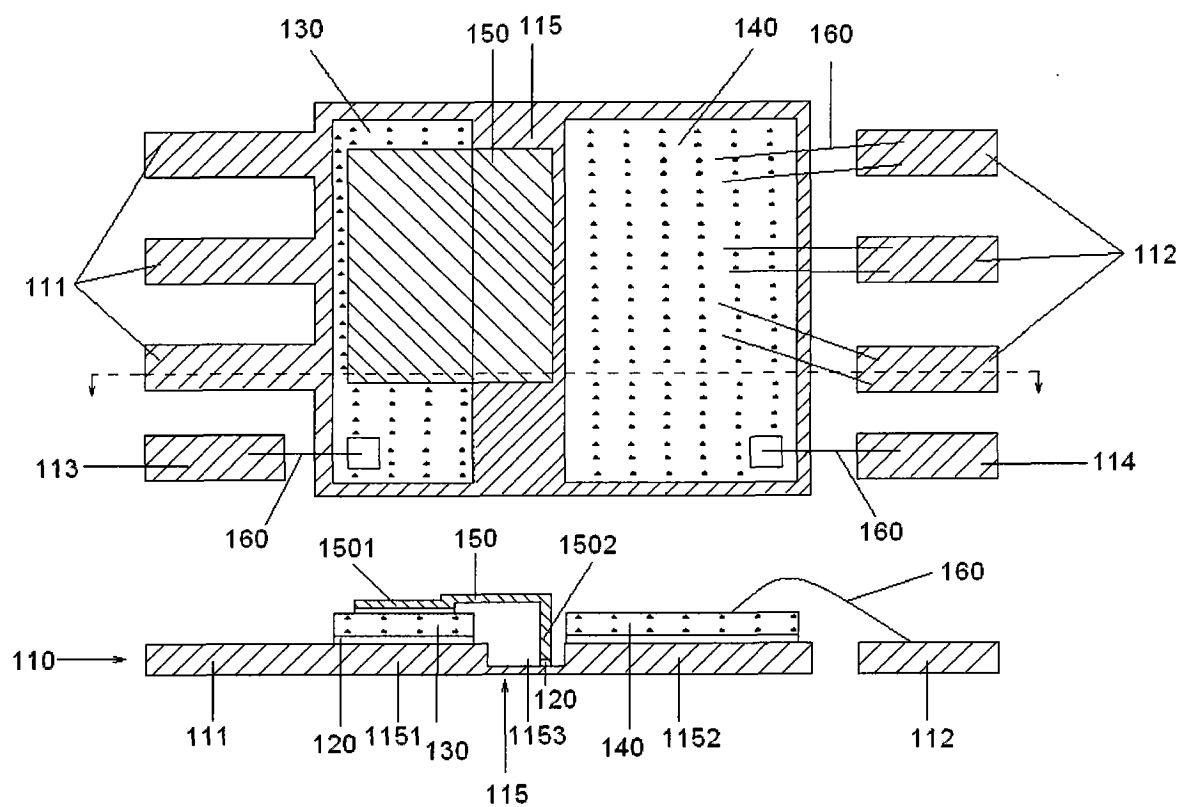


图 7

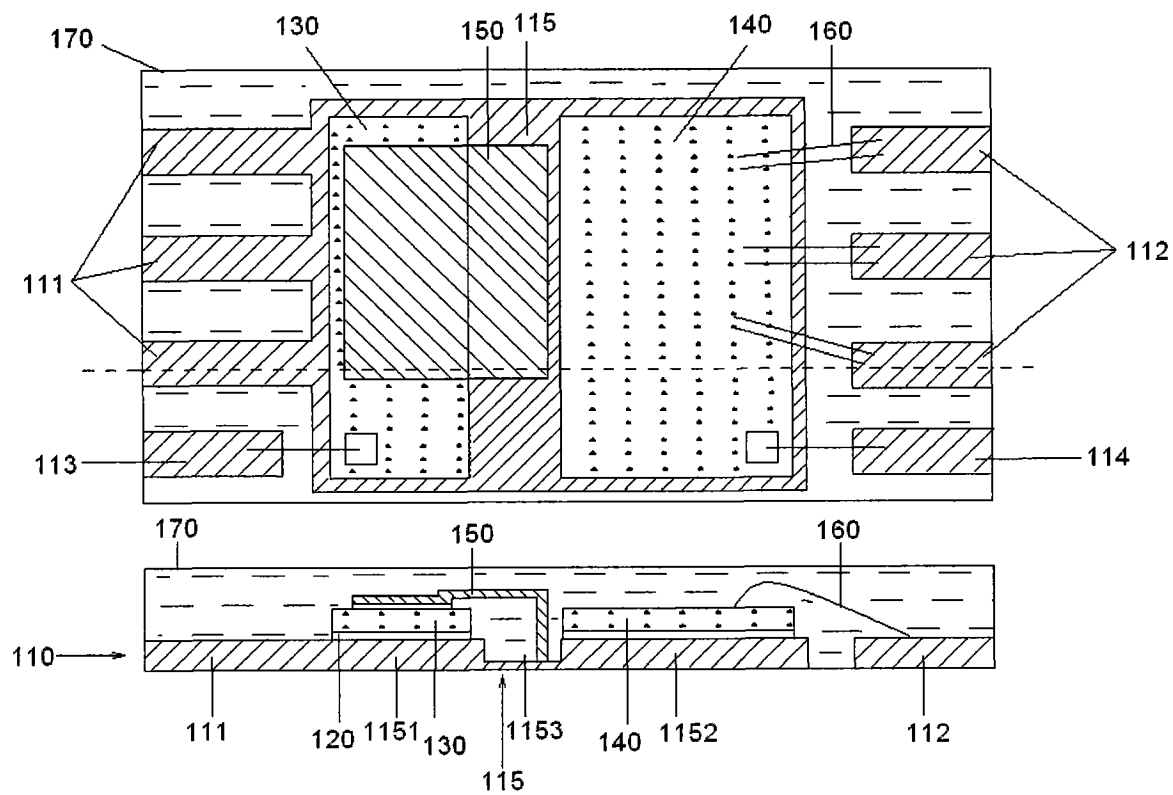


图 8

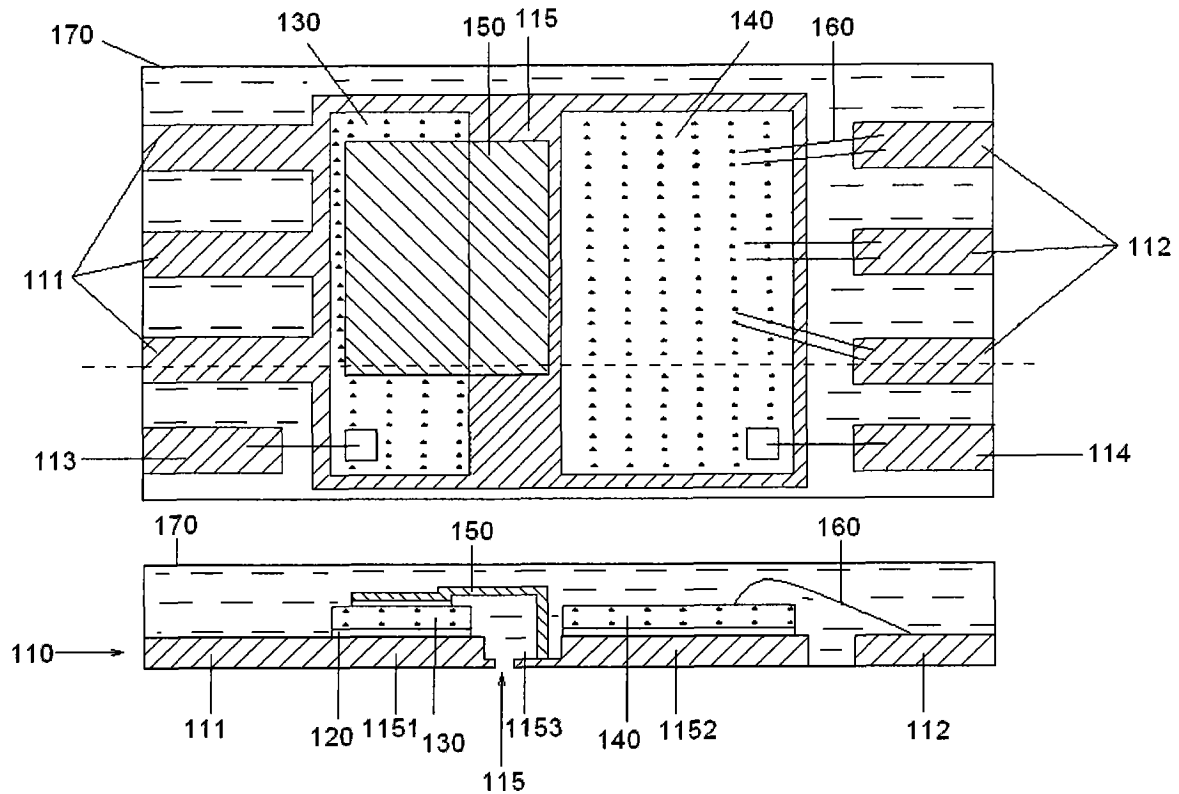


图 9

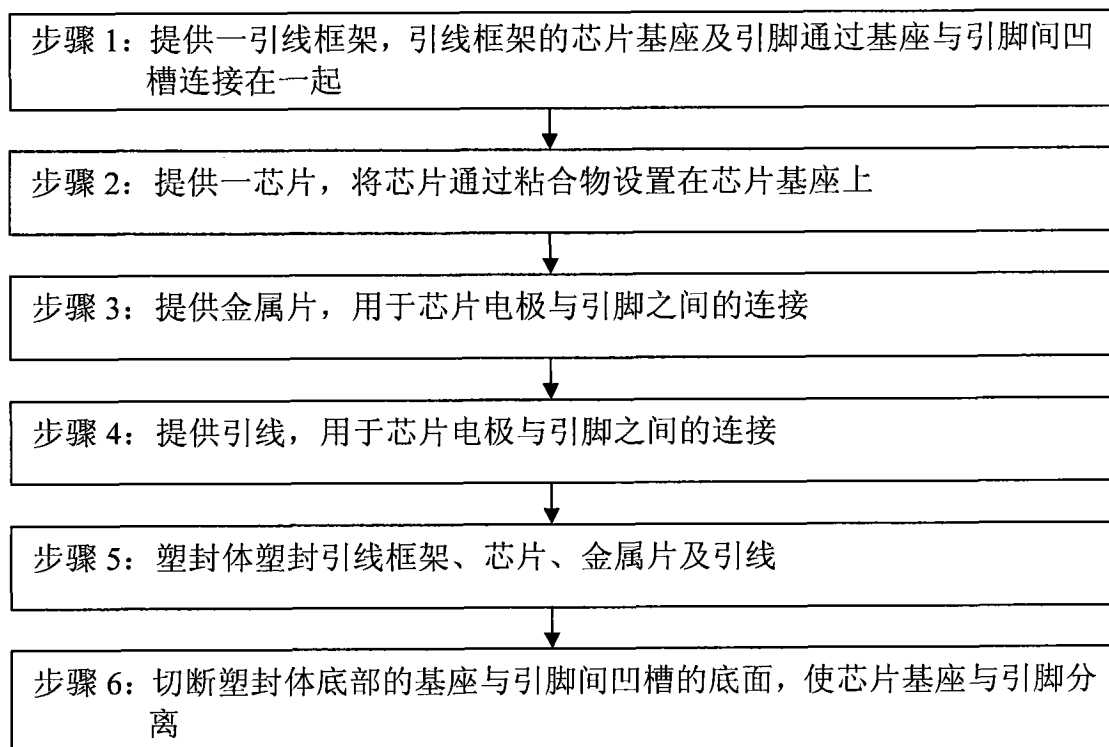


图 10

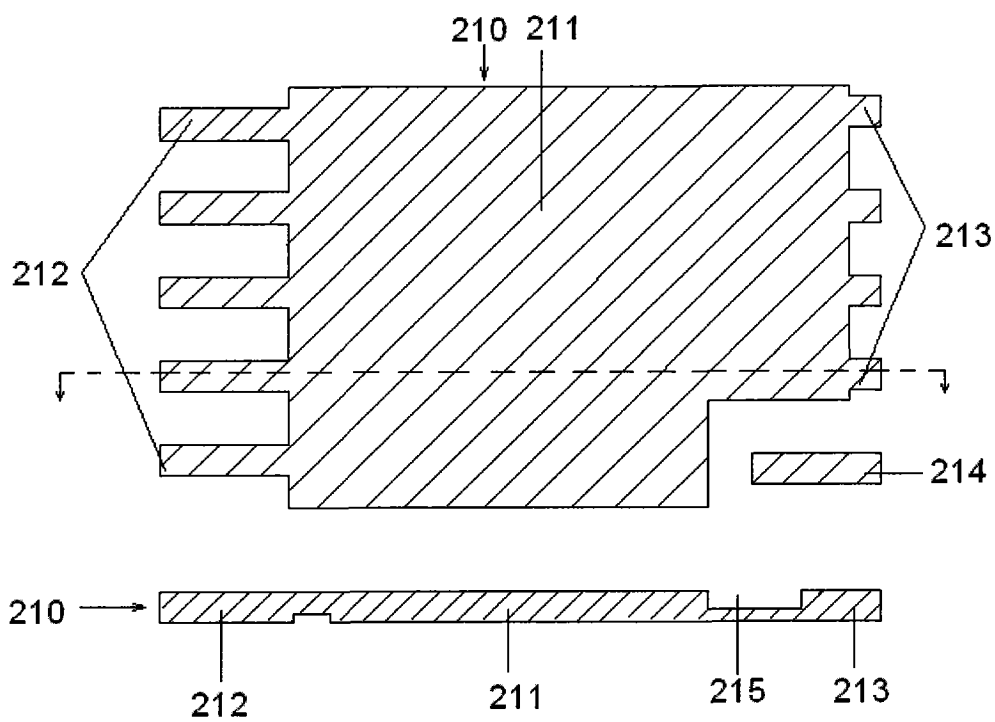


图 11

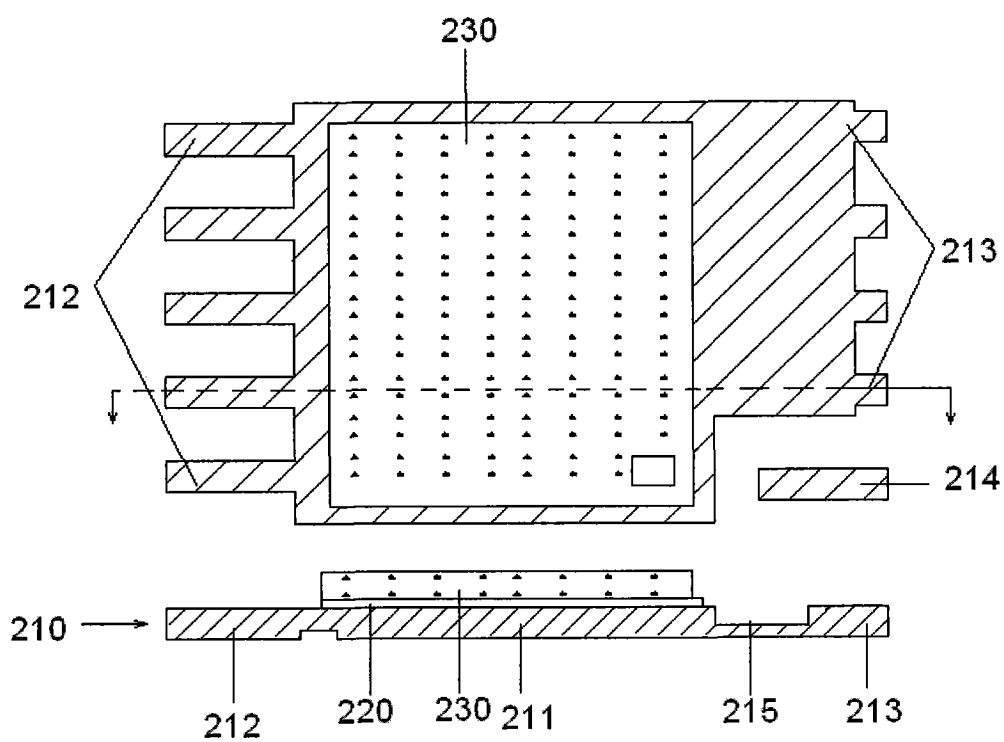


图 12

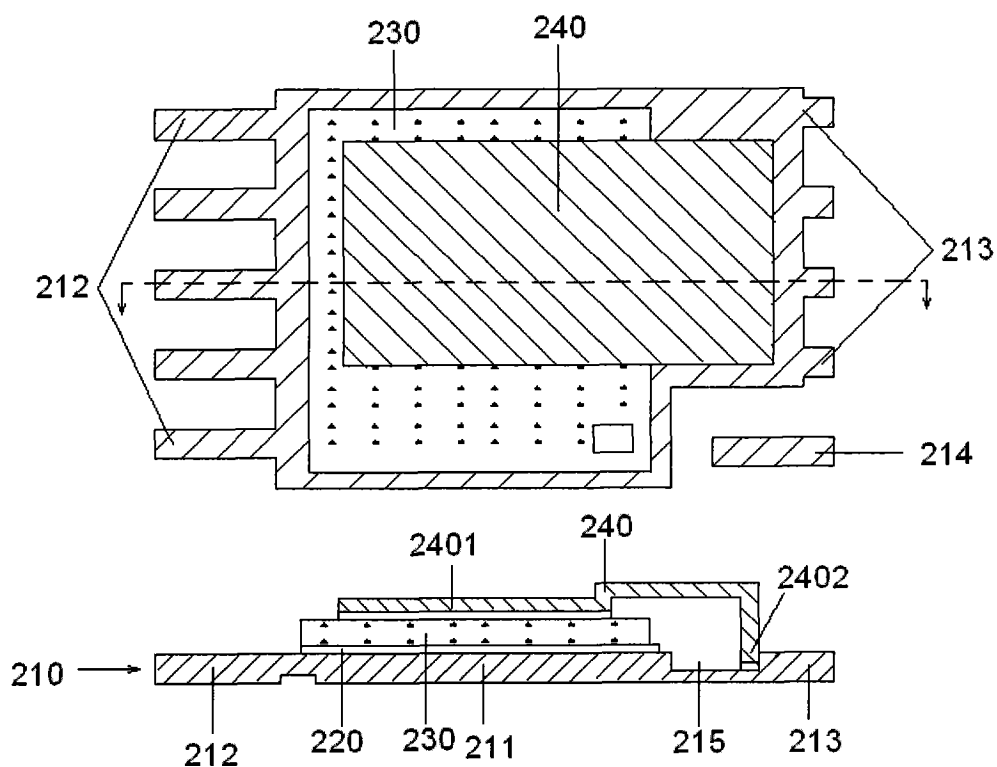


图 13

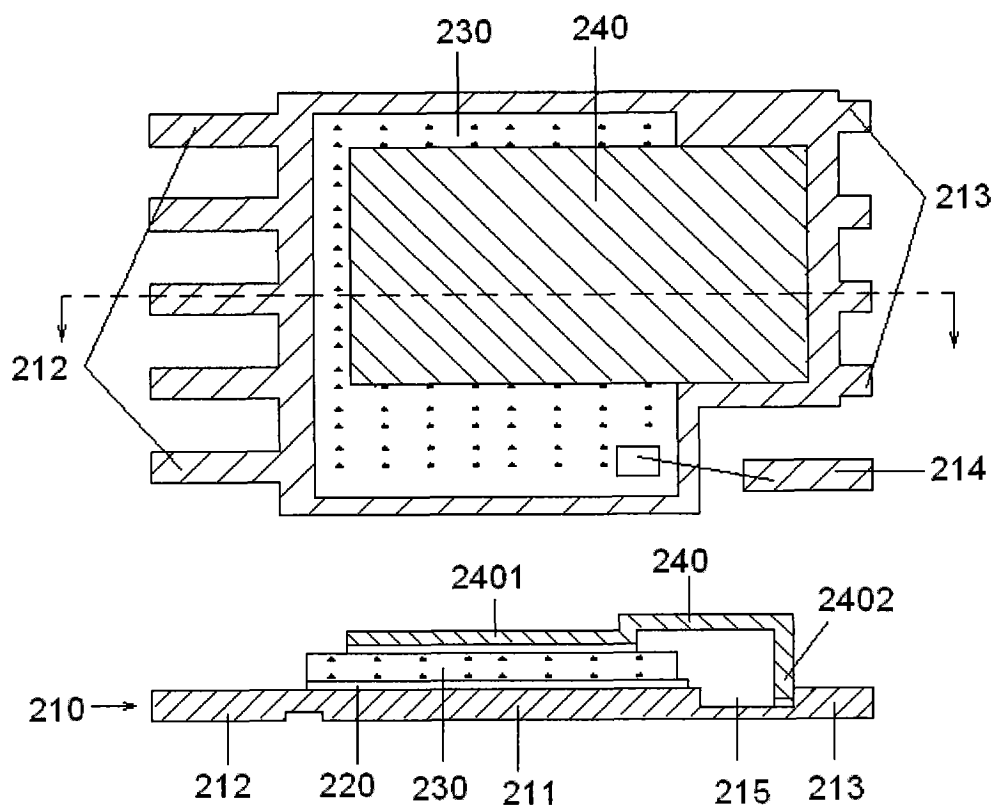


图 14

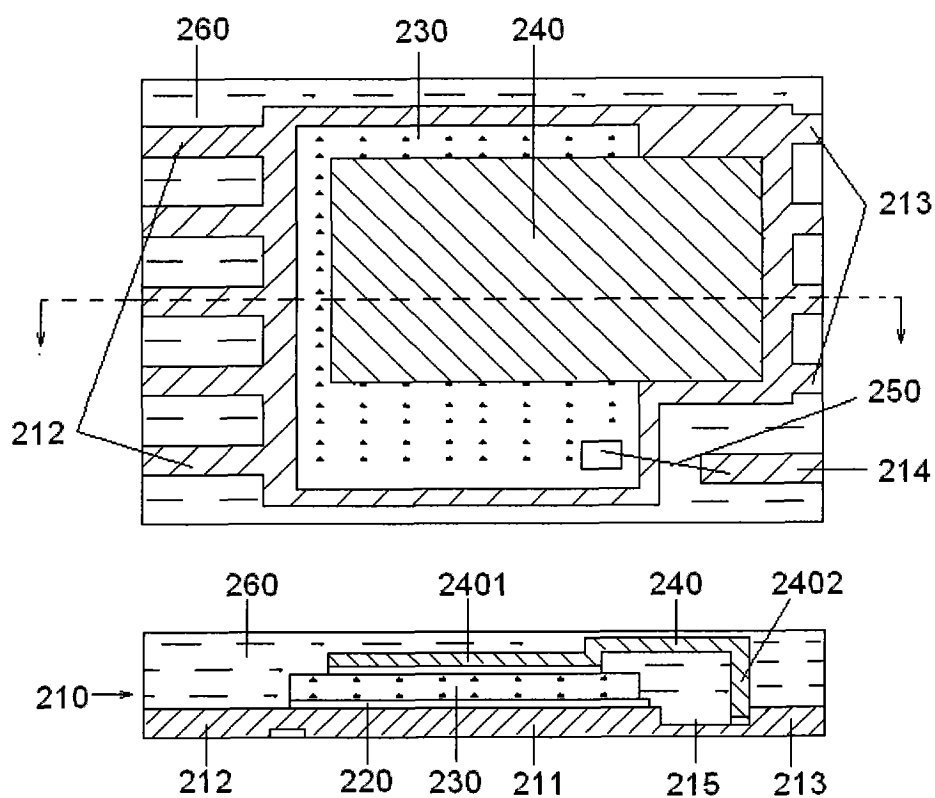


图 15

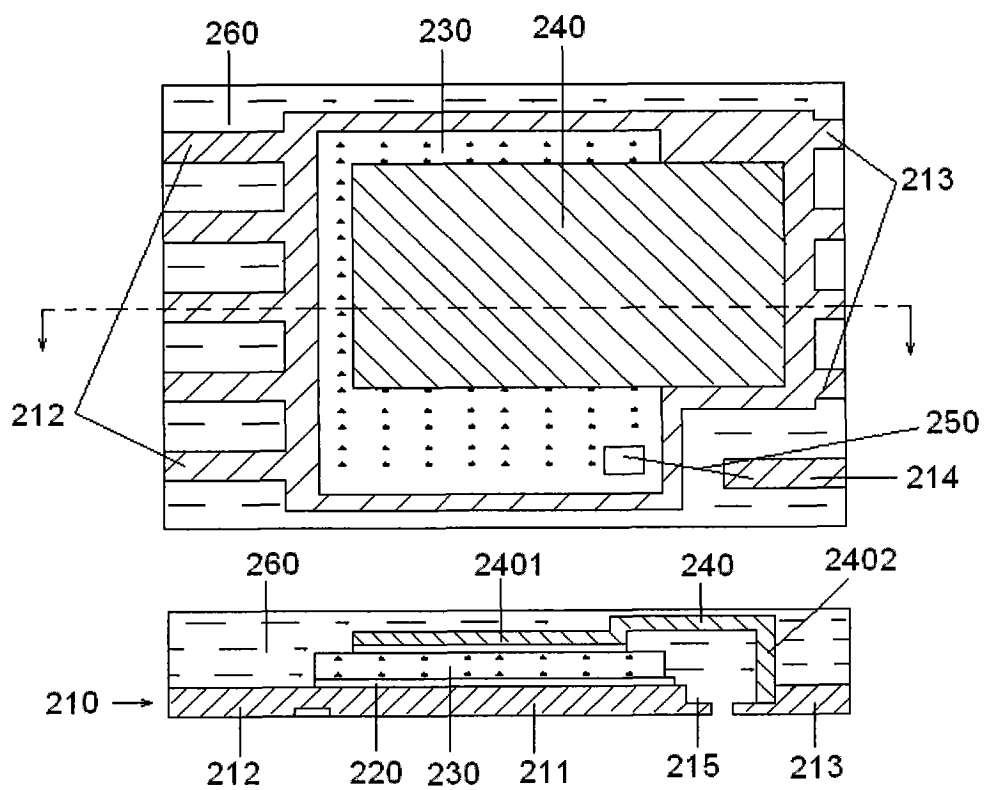


图 16

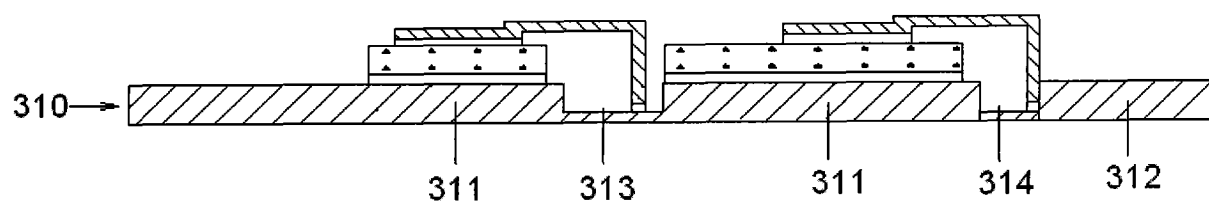


图 17