

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-223173

(P2009-223173A)

(43) 公開日 平成21年10月1日(2009.10.1)

(51) Int.Cl.	F I	テーマコード (参考)
<b>G09G 3/36 (2006.01)</b>	G09G 3/36	2H093
<b>G09G 3/20 (2006.01)</b>	G09G 3/20 611J	2H193
<b>G02F 1/133 (2006.01)</b>	G09G 3/20 624D	5C006
	G09G 3/20 624E	5C080
	G09G 3/20 642A	

審査請求 未請求 請求項の数 7 O L (全 20 頁) 最終頁に続く

(21) 出願番号 特願2008-69616 (P2008-69616)  
 (22) 出願日 平成20年3月18日 (2008. 3. 18)

(71) 出願人 304053854  
 エプソンイメージングデバイス株式会社  
 長野県安曇野市豊科田沢6925  
 (74) 代理人 110000752  
 特許業務法人朝日特許事務所  
 (72) 発明者 山崎 克則  
 長野県安曇野市豊科田沢6925 エプソン  
 イメージングデバイス株式会社内  
 (72) 発明者 平林 幸哉  
 長野県安曇野市豊科田沢6925 エプソン  
 イメージングデバイス株式会社内  
 (72) 発明者 清水 公司  
 長野県安曇野市豊科田沢6925 エプソン  
 イメージングデバイス株式会社内  
 Fターム(参考) 2H093 NA16 NC18 ND10 ND60  
 最終頁に続く

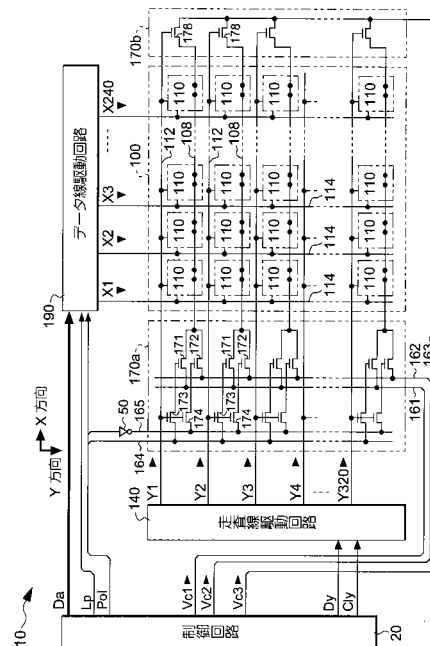
(54) 【発明の名称】 電気光学装置、駆動回路および電子機器

(57) 【要約】

【課題】 コモン電極108の電圧を変化させる構成において横方向に発生する表示むらを抑える。

【解決手段】 画素110は、一端が画素電極に接続され他端がコモン電極108に接続された画素容量とを含み、コモン電極108は、1~320行のそれぞれに対応して設けられる。ある行に対する走査線112の選択期間において当該行に対応するコモン電極108に対し、当該行の画素に対して正極性書込が指定されるのであれば、TFT171、178をオンさせて、それぞれ電圧Vslを両端側から印加し、当該行の画素に対して負極性書込が指定されるのであれば、TFT172、178をオンさせて、それぞれ電圧Vshを両端側から印加する。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

複数の走査線と、  
複数のデータ線と、  
前記複数の走査線に対応して設けられた複数の共通電極と、  
前記複数の走査線と前記複数のデータ線との交差に対応して設けられ、  
各々は、  
一端が前記データ線に接続されるとともに、前記走査線が選択されたときに前記一端と他端との間でオン状態となる画素スイッチング素子と、  
一端が前記画素スイッチング素子の他端に接続され、他端が前記共通電極に接続された画素容量と、  
を含む画素と、  
を有する電気光学装置の駆動回路であって、  
前記複数の走査線を所定の順番で選択する走査線駆動回路と、  
一の走査線が選択される期間において当該一の走査線に対応する共通電極に対し、  
当該一の走査線に対応する画素に対して前記画素電極が前記共通電極の電位よりも高位側となるような正極性が指定されたときに、前記複数の画素の配列領域に対して一端側および他端側からそれぞれ第 1 電圧を印加し、  
当該一の走査線に対応する画素に対して前記画素電極が前記共通電極の電位よりも低位側となるような負極性が指定されたときに、前記複数の画素の配列領域に対して一端側および他端側から、それぞれ前記第 1 電圧よりも高位の第 2 電圧を印加する  
共通電極駆動回路と、  
当該一の走査線に対応する画素に対し、当該画素の階調および極性に応じた電圧のデータ信号を、前記データ線を介して供給するデータ線駆動回路と、  
を具備することを特徴とする電気光学装置の駆動回路。

## 【請求項 2】

前記共通電極駆動回路は、  
前記複数の共通電極の各々に対応して、第 1 トランジスタ、第 2 トランジスタおよび供給トランジスタの組を有し、  
一の共通電極に対応する前記第 1 トランジスタ、第 2 トランジスタおよび供給トランジスタのうち、  
前記第 1 トランジスタは、そのソース電極が前記第 1 電圧を給電する第 1 給電線に接続され、前記第 2 トランジスタは、そのソース電極が前記第 2 電圧を給電する第 2 給電線に接続され、  
前記第 1 トランジスタのドレイン電極および前記第 2 トランジスタのドレイン電極が前記複配列領域に対して当該一の共通電極の一端側に接続され、  
前記供給トランジスタは、そのゲート電極が当該一の共通電極に対応する走査線に接続され、そのソース電極が第 3 給電線に接続され、そのドレイン電極が前記配列領域に対して当該一の共通電極の他端側に接続され、  
当該一の走査線が選択される期間において当該一の走査線に対応する画素に対し、  
前記正極性が指定されたときに前記第 1 トランジスタがオンし、前記第 3 給電線に前記第 1 電圧が給電され、  
前記負極性が指定されたときに前記第 2 トランジスタがオンし、前記第 3 給電線に前記第 2 電圧が給電される  
ことを特徴とする請求項 1 に記載の電気光学装置の駆動回路。

## 【請求項 3】

前記共通電極駆動回路は、  
当該一の走査線が選択される画素に対して前記正極性が指定されたとき、当該一の走査線に対応する共通電極に対し、当該一の走査線の選択終了後においても前記第 1 電圧を印加し、

当該一の走査線が選択される画素に対して前記負極性が指定されたとき、当該一の走査線に対応するコモン電極に対し、当該一の走査線の選択終了後においても前記第 2 電圧を印加する

ことを特徴とする請求項 1 に記載の電気光学装置の駆動回路。

【請求項 4】

前記一の走査線が選択される期間において、当該一の走査線に対応するコモン電極の電圧を検出するとともに、

当該一の走査線に対応する画素に対して前記正極性が指定されるとき、当該一のコモン電極が前記第 1 電圧となるように制御する一方、

当該一の走査線に対応する画素に対して前記負極性が指定されるとき、当該一のコモン電極が前記第 2 電圧となるように制御するコモン電極電圧制御回路を、さらに有する

ことを特徴とする請求項 1 に記載の電気光学装置の駆動回路。

【請求項 5】

前記コモン電極電圧制御回路は、

当該一の走査線に対応するコモン電極の電圧を前記配列領域に対して一端側および他端側のそれぞれにおいて検出するとともに、

当該選択される走査線に対応するコモン電極の電圧制御を前記配列領域に対して一端側および他端側のそれぞれにおいて実行する

ことを特徴とする請求項 4 に記載の電気光学装置の駆動回路。

【請求項 6】

複数の走査線と、

複数のデータ線と、

前記複数の走査線に対応して設けられた複数のコモン電極と、

前記複数の走査線と前記複数のデータ線との交差に対応して設けられ、

各々は、

一端が前記データ線に接続されるとともに、前記走査線が選択されたときに前記一端と他端との間でオン状態となる画素スイッチング素子と、

一端が前記画素スイッチング素子の他端に接続され、他端が前記コモン電極に接続された画素容量と、

を含む画素と、

前記複数の走査線を所定の順番で選択する走査線駆動回路と、

一の走査線が選択される期間において当該一の走査線に対応するコモン電極に対し、

当該一の走査線に対応する画素に対して前記画素電極が前記コモン電極の電位よりも高位側となるような正極性が指定されたときに、前記複数の画素の配列領域に対して一端側および他端側からそれぞれ第 1 電圧を印加し、

当該一の走査線に対応する画素に対して前記画素電極が前記コモン電極の電位よりも低位側となるような負極性が指定されたときに、前記複数の画素の配列領域に対して一端側および他端側から、それぞれ前記第 1 電圧よりも高位の第 2 電圧を印加する

コモン電極駆動回路と、

当該一の走査線に対応する画素に対し、当該画素の階調および極性に応じた電圧のデータ信号を、前記データ線を介して供給するデータ線駆動回路と、

を具備することを特徴とする電気光学装置。

【請求項 7】

請求項 6 に記載の電気光学装置を有することを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶などの電気光学装置においてコモン電極の電圧を変化させる場合に、横方向に発生する表示むらを抑える技術に関する。

【背景技術】

10

20

30

40

50

## 【 0 0 0 2 】

液晶などの電気光学装置では、走査線とデータ線との交差に対応して画素容量（液晶容量）が設けられる。この画素容量を交流駆動するとき、データ線の電圧振幅を抑えるためにコモン電極を走査線毎に個別化するとともに、走査線を選択するとき当該選択走査線に対応するコモン電極を書込極性に応じた2値電圧のいずれかとする技術が知られている（特許文献1参照）。

【特許文献1】特開2005-300948号公報参照

【発明の開示】

【発明が解決しようとする課題】

## 【 0 0 0 3 】

しかしながら、この技術では、コモン電極を走査線毎に個別化したことに伴って、横方向の表示むらが発生しやすい。

本発明は、このような事情に鑑みてなされたもので、その目的の1つは、コモン電極を個別に駆動する構成において、表示むらの発生を抑制する技術を提供することにある。

【課題を解決するための手段】

## 【 0 0 0 4 】

上記目的を達成するために、本発明に係る電気光学装置の駆動回路は、複数の走査線と、複数のデータ線と、前記複数の走査線に対応して設けられた複数のコモン電極と、前記複数の走査線と前記複数のデータ線との交差に対応して設けられ、各々は、一端が前記データ線に接続されるとともに、前記走査線が選択されたときに前記一端と他端との間でオン状態となる画素スイッチング素子と、一端が前記画素スイッチング素子の他端に接続され、他端が前記コモン電極に接続された画素容量と、を含む画素と、を有する電気光学装置の駆動回路であって、前記複数の走査線を所定の順番で選択する走査線駆動回路と、一の走査線が選択される期間において当該一の走査線に対応するコモン電極に対し、当該一の走査線に対応する画素に対して前記画素電極が前記コモン電極の電位よりも高位側となるような正極性が指定されたときに、前記複数の画素の配列領域に対して一端側および他端側からそれぞれ第1電圧を印加し、当該一の走査線に対応する画素に対して前記画素電極が前記コモン電極の電位よりも低位側となるような負極性が指定されたときに、前記複数の画素の配列領域に対して一端側および他端側から、それぞれ前記第1電圧よりも高位の第2電圧を印加するコモン電極駆動回路と、当該一の走査線に対応する画素に対し、当該画素の階調および極性に応じた電圧のデータ信号を、前記データ線を介して供給するデータ線駆動回路と、を具備することを特徴とする。本発明によれば、画素容量に電圧を書き込むために走査線が選択される期間において、当該走査線に対応するコモン電極に対し、画素の配列領域の両端側から第1または第2電圧を印加するので、コモン電極においてデータ線の電圧変化等の影響を受けにくくすることができる。

## 【 0 0 0 5 】

本発明において、前記コモン電極駆動回路は、前記複数のコモン電極の各々に対応して、第1トランジスタ、第2トランジスタおよび供給トランジスタの組を有し、一のコモン電極に対応する前記第1トランジスタ、第2トランジスタおよび供給トランジスタのうち、前記第1トランジスタは、そのソース電極が前記第1電圧を給電する第1給電線に接続され、前記第2トランジスタは、そのソース電極が前記第2電圧を給電する第2給電線に接続され、前記第1トランジスタのドレイン電極および前記第2トランジスタのドレイン電極が前記複配列領域に対して当該一のコモン電極の一端側に接続され、前記供給トランジスタは、そのゲート電極が当該一のコモン電極に対応する走査線に接続され、そのソース電極が第3給電線に接続され、そのドレイン電極が前記配列領域に対して当該一のコモン電極の他端側に接続され、当該一の走査線が選択される期間において当該一の走査線に対応する画素に対し、前記正極性が指定されたときに前記第1トランジスタがオンし、前記第3給電線に前記第1電圧が給電され、前記負極性が指定されたときに前記第2トランジスタがオンし、前記第3給電線に前記第2電圧が給電される構成としても良い。この構成では、第1および第2トランジスタのサイズを小さく済ませた上で、コモン電極におい

10

20

30

40

50

てデータ線の電圧変化等の影響を受けにくくすることができる。

また、本発明において、前記コモン電極駆動回路は、当該一の走査線が選択される画素に対して前記正極性が指定されたとき、当該一の走査線に対応するコモン電極に対し、当該一の走査線の選択終了後においても前記第1電圧を印加し、当該一の走査線が選択される画素に対して前記負極性が指定されたとき、当該一の走査線に対応するコモン電極に対し、当該一の走査線の選択終了後においても前記第2電圧を印加する構成としても良い。この構成では、非選択期間におけるコモン電極がハイ・インピーダンス状態となることによる表示むらを抑えることができる。

#### 【0006】

本発明において、前記一の走査線が選択される期間において、当該一の走査線に対応するコモン電極の電圧を検出するとともに、当該一の走査線に対応する画素に対して前記正極性が指定されるとき、当該一のコモン電極が前記第1電圧となるように制御する一方、当該一の走査線に対応する画素に対して前記負極性が指定されるとき、当該一のコモン電極が前記第2電圧となるように制御するコモン電極電圧制御回路を、さらに有する構成としても良い。この構成によれば、コモン電極においてデータ線の電圧変化等の影響をさらに小さく抑えることができる。

このような構成において、前記コモン電極電圧制御回路は、当該一の走査線に対応するコモン電極の電圧を前記配列領域に対して一端側および他端側のそれぞれにおいて検出するとともに、当該選択される走査線に対応するコモン電極の電圧制御を前記配列領域に対して一端側および他端側のそれぞれにおいて実行しても良い。コモン電極における電圧の検出および制御を画素の配列領域の両端でそれぞれ実行するので、表示むらを極めて小さく抑えることが可能となる。

なお、本発明は、電気光学装置の駆動回路のみならず、電気光学装置としても、さらには、当該電気光学装置を有する電子機器としても概念することが可能である。

#### 【発明を実施するための最良の形態】

#### 【0007】

以下、本発明の実施の形態について図面を参照して説明する。

#### 【0008】

##### <第1実施形態>

まず、本発明の第1実施形態について説明する。図1は、本発明の第1実施形態に係る電気光学装置の構成を示すブロック図である。

この図に示されるように、電気光学装置10は、表示領域100の周辺に、走査線駆動回路140、コモン電極駆動回路170a、170b、データ線駆動回路190が配置するとともに、制御回路20が、これらの各部をそれぞれ制御する構成となっている。

#### 【0009】

表示領域100は、画素110が配列する領域であり、本実施形態では、1行目から320行目までの走査線112が行(X)方向に延在するように設けられ、また、1列目から240列目までのデータ線114が列(Y)方向に延在するように設けられている。そして、1~320行目の走査線112と1~240列目のデータ線114との交差に対応して、画素110がそれぞれ配列している。したがって、本実施形態では、画素110が表示領域100において縦320行×横240列でマトリクス状に配列することになる。ただし、本発明をこの配列に限定する趣旨ではない。

また、1~320行目の走査線112に対応して、それぞれコモン電極108がX方向に延在して設けられている。このため、本実施形態においては、1~320行目のコモン電極108が1~320行目の走査線112に対応してそれぞれ設けられることになる。

#### 【0010】

画素110の詳細な構成について説明する。図2は、画素110の構成を示す図であり、i行及びこれに下方向で隣接する(i+1)行と、j列及びこれに右方向で隣接する(j+1)列との交差に対応する2×2の計4画素分の構成が示されている。

なお、i、(i+1)は、画素110が配列する行を一般的に示す場合の記号であって

10

20

30

40

50

、1以上320以下の整数であり、 $j$ 、 $(j+1)$ は、画素110が配列する列を一般的に示す場合の記号であって、1以上240以下の整数である。

【0011】

図2に示されるように、各画素110は、画素スイッチング素子として機能する $n$ チャネル型の薄膜トランジスタ(thin film transistor:以下単に「TFT」と略称する)116と、画素容量(液晶容量)120と、蓄積容量130とを有する。各画素110については互いに同一構成なので、 $i$ 行 $j$ 列に位置するもので代表して説明すると、当該 $i$ 行 $j$ 列の画素110において、TFT116は、そのゲート電極が $i$ 行目の走査線112に接続され、そのソース電極が $j$ 列目のデータ線114に接続され、そのドレイン電極が画素容量120の一端である画素電極118と蓄積容量130の一端とにそれぞれ接続されている。また、画素容量120の他端および蓄積容量130の他端は、それぞれ $i$ 行目のコモン電極108に接続されている。

10

なお、図2において、 $Y_i$ 、 $Y_{(i+1)}$ は、それぞれ $i$ 、 $(i+1)$ 行目の走査線112に供給される走査信号を示し、また、 $C_i$ 、 $C_{(i+1)}$ は、それぞれ $i$ 、 $(i+1)$ 行目のコモン電極108の電圧を示している。

【0012】

特に図示しないが、本実施形態は、素子基板と対向基板との間に液晶を封入した構成であって、液晶にかかる電界方向を基板面方向としたIPSモードの変形であるFFS(fringe field switching)モードとしたものである。詳細に言えば、素子基板には、コモン電極が帯状に形成されるとともに、絶縁層を介して櫛歯状の画素電極が形成され、これにより、画素電極118とコモン電極108の間には、誘電体たる液晶を介した構造によって一種の容量となり、この容量成分によって保持される電圧の実効値に応じて、液晶にかかる電界の大きさが基板面に沿った方向で変化する構成となっている。

20

本実施形態では説明の便宜上、画素容量120において保持される電圧実効値がゼロに近い値となるときに、光の透過率が最大の白色表示になる一方、電圧実効値が大きくなるにつれて透過率が徐々に減少して、ついには透過率が最小の黒色表示になるノーマリーホワイトモードであるとする。

また、蓄積容量130は、画素電極118とコモン電極108とが絶縁層を介した積層構造によって生じる容量成分である。

なお、画素110については、その電氣的な等価回路が図2で示されるような回路であれば、FFSモード以外の他のモードであっても良い。

30

【0013】

説明を再び図1に戻すと、制御回路20は、各種制御信号を出力して電気光学装置10における各部の制御等をするものである。

例えば、制御回路20は、図3に示されるように、デューティ比50%のクロック信号 $C_{ly}$ や、当該クロック信号 $C_{ly}$ の半周期に相当するパルス $D_y$ を1フレームの期間に最初にスタートパルス $D_y$ として出力する。

【0014】

表示領域100の周辺には、上述したように、走査線駆動回路140や、コモン電極駆動回路170a、170b、データ線駆動回路190などの周辺回路が設けられている。このうち、走査線駆動回路140は、制御回路20による制御にしたがって、1フレームの期間において走査信号 $Y_1$ 、 $Y_2$ 、 $Y_3$ 、...、 $Y_{320}$ を、それぞれ1、2、3、...、320行目の走査線112に供給するものである。詳細には、走査線駆動回路140は、スタートパルス $D_y$ を、図3に示されるようにクロック信号 $C_{ly}$ の論理レベルが変化する毎に順次シフトして、走査信号 $Y_1$ 、 $Y_2$ 、 $Y_3$ 、...、 $Y_{320}$ として出力する。

40

【0015】

なお、ある行の走査線にとってみれば、その走査線に供給される走査信号がHレベルとなる時が選択期間であり、これが当該行に対する水平走査期間(H)に相当し、また、走査信号がLレベルとなる期間が非選択期間である。本実施形態において1フレームの期間には、走査信号 $Y_1 \sim Y_{320}$ が順番にHレベルとなる有効走査期間 $F_a$ のほか、それ

50

以外の垂直帰線期間が含まれる。なお、走査信号においてHレベルは選択電圧 $V_{dd}$ に相当し、Lレベルは非選択電圧 $V_{ss}$ に相当する。

【0016】

制御回路20が出力する制御信号等のうち、スタートパルス $Dy$ 、クロック信号 $Cl_y$ 以外の信号について説明する。

まず、ラッチパルス $Lp$ は、図3に示されるように、クロック信号 $Cl_y$ の論理レベルが変化するタイミングで出力される。上述したように、走査線駆動回路140は、スタートパルス $Dy$ をクロック信号 $Cl_y$ にしたがって順次シフトすることによって走査信号 $Y1 \sim Y320$ を出力するので、ラッチパルス $Lp$ の出力タイミングは、いずれかの走査信号がHレベルとなるタイミング、すなわち水平走査期間の開始タイミングである、と考える良い。

10

【0017】

次に、極性指定信号 $Pol$ は、本実施形態では、Hレベルであれば正極性書込を指定し、Lレベルであれば負極性書込を指定する信号である。極性指定信号 $Pol$ は、図3に示されるように、 $n$ フレームにおいて奇数行目の走査線が選択される（すなわち、その走査信号がHレベルとなる）水平走査期間においてHレベルとなり、偶数行目の走査線が選択される水平走査期間においてLレベルとなるので、画素への書込極性が走査線毎に反転する走査線反転（ライン反転）方式となる。

なお、極性指示信号 $Pol$ は、次の $(n+1)$ フレームでは、各行の水平走査期間に着目していみると、 $n$ フレームと比較して論理レベルが逆転し、書込極性が反転する。このように書込極性を反転する理由は、直流成分の印加による液晶の劣化を防止するためである。

20

また、本実施形態において、極性とは、画素容量120に階調に応じた電圧を保持させる際に、画素電極118の電位をコモン電極108の電位よりも高位側とする場合を正極性とし、低位側とする場合を負極性という。また、電圧については、特に説明のない限り、図示しない電源の接地電位を電圧ゼロの基準としている。

【0018】

なお、制御回路20は、極性指定信号 $Pol$ を、信号線164を介してコモン電極駆動回路170aに供給する。また、極性指定信号 $Pol$ は、NOT回路50によって論理レベルが反転されて信号 $\overline{Pol}$ となり、信号線165を介してコモン電極駆動回路170aに供給される。

30

ここで、極性指定信号 $Pol$ （信号 $\overline{Pol}$ ）のH、Lレベルは、後述するTFT171、172のゲート電極にTFT173、174を介して印加されたとき、それぞれTFT171、172をオン、オフさせる電圧である。このため、極性指定信号 $Pol$ は、書込極性を指定する信号であるとともに、その論理レベルのうち、Hレベルがオン電圧として、Lレベルがオフ電圧として機能することになる。

【0019】

続いて、信号 $V_{c1}$ は、図3に示されるように電圧 $V_{s1}$ で一定であり、信号 $V_{c2}$ は電圧 $V_{sh}$ で一定である。ここで、電圧 $V_{s1}$ 、 $V_{sh}$ は、 $(V_{ss}) V_{s1} < V_{sh} (V_{dd})$ という関係にあり、電圧 $V_{s1}$ （第1電圧）よりも電圧 $V_{sh}$ （第2電圧）が相対的に高い電圧となっている。

40

また、信号 $V_{c3}$ は、極性指定信号 $Pol$ がHレベルとなって正極性書込が指定されるときに電圧 $V_{s1}$ となり、極性指定信号 $Pol$ がLレベルとなって負極性書込が指定されるときに電圧 $V_{sh}$ となる。

なお、制御回路20は、信号 $V_{c1}$ 、 $V_{c2}$ についてはそれぞれ給電線161、162を介してコモン電極駆動回路170aに、信号 $V_{c3}$ については給電線163を介してコモン電極駆動回路170bに、それぞれ供給する。

【0020】

コモン電極駆動回路170aは、表示領域100に対して一端側に設けられ、1～320行目のコモン電極108の各々に対応した $n$ チャンネル型のTFT171～174の組が

50

ら構成される。

ここで、 $i$ 行目のコモン電極108に対応するTFT171~174について説明すると、当該 $i$ 行目のTFT171(第1トランジスタ)については、そのゲート電極が $i$ 行目のTFT173のドレイン電極に接続され、そのソース電極が給電線161に接続されている。また、当該 $i$ 行目のTFT172(第2トランジスタ)については、そのゲート電極が $i$ 行目のTFT174のドレイン電極に接続され、そのソース電極が給電線162に接続されている。

次に、 $i$ 行目のTFT173については、そのゲート電極が $i$ 行目の走査線112に接続され、そのソース電極が信号線164に接続され、また、 $i$ 行目のTFT174については、そのゲート電極が $i$ 行目の走査線112に接続され、そのソース電極が信号線165に接続されている。

10

#### 【0021】

一方、コモン電極駆動回路170bは、表示領域100に対してコモン電極駆動回路170aとは反対の他端側に設けられ、各行のコモン電極108に対応したTFT178から構成される。

$i$ 行目のコモン電極108に対応するTFT178について説明すると、当該 $i$ 行目のTFT178については、そのゲート電極が $i$ 行目の走査線112に接続され、そのソース電極が給電線163に接続され、そのドレイン電極が $i$ 行目のコモン電極108に接続されている。

#### 【0022】

データ線駆動回路190は、走査線駆動回路140によって選択される走査線に位置する画素110に対し、階調に応じた電圧であって、かつ、極性指示信号Polで指定された極性に応じた電圧のデータ信号をデータ線114介して供給するものである。詳細には、本実施形態はノーマリーホワイトモードとしているから、データ線駆動回路190は、データ信号を、正極性書込が指定されていれば、指定される階調が暗くなるにつれて電圧 $V_{sl}$ を基準として徐々に高くなる電圧とし、負極性書込が指定されていれば、指定される階調が暗くなるにつれて電圧 $V_{sh}$ を基準として徐々に低くなる電圧とする。

20

#### 【0023】

データ線駆動回路190は、縦320行×横240列のマトリクス配列に対応した記憶領域(図示省略)を有し、各記憶領域には、それぞれ対応する画素110の階調(明るさ)を指定する表示データ $D_a$ が記憶される。

30

ここで、データ線駆動回路190は、選択走査線に位置する画素110の表示データ $D_a$ を記憶領域から1行分読み出すとともに、当該読み出した表示データ $D_a$ で指定された階調および指定された極性に応じた電圧のデータ信号に変換し、データ線114に供給する動作を、選択走査線に位置する1~240列のそれぞれについて実行する。

なお、表示内容に変更が生じると、制御回路20が変更後の表示データ $D_a$ を供給して、記憶領域の内容を書き換える。また、データ線駆動回路190は、ラッチパルス $L_p$ を1フレームの期間の最初からカウントすることによって何行目の走査信号がHレベルとなるのか、および、ラッチパルス $L_p$ の供給タイミングによって走査線の選択開始のタイミングを知る。

40

#### 【0024】

次に、本実施形態に係る電気光学装置10の動作について説明する。

$n$ フレームにおいて、走査線駆動回路140は、走査信号 $Y_1$ 、 $Y_2$ 、 $Y_3$ 、...、 $Y_{320}$ を順番に選択して、選択した走査線への走査信号をHレベルとする。そこでまず、これらの各行のうち、代表して $i$ 行目および $(i+1)$ 行目の動作について図4乃至図6を参照して説明する。

ここでは、 $i$ を奇数とし、 $(i+1)$ を偶数とする。したがって、 $n$ フレームにおいては、奇数 $i$ 行目の画素に対して正極性書込が指定され、偶数 $(i+1)$ 行目の画素に対して負極性書込が指定されることになる。

#### 【0025】

50

まず、 $i$ 行目が選択されて、走査信号 $Y_i$ がHレベルとなる。

コモン電極駆動回路170aにおいて走査信号 $Y_i$ がHレベルになると、図4に示されるように、 $i$ 行目に対応するTFT173、174がそれぞれオンする。奇数行目が選択されるとき、極性指定信号 $Pol$ はHレベルであり、信号/ $Pol$ はLレベルであるので、 $i$ 行目のTFT171、172のゲート電極にそれぞれオン電圧、オフ電圧が印加される。このため、 $i$ 行目のTFT171、172がそれぞれオン、オフする。

また、コモン電極駆動回路170bでは、走査信号 $Y_i$ がHレベルになると、同図に示されるように、 $i$ 行目に対応するTFT178がオンする。

ここで、信号 $V_{c1}$ は電圧 $V_{sl}$ で一定であり、 $n$ フレームにおいて奇数行目が選択されるときに信号 $V_{c3}$ は電圧 $V_{sl}$ であるので、 $i$ 行目のコモン電極108には、給電線161およびオン状態にあるTFT171を介した一端側からの経路と、給電線163およびオン状態にあるTFT178を介した他端側からの経路との2つ経路によって、すなわち表示領域100に対して両端側から、それぞれ電圧 $V_{sl}$ が給電される。

#### 【0026】

一方、走査信号 $Y_i$ がHレベルになるタイミングにおいてラッチパルス $Lp$ が出力されると、データ線駆動回路190は、 $i$ 行目であって1~240列目の画素の表示データ $Da$ を読み出すとともに、当該表示データ $Da$ で指定される階調が暗くなるにつれて、電圧 $V_{sl}$ を基準に高位側とした正極性電圧のデータ信号 $X_1 \sim X_{240}$ に変換し、それぞれ1~240列のデータ線114に供給する。走査信号 $Y_i$ がHレベルになると、 $i$ 行1列~ $i$ 行240列の画素におけるTFT116がオンするので、これらの画素電極118には、データ信号 $X_1 \sim X_{240}$ が印加される。

#### 【0027】

したがって、走査信号 $Y_i$ がHレベルとなる水平走査期間において、 $i$ 行1列~ $i$ 行240列の画素容量120および蓄積容量130の並列容量には、それぞれ階調に応じた正極性の電圧が書き込まれることになる。

#### 【0028】

次に、 $i$ 行目の選択終了によって走査信号 $Y_i$ がLレベルになるとともに、 $(i+1)$ 行目の選択開始によって走査信号 $Y_{(i+1)}$ がHレベルになる。

走査信号 $Y_i$ がLレベルになると、 $i$ 行1列~ $i$ 行240列の画素におけるTFT116がオフする。また、コモン電極駆動回路170a、170bにあっては、図5に示されるように、 $i$ 行目のTFT173、174、178もオフする。

$i$ 行目のTFT173、174のオフにより、 $i$ 行目のTFT171、172のゲート電極は電氣的にどの部分にも接続されない状態(ハイ・インピーダンス状態)になるものの、寄生容量によって直前に印加されたオン電圧、オフ電圧をそれぞれ保持しているため、当該 $i$ 行目のTFT171、172は、それぞれオン状態、オフ状態を維持する。このため、 $i$ 行目のコモン電極108は、走査信号 $Y_i$ がLレベルとなっても、給電線161に接続されて、一端側からの経路のみによって電圧 $V_{sl}$ を維持する。したがって、走査信号 $Y_i$ がHレベルのときに $i$ 行1列~ $i$ 行240列の画素容量120および蓄積容量130の並列容量に書き込まれた電圧は、当該並列容量の他端が電圧 $V_{sl}$ に確定した状態でそのまま保持されることになる。

#### 【0029】

また、走査信号 $Y_{(i+1)}$ がHレベルになると、コモン電極駆動回路170aでは、図5に示されるように、 $(i+1)$ 行目のTFT173、174がそれぞれオンする。

ただし、 $n$ フレームにおいて偶数行目が選択されるとき、極性指定信号 $Pol$ はLレベルであり、信号/ $Pol$ はHレベルであるので、 $(i+1)$ 行目のTFT171、172のゲート電極には、 $i$ 行目とは逆にそれぞれオフ電圧、オン電圧が印加される。このため、 $(i+1)$ 行目のTFT171、172がそれぞれオフ、オンする。

また、コモン電極駆動回路170bでは、走査信号 $Y_{(i+1)}$ がHレベルになると、同図に示されるように、 $(i+1)$ 行目に対応するTFT178がオンする。

ここで、信号 $V_{c2}$ は電圧 $V_{sh}$ で一定であり、 $n$ フレームにおいて偶数行目が選択される

10

20

30

40

50

ときに信号  $V_{c3}$  は電圧  $V_{sh}$  であるので、 $(i+1)$  行目のコモン電極 108 には、給電線 162 およびオン状態にある T F T 172 を介した一端側からの経路と、給電線 163 およびオン状態にある T F T 178 を介した他端側からの経路との 2 経路によって、すなわち両端側から、それぞれ電圧  $V_{sh}$  が給電される。

【0030】

一方、走査信号  $Y(i+1)$  が H レベルになるタイミングにおいてラッチパルス  $L_p$  が出力されると、データ線駆動回路 190 は、 $(i+1)$  行目であって 1 ~ 240 列目の画素の表示データ  $D_a$  を読み出すとともに、当該表示データ  $D_a$  で指定される階調が暗くなるにつれて、電圧  $V_{sh}$  を基準に低位側とした負極性電圧のデータ信号  $X_1 \sim X_{240}$  に変換し、それぞれ 1 ~ 240 列のデータ線 114 に供給する。走査信号  $Y(i+1)$  が H レベルになると、 $(i+1)$  行 1 列 ~  $(i+1)$  行 240 列の画素における T F T 116 がオンするので、これらの画素電極 118 には、データ信号  $X_1 \sim X_{240}$  が印加される。

10

【0031】

したがって、走査信号  $Y(i+1)$  が H レベルとなる水平走査期間において、 $(i+1)$  行 1 列 ~  $(i+1)$  行 240 列の画素容量 120 および蓄積容量 130 の並列容量には、それぞれ階調に応じた負極性の電圧が書き込まれることになる。

【0032】

そして、 $(i+1)$  行目の選択終了によって走査信号  $Y_i$ 、 $Y(i+1)$  がともに L レベルになる。

走査信号  $Y(i+1)$  が L レベルになると、 $(i+1)$  行 1 列 ~  $(i+1)$  行 240 列の画素における T F T 116 がオフする。また、コモン電極駆動回路 170a、170b にあっては、図 6 に示されるように、 $(i+1)$  行目の T F T 173、174、178 もオフする。 $(i+1)$  行目の T F T 173、174 のオフにより、 $(i+1)$  行目の T F T 171、172 のゲート電極はハイ・インピーダンス状態になるものの、寄生容量によって直前に印加されたオフ電圧、オン電圧を保持しているため、当該  $(i+1)$  行目の T F T 171、172 は、それぞれオフ、オン状態を維持する。このため、 $(i+1)$  行目のコモン電極 108 は、走査信号  $Y(i+1)$  が L レベルとなっても、給電線 162 に接続されて、一端側からの経路のみによって電圧  $V_{sh}$  を維持する。したがって、走査信号  $Y(i+1)$  が H レベルのときに  $(i+1)$  行 1 列 ~  $(i+1)$  行 240 列の画素容量 120 および蓄積容量 130 の並列容量に書き込まれた電圧は、当該並列容量の他端が電圧  $V_{sh}$  に確定した状態でそのまま保持されることになる。

20

30

なお、 $i$  行目のコモン電極 108 については、同図に示されるように、引き続き  $i$  行目の T F T 171 のオン状態が継続することによって電圧  $V_{sl}$  を維持することになる。

【0033】

このように  $n$  フレームにおいて奇数  $i$  行目に対しては、当該  $i$  行目が選択されたときに、当該  $i$  行目のコモン電極 108 に電圧  $V_{sl}$  を両端側からそれぞれ給電した上で、画素容量 120 および蓄積容量 130 の並列容量には、それぞれ階調に応じた正極性の電圧を書き込み、その後の非選択期間においても当該  $i$  行目のコモン電極 108 を電圧  $V_{sl}$  に確定させて上記並列容量に書き込まれた電圧を保持させる。

一方、 $n$  フレームにおいて偶数  $(i+1)$  行目に対しては、当該  $(i+1)$  行目が選択されたときに、当該  $(i+1)$  行目のコモン電極 108 に電圧  $V_{sh}$  を両端側からそれぞれ給電した上で、画素容量 120 および蓄積容量 130 の並列容量に、それぞれ階調に応じた負極性の電圧を書き込み、その後の非選択期間においても当該  $(i+1)$  行目のコモン電極 108 を電圧  $V_{sh}$  に確定させて並列容量に書き込まれた電圧を保持させる。

40

なお、実際には、このような動作が 1、2、3、4、...、319、320 行目という順番で実行される。

【0034】

次の  $(n+1)$  フレームでは、各走査線が選択される期間において極性指定信号  $Pol$  (信号 /  $Pol$ ) が論理反転した書き込み動作が実行される。

このため、 $(n+1)$  フレームにおいて、奇数  $i$  行目が選択されたときに、当該  $i$  行目

50

のコモン電極 108 に電圧  $V_{sh}$  を両端側からそれぞれ給電した上で、画素容量 120 および蓄積容量 130 の並列容量には、それぞれ階調に応じた負極性の電圧を書き込み、その後の非選択期間においても当該  $i$  行目のコモン電極 108 を電圧  $V_{sh}$  に確定させて上記並列容量に書き込まれた電圧を保持させる一方、偶数 ( $i + 1$ ) 行目が選択されたときに、当該 ( $i + 1$ ) 行目のコモン電極 108 に電圧  $V_{sl}$  を両端側からそれぞれ給電した上で、画素容量 120 および蓄積容量 130 の並列容量に、それぞれ階調に応じた正極性の電圧を書き込み、その後の非選択期間においても当該 ( $i + 1$ ) 行目のコモン電極 108 を電圧  $V_{sl}$  に確定させて並列容量に書き込まれた電圧を保持させる。

#### 【0035】

次に、このような電圧の書き込みについて図7を参照して説明する。図7は、 $i$  行  $j$  列の画素電極 118 における電圧  $P_{ix}(i, j)$  と、( $i + 1$ ) 行  $j$  列の画素電極 118 における電圧  $P_{ix}(i+1, j)$  とを、それぞれ走査信号  $Y_i$ 、 $Y(i + 1)$  との関係において示す図である。

10

#### 【0036】

$i$  行目のコモン電極 108 の電圧  $C_i$  は、走査信号  $Y_i$  が H レベルとなったときに正極性書込が指定されていれば電圧  $V_{sl}$  となり、その後の非選択期間においても電圧  $V_{sl}$  に維持される。

一方、 $j$  列目のデータ線 114 に供給されるデータ信号  $X_j$  は、正極性書込が指定されていれば、走査信号  $Y_i$  が H レベルとなったときに、電圧  $V_{sl}$  よりも  $i$  行  $j$  列の画素の階調に応じた電圧だけ高位側の電圧 (図において  $\square$  で示される) となる。これにより、 $i$  行  $j$  列の画素容量 120 および蓄積容量 130 の並列容量には、走査信号  $Y_i$  が H レベルとなったときに、画素電極 118 の電圧  $P_{ix}(i, j)$  とコモン電極 108 の電圧  $V_{sl}$  との差電圧、すなわち、階調に応じた正極性電圧が書き込まれ、走査信号  $Y_i$  が L レベルとなって非選択となっても、当該差電圧が保持されることになる。

20

#### 【0037】

次に、 $i$  行目のコモン電極 108 は、次のフレームにおいて走査信号  $Y_i$  が H レベルとなったときに負極性書込が指定されるので電圧  $V_{sh}$  となり、その後の非選択期間においても電圧  $V_{sh}$  に維持される。

また、データ信号  $X_j$  は、負極性書込が指定されていれば、走査信号  $Y_i$  が H レベルとなったときに、電圧  $V_{sh}$  よりも  $i$  行  $j$  列の画素の階調に応じた電圧だけ低位側の電圧 (図において  $\square$  で示される) となる。これにより、走査信号  $Y_i$  が H レベルとなったときに、 $i$  行  $j$  列の画素容量 120 および蓄積容量 130 の並列容量には、電圧  $P_{ix}(i, j)$  とコモン電極 108 の電圧  $V_{sh}$  との差電圧、すなわち、階調に応じた負極性電圧が書き込まれ、走査信号  $Y_i$  が L レベルとなって非選択となっても、当該差電圧が保持されることになる。

30

なお、図において、この差電圧の分がハッチングで示されている。

#### 【0038】

また、 $i$  行目に対して正極性書込が指定されたとき、( $i + 1$ ) 行目に対し負極性書込が指定され、 $i$  行目に対して負極性書込が指定されるとき、( $i + 1$ ) 行目に対し正極性書込が指定されるので、書込極性は走査線毎に反転することになる。

40

#### 【0039】

本実施形態によれば、正極性書込が指定された行の画素に対しては、電圧  $V_{sl}$  よりも階調に応じた電圧だけ高位側の電圧のデータ信号が供給される一方、負極性書込が指定された行の画素に対しては、電圧  $V_{sh}$  よりも階調に応じた電圧だけ低位側の電圧のデータ信号が供給されるので、データ信号の電圧振幅は、コモン電極 108 の電圧を一定とした場合と比較して狭くなる。このため、データ線駆動回路 190 の構成素子に要求される耐圧性が低く抑えられて、その分構成の簡易化を図ることができるとともに、電圧変化によって無駄に消費される電力を抑えることも可能となる。

#### 【0040】

また、1 ~ 320 行目のコモン電極 108 の各々は、1 ~ 240 列のデータ線 114 と

50

それぞれ交差しているのので、図2において破線で示されるような寄生容量を介して結合する。このため、コモン電極108の電圧が確定していないと、データ線等の電圧変化が寄生容量を介して伝搬して電圧 $V_{sl}$ （または $V_{sh}$ ）から変動し、表示むらの原因となる。なお、電圧変動はコモン電極108毎に発生するので、表示むらは横方向に沿って現れる。

これに対し、本実施形態では、各行に対応して設けられたTFT171、172のいずれか一方がオンし、他方がオフするとともに、当該i行目の走査線が選択される毎にオンオフが交互に切り替えられる。このため、各行のコモン電極108は、給電線161、162のいずれか一方に必ず接続されるので、電圧が常に確定している。このため、上記横方向の表示むらを抑えることが可能となる。

#### 【0041】

さらに、本実施形態では、各行の他端側にTFT178を設けるとともに、ある行に着目してみると、ある行が選択されたときに、当該当該行のコモン電極108に対しては、一端側のTFT171、172のいずれか一方と、他端側のTFT178との双方によって表示領域100の両端側から電圧 $V_{sl}$ （または $V_{sh}$ ）を給電する構成となっている。

この構成の優位性を説明するために、コモン電極108に対して、一端側のTFT171、172のいずれか一方のみによって電圧 $V_{sl}$ 、 $V_{sh}$ を給電する構成を比較のために想定してみる。

この想定構成においてTFT171、172のオン抵抗は、本実施形態におけるTFT171、172におけるオン抵抗 $R$ の半分の $R/2$ であるとする。これは、本実施形態では、コモン電極108に対して電圧 $V_{sl}$ （または $V_{sh}$ ）を給電するトランジスタが、TFT171、172のいずれか1個と、TFT178との計2個であるのに対し、想定構成では、TFT171、172のいずれか1個であるから、その分、トランジスタサイズを2倍として、オン抵抗を半分とすることができるためである。

また、1行分のコモン電極108の抵抗成分を $R_h$ とし、当該コモン電極にかかる容量を $C_h$ とする。

#### 【0042】

一般に、コモン電極108において、データ線の電圧変化などの影響は、トランジスタのオン抵抗とコモン電極の抵抗成分 $R_h$ との和にコモン電極にかかる容量 $C_h$ を乗じた値で概算することができる。

まず、想定構成では、この影響が $(R/2 + R_h)C_h$ で概算することができる。

これを展開すると、

$$R \cdot C_h / 2 + R_h \cdot C_h \dots \dots (1)$$

と表される。

#### 【0043】

これに対して、本実施形態では、コモン電極108に対してTFT171、172のいずれか一方によって一端側から、TFT178によって他端側から、それぞれ電圧 $V_{sl}$ （または $V_{sh}$ ）を給電するので、コモン電極108を中心で分断した構成と等価になる。このため、1行分のコモン電極の抵抗成分は半分の $R_h/2$ となり、当該コモン電極にかかる容量についても半分の $C_h/2$ となる。

このため、データ線の電圧変化等の影響については、

$$(R + R_h / 2) C_h / 2$$

で概算され、これを展開すると、

$$R \cdot C_h / 2 + R_h \cdot C_h / 4 \dots \dots (2)$$

と表される。

#### 【0044】

ここで、データ線の電圧変化等の影響を対比してみたとき、本実施形態による(2)の第二項は、想定構成による(1)の第二項の四分の一となるので、横方向の表示むらを大きく低減することができることが判る。換言すれば、本実施形態によれば、トランジスタのサイズを大きくしないでも、横方向の表示むらを低減することができる、ということになる。

。

10

20

30

40

50

さらに、各行のコモン電極 108 には、ある程度の配線抵抗が存在するので、想定構成では、TFT171、172 が設けられる一端側よりも、その反対の他端側の方が、抵抗分が大きくなる。このため、想定構成では、横方向の表示むらが発生したとき、その程度が、表示領域 100 の左右で異なる、といった現象も発生する。これに対して、本実施形態では、電圧  $V_{sl}$  (または  $V_{sh}$ ) を両端側から給電するので、横方向の表示むらが仮に視認されたとしても、その程度が左右で異なってしまうという現象の発生を抑えることができる。

#### 【0045】

##### < 第 1 実施形態の応用・変形 >

上述した第 1 実施形態では、次のような応用・変形が可能である。

第 1 実施形態では、走査線毎の極性反転とするために、極性指定信号 Pol の論理レベルを水平走査期間毎に反転させたが、図 8 に示されるように、論理レベルを 1 フレームの期間にわたって保ち、フレーム毎に反転させて各画素の書込極性を揃えた面 (フレーム) 反転方式としても良い。

#### 【0046】

ここで、極性指定信号 Pol の論理レベルを 1 フレームの期間にわたって保つとともに、フレーム毎に反転させる場合に、図 9 に示されるように、偶数行目における TFT171、172 のソース電極の接続先を、奇数行目における TFT171、172 のソース電極の接続先と入れ替えることによって、第 1 実施形態と同様な走査線反転方式とすることもできる。

また、特に図示はしないが、TFT171、172 のソース電極の接続先ではなく、偶数行目における TFT173、174 のソース電極の接続先を、奇数行目における TFT173、174 のソース電極の接続先と入れ替えることによっても、第 1 実施形態と同様な走査線反転方式とすることもできる。

#### 【0047】

また、第 1 実施形態では、制御回路 20 が信号  $V_{c3}$  を供給する構成としたが、信号  $V_{c3}$  の役割の 1 つは、選択行のコモン電極 108 に対して、一端側から供給する信号  $V_{c1}$  または  $V_{c2}$  と同じ電圧を他端側から供給することであるから、正極性書込が指定される場合には給電線 161 を選択し、負極性書込が指定される場合には給電線 162 を選択するスイッチを設けて、当該スイッチによって選択された電圧を信号  $V_{c3}$  として用いる構成としても良い。なお、このような構成については、次の第 2 実施形態においてスイッチ 62 として説明する。

#### 【0048】

##### < 第 2 実施形態 >

上述した第 1 実施形態では、走査線の選択期間において当該走査線に対応する TFT171、172 のいずれか一方と、TFT178 とをオンさせることによって、当該走査線に対応するコモン電極に電圧  $V_{sl}$  または電圧  $V_{sh}$  を印加する構成としたが、ノイズ等の大きいと、コモン電極が当該選択期間内に電圧  $V_{sl}$ 、 $V_{sh}$  に収束しない可能性が残る。

そこで、コモン電極が選択期間内に電圧  $V_{sl}$ 、 $V_{sh}$  となるように積極的に制御する第 2 実施形態について説明する。

#### 【0049】

図 10 は、第 2 実施形態に係る電気光学装置の構成を示すブロック図である。

図 10 に示す構成が図 1 に示した第 1 実施形態と相違する部分は、コモン電極駆動回路 170 a において主に各行に対応して TFT177 が設けられている点、検出線 167、2 系統のオペアンプ 31、32 を備える点などである。そこで以下については、これらの相違点を中心に説明することにする。

#### 【0050】

まず、コモン電極駆動回路 170 a には、各行のコモン電極 108 に対応して検出トランジスタとして機能する TFT177 がそれぞれ設けられている。ここで、 $i$  行目の TFT177 については、そのゲート電極が  $i$  行目の走査線に 112 に接続され、そのソース

10

20

30

40

50

電極が  $i$  行目のコモン電極 108 に接続され、そのドレイン電極が検出線 167 に接続されている。なお、検出線 167 は、各行の T F T 177 のドレイン電極に対して共通接続されている。

#### 【0051】

オペアンプ 31 については、その反転入力端 ( - ) が検出線 167 に接続され、その非反転入力端 ( + ) には制御回路 20 による目標信号が供給され、その出力端が給電線 161 に接続されている。なお、抵抗素子が、給電線 161 と検出線 167 との間に介挿されて、オペアンプ 31 の出力の一部が反転入力端 ( - ) に負帰還する構成となっている。ここで、オペアンプ 31 の非反転入力端 ( + ) に供給される目標信号は電圧  $V_{sl}$  である。

同様にオペアンプ 32 については、その反転入力端 ( - ) が検出線 167 に接続され、その非反転入力端 ( + ) には制御回路 20 による目標信号が供給され、その出力端が給電線 162 に接続されている。なお、抵抗素子が、給電線 162 と検出線 167 との間に介挿されて、オペアンプ 32 の出力の一部が反転入力端 ( - ) に負帰還する構成となっている。ここで、オペアンプ 32 の非反転入力端 ( + ) に供給される目標信号は電圧  $V_{sh}$  である。

なお、スイッチ 62 は、上述したように、正極性書込が指定される場合には給電線 161 を選択し、負極性書込が指定される場合には給電線 162 を選択して、選択した電圧を信号  $V_{c3}$  として給電線 163 に給電する。

#### 【0052】

このような構成において、走査信号  $Y_i$  が H レベルであると、 $i$  行目の T F T 177 がオンする。このため、 $i$  行目のコモン電極 108 は、T F T 177 のオン抵抗を介して検出線 167 に接続されて、オペアンプ 31、32 の反転入力端 ( - ) に負帰還される。

したがって、走査信号  $Y_i$  が H レベルであるときに、 $i$  行目のコモン電極 108 が目標信号の電圧となるように、詳細には、正極性書込が指定されていれば電圧  $V_{sl}$  となるように、負極性書込が指定されていれば電圧  $V_{sh}$  となるように、それぞれ負帰還制御される。

#### 【0053】

このため、第 2 実施形態によれば、第 1 実施形態と比較すると、 $i$  行目のコモン電極 108 を、走査信号  $Y_i$  が H レベルとなる水平走査期間 ( H ) の終了時まで、電圧  $V_{sl}$  または電圧  $V_{sh}$  の一方に、より正確に安定化することになる。

したがって、第 2 実施形態によれば、第 1 実施形態のようにデータ線の電圧振幅を狭めることができるだけでなく、T F T 171、172 のトランジスタサイズを必要以上に大きくしなくて済む上に、第 1 実施形態と比較して、横方向に発生する表示むらをより確実に抑えることが可能となる。

#### 【0054】

なお、ここでは説明を簡略化しているが、選択行に対して正極性書込が指定されるとき、オペアンプ 32 の非反転入力端 ( - ) から検出線 167 を切り離すとともに、当該オペアンプ 32 を、目標信号たる電圧  $V_{sh}$  をバッファリングさせるボルテージフォロア回路として機能させる一方、選択行に対して負極性書込が指定されるとき、オペアンプ 31 の非反転入力端 ( - ) から検出線 167 を切り離すとともに、当該オペアンプ 31 を、目標信号たる電圧  $V_{sl}$  をバッファリングさせるボルテージフォロア回路として機能させて、非選択行に対するコモン電極 108 の電圧が負帰還制御によって変化しない構成が好ましい。

#### 【0055】

< 第 2 実施形態の応用・変形 >

上述した第 2 実施形態においても、第 1 実施形態の応用・変形で述べたように、極性指定信号  $Pol$  の論理レベルを 1 フレームの期間にわたって保つとともに、フレーム毎に反転させて、面反転方式としても良いし、偶数行目における T F T 171、172 のソース電極の接続先を、奇数行目における T F T 171、172 のソース電極の接続先と入れ替えて、走査線反転方式としても良い。

また、T F T 177 についてはコモン電極駆動回路 170 a の一端側に設けたが、コモン電極駆動回路 170 b の他端側に設けても良い。

10

20

30

40

50

## 【 0 0 5 6 】

## &lt; 第 3 実施形態 &gt;

次に、本発明の第 3 実施形態に係る電気光学装置について説明する。図 1 1 は、第 3 実施形態に係る電気光学装置の構成を示すブロック図である。

第 2 実施形態では、各行のコモン電極 1 0 8 において一端側または他端側で電圧検出を行うとともに、電圧  $V_{sl}$  (または電圧  $V_{sh}$ ) を一端側からと他端側からの双方で給電する構成としたが、この図に示される第 3 実施形態では、各行のコモン電極 1 0 8 における電圧検出・電圧給電を、一端側と他端側とでそれぞれ独立して行う構成としたものである。

## 【 0 0 5 7 】

詳細には、コモン電極駆動回路 1 7 0 a にあつては各行に T F T 1 7 7 が設けられる点については第 2 実施形態と同様であるが、給電線 1 6 3 が廃された代わりに、給電線 1 6 8 が設けられて、コモン電極駆動回路 1 7 0 b における各 T F T 1 7 8 のソース電極に共通接続されている。

コモン電極駆動回路 1 7 0 b においては、また、各行に T F T 1 7 9 がそれぞれ設けられる。このうち、 $i$  行目で説明すると、 $i$  行目の T F T 1 7 9 については、そのゲート電極が  $i$  行目の走査線 1 1 2 に接続され、そのソース電極が  $i$  行目のコモン電極 1 0 8 に接続され、そのドレイン電極は他端側の検出線 1 6 9 に共通接続されている。

当該検出線 1 6 9 は、オペアンプ 3 3 の反転入力端 ( - ) に接続される一方、オペアンプ 3 3 の出力端が他端側の給電線 1 6 8 に接続されるとともに、抵抗素子を介して反転入力端 ( - ) に帰還されている。

なお、スイッチ 6 4 は、選択行に対して正極性書込が指定されていれば電圧  $V_{sl}$  の目標信号  $V_{c1ref}$  をセレクトし、選択行に対して負極性書込が指定されていれば電圧  $V_{sh}$  の目標信号  $V_{c2ref}$  をセレクトして、オペアンプ 3 3 の非反転入力端 ( + ) に供給する。

## 【 0 0 5 8 】

第 3 実施形態によれば、選択行に対応するコモン電極 1 0 8 の電圧を一端側および他端側でそれぞれ検出し、一端側で検出した電圧が目標信号となるように制御した電圧を当該コモン電極の一端側から給電する一方、他端側で検出した電圧が目標信号となるように制御した電圧を当該コモン電極の他端側から給電する。このため、第 3 実施形態では、第 2 実施形態と比較して、横方向に発生する表示むらの発生や、特に当該表示むら程度が左右で異なる現象を、さらに確実に抑えることが可能となる。

## 【 0 0 5 9 】

## &lt; 第 1 乃至第 3 実施形態の関連事項 &gt;

なお、上述した実施形態では、画素容量 1 2 0 をノーマリーホワイトモードとしたが、電圧無印加状態において暗い状態となるノーマリーブラックモードとしても良い。また、画素容量 1 2 0 は透過型に限られず、反射型であっても良いし、透過型および反射型の両者を組み合わせた、いわゆる半透過半反射型としても良い。

くわえて、R (赤)、G (緑)、B (青) の 3 画素で 1 ドットを構成して、カラー表示を行うとしても良いし、さらに、例えば G を、Y G (黄緑) および E G (エメラルドグリーン) に分けて、これらの 4 色の画素で 1 ドットを構成して、広色帯化を図った構成としても良い。

## 【 0 0 6 0 】

## &lt; 電子機器 &gt;

次に、上述した実施形態に係る電気光学装置 1 0 を表示装置として有する電子機器について説明する。図 1 2 は、いずれかの実施形態に係る電気光学装置 1 0 を用いた携帯電話 1 2 0 0 の構成を示す図である。

この図に示されるように、携帯電話 1 2 0 0 は、複数の操作ボタン 1 2 0 2 のほか、受話口 1 2 0 4、送話口 1 2 0 6 とともに、上述した電気光学装置 1 0 を備えるものである。なお、電気光学装置 1 0 のうち、表示領域 1 0 0 に相当する部分の構成要素については外観としては現れない。

10

20

30

40

50

## 【 0 0 6 1 】

なお、電気光学装置 1 0 が適用される電子機器としては、図 1 2 に示される携帯電話の他にも、デジタルスチルカメラや、ノートパソコン、液晶テレビ、ビューファインダ型（またはモニタ直視型）のビデオレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS 端末、フォトストレージビューワ、タッチパネルを備えた機器等などが挙げられる。そして、これらの各種電子機器の表示装置として、上述した電気光学装置 1 0 が適用可能であることは言うまでもない。

## 【 図面の簡単な説明 】

## 【 0 0 6 2 】

10

【 図 1 】 本発明の第 1 実施形態に係る電気光学装置の構成を示す図である。

【 図 2 】 同電気光学装置における画素の構成を示す図である。

【 図 3 】 同電気光学装置の動作を説明するための図である。

【 図 4 】 同電気光学装置においてコモン電極への給電経路を示す図である。

【 図 5 】 同電気光学装置においてコモン電極への給電経路を示す図である。

【 図 6 】 同電気光学装置においてコモン電極への給電経路を示す図である。

【 図 7 】 同電気光学装置における電圧波形を示す図である。

【 図 8 】 第 1 実施形態の応用・変形例に係る動作を示す図である。

【 図 9 】 第 1 実施形態の応用・変形例に係る構成を示す図である。

20

【 図 1 0 】 本発明の第 2 実施形態に係る電気光学装置の構成を示す図である。

【 図 1 1 】 本発明の第 3 実施形態に係る電気光学装置の構成を示す図である。

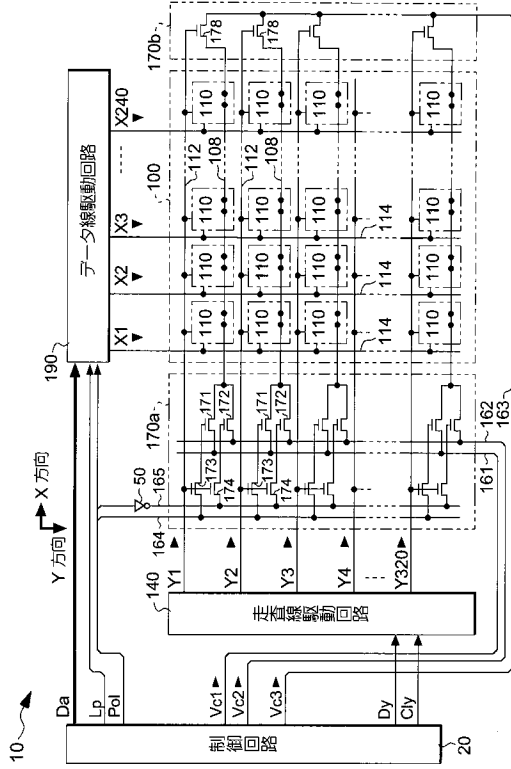
【 図 1 2 】 実施形態に係る電気光学装置を用いた携帯電話を示す図である。

## 【 符号の説明 】

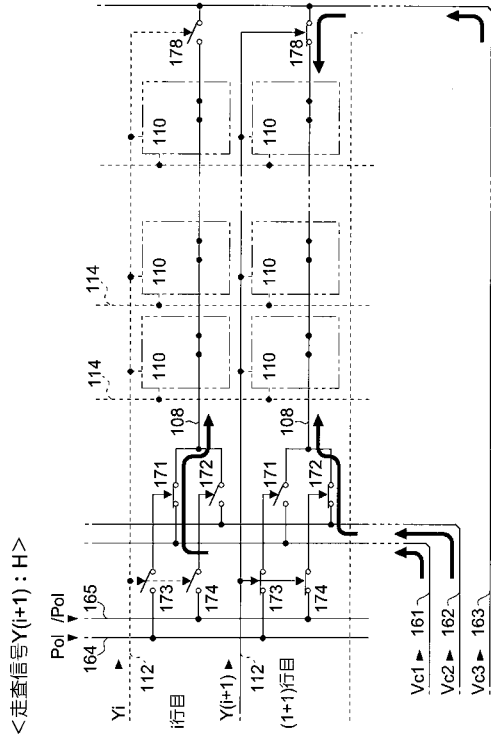
## 【 0 0 6 3 】

1 0 ... 電気光学装置、 2 0 ... 制御回路、 3 1 ~ 3 3 ... オペアンプ、 1 0 0 ... 表示領域、 1 0 5 ... 液晶、 1 0 8 ... コモン電極、 1 1 0 ... 画素、 1 1 2 ... 走査線、 1 1 4 ... データ線、 1 1 6 ... T F T、 1 2 0 ... 画素容量、 1 3 0 ... 蓄積容量、 1 4 0 ... 走査線駆動回路、 1 7 0 a、 1 7 0 b ... コモン電極駆動回路、 1 6 1 ~ 1 6 3 ... 給電線、 1 6 7、 1 6 9 ... 給電線、 1 7 1 ~ 1 7 4、 1 7 7 ~ 1 7 9 ... T F T、 1 2 0 0 ... 携帯電話

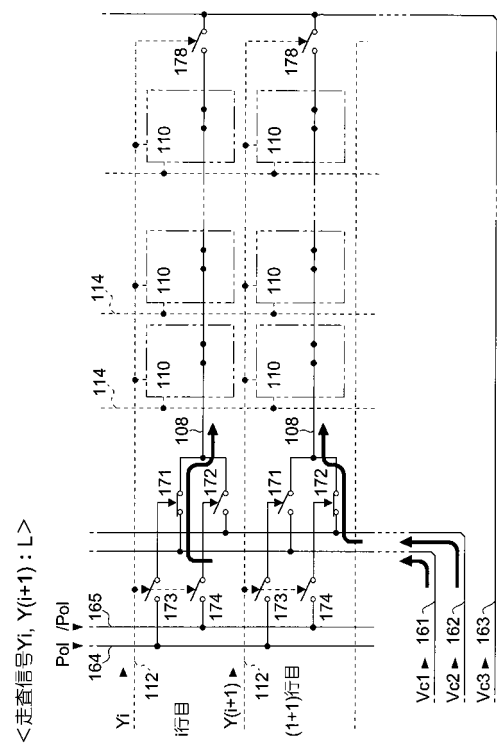
【 図 1 】



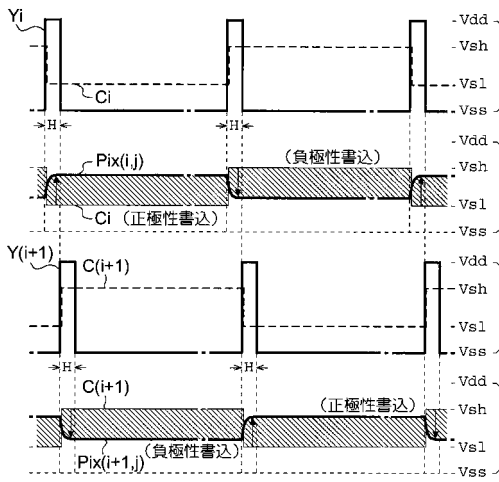
【 図 5 】



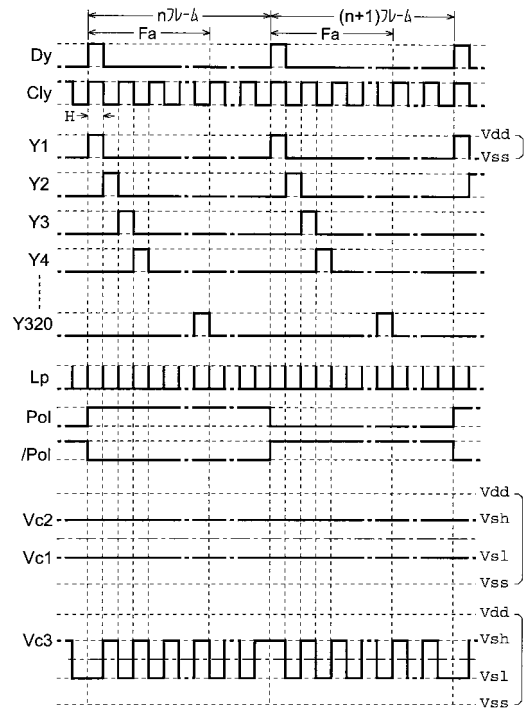
【 図 6 】



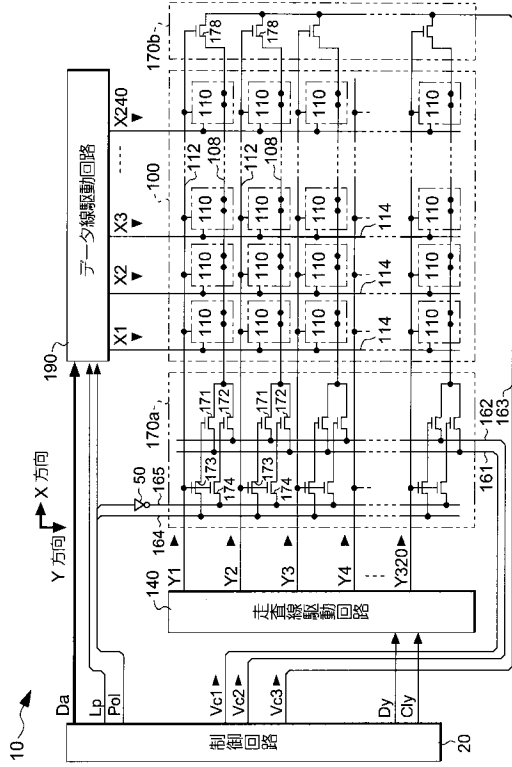
【 図 7 】



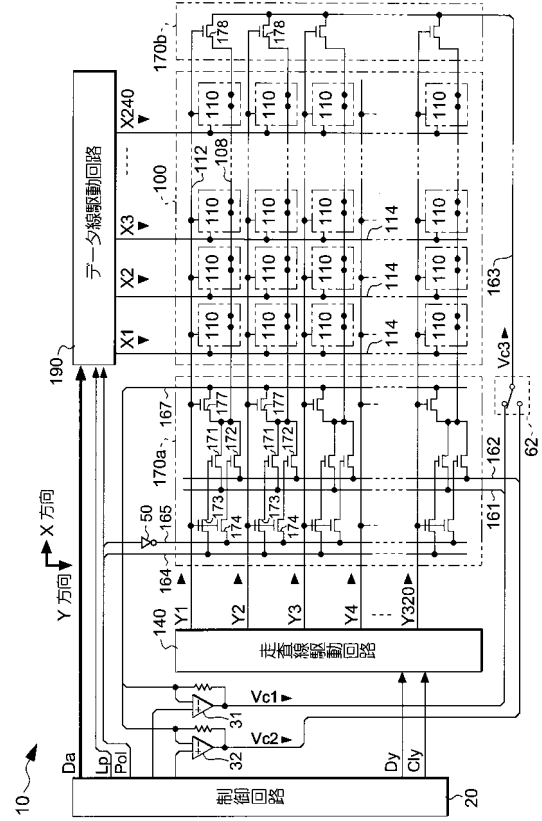
【 図 8 】



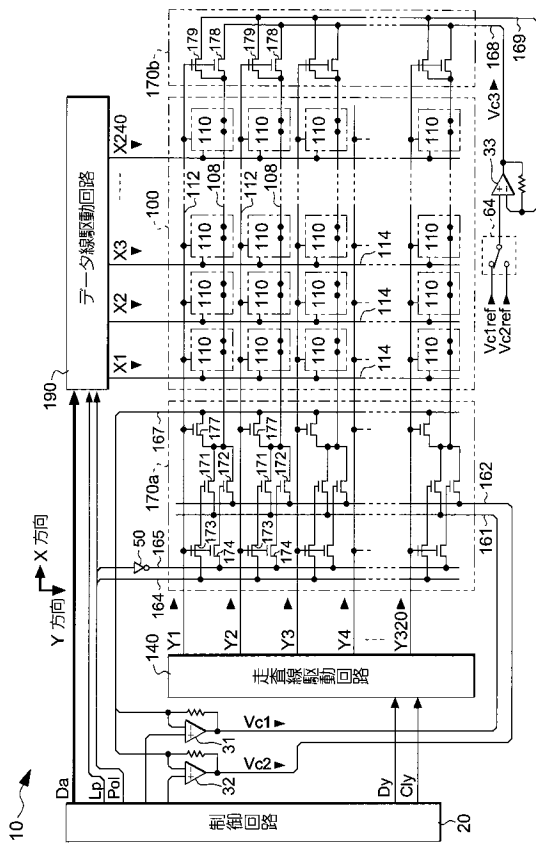
【図 9】



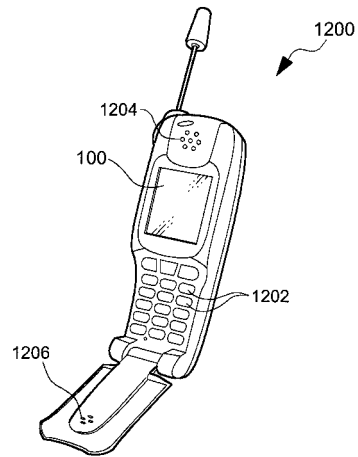
【図 10】



【図 11】



【図 12】



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 1 B  
G 0 2 F 1/133 5 5 0

Fターム(参考) 2H193 ZF59

5C006 AA22 AC25 AC27 AC28 AF50 BA19 BB16 BC20 BC22 FA25  
FA36 FA37 FA47  
5C080 AA10 BB05 DD05 DD26 EE29 FF11 JJ03 JJ04 JJ06 KK07