

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-229057

(P2005-229057A)

(43) 公開日 平成17年8月25日(2005.8.25)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 21/822	HO 1 L 27/04 A	5 F O 3 8
HO 1 L 21/304	HO 1 L 21/304 6 2 1 D	5 J O 1 2
HO 1 L 27/04	HO 1 P 1/12	5 J O 2 4
HO 1 P 1/12	HO 3 H 7/075 A	
HO 3 H 7/075	HO 3 H 7/20 E	

審査請求 未請求 請求項の数 3 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願2004-38659 (P2004-38659)
 (22) 出願日 平成16年2月16日 (2004. 2. 16)

(71) 出願人 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目2番3号
 (74) 代理人 100057874
 弁理士 曾我 道照
 (74) 代理人 100110423
 弁理士 曾我 道治
 (74) 代理人 100084010
 弁理士 古川 秀利
 (74) 代理人 100094695
 弁理士 鈴木 憲七
 (74) 代理人 100111648
 弁理士 梶並 順

最終頁に続く

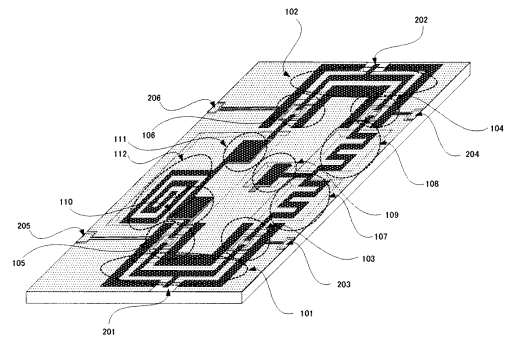
(54) 【発明の名称】 高周波集積回路とその製造方法

(57) 【要約】

【課題】従来技術に比較して、構造が簡単であって、製造工程が簡単であり、しかも伝送損失をさらに低減できる高周波装置とその製造方法を提供する。

【解決手段】シリコン基板の一方の面に互いに独立した複数の窪み部を穿ち、この窪み部側の表面にグランドと導体パターンの金属膜を形成し、この金属膜の上にさらに誘電体の膜を形成し、この誘電体の膜上で且つ上記窪み部に対応する位置にコンデンサ、インダクタ、線路、スイッチの何れか異なる2つの金属パターンを同一の工程で形成してシリコン基板上にコンデンサ、インダクタ、線路、スイッチの何れか異なる2つの素子を形成してなる高周波集積回路。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

シリコン基板の一方の面に互いに独立した複数の窪み部を穿ち、この窪み部側の表面に金属膜の導体パターンを形成し、この金属膜の上に空気層を挟んで誘電体の膜を形成し、この誘電体の膜上あるいは膜の両面で且つ上記窪み部に対応する位置にコンデンサ、インダクタ、線路、スイッチの何れか異なる2つの金属パターンを同一の工程で形成してシリコン基板上にコンデンサ、インダクタ、線路、スイッチの何れか異なる2つの素子を形成してなる高周波集積回路。

【請求項 2】

シリコン基板の表面をエッチングして、所定の深さを有する窪み部を形成する工程と、シリコン基板の窪み部側全表面に、金属膜を形成する工程と、導体パターンを形成するため金属膜の不要な箇所を除去する工程と、シリコン基板の表面、その窪み部及び金属膜上に、レジスト犠牲層を塗布し、窪み部の内部をレジスト犠牲層のレジストにより充填する工程と、レジスト犠牲層のうち、窪み部より大きいパターン部分を残すようにエッチングし、それ以外のパターン部分を除去する工程と、レジスト犠牲層が形成されたシリコン基板上を、化学機械的研磨法を用いてレジスト犠牲層の表面をシリコン基板表面と同一平面上になるまで研磨し平坦化する工程と、この研磨した表面に誘電体膜を形成した後、誘電体膜上に、金属性配線導体膜を形成した後、写真製版法とイオンビームエッチング法を用いて、当該配線導体膜がインダクタ、コンデンサ、スイッチ、線路の何れか2以上の所定形状の導体となるように所定のパターンでエッチングすることによりインダクタ、コンデンサ、スイッチ、線路の何れか2以上のための配線導体膜を形成する工程と、レジスト犠牲層の直上部であって、配線導体膜が形成されていない誘電体支持膜の部分において、写真製版法及び反応性イオンエッチング法を用いて、誘電体支持膜をその厚さ方向で貫通する矩形形状の開口部を形成し、ウェットエッチング法を用いて開口部を介してレジスト犠牲層をエッチングすることにより、当該レジスト犠牲層を除去する工程とを備えた高周波集積回路の製造方法。

【請求項 3】

上記高周波集積回路は、スイッチと2個のコンデンサの直列回路の上記コンデンサとコンデンサの間に接地されたコイルが接続された高域通過フィルタ回路と、スイッチと2個のコイルの直列回路の上記コイルとコイルの間にコンデンサ接地されたが接続された低域通過フィルタ回路とが切り換え可能な移相回路であることを特徴とする請求項1記載の高周波集積回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マイクロ波、準ミリ波及びミリ波などの高周波信号を伝送し又は処理する、高周波伝送線路、高周波デバイスや高周波回路などの高周波集積回路に関する。

【背景技術】

【0002】

近年、高周波伝送技術の向上への要望が高まるなか、マイクロ波、準ミリ波及びミリ波などの高周波信号を処理するための高周波受動回路では、挿入損失を小さくするために、ガリウム砒素基板などの半導体基板や、サファイア基板などの低誘電率の誘電体基板を用い、かつその基板の厚さを薄くしていた。しかしながら、低誘電率の誘電体基板は一般に高価であり、また、誘電体基板の薄板化はせいぜい100 μ m程度までで、高い周波数帯での電氣的性能の向上には限界があった。一方、安価なシリコン基板などの半導体基板では誘電損失が大きいため、十分な電氣的特性が得られなかった。

【0003】

近年、マイクロマシニング技術を用いた高周波デバイスである、いわゆるRF MEMS (Radio Frequency Micro-Electro-Mechanical-Systems) デバイスが注目されている。本技術では、高アスペクト構造やメンブレイン構造を作製できるため、安価なシリコン基

板上に高周波回路を作製しても基板の影響を受けにくく、従って、低コストで高性能な高周波デバイスが期待できる。また、近年、高周波用のシリコンCMOS回路において、その使用可能な上限周波数がGHz帯まで伸びており、シリコンのCMOS能動回路とRF-MEMS受動回路をモノリシック化することによって、高周波用モジュールの高機能化と小型化が期待されている。

【0004】

これまで、RF MEMS技術を用いて基板の誘電損失を低減する代表的な構造として、誘電体メンブレイン支持膜上に配線導体を形成する構造（以下、メンブレイン構造という。）が例えば、非特許文献1において開示されている。この非特許文献1において開示された、シールドされたメンブレインマイクロストリップ線路においては、上面に接地導体膜を有する第1の半導体基板上に、上面にストリップ導体を有する誘電体メンブレイン支持膜が形成されかつ下面に空隙が形成された第2の半導体基板を重ね、さらに、当該第2の半導体基板上に、下面に凹部を有する半導体基板を重ねることにより、マイクロストリップ線路を構成している。

10

【0005】

以上のように構成された従来技術に係るメンブレインマイクロストリップ線路において、高周波信号を伝送させたとき、当該高周波信号の電磁界は、ストリップ導体と接地導体膜との間の誘電体メンブレイン支持膜と空隙の空気層とに分布するが、これら半導体基板にはほとんど電磁界が発生しないために、伝送損失を低減できるという効果を有している。

20

【0006】

【非特許文献1】Stephen V. Robertson et al., "A 10-60-GHz Micromachined Directional Coupler", IEEE Transactions on Microwave Theory & Techniques, Vol.46, No.11, p.1845-1849, November 1998.

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、従来技術に係るメンブレインマイクロストリップ線路においては、2枚以上の半導体基板を用いるために、その構造が複雑であり、また、製造工程が複雑となり、製造コストが増大するという問題点があった。また、この従来技術において、いまだ伝送損失が比較的高いという問題点があった。

30

【0008】

本発明の目的は以上の問題点を解決し、従来技術に比較して、構造が簡単であって、製造工程が簡単であり、しかも伝送損失をさらに低減できる高周波集積回路とその製造方法を提供することにある。

【課題を解決するための手段】

【0009】

本発明に係る高周波集積回路は、シリコン基板の一方の面に互いに独立した複数の窪み部を穿ち、この窪み部側の表面に導体パターンの金属膜を形成し、この金属膜の上に空気層を挟んでさらに誘電体の膜を形成し、この誘電体の膜上で且つ上記窪み部に対応する位置にコンデンサ、インダクタ、線路、スイッチの何れか異なる2つの金属パターンを同一の工程で形成してシリコン基板上にコンデンサ、インダクタ、線路、スイッチの何れか異なる2つの素子を形成してなる。

40

【0010】

また、本発明に係る高周波集積回路の製造方法は、シリコン基板の表面をエッチングして、所定の深さを有する窪み部を形成する工程と、シリコン基板の窪み部側全表面に、金属膜を形成する工程と、導体パターンを形成するため金属膜の不要な箇所を除去する工程と、シリコン基板の表面、その窪み部及び金属膜上に、レジスト犠牲層を塗布し、窪み部の内部をレジスト犠牲層のレジストにより充填する工程と、レジスト犠牲層のうち、窪み部より大きいパターン部分を残すようにエッチングし、それ以外のパターン部分を除去す

50

る工程と、レジスト犠牲層が形成されたシリコン基板上を、化学機械的研磨法を用いてレジスト犠牲層の表面をシリコン基板表面と同一平面上になるまで研磨し平坦化する工程と、この研磨した表面に誘電体膜を形成した後、誘電体膜上に、金属性配線導体膜を形成した後、写真製版法とイオンビームエッチング法を用いて、当該配線導体膜がインダクタ、コンデンサ、スイッチ、線路の何れか2以上の所定形状の導体となるように所定のパターンでエッチングすることによりインダクタ、コンデンサ、スイッチ、線路の何れか2以上のための配線導体膜を形成する工程と、レジスト犠牲層の直上部であって、配線導体膜が形成されていない誘電体支持膜の部分において、写真製版法及び反応性イオンエッチング法を用いて、誘電体支持膜をその厚さ方向で貫通する矩形形状の開口部を形成し、ウェットエッチング法を用いて開口部を介してレジスト犠牲層をエッチングすることにより、当該レジスト犠牲層を除去する工程とを備える。 10

【発明の効果】

【0011】

本発明に係る高周波集積回路によれば、基板表面に窪み部を有する基板と、少なくとも上記窪み部を含む上記基板上に形成された第1の導体パターンと、上記基板の窪み部の直上に空隙を挟んで上記基板上に形成された誘電体膜と、上記誘電体膜の表面の一部に形成された第2の導体パターンとを備え、上記第1の導体パターンと第2の導体パターンはインダクタ、コンデンサ、スイッチ、線路の異なる2つの機能要素を同一の工程で形成する。従って、従来技術に比較して、構造が簡単であって、製造工程が簡単であり、しかも伝送損失をさらに低減できる高周波装置とその製造方法を提供することができる。 20

【発明を実施するための最良の形態】

【0012】

以下、この発明の実施の一形態を説明する。

実施の形態1.

図1はこの発明の実施の形態による移相回路である。101, 102は中空線路を用いた分岐線路, 103, 104, 105, 106は静電力により動作する微小なスイッチ, 107, 108はコの字を交互に複数組み合わせた形状の低域通過フィルタのコイル, 109は低域通過フィルタのコンデンサ, 110, 111は高域通過フィルタのコンデンサ, 112は渦巻状の高域通過フィルタのコイル, 201は入力端子, 202は出力端子, 203はスイッチ103の制御端子, 204はスイッチ104の制御端子, 205はスイッチ105の制御端子, 206はスイッチ106の制御端子である。 30

【0013】

次に作成方法について説明する。

図2はシリコン基板の加工を示す図である。300はシリコン基板, 301は入力部の分岐中空線路のための窪み部, 302は出力部の分岐中空線路のための窪み部, 303はスイッチ103のための窪み部, 304はスイッチ104のための窪み部, 305はスイッチ105のための窪み部, 306はスイッチ106のための窪み部, 307はコイル107のための窪み部, 308はコイル108のための窪み部, 309はコンデンサ109のための窪み部, 310は高域通過フィルタのコンデンサ110, 111, コイル112のための窪み部, 311はコイル112をグランドへ接続するため窪み310内に残された突起である。以上のシリコン基板上の窪み部はウェットエッチングあるいはドライエッチングにより作成される。 40

【0014】

図3は図2のシリコン基板上の第1の導体パターン層を示す図である。400は共通のグランド, 401aはスイッチ103の上部誘電体膜を引き付けるための電極, 402aはスイッチ103の誘電体膜上の切り欠き線路との接点, 403aは上記電極電圧をかけるための制御線, 404aは上記制御線を外部と接続するための電極パッド, 401bはスイッチ104の上部誘電体膜を引き付けるための電極, 402bはスイッチ104の誘電体膜上の切り欠き線路との接点, 403bは上記電極電圧をかけるための制御線, 404bは上記制御線を外部と接続するための電極パッド, 401cはスイッチ105の上部誘 50

電体膜を引き付けるための電極，402cはスイッチ105の誘電体膜上の切り欠き線路との接点，403cは上記電極電圧をかけるための制御線，404cは上記制御線を外部と接続するための電極パッド，401dはスイッチ106の上部誘電体膜を引き付けるための電極，402dはスイッチ106の誘電体膜上の切り欠き線路との接点，403dは上記電極電圧をかけるための制御線，404dは上記制御線を外部と接続するための電極パッド，405は入力端子のためのグラウンド除去部，406は出力端子のためのグラウンド除去部である。

この導体パターン形成はシリコン基板300の全面にスパッタリング法などを用いて共通のグラウンド400を形成し、その後写真製版法などにより、グラウンド400から上記各パターンを形成する。

10

【0015】

図4は図3の導体パターン形成後、レジスト剤を表面に塗布し、その後、窪みの中に充填されたレジスト剤以外のレジスト剤を平坦化プロセスにより取り除いた上に作成された第2の導体パターン層を示す図である。501は低域通過フィルタのコンデンサ109の下部電極，502は上記下部電極と共通グラウンド400を接続するためのパターン，503は高域通過フィルタのコンデンサ110の下部電極，504は後に作成する誘電体膜上の線路と上記下部電極を接続する為のパターン，505は高域通過フィルタのコンデンサ111の下部電極，506は後に作成する誘電体膜上の線路と上記下部電極を接続する為のパターンである。これらは窪み部に充填されたレジスト剤の上に形成される。この後、例えば窒化シリコンのような誘電体を1 μ mほどの厚みで積層することで誘電体膜を作成し、その上に第3の導体パターンを図1のように作成し、最後に窪み部の上部に作成された誘電体膜にあけた穴より、内部のレジスト剤をアセトンなどを利用して取り除く。

20

【0016】

次に動作について説明する。

図5は図1の移相回路の等価回路を示す図である。601は入力端子101，602は出力端子102，603はスイッチ103，604はスイッチ104，605はスイッチ105，606はスイッチ106，607はコイル107，608はコイル108，609はコンデンサ109，610はコンデンサ110，611はコンデンサ111，612はコイル112を等価的に表している。スイッチ603，604が接続状態，スイッチ605，606が開放状態のとき、入力端子601から入力された高周波信号はコイル607，608，およびコンデンサ609で構成された低域通過フィルタを通り、出力端子602へ出力される。コイル607，608は導体の下部が中空になっているためシリコン基板の影響を受けず、低損失である。

30

【0017】

スイッチ603，604が開放状態，スイッチ605，606が接続状態のとき、入力端子601から入力された高周波信号はコンデンサ610，611，およびコイル612で構成された高域通過フィルタを通り、出力端子602へ出力される。コイル612は導体の下部が中空になっているためシリコン基板の影響を受けず、低損失である。また、どちらの場合にも入力端子601からスイッチ603あるいは605までの線路は中空構造のためシリコン基板の影響を受けず、低損失である。また、どちらの場合にもスイッチ604あるいは606から出力端子602までの線路は中空構造のためシリコン基板の影響を受けず、低損失である。さらに、低域通過フィルタと高域通過フィルタの通過域での位相は大きな差があり、これらのフィルタを上記のように切り替えることで位相を変化させることができる。

40

【0018】

このようにして、高機能な高周波回路に低損失なコイルやコンデンサと同時に低損失な線路や低損失な切り替えスイッチを一つの基板の上に、共通したプロセスで、同時に作成することができるので、高周波回路を低価格に製造することができる。

【0019】

また、上記は移相回路の例であるが、半導体回路を含むシリコン基板上に回路を切り替

50

えるための微小な機械スイッチや、発信器や増幅器の高性能化に有効な低損失コイルを作成して、低価格で高性能な携帯端末装置を得ることもできる。

【0020】

ここで微小なスイッチ（高周波スイッチ）の原理について説明する

図6はこの微小なスイッチ（高周波スイッチ）の原理を説明するための図である。図において、制御端子4a, 4bに電圧を印加した場合、例えば正の電圧を印加した場合、第1の電極6a, 6bの表面上に正電荷が発生すると共に、静電誘導により第2の電極8a, 8bの下面に負電荷が現れ、両者間の吸引力により、第2の電極8a, 8bは第1の電極6a, 6b側に引き寄せられる。その際、誘電体膜7上に形成されている信号線9も同時に第1の電極6a, 6b側に引き寄せられ、信号線9aと地導体3とが誘電体膜7aを介して接触することになる。

10

これら信号線9aおよび地導体3の接触時における誘電体膜7aは、容量とみなすことができ、この実施の形態2による高周波スイッチでは、電気的結合の強弱によってスイッチをオフ状態またはオン状態に切換えることができる。

【産業上の利用可能性】

【0021】

この発明は、半導体回路を含むシリコン基板上に回路を切り替えるための微小な機械スイッチや、発信器や増幅器の高性能化に有効な低損失コイルを作成でき、低価格で高性能な携帯端末装置に適用できる。

【図面の簡単な説明】

20

【0022】

【図1】この発明の実施の形態1による移相回路の斜視図である。

【図2】図1のシリコン基板の加工を示す図である。

【図3】図2のシリコン基板上の第1の導体パターン層を示す図である。

【図4】レジスト剤の平坦化プロセス後に作成された第2の導体パターン層を示す図である。

【図5】図1の移相回路の等価回路を示す図である。

【図6】この発明の微小なスイッチの原理を説明するための図である。

【符号の説明】

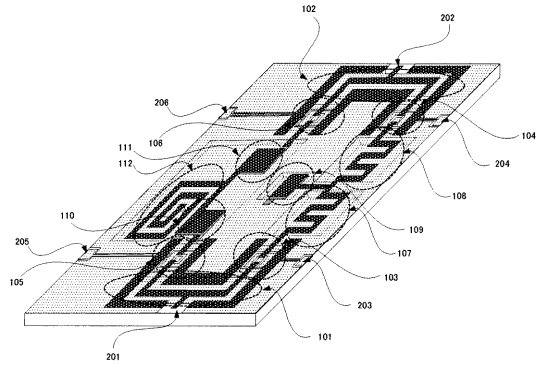
【0023】

30

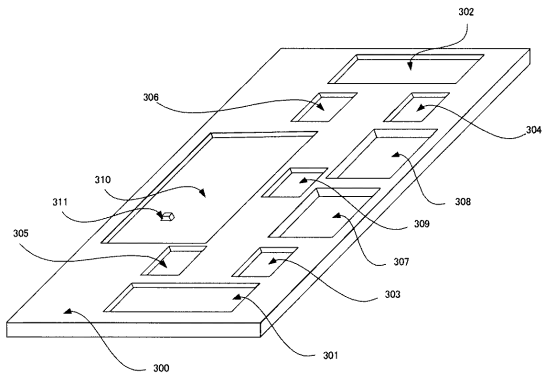
4a, 4b; 制御端子、6a, 6b; 第1の電極、8a, 8b; 第2の電極、7; 誘電体膜、9; 信号線、3; 地導体、7a; 誘電体膜、101, 102; 分岐線路、103, 104, 105, 106; 微小なスイッチ、107, 108; 低域通過フィルタのコイル、109; 低域通過フィルタのコンデンサ、110, 111; 高域通過フィルタのコンデンサ、112; 高域通過フィルタのコイル、201; 入力端子、202; 出力端子、203~206; 制御端子、300; シリコン基板、301~310; 窪み部、311; 突起、400; 共通のグランド、401a, 401b, 401c, 401d; 電極、402a, 402b, 402c, 402d; 接点、403a, 403b, 403c, 403d; 制御線、404a, 404b, 404c, 404d; 電極パッド、405; 切り欠き、406; 切り欠き、501; 下部電極、502; パターン、503; 下部電極、504; パターン、505; 下部電極、506; パターン、601; 入力端子、602; 出力端子、603; スイッチ、604; スイッチ、605; スイッチ、606; スイッチ、607; コイル、608; コイル、609; コンデンサ、610; コンデンサ、611; コンデンサ、612; コイル。

40

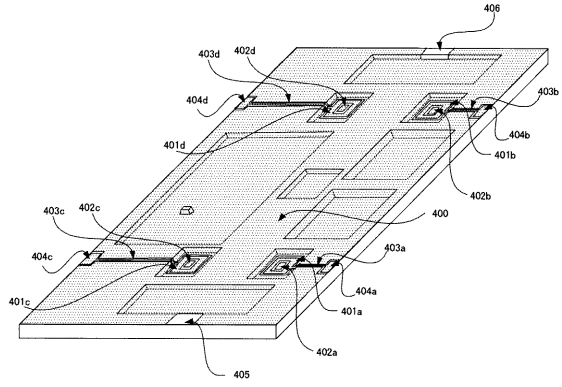
【 図 1 】



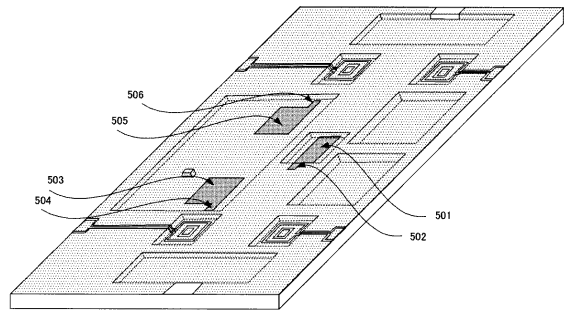
【 図 2 】



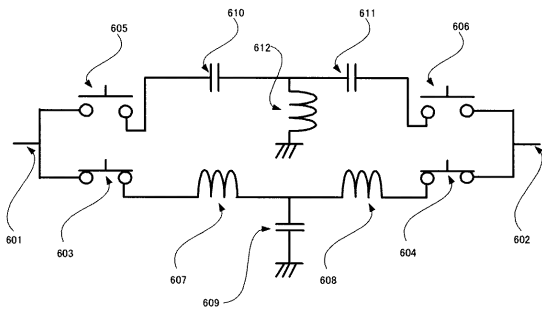
【 図 3 】



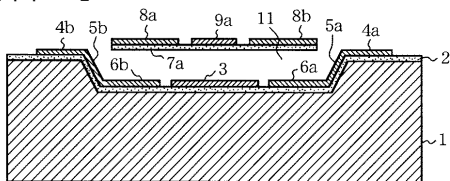
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

(51) Int.Cl. ⁷	F I	テーマコード(参考)
H 0 3 H 7/20	H 0 1 L 27/04	C
	H 0 1 L 27/04	L
	H 0 1 L 27/04	D

(72)発明者 西野 有
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 吉田 幸久
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 李 相錫
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 高木 直
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 宮口 賢一
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 半谷 政毅
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 川上 憲司
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 濱野 聡
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 津留 正臣
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 宮崎 守泰
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

Fターム(参考) 5F038 AC05 AC15 AC17 AV13 AZ01 AZ04 AZ09 CA10 CD02 DF02
EZ14 EZ15 EZ20
5J012 AA07
5J024 AA03 BA03 DA04 DA29 DA34 EA01 EA02