



特許協力条約に基づいて公開された国際出願

(51) 国際特許分類 5 G06F 11/30, 1/00	A1	(11) 国際公開番号 WO 93/13480 (43) 国際公開日 1993年7月8日 (08.07.1993)
<p>(21) 国際出願番号 PCT/JP92/00218 (22) 国際出願日 1992年2月27日 (27. 02. 92)</p> <p>(30) 優先権データ 特願平3/345560 1991年12月26日 (26. 12. 91) JP</p> <p>(71) 出願人 ダイヤセミコンシステムズ株式会社 (DIA SEMICON SYSTEMS INCORPORATED) [JP/JP] 〒154 東京都世田谷区新町1丁目23番9号 Tokyo, (JP)</p> <p>(72) 発明者 池田 治 (IKEDA, Osamu) 〒136 東京都江東区東砂6丁目14番3号 Tokyo, (JP)</p> <p>(74) 代理人 弁理士 一色健輔, 外 (ISHIKI, Kensuke et al.) 〒105 東京都港区新橋2丁目12番7号 労金新橋ビル7階 Tokyo, (JP)</p> <p>(81) 指定国 AT (欧州特許), BE (欧州特許), CH (欧州特許), DE (欧州特許), DK (欧州特許), ES (欧州特許), FR (欧州特許), GB (欧州特許), GR (欧州特許), IT (欧州特許), LU (欧州特許), MC (欧州特許), NL (欧州特許), SE (欧州特許).</p> <p>添付公開書類 国際調査報告書</p>		

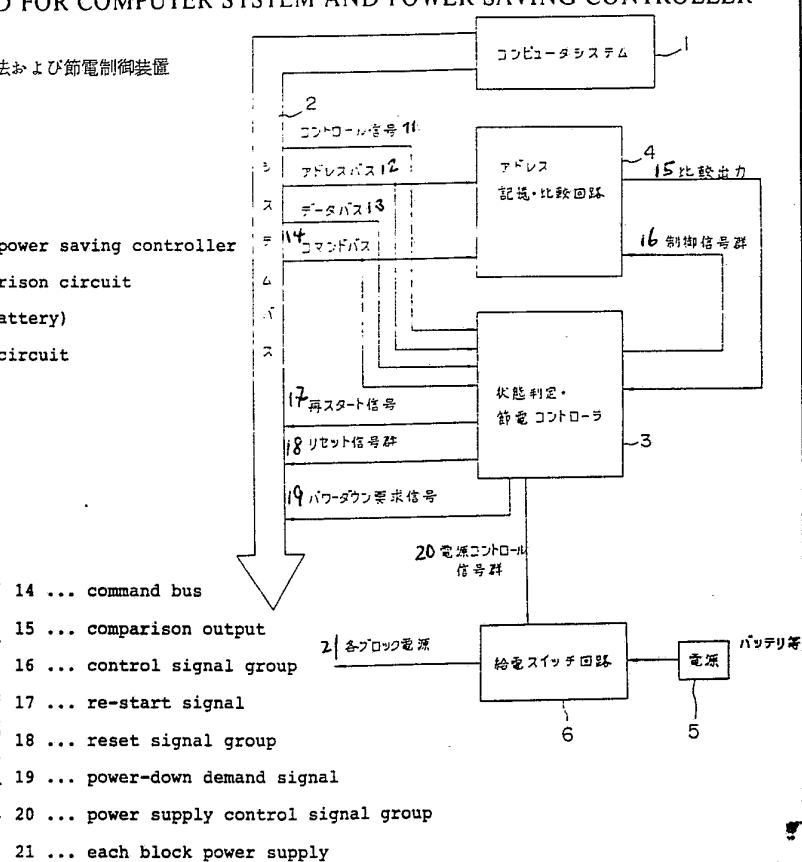
(54) Title : CONDITION MONITOR METHOD FOR COMPUTER SYSTEM AND POWER SAVING CONTROLLER

(54) 発明の名称 コンピュータシステムの状態監視方法および節電制御装置

- 1 ... computer system
- 2 ... system bus
- 3 ... condition judgement/power saving controller
- 4 ... address memory/comparison circuit
- 5 ... power supply (e.g. battery)
- 6 ... power supply switch circuit
- 11 ... control signal
- 12 ... address bus
- 13 ... data bus

(57) Abstract

A method is provided to find that a CPU is repeating a small loop and actually waiting for a task (substantially at rest). This is done by monitoring signals of a system bus without applying any change to any software executed by a computer system as the object of monitor. The method repeats appropriately storing the addresses accessed by the CPU within a predetermined time and monitoring whether or not the CPU makes access to addresses other than the stored address within a predetermined time, so as to find that the CPU repeats a small loop.



(57) 要約

監視対象となるコンピュータシステムが実行するソフトウェアに手を加えず、またソフトウェアを限定せず、システムバスの信号を監視することで、C P Uが小ループのプログラム処理を繰返していて実質的な仕事の起動を待っている状態(実質休止状態)になっている可能性大であることを検出する。

一定時間内にC P Uがアクセスしたアドレスを記憶する動作と、一定時間内にC P Uが前記の記憶したアドレス以外のアドレスをアクセスするか否かを監視する処理とを適宜に繰返し、C P Uが小ループのプログラム処理を繰返していることを検出する。

情報としての用途のみ

PCTに基づいて公開される国際出願のハンドレット第1頁にPCT加盟国を同定するために使用されるコード

AT オーストリア	FR フランス	MW マラウイ
AU オーストラリア	GA ガボン	NL オランダ
BB バルバドス	GB イギリス	NO ノルウェー
BE ベルギー	GN ギニア	NZ ニュージーランド
BF ブルキナ・ファソ	GR ギリシャ	PL ポーランド
BG ブルガリア	HU ハンガリー	PT ポルトガル
BJ ベナン	IE アイルランド	RO ルーマニア
BR ブラジル	IT イタリー	RU ロシア連邦
CA カナダ	JP 日本	SD スーダン
CF 中央アフリカ共和国	KP 朝鮮民主主義人民共和国	SE スウェーデン
CG コンゴー	KR 大韓民国	SK スロヴェニア共和国
CH スイス	KZ カザフスタン	SN セネガル
CI コート・ジボアール	LI リヒテンシュタイン	SU ソヴィエト連邦
CM カメルーン	LK スリランカ	TD チャード
CS チェコスロバキア	LU ルクセンブルグ	TG トーゴ
CZ チェコ共和国	MC モナコ	UA ウクライナ
DE ドイツ	MG マダガスカル	US 米国
DK デンマーク	ML マリ	VN ベトナム
FI フィンランド	MN モンゴル	
ES スペイン	MR モーリタニア	

明細書

コンピュータシステムの状態監視方法および節電制御装置

技術分野

この発明はコンピュータシステムの状態監視方法および節電制御装置に関し、特に、C P Uが小ループのプログラム処理を繰返していて実質的な仕事の起動を待っている状態（これを実質休止状態と定義する）になっていることを高確率で検出するための状態監視方法と、この方法に従って実質休止状態でのC P Uの電力消費を低減させるための節電制御装置に関する。

背景技術

例えば特開平2-178818号公報に見られるように、コンピュータシステムの各部の動作状態に応じて、実質的な仕事を行っていない休止状態になっている部分への給電を停止することで、システム全体の消費電力を減らすという技術があり、様々な形態で具体的に実施されている。特にバッテリー駆動の可搬型パソコン用コンピュータについては、小型・軽量のバッテリーでできるだけ長時間動作できるようにするために、この種の節電技術が盛んに研究されている。

従来のある種のパソコン用コンピュータではレスト・モードとスリープ・モードと呼ぶ2種類のスタンバイ機能を備えている。レスト・モードは、一定時間C P Uが動作しないと、自動的に動作周波数を16MHzから1MHzに下げる機能である。さらに一定時間が経過すると自動的にスリープ・モードに入る。スリープ・モードでは電源供給が停止する。どちらのモードで動作していても、任意のキーを押すことで通常のモードに復帰する。スタンバイ・モードに入る時間はユーザが任意に設定することができる。

ここで「一定時間C P Uが動作しない」ことが節電状態（前記のスタンバイ・モード）に移行する条件となっている。具体的には、キーボードからの入力や通

信コントローラからの入力など、C P Uの仕事を起動する外部要因が一定時間以上発生しなかった時に、節電状態に移行するようになっている。

「C P Uの仕事を起動する要因が一定時間以上発生しない」ことをもってC P Uが実質休止状態にあると判定して節電モードに移行する従来の技術では、一般的なパーソナルコンピュータについては、前記の「一定時間」を数10秒以上に設定する必要があり、充分な節電効果が得られないという問題がある。

例えばワードプロセッサのソフトウェアを使用している状態を想定する。この場合、キーボードからの入力のひとつひとつがC P Uの仕事の起動要因となり、C P Uが入力信号に応じて、1文字をディスプレイに表示する非常に簡単な仕事や、かな漢字変換や文書の移動といった少し時間のかかる処理や、ファイルの整理のようにさらに時間のかかる仕事などを実行することになる。オペレーターが文書を考えながらキー入力する場合、キー入力速度よりもC P Uの処理速度の方が圧倒的に速い場合が多く、あるキー入力から次のキー入力までの間で数十ミリ秒から数秒程度の実質休止時間を生じる機会が非常に多い。

だからといって前述の従来の節電方法における「一定時間」を例えば1秒～数秒程度に設定したのでは、少し時間のかかる文書の移動やファイルの整理などの仕事を行っている最中に節電状態に移行してしまう。そこで充分な安全度を見込んで「一定時間」を充分に長くして数10秒～数分間に設定する必要がある。そうすると頻繁に発生している短時間の実質休止状態に対しては節電機能が働かず、充分な節電効果は得られない。

この問題の解決手段として、C P Uが実質休止状態になったとき、C P U自身がその都度外部回路（節電制御回路）に節電可能であることを宣言するように構成することが考えられる。こうするにはC P Uが実行するソフトウェアにその機能を盛り込まなければならない。既存のソフトウェアにこのような機能を付け加えることは甚しく面倒なことである。この発明は既存のソフトウェアに手を加えないということを一つの条件にしており、前記の対策はこの条件に当てはまらない。

また、コンピュータシステムがある一つのソフトウェアしか実行しないのであれば、そのソフトウェアの内容を予め解析し、C P Uがある特定のアドレス群し

かアクセスしない小ループを繰返している状態を検知し、C P Uの実質休止状態を適確につかむことができる。しかし様々なソフトウェアを対象とした場合、この手法ですべてのソフトウェアに対応するというのは現実的に困難である。

この発明は以上のような技術的背景の下になされたもので、対象とするソフトウェアに手を加えず、また対象ソフトウェアを固定せずに、コンピュータシステムのシステムバスの信号を外部から監視することで、C P Uが小ループのプログラム処理を繰返していて実質的な仕事の起動を待っている実質休止状態になったことを高確率で検出することができるようとした状態監視方法を提供することを目的とする。また、その方法に従ってC P Uの節電制御を効果的に行うことができるようとした節電制御装置を提供することを目的とする。

発明の開示

そこで第1の発明の方法では、所定時間T x内にC P Uがアクセスしたアドレスを適宜なアドレスブロックに区分して記憶する処理Aと（ここで記憶したアドレス群またはアドレスブロック群を学習アドレスとする）、その直後に前記時間T xに応じて定まる所定時間T y内に前記C P Uが前記学習アドレス以外のアドレスをアクセスしたか否かを監視する処理Bとを、前記時間T xとT yを適宜範囲内で適宜に変化させながら繰返し、前記時間T y内に前記学習アドレス以外がアクセスされないという状態を生じる前記時間T xのできるだけ小さな値T x (min)を適宜なアルゴリズムにより適宜な分解能で検出し、そのT x (min)を検出したときに前記C P UがT x (min)以下の周期で小ループのプログラム処理を繰返していて実質休止状態になっている可能性が大であると判定する。

また第2の発明の方法においては、前記時間T xとT yを下限値から上限値に向けて漸増させながら前記処理Aと処理Bを繰返し、前記T x (min)を検出する。

また第3の発明では、システムバスの信号を次のように監視してC P Uが実質休止状態である可能性大と判定する。

（処理1） 一定時間T a内にC P Uがアクセスしたアドレスを適宜なアドレスブロックに区分して記憶する。ここで記憶したアドレス群またはアドレスブロッ

ク群を学習アドレスとする。

(処理2) 一定時間T b 内に C P U が学習アドレス以外のアドレスをアクセスしたか否かを監視する。

(処理3) 処理2において前記学習アドレス以外がアクセスされなかった場合、前記時間T a と T b のうちの少くとも T a を適宜に短くして処理1と処理2を再度行い、処理2において前記学習アドレス以外へのアクセスが検出されるまで時間T a を短縮しながら処理1と処理2を繰返す。

(処理4) 処理2において前記学習アドレス以外へのアクセスが検出された場合、そのときの時間T a に応じて設定された T a より適宜に長い一定時間T c 内に C P U が前記学習アドレス以外のアドレスをアクセスしたか否かを監視し、前記学習アドレス以外がアクセスされなかった場合に C P U が前記実質休止状態になっている可能性が大であると判定する。

また第4の発明の方法では、適宜に設定した一定時間T x 内に C P U がアクセスしたアドレスを適宜なブロックに区分して記憶する処理Aと（ここで記憶したアドレス群またはアドレスブロック群を学習アドレスとする）、適宜に設定した一定時間T y 内に前記 C P U が前記学習アドレス以外のアドレスをアクセスしたか否かを監視する処理Bとを繰返し、前記時間T y 内に学習アドレス以外のアドレスがアクセスされなかったときに前記 C P U が前記 T x 以下の周期で小ループのプログラム処理を繰返していて実質休止状態になっている可能性が大であると判定する。

また第5の発明の装置は、C P U を高消費電力の通常モードで動作させるか低消費電力の節電モードで動作させるかを切換え制御する手段aと、所定時間T x 内に C P U がアクセスしたアドレスを適宜なアドレスブロックに区分して記憶する手段bと（ここで記憶したアドレス群またはアドレスブロック群を学習アドレスとする）、この手段bの動作に続いて前記時間T x に応じて定まる所定時間T y 内に前記 C P U が前記学習アドレス以外のアドレスをアクセスしたか否かを監視する手段cと、前記 C P U が前記通常モードで動作している状態において前記時間T x と T y を適宜範囲内で適宜に変化させながら前記手段bとcの動作を繰返し、前記時間T y 内に前記学習アドレス以外がアクセスされないという状態を

生じる前記時間 T_x のできるだけ小さな値 T_x (min) を適宜なアルゴリズムにより適宜な分解能で検出する手段 d と、この手段 d により前記 T_x (min) を検出したときに別に設定した除外条件が成立していなければ前記 C P U を前記節電モードで動作させる手段 e と、前記 C P U が前記節電モードで動作しているときに前記学習アドレス以外のアドレスをアクセスすることを検出する手段 f と、この手段 f により前記学習アドレス以外のアクセスが検出されたときに前記 C P U を前記通常モードで動作させる手段 g とを備えている。

また第6の発明の装置は、C P U を高消費電力の通常モードで動作させるか低消費電力の節電モードで動作させるかを切換え制御する手段 a と、所定時間 T_x 内に C P U がアクセスしたアドレスを適宜なアドレスブロックに区分して記憶する手段 b と（ここで記憶したアドレス群またはアドレスブロック群を学習アドレスとする）、この手段 b の動作に続いて所定時間 T_y 内に前記 C P U が前記学習アドレス以外のアドレスをアクセスしたか否かを監視する手段 c と、前記 C P U が前記通常モードで動作している状態において前記手段 b と c との動作を繰返し、前記時間 T_y 内に前記学習アドレス以外のアクセスが検出されなかったときに別に設定した除外条件が成立していなければ前記 C P U を前記節電モードで動作させる手段 e と、前記 C P U が前記節電モードで動作しているときに前記学習アドレス以外のアドレスをアクセスすることを検出する手段 f と、この手段 f により前記学習アドレス以外のアクセスが検出されたときに前記 C P U を前記通常モードで動作させる手段 g とを備えている。

コンピュータシステムがある周期をもつループ性のプログラムを実行している場合、そのループを構成する命令群の格納されているメモリアドレスは、ほとんどの命令において固有のものである。したがってループを繰返している状態では、C P U はある限られたアドレス群を繰返しアクセスすることになる。その繰返し周期を T_0 とすると、第1および第2の発明においては、前記時間 T_x が T_0 より小さいと前記処理 B において学習アドレス以外へのアクセスが検出されるが、 T_x が T_0 より大きいと処理 B において学習アドレス以外へのアクセスが検出されなくなる。前述の T_x (min) は T_0 より大きくてできるだけ小さい値である。この T_x (min) を検出したということは、それより小さい周期のループ性プロ

グラムを繰返しているものと判定することができる。特に第2の発明では、より高速に T_x (min) を検出することができる。なお、 T_x に応じて定める T_y は、 T_x より少し小さい値から T_x の数倍程度の範囲で適宜に選定する。

第5の発明の装置では、第1の発明の方法に従って前記 T_x (min) を検出したときに節電モードになり、その後学習アドレス以外がアクセスされたときに通常モードに戻る。

また第3の発明の方法では、ループ性プログラムの繰返し周期を T_0 とすると、前記時間 T_a が T_0 より大きいと、処理2において学習アドレス以外へのアクセスは検出されない。したがって時間 T_a が徐々に短縮され、 T_a が T_0 とほぼ等しくなると、処理2において学習アドレス以外へのアクセスが検出される。この時の T_a に応じて T_c が決定される。そして T_c 内に学習アドレス以外がアクセスされなかっただけでなく実質休止状態の可能性大と判定する。なお、 T_a の初期値は実質休止状態となり得るループ性プログラムの繰返し周期のほぼ最大値に合わせて決定しておく。

また第4の発明の方法では、前記時間 T_x は比較的小さい適切な値に固定されており、その T_x より小さな周期で繰返されるループ性プログラムを検出することになる。第6の発明の装置では、第4の発明の方法に従って実質休止状態を検出して節電モードに入り、前記学習アドレス以外がアクセスされたときに通常モードに戻る。

図面の簡単な説明

第1図は第3の発明の状態監視方法を応用した節電制御装置を付加したコンピュータシステムの概略構成図、第2図は第1図における状態判定・節電コントローラ3の処理手順を示すフローチャートその1、第3図は同フローチャートその2、第4図は同フローチャートその3、第5図は第2の発明の状態監視方法を応用した第5の発明の節電制御装置を付加したコンピュータシステムの概略構成図、第6図は図5における状態判定・節電コントローラ3の処理手順を示すフローチャート、第7図は第4の発明の状態監視方法を応用した第6の発明の節電制御装

置の処理手順を示すフローチャート、第8図はアドレス記憶・比較回路の具体例を示す回路図である。

発明を実施するための最良の形態

第1図は前記第3の発明の状態監視方法に基づく節電制御装置を付加したコンピュータシステムの概略構成を示している。監視対象であるコンピュータシステム1のシステムバス2に状態判定・節電コントローラ3が接続されるとともに、このコントローラ3の制御のもとで動作するアドレス記憶・比較回路4がアドレスバスとコマンドバスに接続される。コンピュータシステム1はいくつかの機能部分に分かれ、各部分に対してそれぞれ給電スイッチ回路6を介して電源から動作電力が供給される。コントローラ3は以下のようにしてコンピュータシステム1のCPUが実質休止状態であると判定したときに、CPUに給電するスイッチ回路6をオフにし、また必要に応じて再びオンにする。

第2図、第3図、第4図は状態判定・節電コントローラ3の制御手順を示している。初期設定処理100に続く最初のステップ101ではアドレス記憶・比較回路4をクリアした後、一定時間Taだけアドレス記憶モードで動作させる。これにより時間Ta内にCPUがアクセスしたアドレスがアドレス記憶・比較回路4に記憶される。なお、時間Taの初期値は《Taの初期値について》の項の説明のように決定する。また、アドレス記憶・比較回路4で記憶するアドレス情報は必ずしも1番地単位ではなく、《アドレスブロックの区分について》のように適宜なブロック単位でアクセスされたか否かを判定する。ステップ101で記憶したアドレス群を以下では学習アドレスとする。

次にコントローラ3はステップ102に進み、アドレス記憶・比較回路4を一定時間Tb（この実施例ではTaと同じとする）だけアドレス比較モードで動作させる。するとアドレス記憶・比較回路4は、その一定時間Ta内にCPUがアクセスするアドレスと前記学習アドレスとを逐次比較し、学習アドレス以外のアドレスがアクセスされたときに不一致信号を出力してコントローラ3に与える。

ステップ102にて学習アドレス以外がアクセスされなかった場合（不一致信

号が出力されなかった場合)、ステップ103に進み、前記の時間T_aを△tだけ短縮してステップ101に戻る。したがって、ステップ102で学習アドレス以外のアドレスがアクセスされたことを検出するまでは、時間T_aを少しづつ短縮しながらステップ101と102を繰返す。

ステップ101、102、103の繰返しは周期サーチ・アドレス学習処理であり、CPUが小ループのプログラムを繰返している場合に、その繰返し周期T₀とほぼ等しくなるまで時間T_aを短縮するとともに、そのループ繰返しによってアクセスされているアドレス群を記憶する。つまりT_aがT₀にはほぼ等しくなると、ステップ102にて学習アドレス以外のアクセスが検出され、その時ステップ200に進む。

ステップ200は状態監視処理であり、周期サーチ・アドレス学習処理100、101、102、103で決定された時間T_aの2倍の時間T_c内にCPUが学習アドレス以外のアドレスをアクセスしたか否かを監視する。つまりアドレス記憶・比較回路4を時間T_cだけアドレス比較モードで動作させ、その間に不一致信号が出力されるか否かを監視する。CPUが小ループを繰返し実行しているのない場合は、ステップ200にて学習アドレス以外のアクセスが検出され、その場合は最初のステップ100に戻ってT_aを初期値に戻し、再び周期サーチ・アドレス学習処理101、102、103を行う。

CPUが小ループを繰返し実行している場合、ステップ200では学習アドレス以外のアクセスが検出されず、その場合にステップ210に進む。このようにしてCPUが小ループを繰返し実行していることを検出する。CPUが小ループのプログラム処理を繰返しているのは、多くの場合、実質的な仕事の起動を待っている実質休止状態である。ただし実質休止状態といえない場合もある。ステップ210では《除外条件について》で説明するように、コンピュータシステム1の各種内部情報から実質休止状態とは判定しない除外条件が成立するかどうかをチェックする。除外条件が成立しない場合、一応実質休止状態と判定してステップ220に進む。除外条件が成立した場合はステップ211で時間R1だけ遅延して最初のステップ100に戻る。遅延時間R1についても《除外条件について》に説明している。

CPUが実質休止状態であると判定した場合はステップ220において、CPUに対してパワーダウン要求信号を出力し、必要なデータを退避させるなどのパワーダウン準備処理をCPUに促し、ステップ230でCPUからパワーダウン準備完了の応答が来るのを待つ。

CPUからパワーダウン準備完了の応答があったなら、以下に説明する復帰タイマの起動条件が成立しているか否かをチェックし（ステップ240）、成立していれば復帰タイマを起動（ステップ250）してからステップ300に進み、給電スイッチ回路6を制御してCPUに対する動作電源の供給を停止する。

その後状態判定・節電コントローラ3はステップ400に進み、《復帰信号について》で説明するように、CPUの実質的な仕事を起動するキー入力信号などが発生するかどうかをチェックする。復帰信号が発生すればステップ500に進み、CPUに動作電源を供給して再スタートさせる。また復帰信号がなくても、先のステップ250で復帰タイマを起動した場合はステップ410から411に進み、復帰タイマがタイムアップしたときステップ500に進んで再スタート制御を実行する。なお再スタート制御は、まず給電スイッチ回路6を制御してCPUに動作電源を供給した後、CPUに対してリセット信号群と再スタート信号を供給する。

再スタート後の次のステップ600では、再スタートが復帰タイマによってなされたのかキー入力などの復帰信号によってなされたのかをチェックし、復帰信号によって再スタートしたのであれば、ステップ610で時間R2だけ遅延し、状態監視処理200に戻る。また復帰タイマにより再スタートしたのであれば、ステップ620で時間R3だけ遅延し、最初のステップ100に戻って周期サーチ・アドレス学習処理101、102、103を最初からやり直す。R2、R3の遅延処理についてはそれぞれ《遅延時間R2について》《遅延時間R3について》で説明する。またステップ240における復帰タイマの起動条件は《復帰タイマの起動条件について》に説明する。

《Taの初期値について》

Taの初期値はコントローラ3内にて保持され、この初期値の設定はシステムバス2を経由してコンピュータシステム1のCPU動作により行われる。検出目

的とする小ループ周期より大きな周期が値として使用されるが、大きすぎると処理101、102、103のループ回数が多くなり、実質的に節電の効果が低下する。このことを考慮し、節電の効果が最良となるように設定する。

〈アドレスブロックの区分について〉

最良の小ループ検出確度を得るためにアドレス記憶・比較回路4で記憶するアドレス単位にて1番地単位であることが必要であるが、実装上これを適宜なブロック情報は記憶することが必要である。このブロック単位量は、検出しようとする小ループの処理のために発生する番地の連続性を考慮することにより1番地単位とした場合に近似する検出確度を得ることが可能である。

〈除外条件について〉

CPUの実質的な仕事の起動の待ちの判定処理を含む小ループが検出しようとする小ループである。したがって、処理210の除外条件は、処理200の処理中にこの実質的な仕事の待ちの判定処理が行われなかった場合に除外条件成立である。また、検出しようとする目的小ループにありえない事象の発生が処理200の処理中に発生した場合も除外条件成立である。除外条件が成立した場合でも小ループは今後実行される可能性が大と考え、この時間の再検出処理は無効であると判断し遅延時間R1を使用する。

〈復帰信号について〉

CPUの実質的な仕事の起動の待ちの判定処理を含む小ループが起動判定成立と判断するための信号である。この信号により実質的に検出した小ループは消滅する。このため、コンピュータシステム1は、新しい仕事の実行を開始する必要がある。したがって、起動判定成立の要因事象が復帰信号となる。

〈遅延時間R2について〉

復帰信号の発生により検出した小ループの実行処理より復帰信号に対応した実行処理に移行する。この実行処理終了後、再度前回検出した小ループを実行する可能性が大と判断する。この復帰信号に対応した実行処理は、処理200にて学習アドレス以外をアクセスする可能性が大である。したがって、この実行処理予想時間に相当する処理再開始までの遅延時間をR2にて設定する。

〈遅延時間R3について〉

復帰タイマの起動条件が成立した場合、検出中の小ループは、誤認識の可能性を残していると判断する。処理で復帰タイマがタイムアップした場合、検出した小ループは誤認識した可能性が大であると判断する。この場合検出した小ループと同一のループが再度実行される可能性があり、これを再度誤認識することは節電効果の低下を引きおこす。したがってこのループが消滅する予想時間に相当する遅延時間をR3にて設定する。

〈復帰タイマの起動条件について〉

前回の状態監視処理200の結果がYESであった場合、条件成立である。また、前サイクルで復帰タイマにより再スタートを実行した場合も条件成立である。

以上の説明で明らかなように、このシステムにおいては、状態監視処理200でYESと判定されて最初のステップ100に戻るという動作を繰返している状態から、状態監視処理200で初めてNOと判定され、しかも除外条件が成立していないと、復帰タイマを起動してパワーダウン制御を実行し、CPUへの給電を停止する。その後復帰タイマがタイムアップするまでキー入力などの復帰信号がなければ、復帰タイマがタイムアップした時点で再スタート制御を実行し、CPUへの給電を再開してパワーダウン前の処理を再開させる。またコントローラ3は最初のステップ100から処理をやり直す。その動作サイクルにおける状態監視処理200でやはりNOと判定され（除外条件は不成立とする）、しかも復帰タイマがタイムアップするまで復帰信号がない場合、やはりタイムアップした時点で再スタート制御を実行する。状態が変化しなければ以上の処理を繰返すことになり、復帰タイマの設定時間に相当するパワーダウン期間が間欠的に生じる。

パワーダウン制御を実行し、復帰タイマがタイムアップする前にキー入力などの復帰信号が発生すると、その時点で再スタート制御を実行し、パワーダウン前の処理を再開させる。この場合はステップ500→600→610→200と進み、周期サーチ・アドレス学習処理100、101、102、103は行わず、先に決定されている時間 $T_c = 2 \times T_a$ のままで状態監視処理200を行う。ここでやはりNOと判定された場合（除外条件は不成立とする）、今度は復帰タイマの起動条件は成立しないので、復帰タイマを起動せずにパワーダウン制御を実行する。すると復帰タイマによる再スタートは行われず、キー入力などの復帰信

号があって始めて再スタート制御が行われる。

なお以上の実施例では、 $T_b = T_a$ とし、また $T_c = 2 \times T_a$ としたが、本発明はこれに限定されるものではない。 T_b は T_a より適宜に大きく設定し、 T_a に応じて短縮するようにしてもよいし、固定しておいてもよい。また、 T_c は T_a に応じて変化する時間であるが、 T_a にある一定値を足した値でもよいし、 T_a の例えば 1.5 倍でもよいし、 T_a の 1.5 倍に一定値を足した値など、ループ状態を適切に検出できるように選択する。

次にこの発明の他の実施例について説明する。

第5図のハードウェア構成では、コンピュータシステム1のCPUに与えるCPUクロック信号の周波数を変えることで、CPUを高消費電力の通常モード（高速モード）で動作させるか、低消費電力の節電モード（低速モード）で動作させるかを切換えるようになっている。つまり図5において、高速クロック発生回路51は例えば50MHzのクロック信号を出力する。低速クロック発生回路52は例えば4MHzのクロック信号を出力する。両クロック信号の一方が切換回路53で選択されてCPUに供給される。切換回路53は、状態判定・節電コントローラ3からの制御信号によって以下のように切換えられる。

また第5図の実施例では、システムバス2の信号を監視し、CPUがある特定のアドレスをアクセスしたのを検出して状態判定・節電コントローラ3に伝えるためのアドレス検出回路54が付加されている。一般に広く使用されているMS-DOSを備えたコンピュータシステム1の場合、どのようなアプリケーションプログラム（リアルモードで動作する）を動作させていても、割り込みベクタテーブルは特定のアドレスに割り当てられている。この割り込みベクタテーブル中にはキーボードセンシングのソフトウェア割り込み機能が設定されている。したがって、前記のアドレス検出回路54で割り込みベクタテーブル中の特定アドレスがアクセスされるのを検出するように構成することで、キーボード1が操作されたのをすばやく検出することができる。このアドレス検出信号を以下のように節電制御に役立てる。

第6図は前記第5の発明の実施例の主要な制御手順を示すフローチャートであり、第5図のハードウェア構成に基づいた実施例である。

第6図において、ステップ601では学習時間 T_x を下限値 $100\mu sec$ に設定する。次ぎのステップ602ではアドレス記憶・比較回路4をクリアした後、学習時間 T_x だけアドレス記憶モードで動作させる。これにより時間 T_x 内にCPUがアクセスしたアドレスブロックがアドレス記憶・比較回路4に記憶される（これが学習アドレスである）。

次のステップ603では、学習時間 T_x に応じて設定される監視時間 $T_y = 2.5 \times T_x$ のタイマをスタートし、アドレス記憶・比較回路4をアドレス比較モードで動作させる。そして前記 T_y タイマにより、時間 T_y 内にCPUが前記学習アドレス以外をアクセスするか否かを監視する（ステップ604、605）。時間 T_y 内に学習アドレス以外がアクセスされると、その時点でステップ604→607と進み、学習時間 T_x に $100\mu sec$ を加えた値を新たな学習時間 T_x とし、ステップ608で学習時間 T_x が上限値 $10 msec$ を超えているか否かをチェックす。 T_x が $10 msec$ 以内であればステップ602に戻って学習処理を実行し、 T_x が $10 msec$ を超えていればステップ601に戻って T_x を下限値 $100\mu sec$ にしてからステップ602に進む。

以上のステップ601～608では、学習時間 T_x と監視時間 T_y を下限値から上限値に向けて漸増させながら、ステップ602の学習処理と、ステップ603、604、605の監視処理を繰り返し、「時間 T_y 内に学習アドレス以外がアクセスされない」という状態を生じる時間 T_x のできるだけ小さな値 $T_x (mi)$ を $100\mu sec$ の分解能で検出することになる。

「時間 T_y 内に学習アドレス以外がアクセスされない」という状態が検出されると、ステップ605から609に進み、別に設定した除外条件が成立しているか否かを判定し、除外条件が成立していてれば最初のステップ601に戻るが、そうでなければステップ610に進み、前記切換回路53を切換えて低速クロック発生回路52からの4MHzのクロック信号によりCPUを節電モードで動作させる。

そして節電モードでの動作中は、CPUが前記学習アドレス以外をアクセスするか否かをチェックするとともに（ステップ611）、前記アドレス検出回路54によりキーボードが操作されたか否かをチェックする処理（ステップ612）

を繰り返し、学習アドレス以外がアクセスされるか、あるいはキーボードが操作されると、ステップ613に進む。ステップ613では、切換回路53を切換えて高速クロック発生回路51からの50MHzのクロック信号によりCPUを通常モードで動作させる。なお、ステップ612の処理を行なわなくても、キーボードから新たな入力があったことでプログラム処理がループから抜け出し、「学習アドレス以外がアクセスされる」ことになるが、ステップ612を行うことで通常モードへの復帰をより高速にすることができる。

第6図の実施例ではTx、Tyを漸増させながらTx(min)を検出している。これに対して先に説明した第2図～第4図の実施例ではTx、Tyを漸減させながらTx(min)を検出しているのである。Tx(min)をできるだけ短時間で検出するという点では第6図の実施例の方が優れている。またTx、Tyを所定のアルゴリズムに従ってランダムに変化させながら学習と監視を繰返し、Tx(min)を検出することも可能である。

以上説明したすべての実施例は、TxとTyを変化させながら学習と監視を繰返し、「時間Ty内に学習アドレス以外がアクセスされない」という状態を生じる学習時間Txのできるだけ小さな値Tx(min)を適宜なアルゴリズムで検出している。次に述べる実施例はこれと異なる。学習時間Txと監視時間Ty = 2 × Tx ± αを適宜に選定した比較的小さな値に固定しておき、図7のフローチャートに示すように、時間Txの学習の後、時間Tyの監視で「学習アドレス以外がアクセスされない」状態であったとき（別の除外条件が成立していないとする）、CPUが実質休止状態であると判定して節電モード（低速クロックモード）に移行する。このような簡単な制御でも、Txの値が適切であれば、コンピュータシステム1の実使用上の能力低下を来すことなく、相当大きな節電効果を上げることができる。

また以上では、CPUを低消費電力で動作させるモードとして、適切な間隔でCPUを間欠的に動作させる制御方式と、CPUクロックを低速に切換える制御方式とを説明したが、この他にも電源電圧を低くするとか、CPUのアクセススレートをさげるなどの方法も考えられる。

第8図はアドレス記憶・比較回路4の具体的な構成例を示している。第8図に

において、C P Uのアドレス信号はアドレスデコーダ8 1でデコードされ、アドレスデコーダ8 1の多数の出力のうちの1つのみが“1”となる。アドレスデコーダ8 1の各出力には同じ構成の回路セル8 2が接続される。

回路セル8 2において、アドレスデコーダ8 1からの入力が“1”になると、オアゲート8 3の出力が“1”になる。ここで、前述のアドレス記憶モードであると、前記状態判定・節電コントローラ3からのライト信号に同期してオアゲート8 3の出力“1”がフリップフロップ8 5に記憶される。アドレスデコーダ8 1からの入力が“0”である他の回路セル8 2では、フリップフロップ8 5には“0”が記憶される（“0”にリセットされたままである）。

次にアドレス比較モードになると、ライト信号は供給されず、フリップフロップ8 5の内容は変わらない。アドレスデコーダ8 1からの入力が“1”となるある1つの回路セル8 2において、フリップフロップ8 5の出力が“1”であれば、アンドゲート8 4の出力が“1”となり、したがってオアゲート8 6の出力が“1”となる。この回路セル8 2のフリップフロップ8 5の出力が“0”であれば、オアゲート8 6の出力が“0”である。一方、アドレスデコーダ8 1からの入力が“0”である他のすべての回路セル8 2においては、オアゲート8 6の出力は“1”となる。そして、すべての回路セル8 2のオアゲート8 6の出力がアンド回路8 7で論理積をとられ、その結果が比較出力となり、状態判定・節電コントローラ3に供給される。

つまり、アドレス記憶モードの時間T x内に幾つかの回路セル8 2のフリップフロップ8 5には“1”が記憶される。そしてアドレス比較モードになり、学習アドレス以外がアクセスされなければアンド回路8 7の出力は“1”に保たれるが、学習アドレス以外がアクセスされるとアンド回路8 7の出力が“0”になる。

なお、アドレス記憶・比較回路4の構成は前述した構成に限定されるものではない。例えば、アドレス記憶モードでC P Uがアクセスしたアドレスに“1”を書き込むようにしたR A Mを設け、アドレス比較モードで前記R A Mから“0”が出力されると「学習アドレス以外がアクセスされた」と判定する構成でもよい。

上述のように、この発明によるコンピュータシステムの状態監視方法によれば、コンピュータシステムが実行するソフトウェアに特別な手を加えるのではなく、

またコンピュータシステムが実行するソフトウェアを予め解析しておくのではなく、コンピュータシステムが何らかの不特定のソフトウェアを実行している実動作中に、C P Uが小ループのプログラム処理を繰返していて実質的な仕事の起動を待っている状態、すなわち実質休止状態になっている可能性が大であることを相当高い確率で検出することができる。

この方法を用いて実質休止状態を検出し、C P Uのパワーダウン制御を行うようすれば、C P Uが次のキー入力を待っているほんの数ミリ秒から数秒程度の実質休止状態に対してもパワーダウンを実施することができ、従来のパワーダウン制御方法に比べて節電効果は極めて大きなものとなる。

なお本発明の状態監視方法の応用としてパワーダウン制御について説明したが、この方法を他の目的にも応用することができる。

請求の範囲

1. 所定時間 T_x 内に C P U がアクセスしたアドレスを適宜なアドレスブロックに区分して記憶する処理 A と（ここで記憶したアドレス群またはアドレスブロック群を学習アドレスとする）、その直後に前記時間 T_x に応じて定まる所定時間 T_y 内に前記 C P U が前記学習アドレス以外のアドレスをアクセスしたか否かを監視する処理 B とを、前記時間 T_x と T_y を適宜範囲内で適宜に変化させながら繰返し、前記時間 T_y 内に前記学習アドレス以外がアクセスされないという状態を生じる前記時間 T_x のできるだけ小さな値 $T_x (\text{min})$ を適宜なアルゴリズムにより適宜な分解能で検出し、その $T_x (\text{min})$ を検出したときに前記 C P U が $T_x (\text{min})$ 以下の周期で小ループのプログラム処理を繰返していて実質休止状態になっている可能性が大であると判定することを特徴とするコンピュータシステムの状態監視方法。
2. 請求項 1 の方法において、前記時間 T_x と T_y を下限値から上限値に向けて漸増させながら前記処理 A と処理 B を繰返し、前記 $T_x (\text{min})$ を検出することを特徴とするコンピュータシステムの状態監視方法。
3. コンピュータシステムのシステムバスの信号を以下のように監視し、C P U が小ループのプログラム処理を繰返していて実質的な仕事の起動を待っている実質休止状態になっている可能性が大であると判定することを特徴とするコンピュータシステムの状態監視方法。

（処理 1） 一定時間 T_a 内に C P U がアクセスしたアドレスを適宜なアドレスブロックに区分して記憶する。ここで記憶したアドレス群またはアドレスブロック群を学習アドレスとする。

（処理 2） 一定時間 T_b 内に C P U が学習アドレス以外のアドレスをアクセスしたか否かを監視する。

（処理 3） 処理 2において前記学習アドレス以外がアクセスされなかった場合、前記時間 T_a と T_b のうちの少くとも T_a を適宜に短くして処理 1 と処理 2 を再度行い、処理 2において前記学習アドレス以外へのアクセスが検出されるまで時間 T_a を短縮しながら処理 1 と処理 2 を繰返す。

(処理4) 処理2において前記学習アドレス以外へのアクセスが検出された場合、そのときの時間T_aに応じて設定されたT_aより適宜に長い一定時間T_c内にC P Uが前記学習アドレス以外のアドレスをアクセスしたか否かを監視し、前記学習アドレス以外がアクセスされなかった場合にC P Uが前記実質休止状態になっている可能性が大であると判定する。

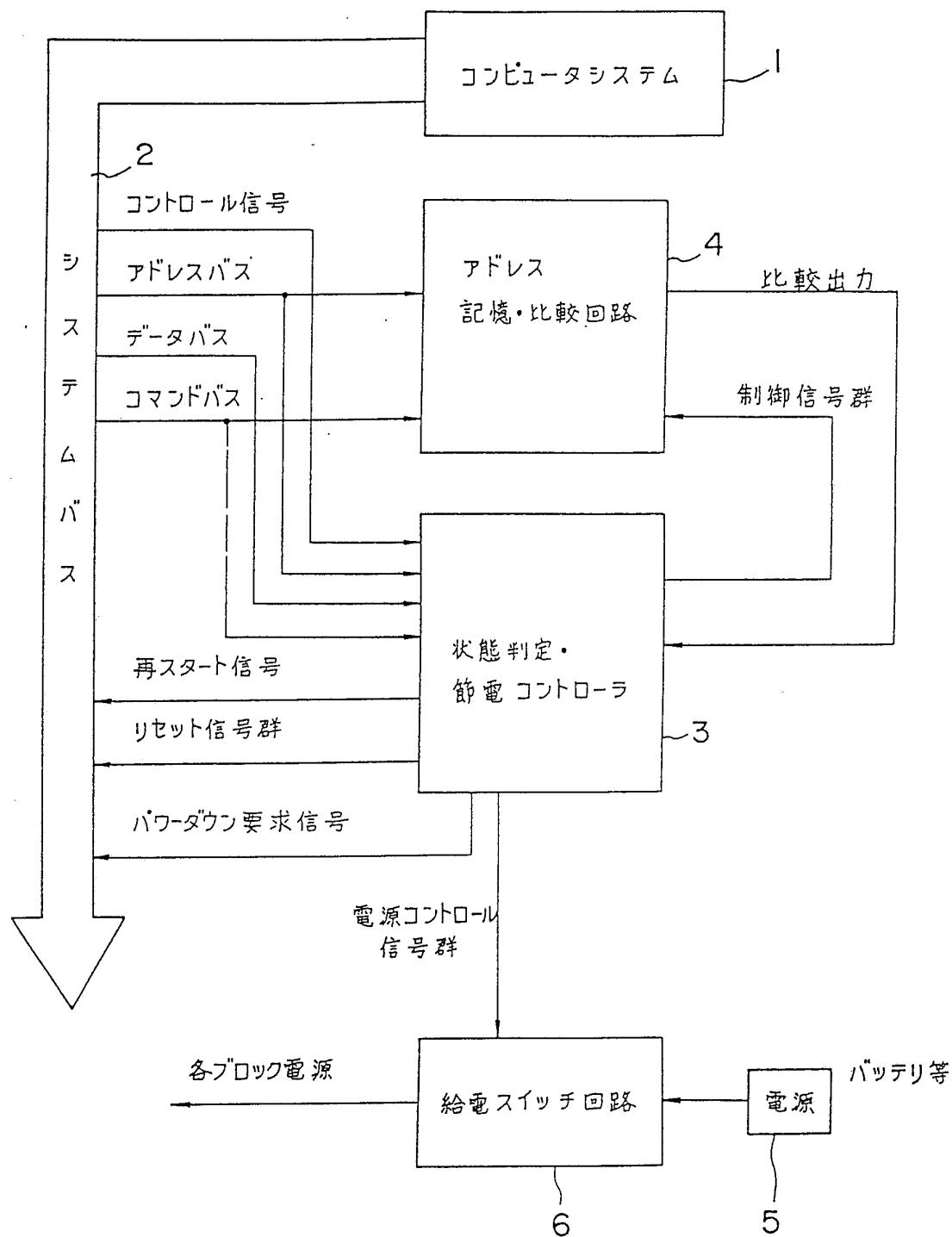
4. 適宜に設定した一定時間T_x内にC P Uがアクセスしたアドレスを適宜なブロックに区分して記憶する処理Aと（ここで記憶したアドレス群またはアドレスブロック群を学習アドレスとする）、適宜に設定した一定時間T_y内に前記C P Uが前記学習アドレス以外のアドレスをアクセスしたか否かを監視する処理Bとを繰返し、前記時間T_y内に学習アドレス以外のアドレスがアクセスされなかったときに前記C P Uが前記T_x以下の周期で小ループのプログラム処理を繰返していく実質休止状態になっている可能性が大であると判定することを特徴とするコンピュータシステムの状態監視方法。

5. C P Uを高消費電力の通常モードで動作させるか低消費電力の節電モードで動作させるかを切換え制御する手段aと、所定時間T_x内にC P Uがアクセスしたアドレスを適宜なアドレスブロックに区分して記憶する手段bと（ここで記憶したアドレス群またはアドレスブロック群を学習アドレスとする）、この手段bの動作に続いて前記時間T_xに応じて定まる所定時間T_y内に前記C P Uが前記学習アドレス以外のアドレスをアクセスしたか否かを監視する手段cと、前記C P Uが前記通常モードで動作している状態において前記時間T_xとT_yを適宜範囲内で適宜に変化させながら前記手段bとcの動作を繰返し、前記時間T_y内に前記学習アドレス以外がアクセスされないという状態を生じる前記時間T_xのできるだけ小さな値T_x (mili) を適宜なアルゴリズムにより適宜な分解能で検出する手段dと、この手段dにより前記T_x (mili) を検出したときに別に設定した除外条件が成立していないければ前記C P Uを前記節電モードで動作させる手段eと、前記C P Uが前記節電モードで動作しているときに前記学習アドレス以外のアドレスをアクセスすることを検出する手段fと、この手段fにより前記学習アドレス以外のアクセスが検出されたときに前記C P Uを前記通常モードで動作させる手段gとを備えたことを特徴とするコンピュータシステムの節電制御装置

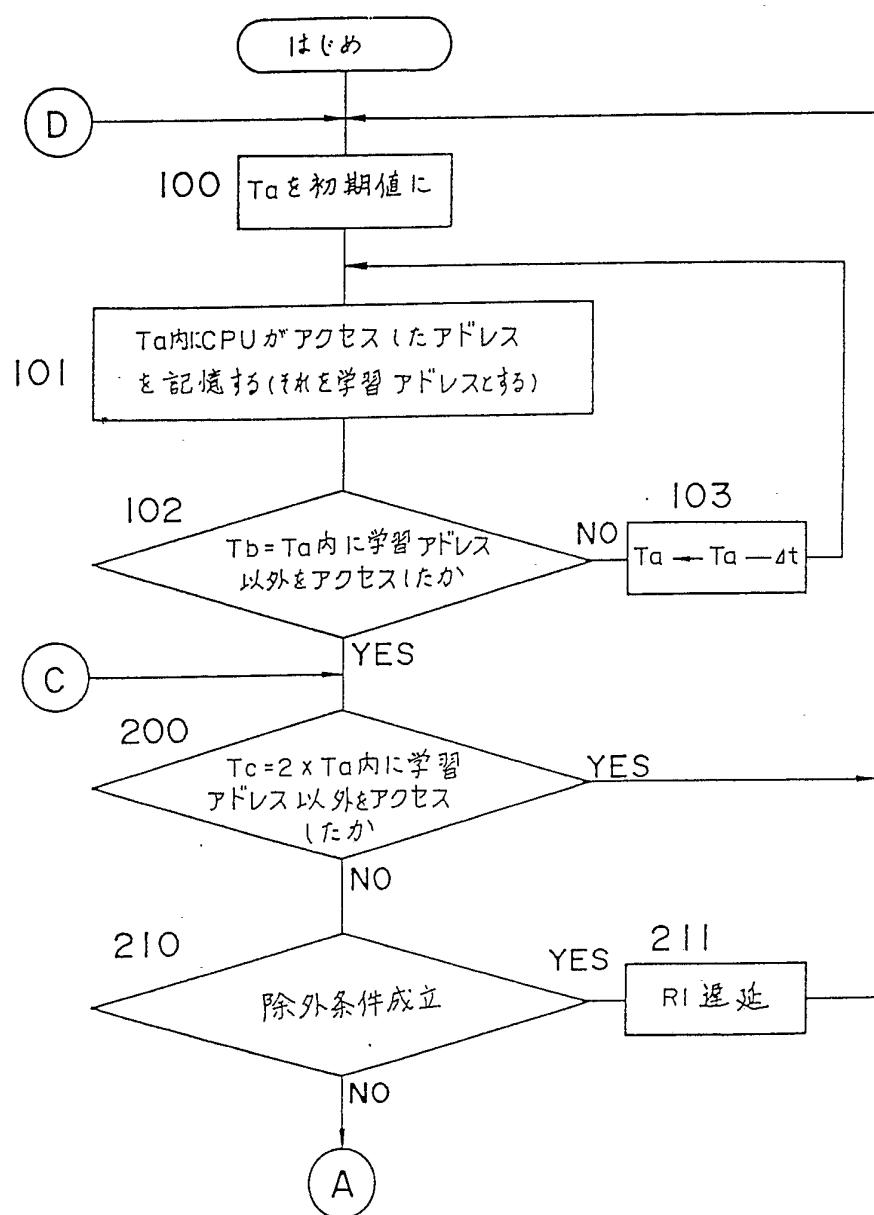
置。

6. C P Uを高消費電力の通常モードで動作させるか低消費電力の節電モードで動作させるかを切換え制御する手段 a と、所定時間 T x 内に C P Uがアクセスしたアドレスを適宜なアドレスブロックに区分して記憶する手段 b と（ここで記憶したアドレス群またはアドレスブロック群を学習アドレスとする）、この手段 b の動作に続いて所定時間 T y 内に前記 C P Uが前記学習アドレス以外のアドレスをアクセスしたか否かを監視する手段 c と、前記 C P Uが前記通常モードで動作している状態において前記手段 b と c との動作を繰返し、前記時間 T y 内に前記学習アドレス以外のアクセスが検出されなかったときに別に設定した除外条件が成立していなければ前記 C P Uを前記節電モードで動作させる手段 e と、前記 C P Uが前記節電モードで動作しているときに前記学習アドレス以外のアドレスをアクセスすることを検出する手段 f と、この手段 f により前記学習アドレス以外のアクセスが検出されたときに前記 C P Uを前記通常モードで動作させる手段 g とを備えたことを特徴とするコンピュータシステムの節電制御装置。

第 1 図

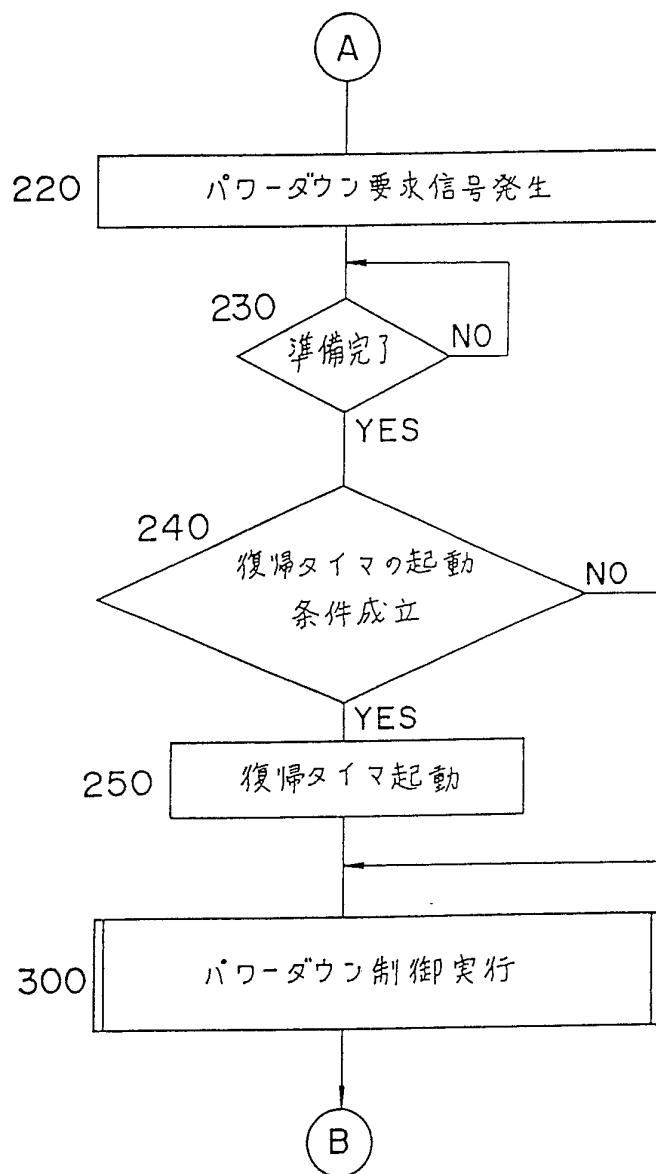


第 2 図

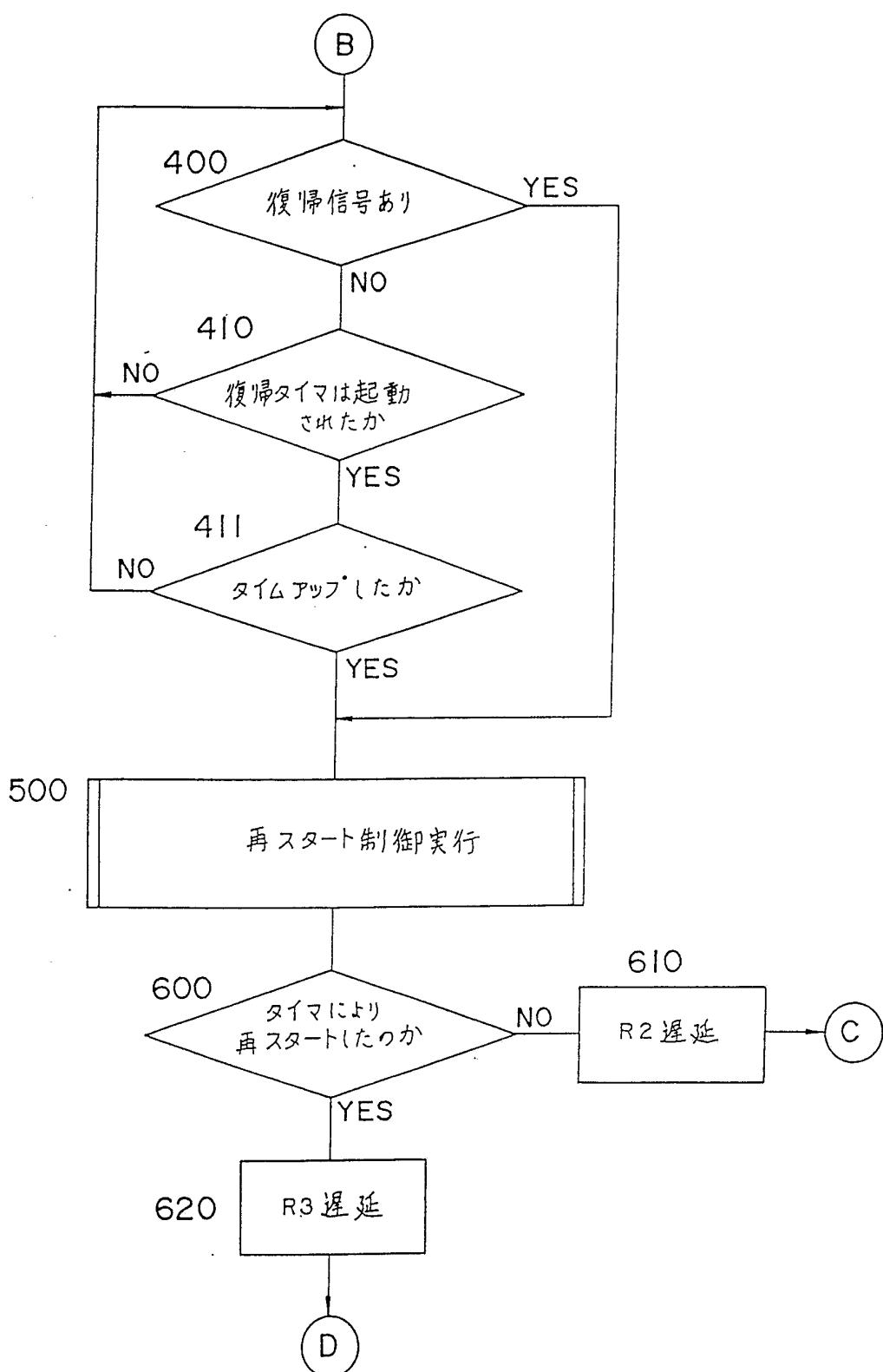


3/8

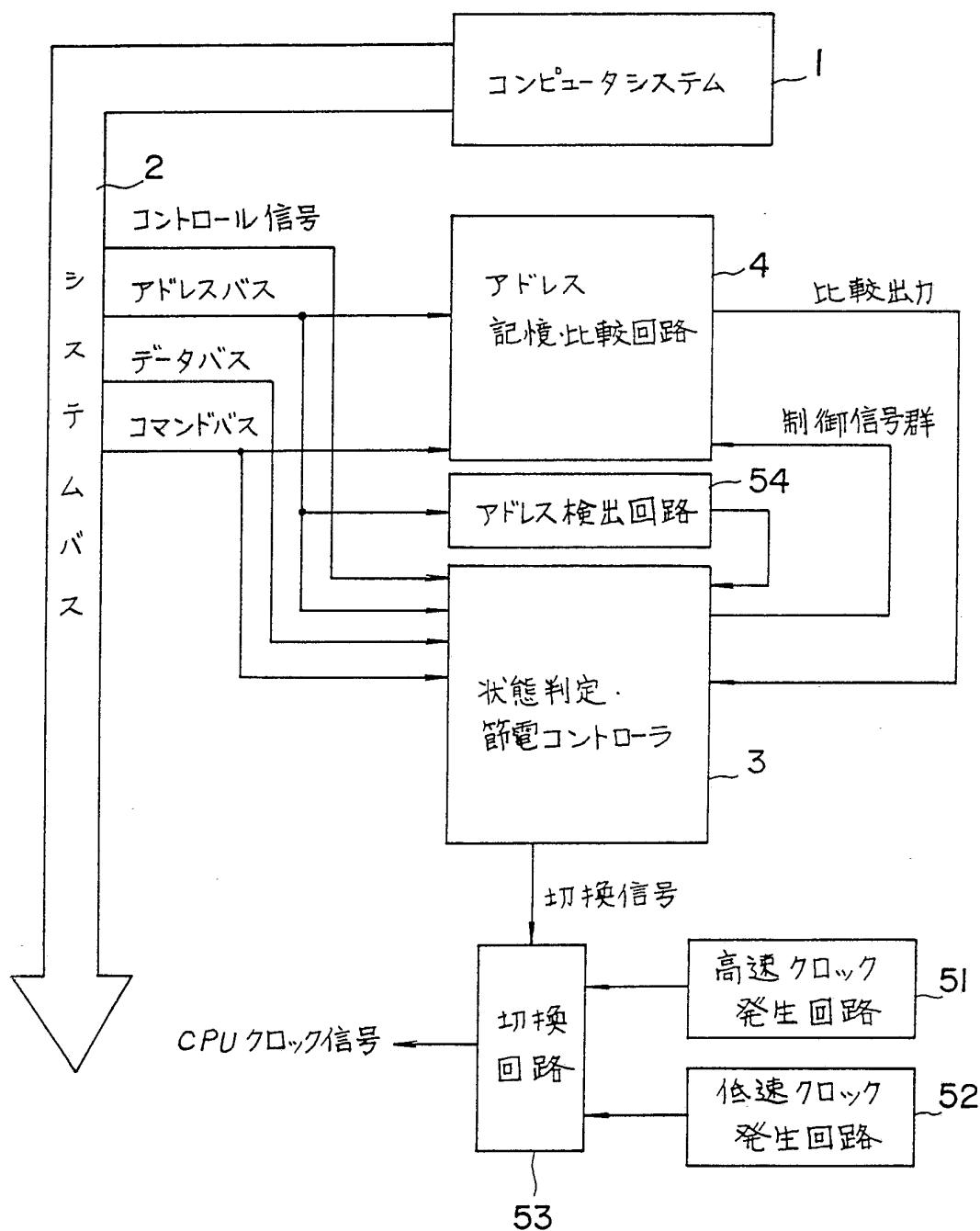
第3図



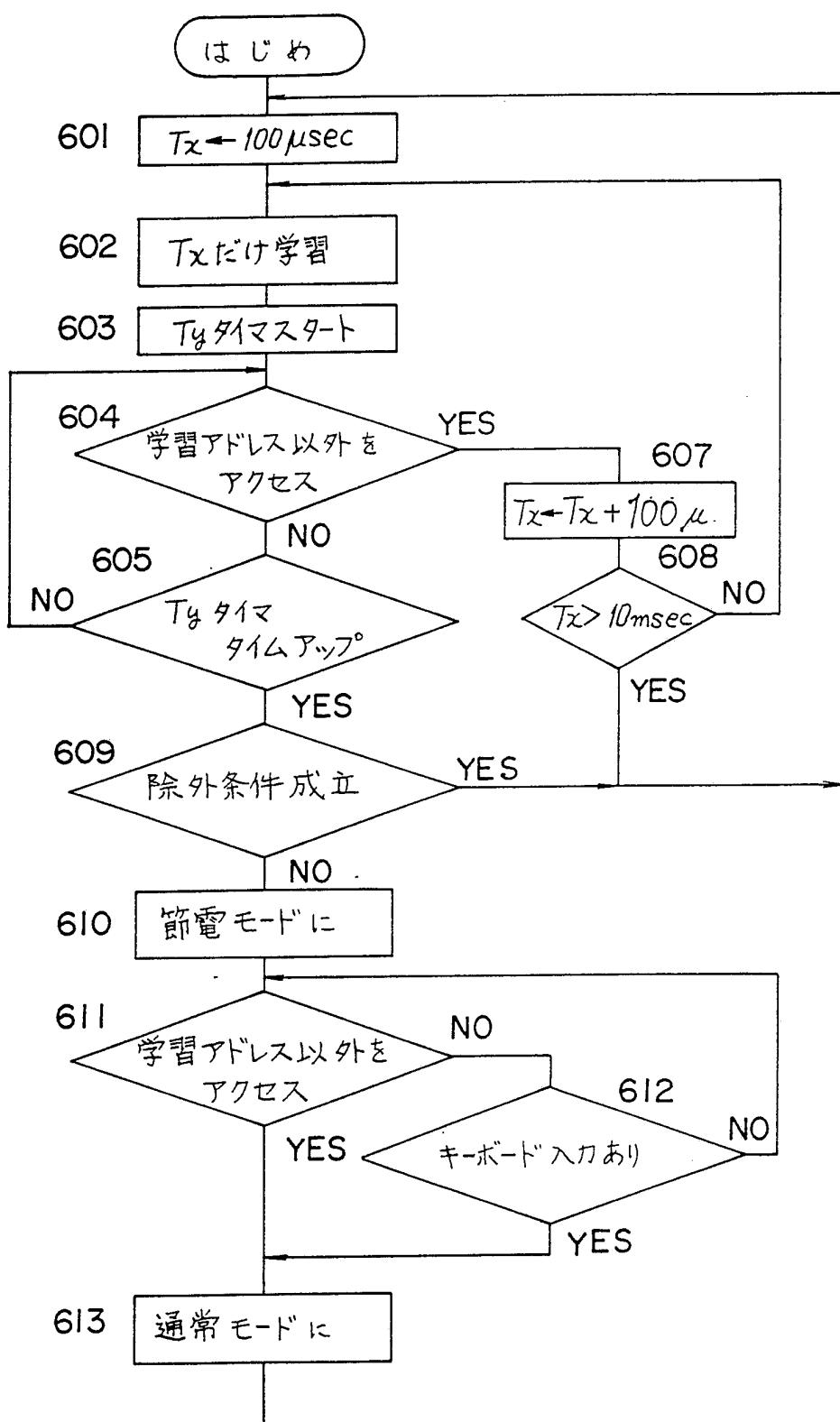
第4 図



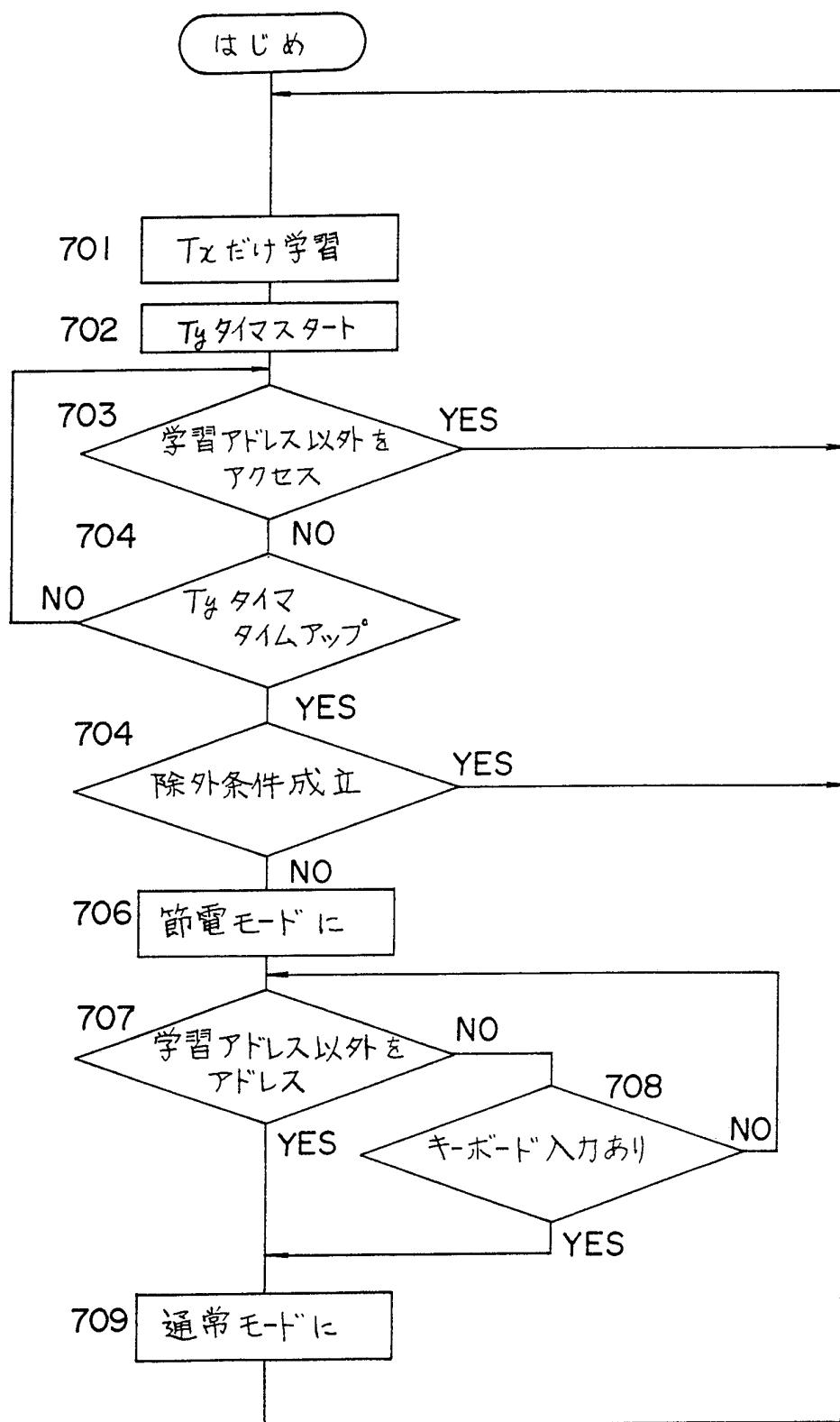
第 5 図



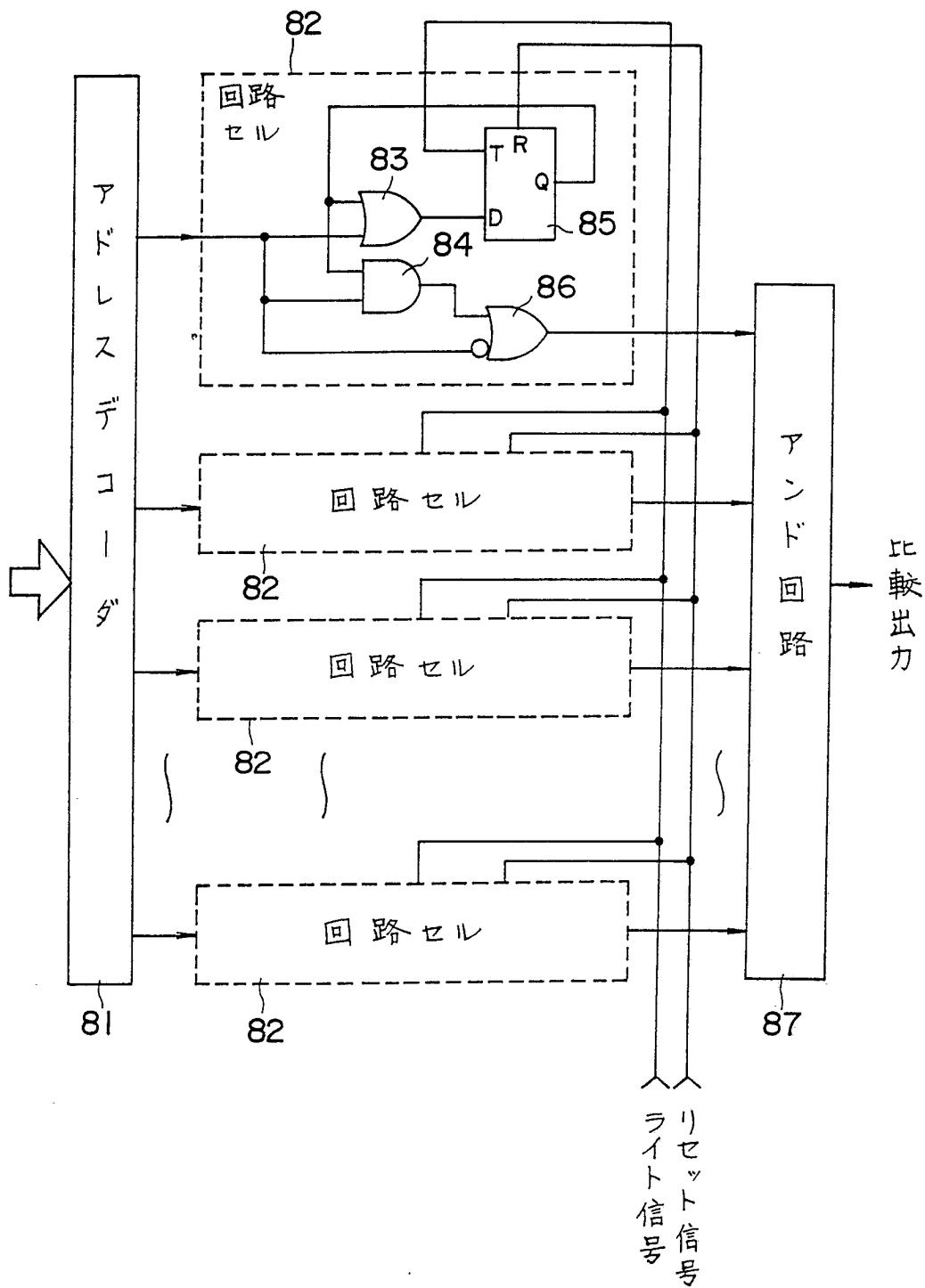
第 6 図



第 7 図



第 8 図



INTERNATIONAL SEARCH REPORT

International Application No PCT/JP92/00218

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) ⁶

According to International Patent Classification (IPC) or to both National Classification and IPC

Int. Cl⁵ G06F11/30, G06F1/00

II. FIELDS SEARCHED

Minimum Documentation Searched ⁷

Classification System	Classification Symbols
IPC	G06F11/30, G06F1/00

Documentation Searched other than Minimum Documentation
to the Extent that such Documents are Included in the Fields Searched ⁸

Jitsuyo Shinan Koho 1926 - 1991
okai Jitsuyo Shinan Koho 1971 - 1991

DOCUMENTS CONSIDERED TO BE RELEVANT ⁹

Citation of Document, ¹⁰ with indication, where appropriate, of the relevant passages ¹²	Relevant to Claim No. ¹³
JP, A, 62-106552 (Fujitsu Ltd.), May 18, 1987 (18. 05. 87)	1-6
JP, A, 50-40255 (Toshiba Corp.), April 12, 1975 (12. 04. 75)	1-6
JP, A, 63-16315 (NEC Corp.), January 23, 1988 (23. 01. 88)	5-6

al categories of cited documents: ¹⁰	
document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
earlier document but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step
document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
document referring to an oral disclosure, use, exhibition or other means	"I" document member of the same patent family
document published prior to the international filing date but later than the priority date claimed	

NOTIFICATION

Date of Actual Completion of the International Search	Date of Mailing of this International Search Report
March 13, 1992 (13. 03. 92)	March 31, 1992 (31. 03. 92)
National Searching Authority	Signature of Authorized Officer
Japanese Patent Office	

国際調査報告

国際出願番号PCT/JP92/00218

I. 発明の属する分野の分類		
国際特許分類 (IPC) Int. Cl. G 06 F 11/30, G 06 F 1/00		
II. 国際調査を行った分野		
調査を行った最小限資料		
分類体系	分類記号	
IPC	G 06 F 11/30, G 06 F 1/00	
最小限資料以外の資料で調査を行ったもの		
日本国実用新案公報 1926-1991年		
日本国公開実用新案公報 1971-1991年		
III. 関連する技術に関する文献		
引用文献の カテゴリー	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
Y	JP, A, 62-106552 (富士通株式会社), 18. 5月. 1987 (18. 05. 87)	1-6
Y	JP, A, 50-40255 (株式会社 東芝), 12. 4月. 1975 (12. 04. 75)	1-6
Y	JP, A, 63-16315 (日本電気株式会社), 23. 1月. 1988 (23. 01. 88)	5-6
※ 引用文献のカテゴリー		
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		
「E」先行文献ではあるが、国際出願日以後に公表されたもの		
「L」優先権主張に疑義を提起する文献又は他の文献の発行日 若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		
「O」口頭による開示、使用、展示等に言及する文献		
「P」国際出願日前で、かつ優先権の主張の基礎となる出願の 日の後に公表された文献		
「T」国際出願日又は優先日の後に公表された文献であって出 願と矛盾するものではなく、発明の原理又は理論の理解 のために引用するもの		
「X」特に関連のある文献であって、当該文献のみで発明の新 規性又は進歩性がないと考えられるもの		
「Y」特に関連のある文献であって、当該文献と他の1以上の 文献との、当業者にとって自明である組合せによって進 歩性がないと考えられるもの		
「&」同一パテントファミリーの文献		
IV. 認証		
国際調査を完了した日 13. 03. 92	国際調査報告の発送日 31.03.92	
国際調査機関 日本国特許庁 (ISA/JP)	権限のある職員 特許庁審査官 祖父江 栄一	5 B 7 1 6 5