(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0078951
(43) 공개일자 2013년07월10일

(51) 국제특허분류(Int. Cl.)
H01L 29/78 (2006.01) *H01L 27/14* (2006.01)
(21) 출원번호 10-2012-0000131
(22) 출원일자 2012년01월02일
심사청구일자 2012년01월02일

(71) 출원인
고려대학교 산학협력단
서울 성북구 안암동5가 1
(72) 발명자
이종권
경기도 안양시 만안구 안양1동 1380 뜨란채 아파트 110-1501
(74) 대리인
특허법인주원

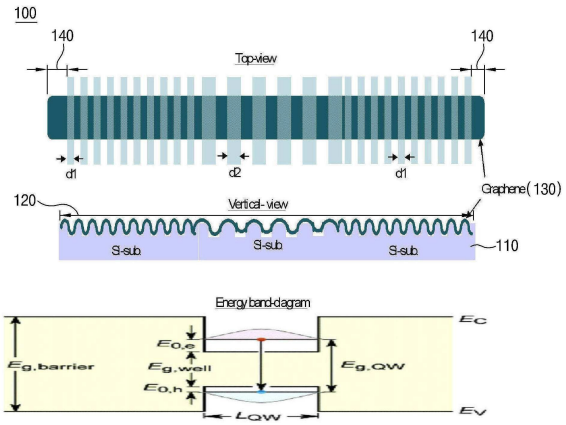
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 **그래핀을 이용한 반도체 소자, 및 반도체 소자 어레이**

(57) 요 약

그래핀 소자를 이용한 반도체 소자, 및 반도체 소자 어레이가 개시된다. 전자 또는 광전자 소자인 반도체 소자는 기판, 기판상의 미리 설정된 위치에 형성된 미리 설정된 형태의 패턴 영역, 및 패턴 영역 상에 형성된 그래핀층을 포함한다. 이와 같이, 그래핀층을 미리 형성된 패턴 영역상에 형성함으로써 그래핀의 구조가 물리적으로 변형이 생기게 되어 그래핀이 반도체적 성질을 띠게 되어 그래핀을 이용한 반도체 소자의 제조가 가능하게 된다. 특히, 패턴 영역은 서로 다른 주기의 반복 형태의 패턴들을 포함하며, 큰 주기를 가지는 반복 형태의 패턴이 작은 주기를 가지는 반복 형태의 패턴 사이에 위치할 수 있다. 이와 같은 구성에 의하면, 그래핀을 이용해 양자 우물 구조를 가지는 광전자 소자를 제조할 수 있게 된다.

대 표 도 - 도4



특허청구의 범위

청구항 1

기판;

상기 기판상의 미리 설정된 위치에 형성된 미리 설정된 형태의 패턴 영역; 및

상기 패턴 영역상에 형성된 그래핀층을 포함하는 것을 특징으로 하는 그래핀을 이용한 반도체 소자.

청구항 2

제 1항에 있어서,

상기 패턴 영역은 서로 다른 주기의 반복 형태의 패턴들을 포함하며, 큰 주기를 가지는 반복 형태의 패턴이 작은 주기를 가지는 반복 형태의 패턴 사이에 위치하는 것을 특징으로 하는 그래핀을 이용한 반도체 소자.

청구항 3

제 2항에 있어서,

상기 반복 형태는 라인 그리드(line-grid) 형태인 것을 특징으로 하는 그래핀을 이용한 반도체 소자.

청구항 4

제 3항에 있어서,

상기 반복 형태의 상부와 하부는 동일한 거리 비율을 가지는 것을 특징으로 하는 그래핀을 이용한 반도체 소자.

청구항 5

제 4항에 있어서,

상기 반복 형태에 의해 변형되는 그래핀 구조의 형태는 지그재그(zigzag) 형태인 것을 특징으로 하는 그래핀을 이용한 반도체 소자.

청구항 6

제 2항에 있어서,

상기 작은 주기를 가지는 반복 형태의 패턴 사이에 상기 큰 주기를 가지는 반복 형태의 패턴과 상기 작은 주기를 가지는 반복 형태의 패턴이 교대로 반복적으로 위치하는 것을 특징으로 하는 그래핀을 이용한 반도체 소자.

청구항 7

제 1항에 있어서,

상기 그래핀층이 연장되어 위치하는 상기 기판상의 상기 패턴 영역 외부의 평탄 영역을 더 포함하는 것을 특징으로 하는 그래핀을 이용한 반도체 소자.

청구항 8

복수의 반도체 소자, 및 상기 복수의 반도체 소자를 서로 연결하는 배선을 포함하는 반도체 소자 어레이로서,

상기 반도체 소자는,

기판상의 미리 설정된 위치에 형성된 미리 설정된 형태의 패턴영역;

상기 패턴영역상에 형성된 그래핀층; 및

상기 기판상의 상기 패턴 영역 외부에 상기 그래핀층이 연장되어 위치하는 평탄 영역을 포함하고,

상기 배선은 상기 반도체 소자들의 평탄 영역의 그래핀층들이 연결되는 그래핀층인 것을 특징으로 하는 그래핀

을 이용한 반도체 소자 어레이.

명 세 서

기 술 분 야

[0001] 본 발명은 반도체 소자에 관한 것으로서, 특히, 그래핀을 이용한 광전자 소자(photonic device) 및 광전자 소자 어레이에 관한 것이다.

[0002] 본 발명에서의 반도체 소자란 반도체를 소재로 하여 만든 메모리 소자와 같이 흔히 사용되는 전자 소자는 물론, 양자 우물 효과 등을 이용하여 제작되는 광전자 소자를 포함하는 의미이다.

배 경 기 술

[0003] 지난 1985년에 발견된 플러린(C60), 1991년에 발견된 탄소나노튜브와 더불어 2004년~2005년에 이루어진 그래핀(graphene)의 성공적인 분리로 이제 탄소로만 이루어진 물질을 이용하여 0차원, 1차원 및 2차원 공간에서 전자 및 여러 입자들의 물리적 성질을 연구할 수 있게 되었다.

[0004] 그래핀은 탄소화합물로써 그래파이트(graphite)가 판상구조를 가지는데 그래파이트 한겹이 그래핀이며 2차원 물질이다. 도 1은 그래핀의 평면 구조를 도시한 도면이다.

[0005] 주로 공유결합을 통해서 이루어진 탄소 동소체들은 4개의 최외각 전자들의 파동함수의 선형결합의 방식에 따라서 결정구조를 포함한 많은 물리적 성질이 결정된다. 공유결합을 이루는 대부분의 고체들은 전자를 발견할 확률 분포가 원자와 원자 사이에서 최대가 된다. 탄소 동소체 중 하나인 다이아몬드가 그 대표적인 예이다.

[0006] 하지만, 그래핀에서는 세 개의 최외각 전자들의 선형결합만이 탄소간의 강한 공유결합에 참여하여 육각형 그물 모양 평면을 만들고, 여분의 최외각 전자의 파동함수는 평면에 수직인 형태로 존재하게 된다. 평면에 평행하여 강한 공유결합에 참여하는 전자들의 상태를 σ-오비탈이라고 부르며, 평면에 수직한 전자의 상태를 π-오비탈이라 한다. 도 2는 그래핀에서 σ-오비탈 및 π-오비탈의 개략적 구조이다.

[0007] 그래핀의 물리적 성질을 결정하는 페르미 준위 근처의 전자의 파동함수들은 π-오비탈들의 선형 결합으로 이루어져 있다. 이러한 그래핀에서 전자의 결정운동량과 에너지는 서로 비례하는 분산관계(Ek)를 가지므로, 다른 이차원 전자계와는 사소한 차이처럼 보이는 선형적인 결정운동량-에너지 분산관계식과 육각형 모양의 살창구조가 바로 개념적으로 새로운 이차원 전자계를 그래핀에서 만들어내는 가장 중요한 구성요소들이다.

[0008] 따라서, 그래핀은 탄소 원자 한 층으로 돼 있어 세상에서 가장 얇은 물질이면서도 구조적, 화학적으로 안정적이며, 뛰어난 전기적 성질을 가지고 있다. 현재 반도체에서 사용되는 단결정 실리콘보다 전자를 100배 이상 빠르게 이동시키고 구리보다도 100배 많은 전류를 흐르게 할 수 있어 기존 기술을 대체할 차세대 트랜지스터 및 전극 소재로 주목받고 있다.

[0009] 또한, 그래핀은 열적, 전기적, 기계적 특성도 좋아 탄소나노튜브만큼 많은 영역에서 그 응용을 기대하고 있다. 특히, 그래핀이 가지고 있는 이차원 구조는 독특한 물리적 성질과 더불어 전기-전자적 응용 측면에서 여타의 탄소 동소체들과는 다른 매우 독특한 장점을 가지고 있다. 이차원 구조로 인하여 인쇄, 식각 등으로 대표되는 탑다운(top-down) 방식의 일반적인 반도체 공정을 도입해서 전자회로를 구성할 수 있다는 장점이다.

[0010] 그런데 그래핀(Graphene)은 2차원 구조로서, π-오비탈의 전자들에 의해 생성되는 에너지 밴드 다이어그램(energy band diagram)을 보면 브릴루인존(brillouin zone) 내의 K 위치에서 E=0이 곳에 페르미 준위(Fermi level)가 존재하게 되므로, 기본적으로 금속성(metal-like) 성격을 가지고 있다.

[0011] 도 3은 그래핀의 에너지띠를 도시한 도면이다. 도 3의 왼쪽 위 모서리에 그래핀의 브릴루인 존 (Brillouine zone)이 표시되어 있다. 에너지가 0인 곳이 그래핀의 페르미 준위이며 K점에서 전도대와 가전도대가 한점에서 만난다. 도 3의 오른쪽에는 낮은 에너지 영역의 에너지띠를 K점에서 확대한 상태가 도시되어 있다.

[0012] 그런데 그래핀(Graphene)이 전자소자로서 활용되기 위해서는 반도체적 성질을 띠어야 하는데 이를 위해서는 그래핀(graphene)의 에너지 밴드 다이어그램(band diagram)에서 밴드갭(band gap)이 존재해야 한다.

[0013] 따라서 그래핀(graphene)의 에너지 밴드갭(Energy band gap)을 형성하기 위한 여러가지 다양한 방법들(결함(defect) 형성 등)이 제시되고 있으나, 현재까지는 기존의 실리콘(Si) 기반 트랜지스터(transistor)에 해당하는 스위칭 속도(switching speed)나 온/오프 전류비(On/Off ratio)를 구현하지는 못하고 있다.

[0014] 또한, 광전자 소자로의 적용을 위해 그래핀의 밴드갭을 용이하게 조절할 수 있는 기술이 개발되지 못하고 있는 상태이다.

발명의 내용

해결하려는 과제

[0015] 본 발명은 상술한 종래의 문제점을 해결하기 위해 안출된 것으로서, 그래핀을 이용하여 제작되는 보다 우수한 특성을 가지는 반도체 소자 및 반도체 소자 어레이를 제공하는 것을 목적으로 한다.

[0016] 또한, 그래핀의 밴드갭을 용이하게 조절하여 광전자 소자로의 적용이 가능하도록 하는 광전자 소자 및 광전자 소자 어레이를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0017] 상기 목적을 달성하기 위해, 본 발명에 따른 그래핀을 이용한 반도체 소자는 기판, 기판상의 미리 설정된 위치에 형성된 미리 설정된 형태의 패턴영역, 및 패턴영역상에 형성된 그래핀층을 포함한다.

[0018] 이와 같이, 그래핀층을 미리 형성된 패턴 영역상에 형성함으로써 그래핀의 구조가 물리적으로 변형이 생기게 되어 그래핀이 반도체적 성질을 띠게 되어 그래핀을 이용한 반도체 소자의 제조가 가능하게 된다.

[0019] 이때, 패턴영역은 서로 다른 주기의 반복 형태의 패턴들을 포함하며, 큰 주기를 가지는 반복 형태의 패턴이 작은 주기를 가지는 반복 형태의 패턴 사이에 위치할 수 있다. 이와 같은 구성은 그래핀을 이용해 양자 우물 구조를 가지는 광전자 소자를 제조할 수 있게 된다.

[0020] 반복 형태는 라인 그리드(line-grid) 형태이고, 반복 형태의 상부와 하부는 동일한 거리 비율을 가지며, 반복 형태에 의해 변형되는 그래핀 구조의 형태는 지그재그(zigzag) 형태일 수 있다. 이러한 구성은 보다 우수한 성능의 양자 우물 구조 광전자 소자의 제조를 가능하게 한다.

[0021] 작은 주기를 가지는 반복 형태의 패턴 사이에 큰 주기를 가지는 반복 형태의 패턴과 작은 주기를 가지는 반복 형태의 패턴이 교대로 반복적으로 위치할 수 있다. 이러한 구성은 그래핀을 이용하여 다중 양자 우물 구조의 광전자 소자의 제조를 가능하게 해준다.

[0022] 또한, 본 발명에 따른 반도체 소자는 기판상의 패턴 영역 외부에 그래핀층이 연장되어 위치하는 평탄 영역을 더 포함할 수 있다. 이러한 구성은 단일 소자에 신호를 연결하는 금속 배선이 별도로 필요없는 반도체 소자를 제조할 수 있도록 해준다.

[0023] 또한, 본 발명에 따른 그래핀을 이용한 반도체 소자 어레이는 복수의 반도체 소자, 및 복수의 반도체 소자를 서로 연결하는 배선을 포함한다. 이때, 반도체 소자는, 기판상의 미리 설정된 위치에 형성된 미리 설정된 형태의 패턴영역, 패턴영역상에 형성된 그래핀층, 및 기판상의 패턴 영역 외부에 그래핀층이 연장되어 위치하는 평탄 영역을 포함하고, 배선은 반도체 소자들의 평탄 영역의 그래핀층들이 연결되는 그래핀층이다.

[0024] 이러한 구성에 의하면, 평판 디스플레이나 메모리 칩과 같이 단일 소자를 어레이 형태로 제작하여 사용하는 경우 요구되는 다수의 공정을 생략할 수 있게 되어, 저비용으로도 우수한 성능의 디스플레이와 메모리 칩의 구현이 가능하게 된다.

발명의 효과

[0025] 본 발명에 의하면, 그래핀이 반도체적 성질을 띠게 되어 그래핀을 이용한 반도체 소자의 제조가 가능하게 된다.

[0026] 또한, 그래핀을 이용해 양자 우물 구조를 가지는 광전자 소자를 제조할 수 있게 된다.

[0027] 또한, 보다 우수한 성능의 양자 우물 구조의 광전자 소자의 제조가 가능해 진다.

[0028] 또한, 그래핀을 이용하여 다중 양자 우물 구조의 광전자 소자의 제조가 가능해진다.

[0029] 또한, 단일 소자에 신호를 연결하는 금속 배선이 별도로 필요없는 반도체 소자를 제조할 수 있게 된다.

[0030] 또한, 평판 디스플레이나 메모리 칩과 같이 단일 소자를 어레이 형태로 제작하여 사용하는 경우 요구되는 다수의 공정을 생략할 수 있게 되어, 저비용으로도 우수한 성능을 가지는 디스플레이와 메모리 칩의 구현이 가능하

게 된다.

도면의 간단한 설명

[0031] 도 1은 그래핀의 평면 구조를 도시한 도면.

도 2는 그래핀에서 π-오비탈 및 σ-오비탈의 개략적 구조를 도시한 도면.

도 3은 그래핀의 에너지 띠 그림

도 4는 본 발명에 따른 그래핀을 이용한 광전자 소자의 일실시예의 구조를 개략적으로 도시한 도면.

도 5는 양자우물 에너지 밴드 다이어그램.

도 6은 서로 다른 간격을 가지고 형성된 인접한 반복된 그리드(grid) 구조 위에 놓인 그래핀을 통해 형성된 다중 양자 우물을 도시한 도면.

도 7은 주기적으로 변형된 그래핀과 에너지 밴드 구조를 도시한 도면.

도 8은 패턴의 에지에 위치한 그래핀의 방향이 지그재그인 경우를 도시한 도면.

도 9는 그래핀만으로 형성된 전자소자(전계효과 트랜지스터) 또는 광소자 (양자우물 소자)와 전극 배선을 도시한 도면.

도 10은 그래핀만으로 형성된 전자소자(전계효과 트랜지스터) 또는 광소자(양자 우물 소자) 어레이를 도시한 도면.

발명을 실시하기 위한 구체적인 내용

[0032] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

[0033] 도 4는 본 발명에 따른 그래핀을 이용한 광전자 소자의 일실시예의 구조를 개략적으로 도시한 도면이다. 도 4에서, 그래핀을 이용한 광전자 소자(100)는 기판(110), 기판(110)상의 미리 설정된 위치에 형성된 미리 설정된 형태의 패턴 영역(120), 및 패턴 영역(120) 상에 형성된 그래핀층(130)을 포함한다.

[0034] 이와 같이, 그래핀층(130)을 미리 형성된 패턴 영역(120) 상에 형성함으로써 그래핀의 구조가 물리적으로 변형이 생기게 되어 그래핀이 반도체적 성질을 띠게 되어 그래핀을 이용한 광전자 소자의 제조가 가능하게 된다.

[0035] 이때, 패턴 영역(120)은 서로 다른 주기의 반복 형태의 패턴들을 포함하며, 큰 주기를 가지는 반복 형태의 패턴이 작은 주기를 가지는 반복 형태의 패턴 사이에 위치할 수 있다. 이와 같은 구성은 그래핀을 이용해 양자 우물 구조를 가지는 광전자 소자를 제조할 수 있게 된다.

[0036] 도 5는 양자 우물 에너지 밴드 다이어그램이다. 단일 양자 우물(SQW: Single Quantum Well)은 밴드갭이 작은 반도체($E_{g,well}$)를 밴드갭이 큰 반도체($E_{g,barrier}$) 사이에 접합시켜 제작이 되며, 도 5와 같은 에너지 밴드 구조를 갖게 된다.

[0037] 여기서 L_{QW}가 충분히 작게 되면 크기 양자화(size quatization)로 인해 양자우물 내의 전자들은 양자화된 에너지 준위를 가지게 된다. 그리고 이러한 밴드구조의 흡수 에너지는 $E_{g,QW} = E_{g,well} + E_{0,e} + E_{0,h로}$ 주어지며, $E_{0,e}$ ($E_{0,h}$)는 양자화된 전자(홀) 에너지에 해당된다.

[0038] 한편, 양자 우물에서 생성되는 에너지는 두 반도체의 밴드 갭과 다른 에너지를 갖게 되므로 새로운 밴드 갭을 가지는 물질을 형성하여 새로운 전자 소자에 적용이 될 수 있다. 또한, 이러한 양자우물이 방출하는 (emission) 에너지도 두 반도체의 밴드갭들과는 다른 에너지를 갖게 되므로, 원하는 파장으로 발진하는 반도체 레이저 등을 제작하는데 응용될 수 있다.

[0039] 이러한 양자 우물 기반 레이저는 부피가 작고 캐리어 농도가 높아 우수한 방사 효율(radiative efficiency)을 보이며, 낮은 문턱 준위를 가져 전류를 작게 할 수 있을 뿐만 아니라 주위의 온도에 대해 안정적이며 발진 파장의 단색성이 좋다는 점 등의 특징을 가지고 있다.

[0040] 도 4에는 본 발명에 따라 서로 다른 간격을 가지고 형성된 인접한 그리드(grid) 구조 위에 놓인 그래핀과 이를 통해 형성된 단일 양자우물의 에너지 밴드 다이어그램이 도시되어 있다.

[0041] 이를 에너지밴드 다이어그램 상에서 보게 되면 도 5에서와 같은 양자우물 구조가 형성된다. 또한, 이러한 나노 격자 구조를 d1-d2-d1-d2-d1 순으로 연속적으로 인접하게 기판 위에 형성한 후, 그 위에 그래핀을 올리게 되면 다중 양자 우물 구현도 가능하게 된다.

[0042] 양자 우물이 두 개 이상 접합이 될 경우 다중 양자 우물 (Multi Quantum Well)이라고 부르며, 이러한 MQW은 SQW이 가지는 특징(장점)들을 갖고 있을 뿐만 아니라 더 많은 캐리어가 축척 (accumulation)이 되며 활성층(active region)의 부피가 SQW대비 더 크므로 더 높은 이득과 문턱 전류 밀도를 갖게 되어 높은 광파워(light power)를 보이게 된다.

[0043] 따라서, 단일 양자우물이나 다중 양자우물들은 다양한 광전 소자 및 전자 소자에 적용되어 성능이 우수한 소자 개발에 다양하게 적용될 수 있다.

[0044] 도 6은 서로 다른 간격을 가지고 형성된 인접한 반복된 그리드(grid) 구조 위에 놓인 그래핀을 통해 형성된 다중 양자 우물을 도시한 도면이다. 도 6에는 서로 다른 간격을 가지고 형성된 인접한 그리드(grid) 구조를 반복적으로 형성한 나노 패턴(pattern) 위에 놓인 그래핀과, 이를 통해 형성된 다중 양자우물의 에너지 밴드 다이어그램이 도시되어 있다.

[0045] 이때, 패턴 상의 반복 형태는 라인 그리드(line-grid) 형태이고, 반복 형태의 상부와 하부는 동일한 거리 비율을 가지며, 반복 형태에 의해 변형되는 그래핀 구조의 형태는 지그재그(zigzag) 형태일 수 있다. 이러한 구성은 보다 우수한 성능의 양자 우물 구조 광전자 소자의 제조를 가능하게 한다.

[0046] 도 7은 주기적으로 변형된 그래핀과 에너지 밴드 구조를 도시한 도면이고, 도 8은 패턴의 에지에 위치한 그래핀의 방향이 지그재그인 경우를 도시한 도면이다.

[0047] 도 7a는 주기적으로 변형된 그래핀(에지 라인(edge line)에서 지그재그(zigzag) 방향을 가지는 그래핀 예시)을 도시하고 있으며, 7b 계산된 에너지 밴드 구조를 도시하고 있다. 도 7b에서 선폭을 증가시킴에 따라 밴드갭이 작아지는 것을 확인할 수 있다.

[0048] 도 7의 예시에서 구형파(square wave) 형태로 주기적인 변형이 일어난 그래핀에서 휘어지는 에지 부분에 놓인 그래핀의 방향이 지그재그(zigzag)일 경우 선폭(line width)이 8.6 옹스트롬에서 약 13.0 옹스트롬으로 변화됨에 따라 밴드갭도 1.0eV에서 0.6eV로 변화되는 것을 알 수 있다.

[0049] 이러한 현상에 의해, 주기적인 나노 패턴(nano pattern) 위에 형성된 그래핀은 그래핀 아래에 놓인 나노 패턴(nano pattern)의 모양, 길이, 그리고 그래핀이 놓여진 방향에 따라 밴드갭(band gap) 조절 및 밴드갭 조정(band gap tuning)이 가능하게 되는 것이다.

[0050] 또한, 도 4에서처럼 서로 다른 주기 (d1, d2; d1<d2)를 가지는 라인(line grid) 형태의 나노구조를 기판 위에 d1-d2-d1 순으로 인접하게 형성한 후, 그래핀을 전체적으로 전사시키게 되면, 간격이 적은 (d1) 구조 위에 있는 그래핀은 큰 밴드갭($E_{g,barrier}$)을 띠게 되며, 간격이 큰 (d2) 구조 위에 있는 그래핀은 작은 밴드갭 ($E_{g,well}$)을 갖게 되는 것이다.

[0051] 본 발명에 따른 반도체 소자는 기판(110) 상의 패턴 영역(120) 외부에 그래핀층(130)이 연장되어 위치하는 평탄 영역(140)을 더 포함할 수 있다. 이러한 구성은 단일 소자에 신호를 연결하는 금속 배선이 별도로 필요없는 반도체 소자를 접촉 저항의 문제 없이 제조할 수 있도록 해준다.

[0052] 종래의 양자우물 소자를 포함한 전자소자 제작시 해당 소자에 전기적 신호를 인가하기 위해서 소자들간에 또는 구동 칩과 소자 간에 금속 배선들을 사용해 왔다.

[0053] 여기서 반도체 물성을 띠고 있는 소자와 금속 배선을 접합하는 과정에서 반도체의 페르미 준위와 접촉된 금속의 일함수에 따라 오믹(ohmic) 특성이나 숏트키 배리어 특성을 보이게 되므로, 오믹(ohmic) 조건이 되는 반도체와 금속을 물질별로 다르게 선택해야 되는 제약이 있어 왔다.

[0054] 또한, 오믹(ohmic) 특성을 보이는 금속-반도체 조합을 찾았다고 하더라도 두물질간에 접촉시 생기는 접촉 저항은 항상 있게 되므로 대면적 소자 어레이나 고집적 소자들을 제작시 이러한 접촉저항에 의한 신호 지연 및 왜곡 현상이 발생하게 된다.

[0055] 하지만, 본 발명의 그래핀 기반 소자 제작기술을 활용하는 경우, 그래핀 아래에 주기적으로 나노패턴이 형성된 기판은 소자로서 역할을 하게 되고, 평평한 기판 위에 놓인 그래핀은 금속 특성을 나타내는 성질을 이용하게 되

면, 단일 소자에 신호를 연결하는 금속층이 별도로 필요없는 전체 그래 핀(all-graphene) 기반 소자를 접촉 저항의 문제 없이 제작할 수 있어 단일 소자의 성능을 개선할 수 있게 된다.

[0056] 도 9는 그래핀만으로 형성된 전자소자(전계효과 트랜지스터) 또는 광소자 (양자우물 소자)와 전극 배선을 도시한 도면이다.

[0057] 또한, 본 발명에 따른 그래핀을 이용한 반도체 소자 어레이는 본 발명에 따른 그래핀을 이용한 반도체 소자 복수개와 이들을 서로 연결하는 배선을 포함한다. 이때의 배선은 반도체 소자들의 평탄 영역의 그래핀층과 연결되는 그래핀층이다.

[0058] 이러한 구성은 평판 디스플레이나 메모리 칩과 같이 단일 소자를 어레이 형태로 제작하여 사용하는 경우 요구되는 다층 증착 및 다수의 공정을 생략할 수 있도록 하여, 비용 절감과 우수한 성능을 가지는 디스플레이와 메모리 칩의 구현이 가능하도록 해준다.

[0059] 도 10은 그래핀만으로 형성된 전자소자(전계효과 트랜지스터) 또는 광소자(양자 우물 소자) 어레이를 도시한 도면이다.

[0060] 일반적으로, 단일 소자를 어레이 형태로 제작하여 사용하는 평판 디스플레이 및 메모리 칩의 경우, 요구되는 다층 증착 및 여러번의 포토 공정과 에칭 공정 등에 의해 공정이 복잡해지고 비용이 상승하며, 수율 및 성능에 미치는 공정 및 설계 이슈들이 있어왔다.

[0061] 그러나 도 10과 같이 별도의 금속 배선과 절연층들 없이 단일 그래핀층을 형성하는 공정을 통해 (PSG: 주기적으로 변형된 그래핀, FG: 평평한 기판 위에 놓인 그래핀), 공정 단순화와 비용절감, 그리고 우수한 성능을 갖는 디스플레이와 메모리 칩을 구현할 수 있게 된다.

[0062] 본 발명에서는 2차원 탄소 동소체인 그래핀의 특이한 물리적 성질들에 기반을 두고 주기적으로 물리적인 구조가 변형된 그래핀을 이용하여 나노 소자를 구현한다.

[0063] 특히, 서로 다른 주기적인 스트레인이 인가된 그래핀을 인접하게 형성함으로써 1차원 양자우물 구조를 제작하고, 이를 이용한 전자 및 광소자를 개발하는 방안을 제시한다.

[0064] 이를 위해, 그래핀의 밴드 구조를 이용하여 양자우물 기반의 소자를 구현한다. 즉, 전자빔(e-beam) 등과 같은 장비를 이용하여 나노미터 크기(scale)로 주기적인 패턴(pattern)이 형성된 기판 위에 그래핀 시트(graphene sheet)를 전사할 경우, 인가되는 주기적인 스트레인에 의해 변형된 그래핀(graphene)이 갖는 반도체적 성질(에너지 밴드갭 형성)을 이용한다.

[0065] 본 발명에 의하면, 다음과 같은 효과가 있다.

[0066] 1) 서로 다른 주기를 가지고 인접한 나노구조를 단일 층으로 형성한 후, 그 위에 그래핀을 전사하는 공정을 통해 주기적으로 다르게 변형이 된 그래핀(graphene) 층을 쉽게 인접하도록 형성할 수 있으므로, 기존의 단일 양자우물 구조 형성시 필요한 반도체층 세번 연속 증착 공정이 필요 없고 서로 다른 반도체 물질을 증착시 반도체 물질들의 경계면에서 발생하는 격자 불일치(lattice mismatch) 등에 의한 결함(defect)이 없게 되어 보다 성능이 우수한 양자우물을 보다 용이하게 형성할 수 있다.

[0067] 2) 서로 다른 주기를 가진 인접한 나노구조를 연속 반복하여 형성 한 후, 그래핀을 전사함으로써 기존 다중 양자우물 형성시 필요한 반도체 다층 증착 공정 및 계면간 격자 불일치(lattice mismatch)에 의한 결함(defect)을 완전히 없애 성능이 우수하고 공정이 단순한 다중 양자 우물 형성도 용이하게 된다.

[0068] 3) 이를 통해 제작된 양자우물이 가지는 에너지 레벨은 주기적인 그래핀들이 원래 가지고 있던 밴드갭들과는 다른 에너지 준위(밴드갭)를 갖는 물질을 보다 더 쉽게 만들 수 있어서, 다양한 전자소자에 응용될 수 있다.

[0069] 4) 이러한 양자우물이 방출하는 에너지 준위는 인접하여 변형된 그래핀이 갖는 밴드갭 에너지들과는 다른 에너지를 갖게 되므로, 원하는 파장을 방출하는 레이저를 제작할 수 있어 다양한 광소자 분야에 적용될 수 있다.

[0070] 5) 기존에 실리콘(Si) 기판이나 갈륨비소(GaAs) 기판 등을 이용해 전자소자나 광소자 제작시 필요한 3~4 마스크(Mask) 공정 스텝(step) 및 증착 공정 등을 단일 공정으로 간단화시켜 저비용(low cost) 공정이 가능할 뿐 아니라 플렉서블 기판에도 적용이 가능한 장점이 있다

[0071] 6) 주기적인 나노구조들이 형성된 부분에는 단일 양자우물이나 다중 양자우물이 형성되도록 하고, 각 양자우물

기반 소자에 신호를 보내거나 소자들끼리 연결하는 역할을 하는 배선 등은 기판의 평평한 부분을 이용하도록 그래핀을 한번에 전사 후 패터닝 하는 공정을 적용함으로써, 소자와 배선간 접합저항의 문제 없이 전체 그래핀(all-graphene) 기반 양자우물 전자/광소자들이 단일 기판 위에 집적된 시스템을 구현할 수 있다.

[0072] 본 발명이 비록 일부 바람직한 실시예에 의해 설명되었지만, 본 발명의 범위는 이에 의해 제한되어서는 아니 되고, 특허청구범위에 의해 뒷받침되는 상기 실시예의 변형이나 개량에도 미쳐야 할 것이다.

부호의 설명

[0073] 100: 그래핀을 이용한 반도체 또는 광전자 소자

110: 기판

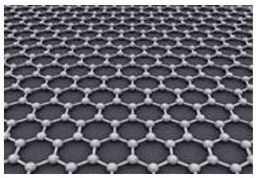
120: 패턴 영역

130: 그래핀층

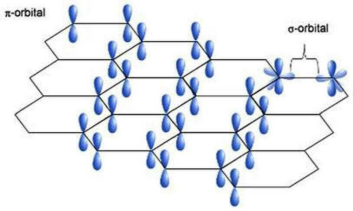
140: 평탄 영역

도면

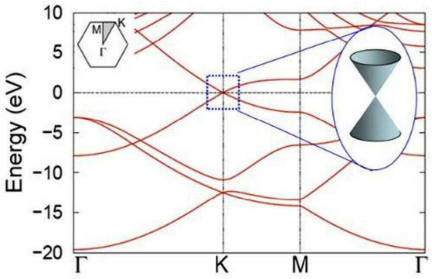
도면1



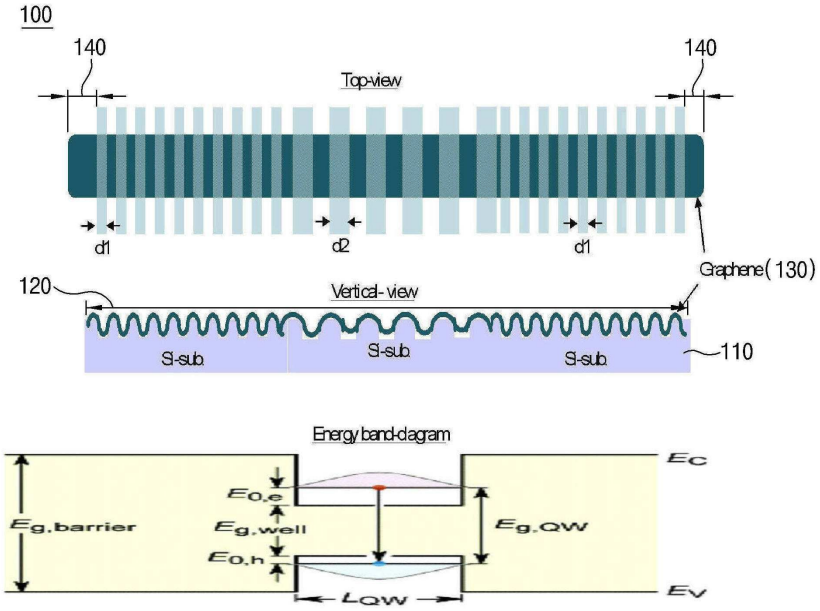
도면2



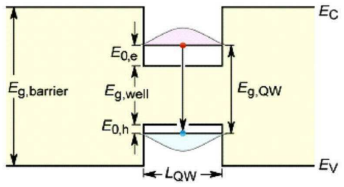
도면3



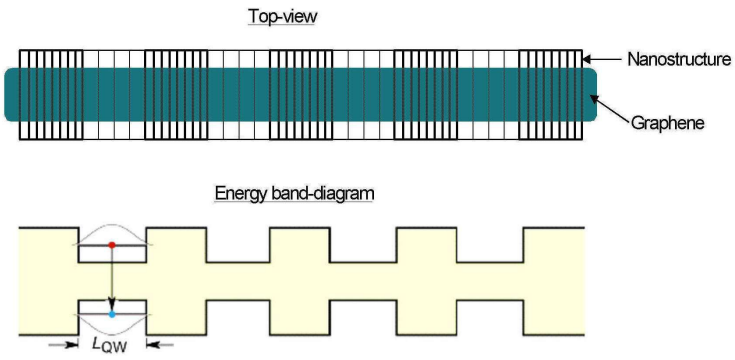
도면4


100
140
140
Top-view
d1
d2
d1
Graphene(130)
120
Vertical-view
Si-sub
Si-sub
Si-sub
110
Energy band-diagram
E_C
$E_{0,e}$
$E_{g,barrier}$
$E_{g,well}$
$E_{g,QW}$
$E_{0,h}$
E_V
L_{QW}

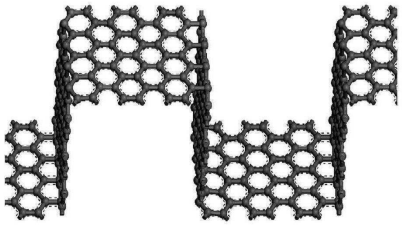
도면5


E_C
$E_{0,e}$
$E_{g,barrier}$
$E_{g,well}$
$E_{g,QW}$
$E_{0,h}$
E_V
L_{QW}

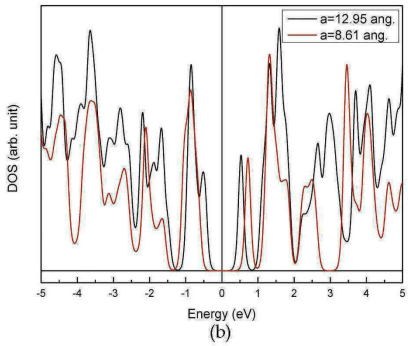
도면6


Top-view
Nanostructure
Graphene
Energy band-diagram
L_{QW}

도면7

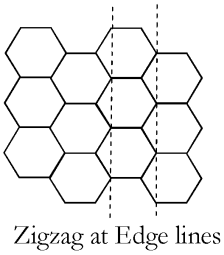


(a)



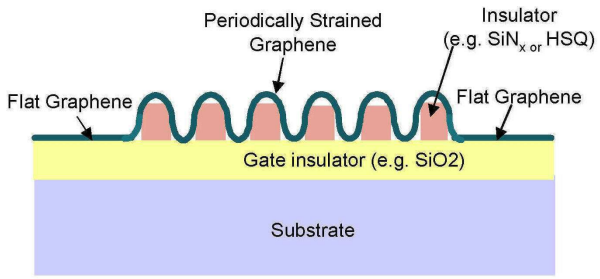
(b)

도면8

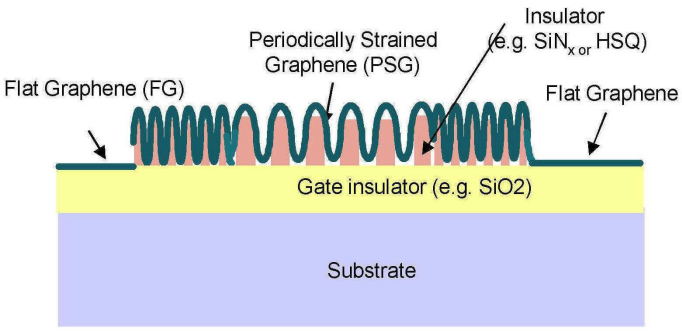


Zigzag at Edge lines

도면9

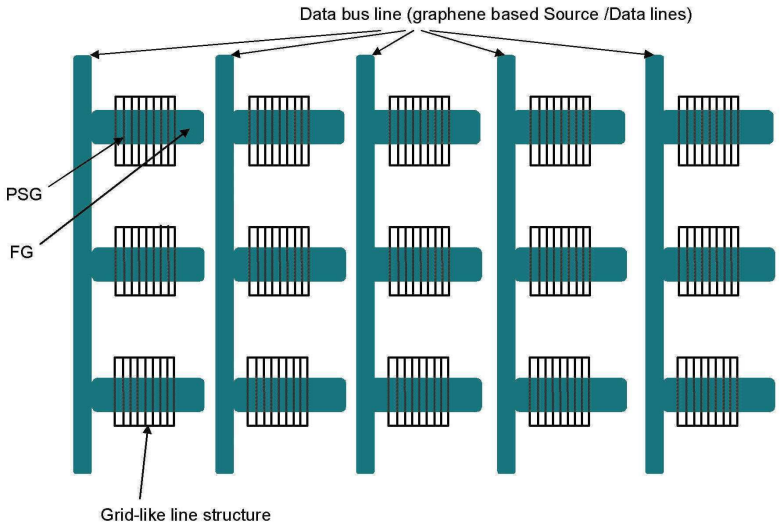


(a)



(b)

도면10


Data bus line (graphene based Source /Data lines)
PSG
FG
Grid-like line structure