

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 27 年 4 月 9 日 (2015.4.9)

【公開番号】特開 2014-29428 (P2014-29428A)

【公開日】平成 26 年 2 月 13 日 (2014.2.13)

【年通号数】公開・登録公報 2014-008

【出願番号】特願 2012-170369 (P2012-170369)

【国際特許分類】

G 0 9 G 3/20 (2006.01)

G 0 9 G 3/30 (2006.01)

H 0 1 L 51/50 (2006.01)

【F I】

G 0 9 G 3/20 6 4 1 P

G 0 9 G 3/30 H

G 0 9 G 3/20 6 4 1 Q

G 0 9 G 3/20 6 3 2 F

G 0 9 G 3/20 6 4 2 A

H 0 5 B 33/14 A

【手続補正書】

【提出日】平成 27 年 2 月 20 日 (2015.2.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

規則性を有するノイズ状の模様が映像に生成されるように第 1 の映像信号に対して補正を行うことにより第 2 の映像信号を生成する
信号処理回路。

【請求項 2】

前記ノイズ状の模様として、前記映像の面内の第 1 の方向、および前記第 1 の方向と交差する第 2 の方向に繰り返しパターンの模様が前記映像に生成されるように前記第 1 の映像信号に対して補正を行うことにより前記第 2 の映像信号を生成する

請求項 1 に記載の信号処理回路。

【請求項 3】

前記第 1 の映像信号を正規化したのち、正規化後の第 1 の映像信号に対して前記補正を行うことにより前記第 2 の映像信号を生成する

請求項 2 に記載の信号処理回路。

【請求項 4】

前記第 1 の映像信号は、表示パネルの画素数分の階調信号を含み、

当該信号処理回路は、前記表示パネルの全画素数よりも少ない数の補正係数を含む L U T (Look Up Table) を用いて前記第 1 の映像信号の各階調信号に対して前記補正を行う

請求項 3 に記載の信号処理回路。

【請求項 5】

前記第 1 の映像信号の各階調信号に対する前記補正を、前記 L U T に含まれる補正係数の数ごとに順次、行う

請求項 4 に記載の信号処理回路。

【請求項 6】

前記補正を一度に行う複数の階調信号の組み合わせを、所定の時間ごとに変更する
請求項 4 に記載の信号処理回路。

【請求項 7】

前記 L U T は、当該 L U T に含まれる全ての補正係数を前記表示パネルの画素の配列に対応してマトリクス状に配列させたときに、その配列は、1 回回転対称または 2 回回転対称となっている

請求項 4 に記載の信号処理回路。

【請求項 8】

前記 L U T は、前記補正係数として、1 よりも小さな整数、1、および 1 よりも大きな整数のうち、少なくとも、1 および 1 よりも大きな整数を含む

請求項 4 に記載の信号処理回路。

【請求項 9】

前記第 1 の映像信号は、所定のガンマ補正のなされた映像信号であり、
当該信号処理回路は、前記第 1 の映像信号のガンマ補正をキャンセルすることによりリニアなガンマ特性の第 3 の映像信号を生成する

請求項 2 に記載の信号処理回路。

【請求項 10】

前記第 3 の映像信号を正規化したのち、正規化後の第 3 の映像信号に対して前記補正を行うことにより前記第 2 の映像信号を生成する

請求項 9 に記載の信号処理回路。

【請求項 11】

表示パネルと、前記表示パネルを駆動する駆動回路とを備え、

前記駆動回路は、規則性を有するノイズ状の模様が映像に生成されるように第 1 の映像信号に対して補正を行うことにより第 2 の映像信号を生成する信号処理回路を有する表示装置。

【請求項 12】

表示装置を備え、

前記表示装置は、表示パネルと、前記表示パネルを駆動する駆動回路とを有し、

前記駆動回路は、規則性を有するノイズ状の模様が映像に生成されるように第 1 の映像信号に対して補正を行うことにより第 2 の映像信号を生成する信号処理回路を有する電子機器。

【請求項 13】

規則性を有するノイズ状の模様が映像に生成されるように第 1 の映像信号に対して補正を行うことにより第 2 の映像信号を生成する

信号処理方法。

【手続補正 2】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 2 2

【補正方法】 変更

【補正の内容】

【0 0 2 2】

走査線駆動回路 16 は、例えば、駆動回路 20 から供給される走査タイミング制御信号に応じて、駆動対象の画素 14 を選択するようになっている。具体的には、走査線駆動回路 16 は、例えば、書込線 W S L を介して、選択パルスを画素 14 の選択回路（図示せず）に印加することにより、マトリクス状に配置されている複数の画素 14 のうちの 1 行を駆動対象として選択するようになっている。そして、これらの画素 14 では、データ線駆動回路 15 から供給される信号電圧に応じて、1 水平ラインの表示がなされる。このようにして、走査線駆動回路 16 は、例えば、時分割的に 1 水平ラインずつ順次走査を行い、画素領域全体にわたった表示を行うようになっている。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

図4(C)のムラ補正LUT36Bでは、12個の補正係数が 6×2 の行列となっており、1回回転対称の配置となっている。さらに、図4(C)のムラ補正LUT36Bでは、補正係数が3値となっており、かつ1以下(具体的には、0.9, 0.95, 1)となっている。図4(C)では、0.9の補正係数が2か所において、横一行に配置され、1の補正係数のブロックと0.95の補正係数のブロックとがそれぞれ、0.9の補正係数を中途に挟みながら、斜め方向に並んで配置されている。図4(C)の配列が縦方向および横方向に繰り返し配置された場合には、0.9の補正係数が横方向に連続して延在し、さらに、1の補正係数のブロックと0.95の補正係数のブロックとが斜め方向に並んで配置されることになる。そのため、表示パネル10に起因して生じる特定のスジが縦方向に延在している場合には、その特定のスジは、0.9の補正係数の延在方向と直交し、さらに、1の補正係数のブロックの配列と交差するとともに、0.95の補正係数のブロックの配列とも交差する。従って、図4(C)の配列は、表示パネル10に起因して生じる特定のスジが縦方向に延在することを想定して設定されたものである。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正の内容】

【0034】

図4(D)のムラ補正LUT36Bでは、16個の補正係数が 4×4 の行列となっており、1回回転対称の配置となっている。さらに、図4(D)のムラ補正LUT36Bでは、補正係数が3値となっており、かつ1以下(具体的には、0.9, 0.95, 1)となっている。図4(D)では、0.95および0.9の補正係数のブロックと、1の補正係数のブロックとが対角に配置されている。図4(D)の配列が縦方向および横方向に繰り返し配置された場合には、0.95および0.9の補正係数のブロックが斜め方向に連続して延在すると共に、1の補正係数のブロックが斜め方向に連続して延在することになる。見方を変えると、0.95および0.9の補正係数のブロックと1の補正係数のブロックとが市松模様状に配置されることになる。従って、図4(D)の配列は、表示パネル10に起因して生じる特定のスジが縦方向または横方向に延在することを想定して設定されたものである。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正の内容】

【0040】

図5(B)のムラ補正LUT36Bでは、12個の補正係数が 6×2 の行列となっており、1回回転対称の配置となっている。さらに、図5(B)のムラ補正LUT36Bでは、補正係数が3値となっており、かつ1を超える値(具体的には1.05)と、1以下の値(具体的には、0.95, 1)とを含んでいる。図5(B)では、0.95の補正係数が2か所において、横一行に配置され、1の補正係数のブロックと1.05の補正係数のブロックとがそれぞれ、0.95の補正係数を中途に挟みながら、斜め方向に並んで配置されている。図5(B)の配列が縦方向および横方向に繰り返し配置された場合には、0.95の補正係数が横方向に連続して延在し、さらに、1の補正係数のブロックと1.05

5の補正係数のブロックとが斜め方向に並んで配置されることになる。そのため、表示パネル10に起因して生じる特定のスジが縦方向に延在している場合には、その特定のスジは、0.95の補正係数の延在方向と直交し、さらに、1の補正係数のブロックの配列と交差するとともに、0.95の補正係数のブロックの配列とも交差する。従って、図5(B)の配列は、表示パネル10に起因して生じる特定のスジが縦方向に延在することを想定して設定されたものである。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0041

【補正方法】変更

【補正の内容】

【0041】

図5(C)のムラ補正LUT36Bでは、16個の補正係数が4×4の行列となっており、1回回転対称の配置となっている。さらに、図5(C)のムラ補正LUT36Bでは、補正係数が3値となっており、かつ1を超える値(具体的には1.05)と、1以下の値(具体的には、0.95, 1)とを含んでいる。図5(C)では、1.05の補正係数のブロックが斜め方向に並んで配置され、さらに、1の補正係数と0.95の補正係数とが配列中、斜めに配置されている。従って、図5(C)の配列は、表示パネル10に起因して生じる特定のスジが縦方向または横方向に延在することを想定して設定されたものである。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0043

【補正方法】変更

【補正の内容】

【0043】

図5(E)のムラ補正LUT36Bでは、16個の補正係数が4×4の行列となっており、1回回転対称の配置となっている。さらに、図5(E)のムラ補正LUT36Bでは、補正係数が3値となっており、かつ1を超える値(具体的には1.05)と、1以下の値(具体的には、0.95, 1)とを含んでいる。図5(E)では、1の補正係数と、0.95および1.05の補正係数のブロックとが配列中、斜めに配置されている。従って、図5(E)の配列は、表示パネル10に起因して生じる特定のスジが縦方向、横方向または斜め方向に延在することを想定して設定されたものである。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0061

【補正方法】変更

【補正の内容】

【0061】

図15は、ドライバ50を機能ブロックで表したものである。ドライバ50は、例えば、サンプル・ホールド回路51、D/A変換回路52、およびドライバ回路53を有している。サンプル・ホールド回路51は、シリアルデジタルの映像信号DAに対して並列化処理を行い、複数並列の映像信号に展開するようになっている。サンプル・ホールド回路51は、相展開した映像信号を、タイミング生成回路40からのクロックCLKに基づいたタイミングで、D/A変換回路52に出力するようになっている。D/A変換回路52は、サンプル・ホールド回路51から入力された映像信号(相展開した映像信号)をアナログ信号化して、ドライバ回路53に出力するようになっている。D/A変換回路52がドライバ回路53に出力する電圧の範囲が、表示パネル10の有効電圧範囲に対応する。つまり、D/A変換回路52が表示パネル10の有効電圧範囲を規定している。ドライバ回路53は、タイミング生成回路40から出力されたクロックCLKに基づく所定のタイ

ミングで、アナログの映像信号を交流反転化させて、映像信号 $Vsig1 \sim VsigN$ として、表示パネル 10 に印加するようになっている。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0066

【補正方法】変更

【補正の内容】

【0066】

< 2 . 変形例 >

[変形例 1]

上記実施の形態では、ムラ補正回路 33 は、映像信号 $Din2$ の各階調信号に対するムラ補正を、ムラ補正 LUT 36B に含まれる補正係数の数ごとに順次、行うようになっていた。このとき、ムラ補正回路 33 は、例えば、図 6 (A) または図 6 (B) に示したように、ムラ補正を一括して行う映像信号 $Din2$ の組み合わせを、時間経過に拘わらず固定にしてもよい。ただし、ムラ補正回路 33 は、ムラ補正を一括して行う映像信号 $Din2$ の階調信号の組み合わせを、所定の時間ごとに変更するようにしてもよい。例えば、図 16 (A)、図 16 (B)、図 16 (C) および図 16 (D) のように、ムラ補正回路 33 は、ムラ補正を一括して行う映像信号 $Din2$ の組み合わせを、所定の時間ごとに、画素 11 配列の横方向に 1 画素分ずつずらすようにしてもよい。このようにした場合には、ムラ補正 LUT 36B の適用によって生じる模様に起因する焼き付きを防止することができる。