



(12)发明专利申请

(10)申请公布号 CN 110045793 A

(43)申请公布日 2019.07.23

(21)申请号 201910460108.1

(22)申请日 2019.05.29

(71)申请人 杭州嘉楠耘智信息科技有限公司

地址 310016 浙江省杭州市江干区九环路
九号4号楼12楼1203室

(72)发明人 邬江 张楠赓

(74)专利代理机构 中科专利商标代理有限责任
公司 11021

代理人 李佳

(51)Int.Cl.

G06F 1/16(2006.01)

G06F 1/26(2006.01)

G06F 1/20(2006.01)

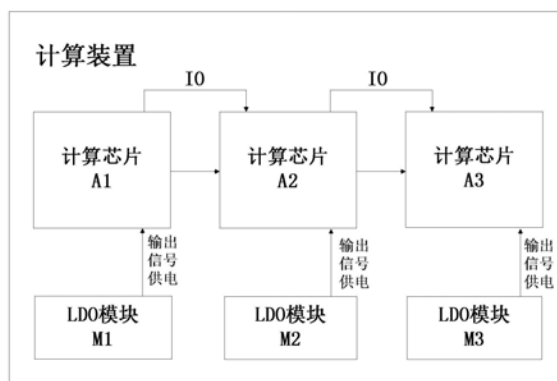
权利要求书1页 说明书6页 附图8页

(54)发明名称

计算装置及计算系统

(57)摘要

本发明提出了一种计算装置及计算系统,其中,所述计算装置包括:串联连接的多个计算芯片;以及多个LDO模块,分别与所述多个计算芯片连接;其中,每个计算芯片的信号输入端与一个LDO模块的输出端连接。本发明计算装置及计算系统,通过LDO模块给计算芯片的输入信号供电,提高了信号传输质量和传输速率,避免了计算芯片分压不均导致信号传输质量降低。



1. 一种计算装置,其特征在于,包括:
串联连接的多个计算芯片;以及
多个LDO模块,分别与所述多个计算芯片连接;
其中,每个计算芯片的信号输入端与一个LDO模块的输出端连接。
2. 根据权利要求1所述的计算装置,其特征在于,
所述多个计算芯片分别为:第1计算芯片至第n计算芯片,其中,第k计算芯片输入端与第k-1计算芯片输出端连接;
所述多个LDO模块分别为:第1 LDO模块至第n LDO模块,其中,第k计算芯片的信号输入端与第k LDO模块的输出端连接; $n \geq 2, 1 \leq k \leq n$;
所述LDO模块具有一参考地输入端和一电源输入端。
3. 根据权利要求2所述的计算装置,其特征在于,所述第k LDO模块的参考地输入端与
所述第k计算芯片的输入端连接,k取值为1。
4. 根据权利要求2所述的计算装置,其特征在于,所述第k LDO模块的参考地输入端与
所述第k-1计算芯片的输出端连接,k取值为2~n。
5. 根据权利要求2所述的计算装置,其特征在于,还包括:电源模块,与所述LDO模块的
所述电源输入端连接。
6. 根据权利要求5所述的计算装置,其特征在于,所述第k LDO模块的电源输入电压为
所述第k计算芯片的核电压的3~4倍。
7. 一种计算系统,其特征在于,包括一个或多个如权利要求1至6中任一项所述的计算
装置;还包括:
输入数据装置,与所述计算装置连接,用于接收云端数据并传输至所述计算装置;以及
输出数据装置,与所述计算装置连接,用于将所述计算装置的计算结果传输至云端。
8. 根据权利要求7所述的计算系统,其特征在于,还包括:散热器,该散热器包括液冷散
热单元和/或风冷散热单元。
9. 根据权利要求7所述的计算系统,其特征在于,所述计算装置为可插拔计算装置。
10. 根据权利要求9所述的计算系统,其特征在于,所述可插拔计算装置具有可插拔接
头和/或可插拔接口。

计算装置及计算系统

技术领域

[0001] 本发明属于计算技术领域,具体涉及一种计算装置及计算系统。

背景技术

[0002] 目前,随着计算技术的发展,数据量大、复杂度高的计算需求也随之增多,而完成这一类复杂计算所需的芯片核电压相应增高。由于计算芯片通常为串联连接,前一级芯片的核电压为后一级芯片的参考地电压,由于芯片的核电压提高,使得后一级芯片的参考地电压提高,造成信号干扰,影响信号传输质量和传输效率。若要使信号不被干扰,则需要增加信号的幅值。然而,增加信号的幅值会导致系统的成本大幅增加,同时产生的热量也显著增多,影响系统的性能。

[0003] 总体而言,现有计算装置及计算系统主要存在以下技术缺陷:计算芯片核电压分压不均,影响信号传输质量;传输速率不高,无法很好的满足使用需求。

[0004] 因此,亟需提出一种信号传输质量好、传输速率高的计算装置及计算系统。

发明内容

[0005] (一)要解决的技术问题

[0006] 本发明提供了一种计算装置及计算系统,以至少部分解决以上所提出的技术问题。

[0007] (二)技术方案

[0008] 根据本发明的一个方面,提供了一种计算装置,包括:

[0009] 串联连接的多个计算芯片;以及

[0010] 多个LDO模块,分别与所述多个计算芯片连接;

[0011] 其中,每个计算芯片的信号输入端与一个LDO模块的输出端连接。

[0012] 在一些实施例中,所述多个计算芯片分别为:第1计算芯片至第n计算芯片,其中,第k计算芯片输入端与第k-1计算芯片输出端连接;

[0013] 所述多个LDO模块分别为:第1LDO模块至第n LDO模块,其中,第k计算芯片的信号输入端与第k LDO模块的输出端连接; $n \geq 2, 1 \leq k \leq n$;

[0014] 所述LDO模块具有一参考地输入端和一电源输入端。

[0015] 在一些实施例中,所述第k LDO模块的参考地输入端与所述第k计算芯片的输入端连接,k取值为1。

[0016] 在一些实施例中,所述第k LDO模块的参考地输入端与所述第k-1计算芯片的输出端连接,k取值为2~n。

[0017] 在一些实施例中,所述的计算装置还包括:电源模块,与所述LDO模块的所述电源输入端连接。

[0018] 在一些实施例中,所述第k LDO模块的电源输入电压为所述第k计算芯片的核电压的3~4倍。

- [0019] 一种计算系统,包括一个或多个所述的计算装置;还包括:
- [0020] 输入数据装置,与所述计算装置连接,用于接收云端数据并传输至所述计算装置;
- 以及
- [0021] 输出数据装置,与所述计算装置连接,用于将所述计算装置的计算结果传输至云端。
- [0022] 在一些实施例中,所述的计算系统还包括:散热器,该散热器包括液冷散热单元和/或风冷散热单元。
- [0023] 在一些实施例中,所述计算装置为可插拔计算装置。
- [0024] 在一些实施例中,所述可插拔计算装置具有可插拔接头和/或可插拔接口。
- [0025] (三)有益效果
- [0026] 从上述技术方案可以看出,本发明计算装置及计算系统至少具有以下有益效果其中之一:
- [0027] (1)通过LD0模块给计算芯片的输入信号供电,LD0模块的参考地电压与计算芯片的参考地电压相同,这样计算芯片信号供电与计算芯片之间没有核电压的差,所以即使计算芯片核电压分压不均也不会影响计算芯片信号电压,由此提高了信号传输质量和传输速率,避免了计算芯片分压不均导致信号传输质量降低,也避免了增加计算芯片后由于芯片的分压严重不均所导致的信号传输中断。
- [0028] (2)本发明计算装置和计算系统,增加信号供电的电压值,由于计算芯片的核电压增加,所以可以用于替代LD0的供电幅值增加。
- [0029] (3)本发明采用可插拔计算装置,所述可插拔计算装置具有可插拔接头或接口,可根据计算量需要,增加计算装置,相应的增加计算芯片,由此,可以提升整体算力和能力密集度,方便计算装置的替换和维修,方便根据芯片技术的进步,对机器进行升级。
- [0030] (4)本实施例计算系统中的计算装置,可独立的工作,也可根据不同的功率密度需求,自由组装不同数量的计算装置,构成计算系统工作,操作方便,全面的满足了用户的使用需求。

附图说明

- [0031] 图1为依据本发明一计算装置结构示意图。
- [0032] 图2为依据本发明一实施例计算装置一结构示意图。
- [0033] 图3为依据本发明一实施例计算装置另一结构示意图。
- [0034] 图4为依据本发明另一实施例计算装置一结构示意图。
- [0035] 图5为依据本发明另一实施例计算装置另一结构示意图。
- [0036] 图6为依据本发明又一实施例计算装置结构示意图。
- [0037] 图7为依据本发明一实施例计算系统结构示意图。
- [0038] 图8为依据本发明另一实施例计算系统结构示意图。
- [0039] 图9为依据本发明又一实施例散热器一结构示意图。
- [0040] 图10为依据本发明又一实施例散热器另一结构示意图。
- [0041] 图11为依据本发明又一实施例散热器又一结构示意图。
- [0042] 图12为依据本发明再一实施例散热器一结构示意图。

[0043] 图13为依据本发明再一实施例散热器另一结构示意图。

[0044] 图14为依据本发明再一实施例散热器又一结构示意图。

具体实施方式

[0045] 为使本发明的目的、技术方案和优点更加清楚明白,以下结合具体实施例,并参照附图,对本发明进一步详细说明。

[0046] 如图1所示,一计算装置包括:三个计算芯片A1、A2、A3和三个LDO模块M1、M2、M3。其中,所述三个计算芯片A1、A2、A3串联连接,具体的,所述计算芯片A1的输出端与所述计算芯片A2的输入端连接,所述计算芯片A2的输出端与所述计算芯片A3的输入端连接。所述三个LDO模块M1、M2、M3分别与所述三个计算芯片A1、A2、A3连接,具体的,所述LDO模块M1的输出端与所述计算芯片A1的信号输出端连接,所述LDO模块M2的输出端与所述计算芯片A2的信号输出端连接,所述LDO模块M3的输出端与所述计算芯片A3的信号输出端连接。其中,LDO即低压差稳压器,通过调节较高电压输入(从应用的输入电压减去超额的电压)产生的经过调节的输出电压。LDO器件具有许多不同的特性,如低噪声、宽输入电压、小尺寸、低I_q和处理器连接等。

[0047] 图1所示计算装置的信号供电方式为输出信号供电,也即,本级LDO模块的输出用于给本级计算芯片的输出信号供电。采用输出信号供电方式,信号供电的LDO模块参考地为前一级信号的地,信号传输到后一级时信号的参考地为前一级信号的核电压,则输入信号的电压与计算芯片的电压之间存在一个核电压的差。例如:信号传输方向为从计算芯片A1输出端传到计算芯片A2的输入端,再从计算芯片A2输出端传到计算芯片A3的输入端,由于芯片串联连接,所以计算芯片A1的电压输出电压V_{cc}为A2芯片的参考地电压,这样的话,通过LDO模块给计算芯片A1的IO供电,信号传到计算芯片A2后,由于计算芯片A2的参考地电压为计算芯片A1的输出电压,所以信号的电压范围会从0V~1.8V(LDO供电电压为1.8V)降为V_{cc}~1.8V信号的阈值会减小,如果芯片分压不均,会使V_{cc}电压值升高,这样信号就会因为输出的高电平无法满足下一芯片输入端的高电平阈值而被误认为是低电平,有可能导致信号传输出现错误。

[0048] 有鉴于此,本发明提出了一种计算装置,其信号供电方式为输入信号供电,通过更改计算芯片的信号供电方式,避免了芯片分压不均导致信号传输质量降低。

[0049] 在一实施例中,如图2所示,所述计算装置,包括:三个计算芯片A1、A2、A3和三个LDO模块M1、M2、M3。其中,所述三个计算芯片A1、A2、A3串联连接,具体的,所述计算芯片A1的输出端与所述计算芯片A2的输入端连接,所述计算芯片A2的输出端与所述计算芯片A3的输入端连接。所述三个LDO模块M1、M2、M3分别与所述三个计算芯片A1、A2、A3连接,具体的,所述LDO模块M1的输出端与所述计算芯片A1的信号输入端连接,所述LDO模块M2的输出端与所述计算芯片A2的信号输入端连接,所述LDO模块M3的输出端与所述计算芯片A3的信号输入端连接。

[0050] 通过LDO模块给计算芯片的输入信号供电,LDO的参考地电压与芯片的参考地电压相同,这样芯片信号的供电与芯片没有核电压的差,所以即使芯片核电压分压不均也不会影响芯片信号电压,由此提高了信号传输质量和传输速率。

[0051] 进一步的,如图3所示,所述LDO模块还具有—参考地输入端和—电源输入端。具体

而言,所述LD0模块M1的参考地输入端与所述计算芯片A1输入端连接,所述LD0模块M2的参考地输入端与所述计算芯片A2输入端(A1输出端)连接,所述LD0模块M3的参考地输入端与所述计算芯片A3输入端(A2输出端)连接。

[0052] 在另一实施中,如图4所示,所述计算装置,包括: n 个计算芯片A1、A2、A3,……,An-1,An和 n 个LD0模块M1、M2、M3,……,Mn-1,Mn。其中,所述 n 个计算芯片A1、A2、A3,……,An-1串联连接,所述计算芯片A1的输出端与所述计算芯片A2的输入端连接,所述计算芯片A2的输出端与所述计算芯片A3的输入端连接,……,所述计算芯片An-1的输出端与所述计算芯片An的输入端连接。所述 n 个LD0模块M1、M2、M3,……,Mn-1,Mn分别与所述 n 个计算芯片A1、A2、A3,……,An-1连接,具体的,所述LD0模块M1的输出端与所述计算芯片A1的信号输入端连接,所述LD0模块M2的输出端与所述计算芯片A2的信号输入端连接,所述LD0模块M3的输出端与所述计算芯片A3的信号输入端连接,……,所述LD0模块Mn-1的输出端与所述计算芯片An-1的信号输入端连接,所述LD0模块Mn的输出端与所述计算芯片An的信号输入端连接。

[0053] 进一步的,如图5所示,所述LD0模块M1的参考地输入端与所述计算芯片A1输入端连接,所述LD0模块M2的参考地输入端与所述计算芯片A2输入端(A1输出端)连接,所述LD0模块M3的参考地输入端与所述计算芯片A3输入端(A2输出端)连接,……,所述LD0模块Mn-1的参考地输入端与所述计算芯片An-1输入端(An-2输出端)连接,所述LD0模块Mn的参考地输入端与所述计算芯片An输入端(An-1输出端)连接。

[0054] 请继续参照图4-5所示,概括而言,在第1计算芯片至第 n 计算芯片中,任意第 k 计算芯片输入端与第 $k-1$ 计算芯片输出端连接,第 k 计算芯片的信号输入端与第 k LD0模块的输出端连接; $n \geq 2, 1 \leq k \leq n$;在 k 取值为1时,所述第 k LD0模块的参考地输入端与所述第 k 计算芯片的输入端连接。在 k 取值为 $2 \sim n$ 时,所述第 k LD0模块的参考地输入端与所述第 $k-1$ 计算芯片的输出端连接。

[0055] 当然,本发明所述计算芯片的数量和所述LD0模块的数量并不仅限于前述实施例中所给出的数量,本领域技术人员根据运算需求可以适当调整。

[0056] 在又一实施例中,如图6所示,所述计算装置还包括:多个电源模块,与所述多个LD0模块的所述电源输入端连接。所述LD0模块的电源输入电压为所述计算芯片的核电压的 $3 \sim 4$ 倍。

[0057] 本发明还提供了一种计算系统,其包括一个或多个所述的计算装置,该一个或多个所述的计算装置的信号供电方式为输入信号供电。

[0058] 在一实施例中,所述计算系统还包括输入数据装置,用于接收云端数据并传输至所述计算装置。

[0059] 具体的,如图7所示,所述计算系统包括 P 个计算装置,分别为第1计算装置、第2计算装置,第3计算装置,……,第 $P-1$ 计算装置,第 P 计算装置,其中,所述第1至第 P 计算装置依次连接,也就是说,所述第1计算装置与所述第2计算装置连接,第2计算装置与第3计算装置连接,……,第 $P-1$ 计算装置与所述第 P 计算装置连接,所述输入数据装置与所述第1计算装置连接。所述输入数据装置将多个输入数据发送至所述第1计算装置,所述第1计算装置从所述多个输入数据中提取第一数据,并将多个数据中除所述第一数据之外的数据传输至所述第2计算装置,所述第2计算装置从接收到的数据中提取第二数据,并将其余数据传

输至第3计算装置,.....,依次类推,第P-1计算装置从接收到的数据中提取第P-1数据,并将其余数据传输至第P计算装置。

[0060] 在另一实施例中,所述计算系统还包括输出数据装置,与所述计算装置连接,用于将所述计算装置的计算结果传输至云端。

[0061] 具体的,如图8所示,所述计算系统包括P个计算装置,分别为第1计算装置、第2计算装置,第3计算装置,.....,第P-1计算装置,第P计算装置,其中,所述第1至P计算装置依次连接,也就是说,所述第1计算装置与所述第2计算装置连接,第2计算装置与第3计算装置连接,.....,第P-1计算装置与所述第P计算装置连接,所述输出数据装置与所述第P计算装置连接。所述第1计算装置将其计算结果传输至所述第2计算装置,所述第2计算装置其计算结果以及第1计算装置的计算结果传输至第3计算装置,.....,依次类推,第P-1计算装置将第1至第P-1计算装置的计算结果传输至第P计算装置,第P计算装置将第1至第P计算装置的计算结果发送至所述输出数据装置,由所述输出数据装置发送至云端。

[0062] 在又一实施例中,所述计算系统还包括一个或多个散热器,所述一个或多个散热器可以设置在所述计算装置外部,也可以设置在所述计算装置内部,也就是说,可以对每个计算装置独自散热,也可以由整个系统整体散热。具体的,如图9所示,所述散热器可包括液冷散热单元。或者,如图10所示,所述散热器可包括风冷散热单元。再或者,如图11所示,所述散热器可同时包括液冷散热单元和风冷散热单元。

[0063] 在再一实施例中,如图12所示,所述计算系统还包括控制装置,与所述计算装置连接,用于控制所述计算装置的运行。所述计算系统所包括的控制装置和计算装置的数量可以根据需要适当调整。

[0064] 进一步的,如图13所示,所述计算系统中的所述计算装置为可插拔计算装置,其具有可插拔接头,所述控制装置具有与所述可插拔接头相配合的可插拔接口。或者,如图14所示,所述可插拔计算装置具有可插拔接口,所述控制装置具有与所述可插拔接口相配合的可插拔接头。所述可插拔接头与所述可插拔接口例如采用金手指-插座、排线-插座、插头-插座等方式连接。

[0065] 本发明所述计算装置与所述控制装置通过可插拔接头与可插拔接口连接,由此便于根据运算量对接入的可插拔计算装置的数量进行调整,且方便可插拔计算装置的维修和替换,以及方便根据芯片技术的进步,对计算系统进行升级。

[0066] 本实施例计算系统中的计算装置,可独立的工作,也可根据不同的功率密度需求,自由组装不同数量的计算装置,构成计算系统工作,操作方便,全面的满足了用户的使用需求。

[0067] 综上所述,本发明提供了一种计算装置及计算系统,避免了由于计算芯片核电压分压不均导致信号传输质量降低,提高了信号传输速率,较好的满足了使用需求。

[0068] 至此,已经结合附图对本发明实施例计算装置及计算系统进行了详细描述。依据以上描述,本领域技术人员应当对本发明有了清楚的认识。

[0069] 需要说明的是,在附图或说明书正文中,未绘示或描述的实现方式,均为所属技术领域普通技术人员所知的形式,并未进行详细说明。此外,上述对各元件的定义并不仅限于实施例中提到的各种具体结构、形状或方式,本领域普通技术人员可对其进行简单地更改或替换。

[0070] 当然,根据实际需要,本发明计算装置及计算系统还可以包含其他的部分,由于同本发明的创新之处无关,此处不再赘述。

[0071] 类似地,应当理解,为了精简本发明并帮助理解各个发明方面中的一个或多个,在上面对本发明的示例性实施例的描述中,本发明的各个特征有时被一起分组到单个实施例、图、或者对其的描述中。然而,并不应将该发明的方法解释成反映如下意图:即所要求保护的本发明要求比在每个权利要求中所明确记载的特征更多的特征。更确切地说,如下的权利要求书所反映的那样,发明方面在于少于前面发明的单个实施例的所有特征。因此,遵循具体实施方式的权利要求书由此明确地并入该具体实施方式,其中每个权利要求本身都作为本发明的单独实施例。

[0072] 本领域那些技术人员可以理解,可以对实施例中的设备中的模块进行自适应性地改变并且把它们设置在与该实施例不同的一个或多个设备中。可以把实施例中的模块或单元或组件组合成一个模块或单元或组件,以及此外可以把它分成多个子模块或子单元或子组件。除了这样的特征和/或过程或者单元中的至少一些是相互排斥之外,可以采用任何组合对本说明书(包括伴随的权利要求、摘要和附图)中发明的所有特征以及如此发明的任何方法或者设备的所有过程或单元进行组合。除非另外明确陈述,本说明书(包括伴随的权利要求、摘要和附图)中发明的每个特征可以由提供相同、等同或相似目的的替代特征来代替。

[0073] 本发明的各个部件实施例可以以硬件实现,或者以在一个或者多个处理器上运行的软件模块实现,或者以它们的组合实现。本领域的技术人员应当理解,可以在实践中使用微处理器或者数字信号处理器(DSP)来实现根据本发明实施例的相关设备中的一些或者全部部件的一些或者全部功能。本发明还可以实现为用于执行这里所描述的方法的一部分或者全部的设备或者装置程序(例如,计算机程序和计算机程序产品)。这样的实现本发明的程序可以存储在计算机可读介质上,或者可以具有一个或者多个信号的形式。这样的信号可以从因特网网站上下载得到,或者在载体信号上提供,或者以任何其他形式提供。

[0074] 再者,说明书与权利要求中所使用的序数例如“第1”、“第2”、“第3”等的用词,以修饰相应的元件,其本身并不意含及代表该元件有任何的序数,也不代表某一元件与另一元件的顺序、或是制造方法上的顺序,该些序数的使用仅用来使具有某命名的一元件得以和另一具有相同命名的元件能作出清楚区分。

[0075] 以上所述的具体实施例,对本发明的目的、技术方案和有益效果进行了进一步详细说明,应理解的是,以上所述仅为本发明的具体实施例而已,并不用于限制本发明,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

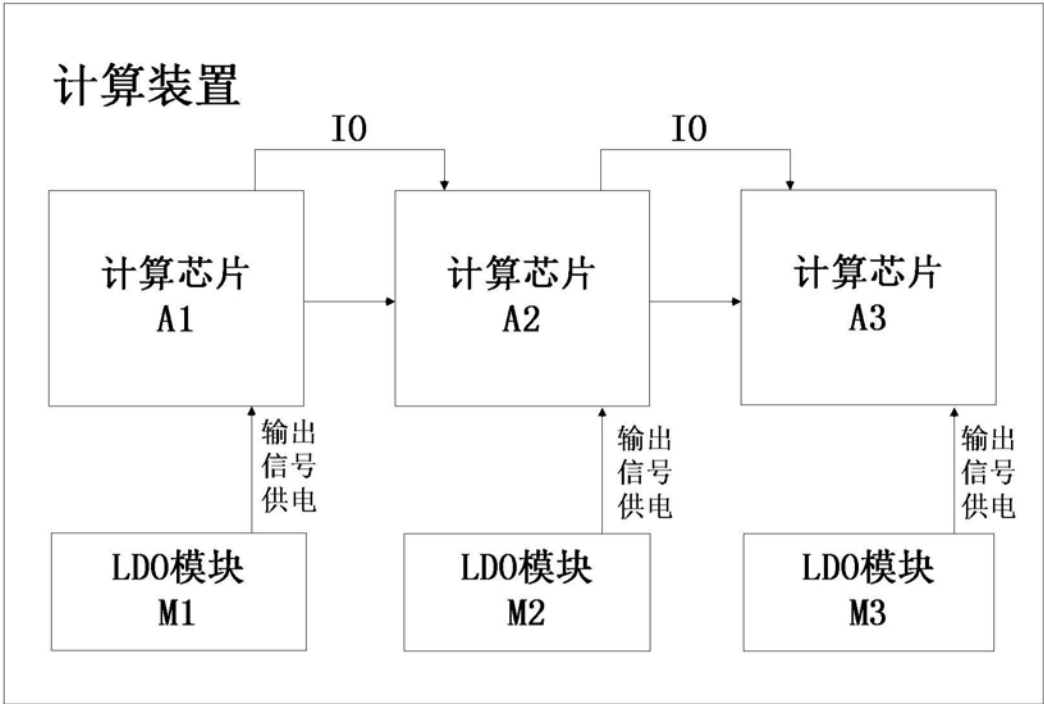


图1

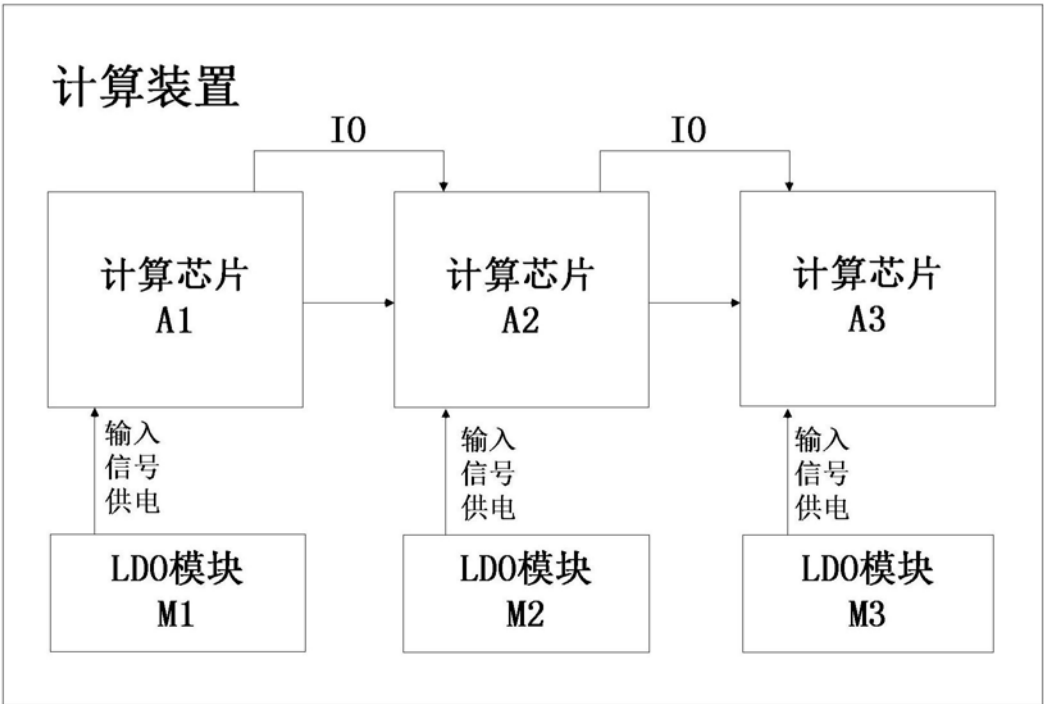


图2

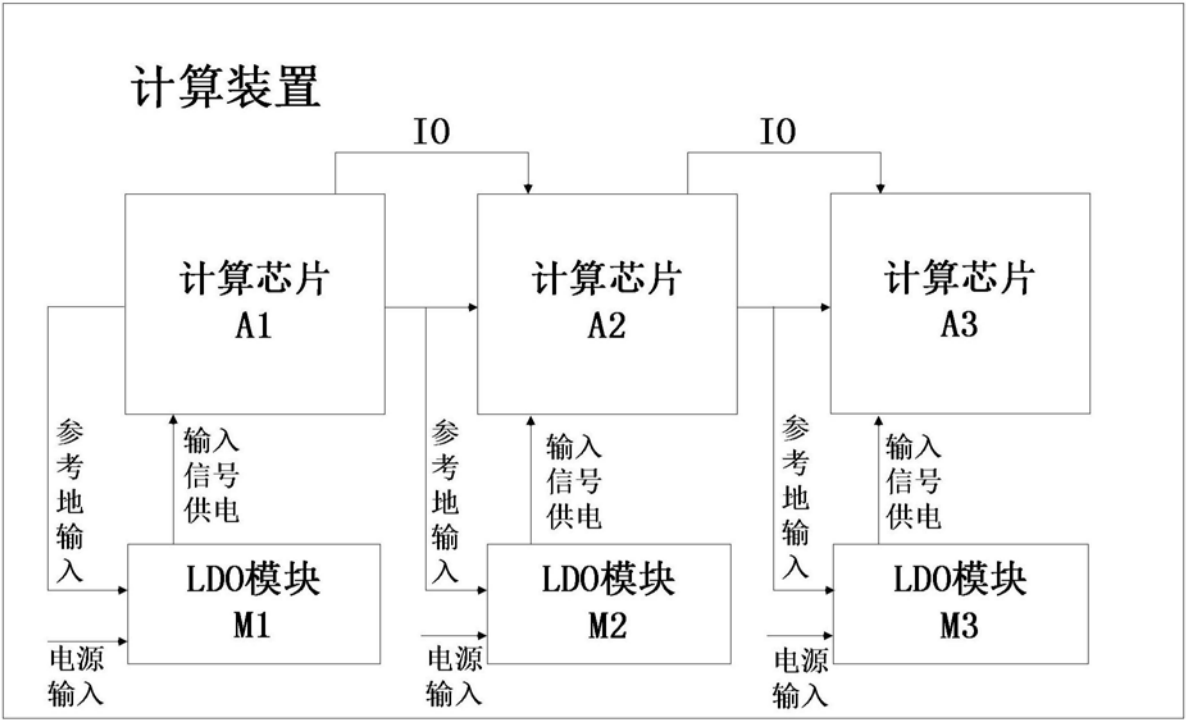


图3

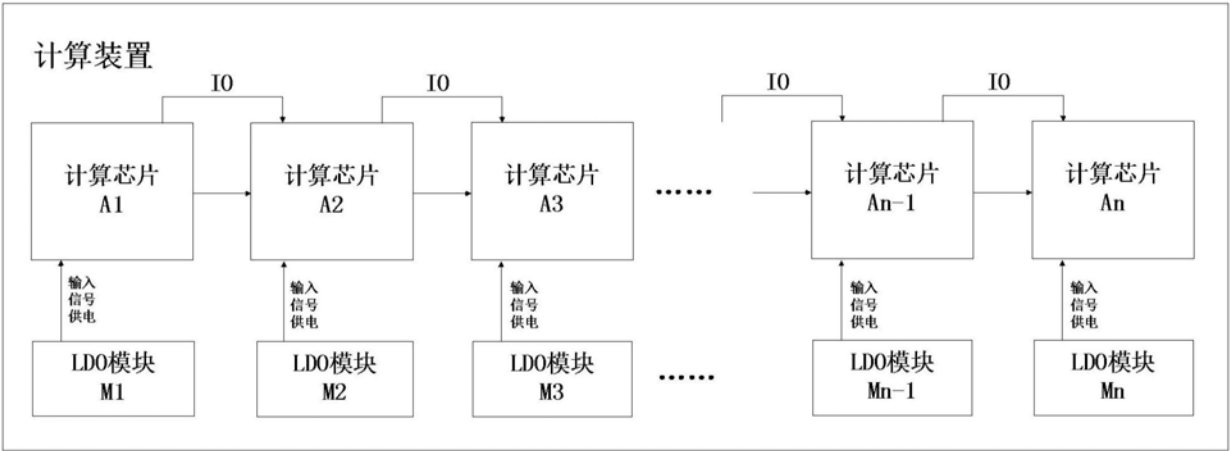


图4

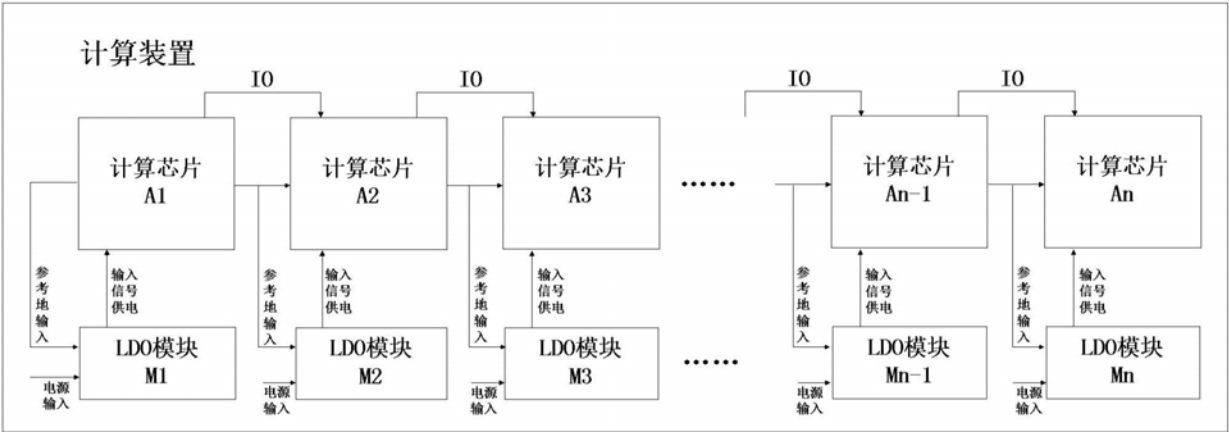


图5

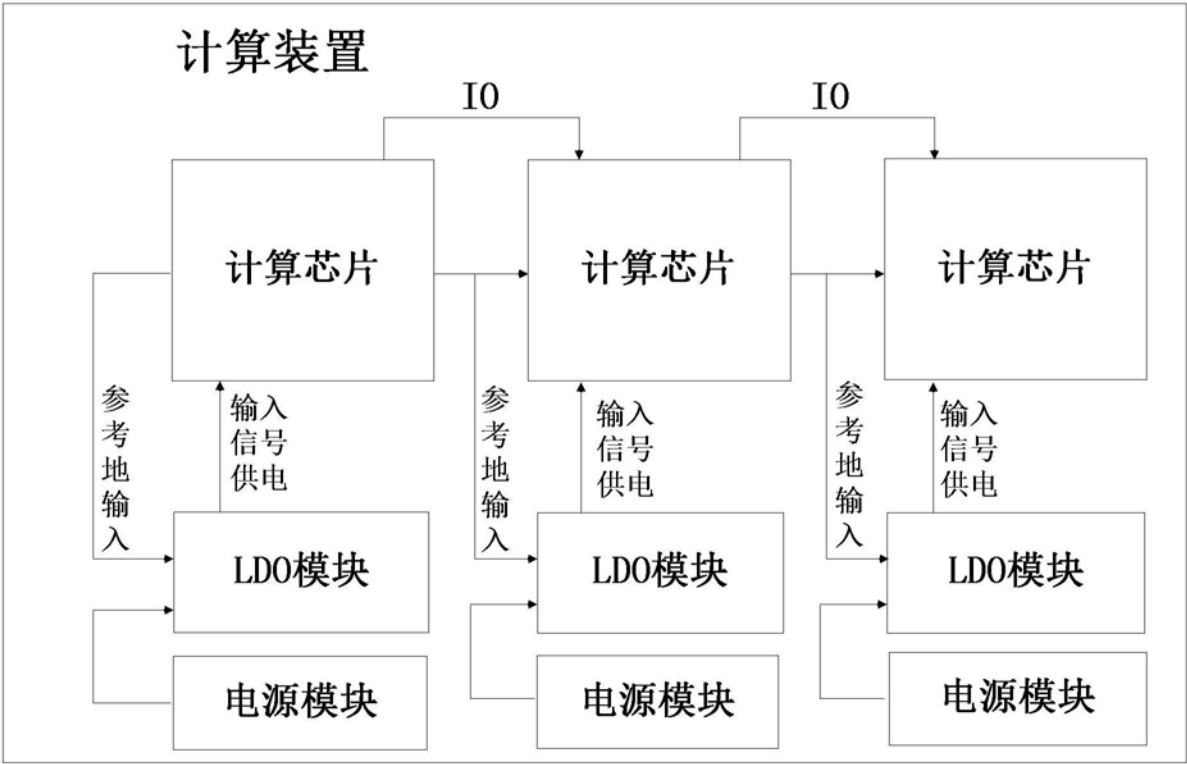


图6

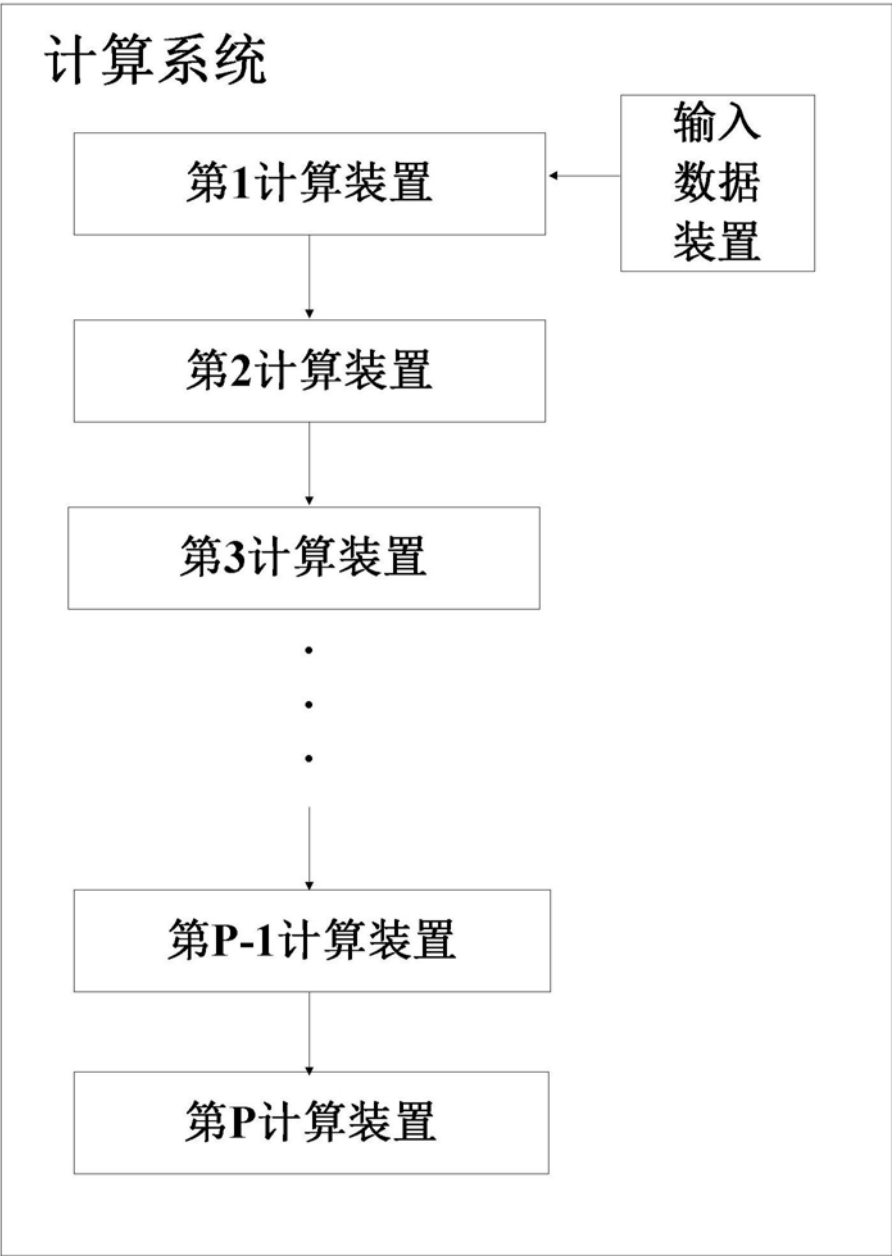


图7

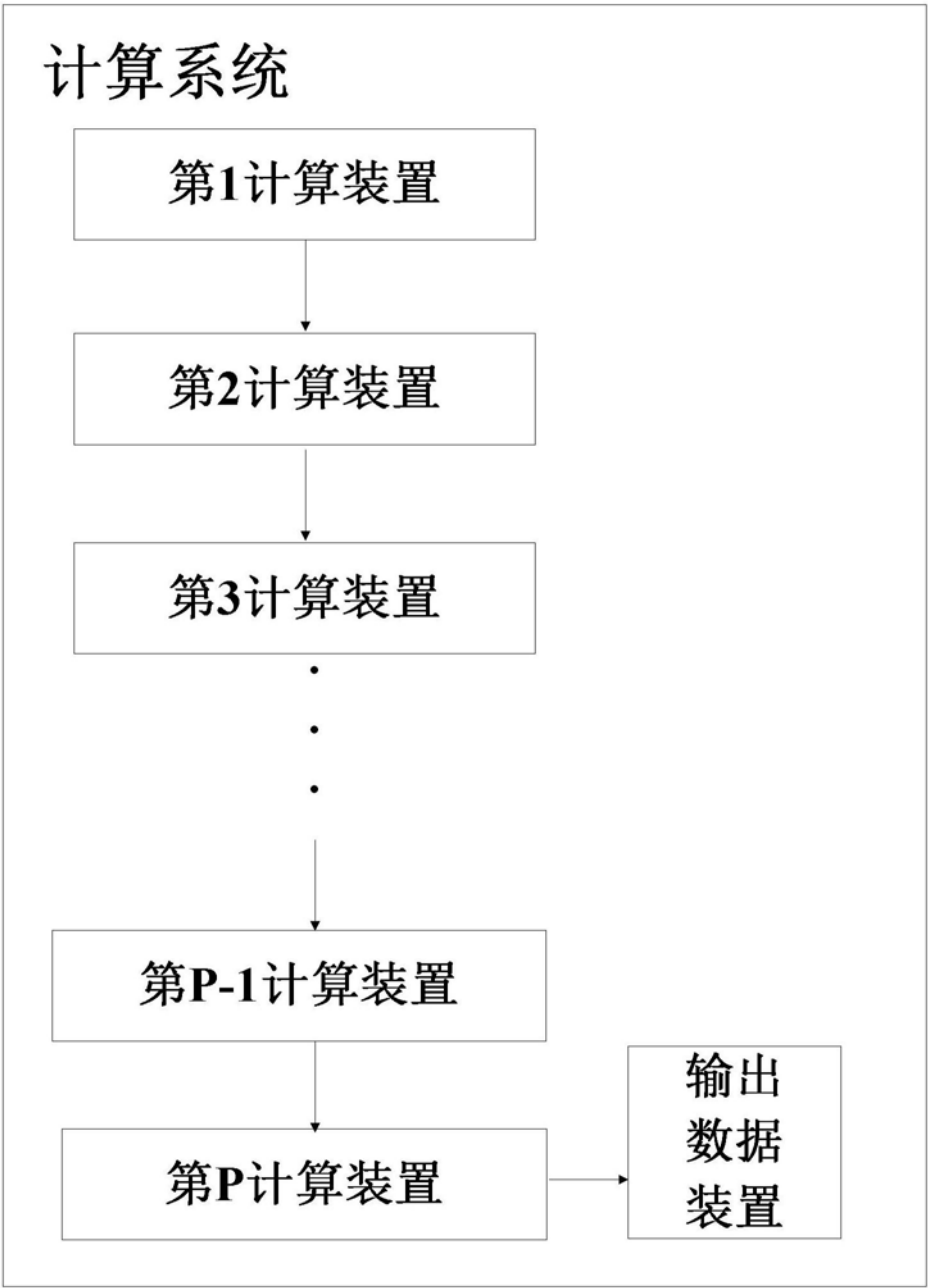


图8

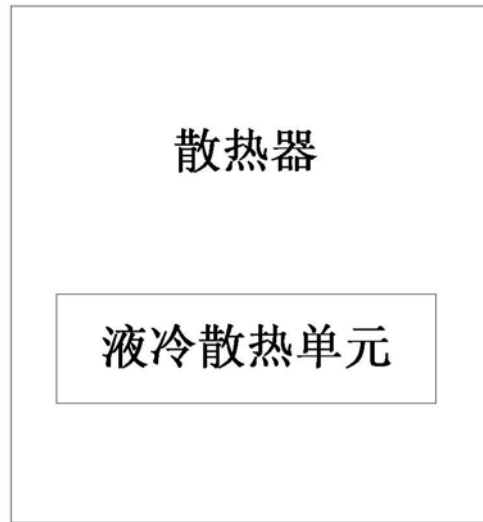


图9

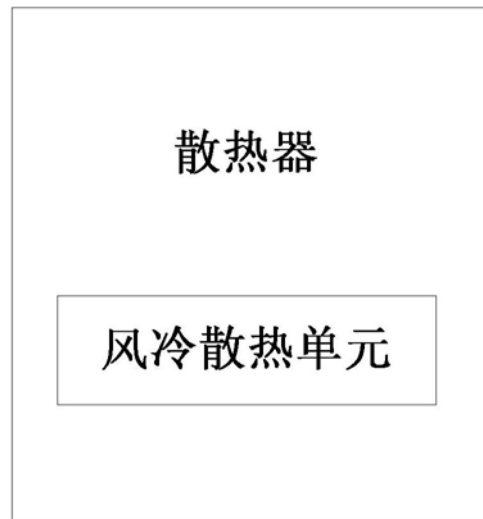


图10



图11

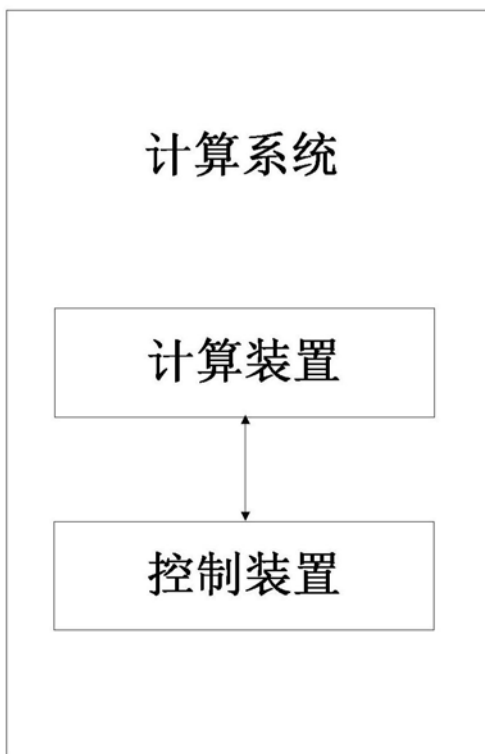


图12

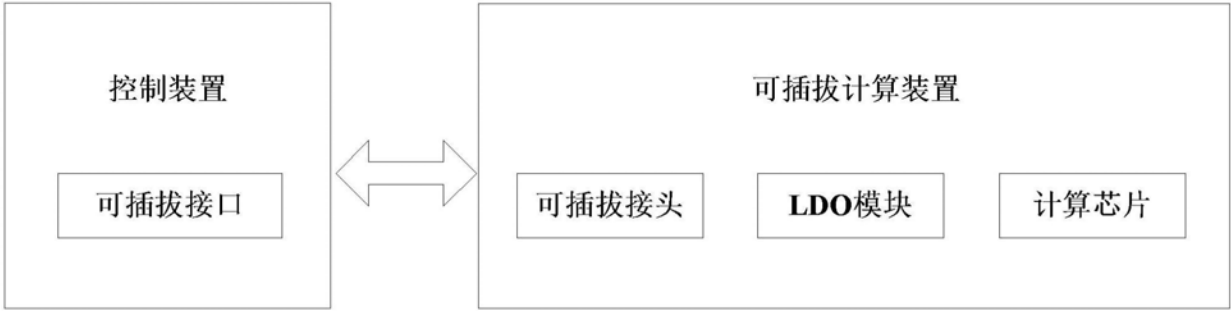


图13

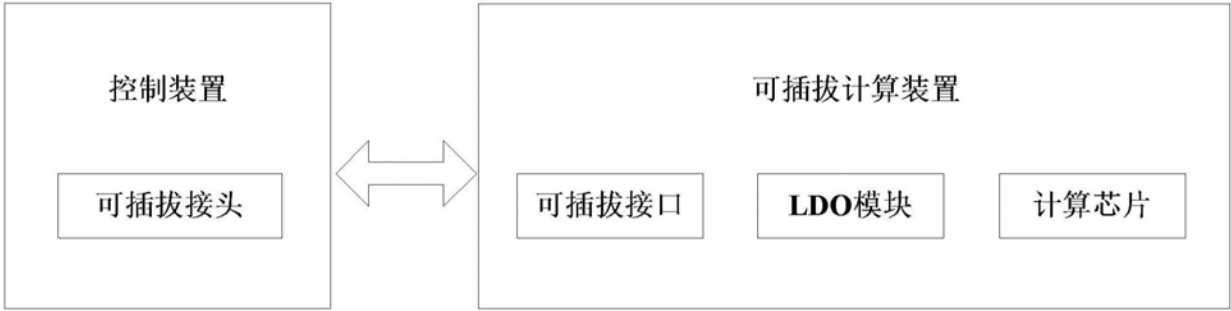


图14