

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4262091号
(P4262091)

(45) 発行日 平成21年5月13日(2009.5.13)

(24) 登録日 平成21年2月20日(2009.2.20)

(51) Int.Cl.	F I
H O 1 L 21/027 (2006.01)	H O 1 L 21/30 5 3 1 M
G O 3 F 1/08 (2006.01)	G O 3 F 1/08 A

請求項の数 2 (全 8 頁)

(21) 出願番号	特願2003-522986 (P2003-522986)	(73) 特許権者	504199127
(86) (22) 出願日	平成14年8月7日(2002.8.7)		フリースケール セミコンダクター イン
(65) 公表番号	特表2005-516380 (P2005-516380A)		コーポレイテッド
(43) 公表日	平成17年6月2日(2005.6.2)		アメリカ合衆国 7 8 7 3 5 テキサス州
(86) 国際出願番号	PCT/US2002/025253		オースティン ウィリアム キャノン
(87) 国際公開番号	W02003/019626		ドライブ ウェスト 6 5 0 1
(87) 国際公開日	平成15年3月6日(2003.3.6)	(74) 代理人	100116322
審査請求日	平成17年8月1日(2005.8.1)		弁理士 桑垣 衛
(31) 優先権主張番号	09/940, 241	(72) 発明者	マンガト、パウイッター
(32) 優先日	平成13年8月27日(2001.8.27)		アメリカ合衆国 8 5 2 3 4 アリゾナ州
(33) 優先権主張国	米国 (US)		ギルバート イースト エンシナス ア
			ベニュー 3 6 8 8

最終頁に続く

(54) 【発明の名称】 減衰位相シフト反射マスクにより半導体ウェハ上にパターンを形成するための方法

(57) 【特許請求の範囲】

【請求項 1】

減衰位相シフト反射マスクを用いて、半導体ウェハ上に第1のフォトレジスト層をパターン化するための方法であって、

反射層(20)を有するマスク基板(10)を提供する工程と、

前記反射層(20)上に減衰位相シフト層(30)を成膜する工程と、

前記減衰位相シフト層(30)上にバッファ層(40)を成膜する工程と、

前記バッファ層(40)上に修正可能層(50)を成膜する工程と、

前記修正可能層(50)上に第2のフォトレジスト層(60)を成膜する工程と、

前記第2のフォトレジスト層(60)をパターン化して、パターン化フォトレジスト層(60)を形成する工程と、

前記パターン化フォトレジスト層(60)を第1のマスクとして使用し、前記修正可能層(50)をエッチングして、パターン化された修正可能層(55)を形成する工程と、

前記パターン化フォトレジスト層(60)を除去する工程と、

前記パターン化された修正可能層(55)を検査し、修正して、パターン化された修正済層(55, 70)を形成する工程と、

前記パターン化された修正済層(55, 70)を第2のマスクとして使用し、前記バッファ層(40)をエッチングして、パターン化されたバッファ層(45)を形成する工程と、

前記パターン化された修正済層(55, 70)を除去する工程と、

10

20

前記パターン化されたバッファ層（４５）を第３のマスクとして使用して、前記減衰位相シフト層（３０）をエッチングする工程と、

前記パターン化されたバッファ層（４５）を除去して、減衰位相シフト反射マスク（１００）を形成する工程と、

半導体ウェハ（１４０）に第１のフォトレジスト（１７０，１８０）を塗布する工程と、

前記半導体ウェハ（１４０）上の前記第１のフォトレジスト（１７０，１８０）に、前記減衰位相シフト反射マスク（１００）から放射線を反射させて、前記フォトレジスト上に露光パターンを形成する工程とを含む、

さらに、前記バッファ層（４０）をエッチングした後で、前記パターン化されたバッファ層（４５）を検査する工程と、

前記パターン化されたバッファ層（４５）が欠陥を有している場合に、前記パターン化されたバッファ層（４５）を修正する工程とを含む方法。

【請求項２】

前記バッファ層（４０）はプラズマ強化化学蒸着により成膜された酸化シリコンである請求項１に記載の方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、概して、半導体の製造に関し、特に減衰位相シフト反射リソグラフィに関する。

【背景技術】

【０００２】

現在、半導体の製造の際に、パターン化された層を形成するために透過性光学フォトリソグラフィが使用されている。フォトリソグラフィ中、半導体デバイスのフィーチャの分解能は光源の波長に正比例するので、デバイスの寸法が小さくなるにつれて光源の波長を短くする必要がある。約７０ナノメートル以下にデバイスの寸法をパターン化するための１つの選択肢は、極紫外線（ＥＵＶ）領域内の波長を有する光源を使用する方法である。本明細書においては、ＥＵＶ領域は、約４～２５ナノメートル、より詳細には、１３～１４ナノメートルの間の特徴的な波長を有する。ＥＵＶ領域内の波長に露光した場合に、ＥＵＶ放射線を透過する材料を発見することは困難であるので、ＥＵＶは、透過モードとは対照的に反射モードで動作する。それ故、ＥＵＶマスクは、本来反射性のものであり、電子投影リソグラフィまたはイオン投影リソグラフィのような光学フォトリソグラフィまたは他の技術の選択子用のマスクのように透過性のものではない。

【０００３】

減衰位相シフトの概念は、透過性光学フォトリソグラフィの小さなフィーチャの解像度を改善するために使用されてきたもので、ＥＵＶリソグラフィにも使用することができる。透過性光学フォトリソグラフィの場合には、マスク基板の厚さは、位相シフト減衰層を形成するために変化する。しかし、ＥＵＶマスクの厚さを変更すると、マスクの反射特性も変化するため、望ましくない。この問題の１つの解決方法は、マスクとしてフォトレジストを使用する減衰位相シフト層を形成する方法である。しかし、実際には、パターン転写プロセス中にマスク層としてフォトレジストを使用すると、パターン・エラーが発生し、そのためマスクを検査し修正しなければならない。この場合、減衰位相シフト層を修正すると、下に位置する反射層に損傷を与えるばかりでなく、位相シフト特性も変化する、そのため、マスクの反射性が劣化し、それによりマスクが使用できなくなる。

【発明の開示】

【発明が解決しようとする課題】

【０００４】

それ故、マスクの反射層に損傷を与えないで、フォトレジスト・パターン転写の後で検査および修正を行うことができる減衰位相シフトＥＵＶマスクを形成するためのプロセス

10

20

30

40

50

が必要とされている。

【課題を解決するための手段】

【0005】

一実施形態においては、複数の交互になったモリブデン層およびシリコン層からなる反射層と減衰位相シフト層とを含むマスク基板が、ハードマスク層およびバッファ層を通して、あるパターンをフォトレジスト層から位相シフト層に転写することにより形成される。必要な場合には、ハードマスク層を修正することができる。減衰位相シフト反射マスクを使用して、所望のパターンを有する減衰位相シフト反射マスクから、半導体ウェハ上のフォトレジストに放射線を反射することにより、半導体ウェハ上にフォトレジスト層をパターン化して、フォトレジスト上に所望のパターンを露光する。図を参照すれば、本発明をよりよく理解することができる。

10

【発明を実施するための最良の形態】

【0006】

本発明は、例示としてのものであって、添付の図面により制限されるものではない。図面中、類似の参照符号は類似の要素を示す。

当業者であれば、図面内の要素は、図をわかり易くまたははっきりさせるためのものであって、正確に縮尺したものでないことを理解することができるだろう。例えば、本発明のいくつかの実施形態の理解を助けるために、図面内の要素の中のあるものの寸法は他の要素に対して誇張されている。

【0007】

20

図1は、マスク基板10および反射層20を含む減衰位相シフトマスク100を形成するための出発点を示す。マスク基板10は、低熱膨張（LTE）材料である。この材料は、本明細書においては、 $+/-22^{\circ}\text{C}$ において、ケルビン度当たり約30ppm（particle per million）以下である低い熱膨張係数（CTE）を有し、本明細書においては、約50ナノメートルのポリスチレン・ラテックス（PSL）球相当より大きい欠陥がほぼゼロ未満である低い欠陥密度を有し、本明細書においては、約50ナノメートルの山-谷の平面度より小さい低い表面粗さを有する。さらに、マスク基板10は、マスクの製造プロセスおよび半導体デバイスの製造プロセス中、上に重なる層すべてを機械的に支持できなければならない。一実施形態の場合には、マスク基板はコーニング（Corning）によって提供されるULE（登録商標）ゼロ膨張ガラスのような高品質のシリカであってもよい。

30

【0008】

反射層20は、多層の積層体であり、好適には7nmの周期性を有するシリコン層およびモリブデン層の40対からなる積層体を含むことが好ましい。この場合、モリブデン層はマスク面に接触していて、シリコン層は反射層20の最上面の層である。シリコンおよびモリブデン多層積層体を成膜するために、イオン・ビーム成膜（IBD）、マグネトロン・スパッタリング、電子ビーム蒸着等も使用することができる。任意で、反射材料のキャッピング層を反射層20上に形成することができる。

【0009】

図2は、反射層20、減衰位相シフト層30、バッファ層40、および修正可能な層（以下、「修正可能層」とする）、すなわちハードマスク層50を形成した後のマスク100である。減衰位相シフト層30は、スパッタ成膜により反射層20上に形成されたクロムまたはクロミウムであり得る。一般的に、減衰位相シフト層30の厚さは約40~50nmで、この層は180度の位相シフトを行い、6~10%の減衰を行う。バッファ層40は、シリコンおよび酸素を含む。より詳細に説明すると、バッファ層40は、プラズマ強化化学蒸着（PECVD）により成膜された酸化シリコンである。一般的に、バッファ層40の厚さは約30~50nmである。一実施形態においては、バッファ層40上には、スパッタ成膜により形成された、厚さ約50~80nmの窒化タンタル・シリコンの層である修正可能層50上が存在する。さらに、反射層20上に形成された複数の層は、多層の反射特性を劣化させる相互拡散が反射層20内で起こらないようにするために、約

40

50

150℃以下の温度で行われる任意のプロセスにより形成することができる。

【0010】

図3は、修正可能層50上に第1のフォトリソ層60が成膜され、パターン化されて、パターン化されたフォトリソ層（以下、「パターン化フォトリソ層」とする）60が形成された後のマスク100を示す。図8のところでの後の説明を読めばよりよく理解することができるように、パターン化フォトリソ層60内に形成された開口は、第2のフォトリソ層が陽画のフォトリソである場合には、半導体ウェハ上に形成される第2のフォトリソ層内に形成される開口に対応する。第2のフォトリソが陰画のフォトリソである場合には、パターン化フォトリソ層60内に形成された開口は、第2のフォトリソ層の露光後に残る第2のフォトリソ層の部分に対応する。

10

【0011】

図4は、パターン化フォトリソ層60がパターン化され、第1のマスクとしてパターン化フォトリソ層60を使用して、修正可能層50がエッチングされて、パターン化された修正可能層（以下、「パターン化修正可能層」とする）55が形成された後のマスク100を示す。すなわち、フォトリソ層からの所望のパターンは、修正可能層50に転写される。 Cl_2 のような塩素を含む化学薬品を反応性イオン・エッチング（RIE）のようなプラズマ・エッチング・プロセス中に使用して、修正可能層50の一部を除去することができる。修正可能層50をエッチングした後で、パターン化フォトリソ層60がアッシュ・プロセスのような従来の方法により除去される。

20

【0012】

図5は、パターン化修正可能層55が形成された後のマスク100を示す。次に、パターン化修正可能層55は、約365～193nmの範囲内の深紫外線波長の光により検査される。パターン化修正可能層55を所望のパターンと比較して、パターン化修正可能層55の任意の部分が不適當に追加されていたり、または喪失しているかが判定される。何らかの欠陥が検出された場合には、集束イオン・ビーム（FIB）により、パターン化修正可能層55の一部を除去するか、またはタンタル、タングステン、プラチナ等のような金属70を追加することにより、パターン化修正可能層55を修正して、所望のパターンと一致させ、パターン化された修正済みの層（以下「パターン化修正済層」とする）を形成する。パターン化修正済層は、修正後および追加した場合には金属70を追加した後のパターン化修正可能層55を含む。

30

【0013】

図6は、パターン化修正可能層55を検査および修正した後のマスク100を示す。パターン化修正済層を第2のマスクとして使用し、バッファ層40をエッチングして、パターン化されたバッファ層（以下、「パターン化バッファ層」とする）45を形成する。バッファ層40は、 CHF_3 のようなフッ素をベースとする化学薬品により、減衰位相シフト層30に対して選択的にエッチングされ、パターン化バッファ層45が形成される。湿式エッチングまたはプラズマ・エッチングのような乾式エッチングを使用することができる。バッファ層40をパターン化した後で、修正可能層50が塩素を含む化学薬品を使用する乾式エッチングで除去される。

40

【0014】

図7は、パターン化バッファ層45を第3のマスクとして使用し、減衰位相シフト層30を反射層20に対して選択的にエッチングして、パターン化された減衰位相シフト層（以下、「パターン化減衰位相シフト層」とする）35を形成した後のマスク100である。換言すれば、修正可能層50からの所望のパターンが減衰位相シフト層に転写されて、減衰位相シフト反射マスク100を形成する。パターン化減衰位相シフト層35および反射層20およびマスク基板10は、減衰位相シフト反射マスク100を形成する。減衰位相シフト層30は、 Cl_2 および O_2 のような塩素および酸素を含む化学薬品により乾式エッチングされる。減衰位相シフト層30をエッチングした後で、パターン化バッファ層45が、フッ素を含む化学薬品を使用する乾式エッチングまたは湿式エッチングにより除

50

去される。

【0015】

図8は、半導体ウェハまたはデバイス150をパターン化するために、減衰位相シフト反射マスク100を使用するフォトリソグラフィ・システム210である。フォトリソグラフィ・システム210は、レーザ110、プラズマ源120、集光光学系130、減衰位相シフト反射マスク100、縮小光学系140および半導体デバイス150を含む。種々の光源がEUV放射線を供給することができるが、図面にはレーザ生成プラズマ源120を示す。この光源は、キセノン・ガス・ジェットのような超音波ガス・ジェットを動作させるために、Nd:YAGのような高電力パルス・レーザ110を使用する。キセノン原子クラスタは高温に加熱され、その結果プラズマ源120が形成される。プラズマ源120から、EUV領域内の波長を有する放射線が放射され、集光光学系130により焦点10 135され、コリメートされた光または放射線135, 137になる。コリメートされた光135はマスク100の直交軸に対して通常、約5度である、ある角度でマスク100上に投影され、反射される。減衰位相シフト層30から反射した光135は、マスク100の反射層20を露光する開口138からの反射光137からの反射光の強度の約6~10%である。換言すれば、減衰位相シフト層の厚さは、シフト減衰層を通して、反射層から反射する放射線に対して少なくとも90%減衰して、放射線を反射させるのに十分な厚さである。反射層20と減衰位相シフト層30との間の界面からの反射光135は、光137に対して位相が180度ずれている。反射光は、マスク100上のパターンを縮小するために、光を反射する収縮光学系140を介して進む。通常、縮小光学系140は、マスク100上のパターンを4倍または5倍縮小する。縮小光学系140から、光135, 137は、半導体デバイス150上の第2のフォトレジスト層を照射する。半導体デバイス150は、第2のフォトレジスト層および半導体基板160を備える。半導体基板160は、好適には、単結晶シリコンであることが好ましいが、ガリウムヒ素、ゲルマニウム等のような任意の他の半導体材料であってもよい。半導体基板160は、半導体基板160内または第2のフォトレジスト層の下に形成された、任意の数の層または構造を有することができる。第2のフォトレジスト層が陽画である場合には、位相シフトしていない光135が第1の領域180を露光し、位相シフトした光137はフォトレジストの第2の領域170を露光しない。陰画のフォトレジストを使用する場合には、反対のシナリオとなる。

【0016】

上記減衰位相シフト反射マスクを形成することにより、減衰位相シフト層を損傷しないで、マスクの検査および修正を行うことができる。さらに、小さな直径の半導体ウェハ上でフォトレジストをパターン化するために、欠陥のない層を含むマスクが形成される。

【0017】

上記以外の他の材料も減衰位相シフトマスク100上の層を形成するために使用することができる。例えば、反射層20は、ベリリウムおよびモリブデンの多層積層体または適当な反射率を有する任意の他の1つの層または複数の層を含むことができる。減衰位相シフト層30は、ルテニウムおよびゲルマニウムを含むことができ、または複数の層を含むことができる。例えば、位相シフト層30は、クロムまたはクロミウム層上の酸化クロムまたは酸化クロミウム層であってもよい。酸化タンタル・シリコン、窒化タンタル、タン10 グステン、窒化チタン等のような任意の耐熱性の金属を含む材料を修正可能層50に使用することができる。

【0018】

上記明細書においては、特定の実施形態を参照しながら本発明を説明してきた。しかし、通常の当業者であれば、下記の特許請求の範囲に記載する本発明の範囲から逸脱することなしに、種々の修正および変更を行うことができることを理解することができるだろう。従って、本明細書および図面は、本発明を制限するものではなく例示としてのものであると見なすべきであり、このようなすべての修正は本発明の範囲に含まれる。

【0019】

特定のいくつかの実施形態を参照しながら、有利な点、他の利点およびいくつかの問題

10

20

30

40

50

に対する解決方法を説明してきた。しかし、上記の有利な点、利点およびいくつかの問題に対する解決方法、および任意の有利な点、利点または解決方法をもっと優れたものにすることができる任意の要素は、任意またはすべての請求項の重要な、必要なまたは本質的な機能または要素と見なすべきではない。本明細書においては、「備える」、「備えている」またはその任意の他の派生語は、プロセス、方法、物品または一連の要素を備える装置が、これらの要素だけを含んでいるだけでなく、明示していない他の要素またはこのようなプロセス、方法、物品または装置に固有な他の要素を含むことができるように、非排他的な含有物をカバーするために使用している。

【図面の簡単な説明】

【0020】

【図1】本発明のある実施形態による反射層を形成した後のマスク基板の一部を示す図。

【図2】減衰位相シフト層、バッファ層、およびハードマスク層を形成した後の図1のマスクを示す図。

【図3】パターン化されたフォトリソ層形成後の図2のマスクを示す図。

【図4】ハードマスク層をパターン化した後の図3のマスクを示す図。

【図5】ハードマスク層を修正した後の図4のマスクを示す図。

【図6】バッファ層をパターン化した後の図5のマスクを示す図。

【図7】減衰位相シフト層をパターン化した後の図6のマスクを示す図。

【図8】半導体デバイスをパターン化するために図7のマスクを使用する方法を示す図。

【図1】



FIG.1

【図2】

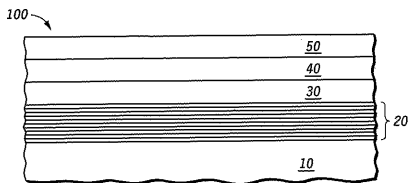


FIG.2

【図3】

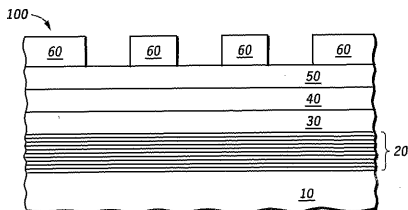


FIG.3

【図4】

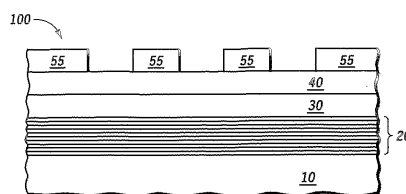


FIG.4

【図5】

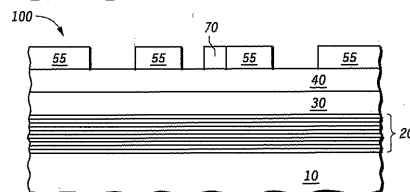


FIG.5

【図6】

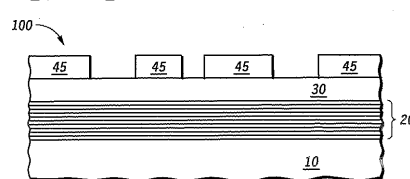


FIG.6

【図 7】

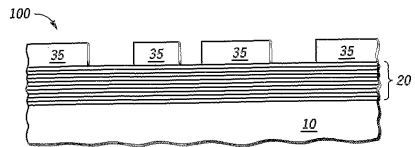
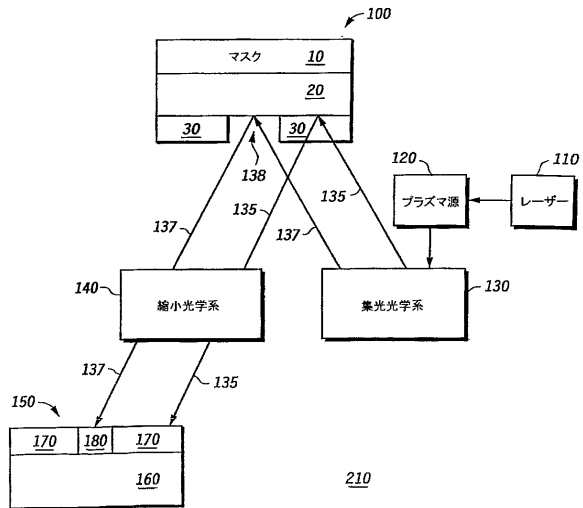


FIG. 7

【図 8】



フロントページの続き

(72)発明者 ハン、サンーイン

アメリカ合衆国 85048 アリゾナ州 フェニックス イースト テコマ ロード 1411

審査官 多田 達也

(56)参考文献 特開平07-114173 (JP, A)

特開平01-216529 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G03F 1/00 - 16