



Patent dodatkowy

do patentu nr _____

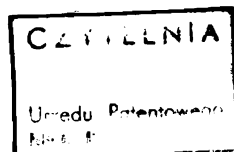
Zgłoszono: 02. 01. 78 (P. 203 775)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 24. 09. 79

Opis patentowy opublikowano: 15. 05. 1982

Int. Cl.² G11B 5/008



Twórcy wynalazku: Zygmunt Sawicki, Sławomir Wolszczak, Andrzej Śmietanko, Andrzej Mrówczyński

Uprawniony z patentu: Instytut Maszyn Matematycznych, Warszawa (Polska)

Sposób oraz układ do odczytu sygnału informacji w drutowych pamięciach magnetycznych

1

Przedmiotem wynalazku jest sposób oraz układ do odczytu informacji w drutowych pamięciach magnetycznych wykorzystywany zwłaszcza w elektronicznych maszynach cyfrowych.

Znane są sposoby odczytu informacji w drutowych pamięciach magnetycznych polegające na wybraniu odpowiedniej linii bitowej i doprowadzeniu prądu słowa do odpowiednio wybranej linii słowa. W wyniku przepływu prądu w linii słowa w obecności odpowiednio zapisanej linii bitowej, na jej wyjściu pojawi się sygnał informacji w postaci różniczkowanej a więc bipolarnej odpowiedzi. Odczyt tej informacji odbywa się w czasie, w którym występuje tylko część unipolarna, to znaczy wykorzystuje się tylko tę część sygnału odpowiedzi, która ma jeden znak polarności.

Znane układy odczytu informacji w pamięciach drutowych magnetycznych oparte na opisanym wyżej sposobie odczytu sygnału informacji zawierają takie elementy układu jak generator prądu słowa, dekodery linii słów, generator prądów bitowych, adresator obwodów bitowych, wzmacniacz odczytu oraz rejestr informacji, w którym rejestracja sygnałów odczytu reprezentujących informację logiczną „jedynek” lub logicznego „zera” odbywa się w czasie, w którym występuje tylko część sygnału odczytu o jednej polarności, przy czym czas ten jest określany przednim zboczem impulsu prądu słowa. Opisywany sposób odczytu i układ do stosowania tego sposobu zawarty jest między innymi w publikacji

2

E. Nowaka i Z. Sawickiego pt. „Pamięci maszyn cyfrowych — konstrukcja i technologia”, WNT, 1977 r.

Wadą znanych sposobów odczytu informacji i układów stosujących znane sposoby jest to, że zapewniają one małą energię sygnału odczytu, co może być powodem zakłóceń pracy pamięci. Z tego względu wymagają one dodatkowych środków zwiększających niezawodność pracy pamięci, co prowadzi do bardziej złożonych układów elektronicznych i podraża koszt wykonania.

Istotą wynalazku stanowi sposób odczytu sygnału informacji polegający na tym, że pochodzący z linii obwodu bitowego bipolarny sygnał odczytu formuje się i następnie czyta w czasie, któremu odpowiada odcinek, gdzie obie łączące części bipolarnego sygnału odczytu przyjmują jednakowy kierunek zmiany. Bipolarny sygnał odczytu przed odczytem formuje się w symetrycznym układzie różnicowym z równoległą pojemnością, na wejściu różnicowego wzmacniacza odczytu i następnie strobuje się tylnym zboczem impulsu prądu słowa w dowolnym miejscu odcinka czasu w zakresie, gdzie obie części bipolarnego sygnału odczytu przyjmują jednakowy kierunek zmiany. W ten sposób odczyt informacji odbywa się z wykorzystaniem całego sygnału bipolarnego, co pozwala na uzyskanie podwyższonego poziomu energetycznego odczytywanego sygnału informacji reprezentującego logiczną „jedynkę” i logiczne „zero”. Dzięki temu,

występujące pewne niesymetrie warstwy magnetycznej w komórce pamięciowej, powodujące niesymetrie bipolarnych amplitud odczytywanego sygnału, nie wpływają na zmianę sumarycznego potencjału energetycznego reprezentującego odczytywaną informację logiczną „jedyńki” lub logicznego „zera”.

Korzystną cechą sposobu według wynalazku jest to, że w obwodach linii bitowych stany przejściowe w postaci energii biernej, w szczególności po zakończeniu cyklu mikrooperacji zapisu, mają ograniczony wpływ na zmianę sumarycznego potencjału energetycznego reprezentującego odczytywaną informację. Kolejną cechą stanowi zwiększenie efektywnego przedziału czasu, w którym występować może detekcja wartości logicznej odczytywanego sygnału za pośrednictwem impulsu strobującego. Szerokość tego przedziału może być dobierana optymalnie ze względu na poziom energetyczny efektywnego sygnału odczytu za pośrednictwem czasu trwania impulsu prądu podawanego do wybranej linii słowa. Wymienione cechy zgodne z wynalazkiem upraszczają konstrukcję i zwiększają znacznie niezawodność działania pamięci.

Układ odczytu sygnału informacji według wynalazku zawiera układ dopasowania obwodów, którego pierwsze wejście połączone jest z wyjściem generatora prądów bitowych, drugie wejście połączone jest z wyjściem rozgałęźnika obwodów bitowych, zaś jego wyjście połączone jest z wejściem układu detekcji sygnału odczytu.

W układzie według wynalazku generator prądów bitowych posiada niezależne wejścia dla sygnału PISZ i dwa niezależne wejścia dla sygnałów sterujących, stanowiące wejścia trzech układów NAND, w których wyjścia dwóch układów sterujących połączone są odpowiednio przez dwa rezystory z emitern tranzystora, którego baza jest połączona z wyjściem trzeciego układu NAND mającego wejście dla sygnału PISZ i przez regulujący amplitudę prądu bitowego regulowany rezystor, z masą oraz przez rezystor z kolektorem, który połączony jest ze źródłem prądu stałego. Jednocześnie wspomniany kolektor tranzystora jest połączony z anodą jednej z dwu diod połączonych szeregowo w sposób przewodzący, zaś katoda drugiej diody jest połączona przez rezystor ze złączonymi razem kolektorami dwóch tranzystorów, których bazy są połączone odpowiednio z dwoma wyjściami układów sterujących, a emitery stanowiące wyjście generatora są połączone odpowiednio przez dwa rezystory z masą.

W układzie według wynalazku układ dopasowania obwodów i formowania sygnału odczytu posiada wejście dla prądów bitowych połączone z anodami dwóch diod, których katody są połączone z symetrycznym wejściem dla bipolarnych sygnałów odczytu, przy czym katoda pierwszej diody jest połączona z pierwszym wyprowadzeniem kondensatora łączącego równolegle wejście dla bipolarnych sygnałów odczytu, pierwszym wyprowadzeniem kondensatora pierwszego dwójnika CR i pierwszym wyprowadzeniem pierwszego rezystora łączącego wyjście dla bipolarnych sygnałów odczytu ze źródłem prądu stałego. Natomiast katoda drugiej

diody połączona jest z drugim wyprowadzeniem kondensatora łączącego równolegle wejścia dla bipolarnych sygnałów odczytu, pierwszym wyprowadzeniem kondensatora drugiego dwójnika CR i pierwszym wyprowadzeniem drugiego rezystora łączącego wejście dla bipolarnych sygnałów odczytu ze źródłem prądu stałego, przy czym drugie wyprowadzenia rezystorów są razem złączone i połączone ze źródłem prądu stałego. Drugie wyprowadzenie kondensatora pierwszego dwójnika CR stanowiące pierwsze wyprowadzenie wyjścia układu oraz drugie wyprowadzenie kondensatora drugiego dwójnika stanowiące drugie wyprowadzenie wyjścia są połączone odpowiednio przez dwa rezystory z masą. W układzie według wynalazku układ detekcji sygnału odczytu posiada wejście, na które przykładany jest impuls słowa, połączone przez kondensator z katodą przewodząco-spolaryzowanej diody i przez rezystor z masą, natomiast anoda diody jest połączona przez rezystor z wejściem układu NAND, które jednocześnie jest połączone przez drugi rezystor ze źródłem prądu stałego i katodę drugiej diody mającej anodę połączoną z masą, przy czym wyjście układu NAND stanowi wyjście układu generującego sygnał strobowania.

Przedmiot wynalazku uwidocznił na przykładzie wykonania na rysunku, na którym fig. 1 przedstawia schemat blokowy podstawowego układu, fig. 2 schemat ideowy generatora prądów bitowych, fig. 3 schemat ideowy układu dopasowania obwodów, a fig. 4 schemat ideowy układu detekcji sygnału odczytu.

W układzie przedstawionym na fig. 1 uwidocznił jest sposób połączenia układu dopasowania obwodów UDO z generatorem prądów bitowych GPB, układem detekcji sygnałów UDS i z rozgałęźnikiem obwodów bitowych ROB. Układ generatora prądów bitowych GPB przedstawiony na fig. 2 zawiera trzy niezależne wejścia, jedno dla sygnału rozkazu PISZ i dwa dla sygnałów sterujących, które są wejściami trzech niezależnych układów NAND J1, J2 i J3. Wyjście układu J1 jest połączone z bazą tranzystora T3 oraz poprzez regulowany rezystor R7 z masą, a także przez rezystor R6 z kolektorem tranzystora T3, którego emiter poprzez rezystory R1 i R2 połączony jest z wyjściami układów NAND J2 i J3, które jednocześnie połączone są odpowiednio z bazami tranzystorów T1 i T2. Kolektory tranzystorów T1 i T2 złączone razem, są połączone poprzez rezystor R3 i poprzez dwie diody D1 i D2, z kolektorem tranzystora T3 i źródłem prądu stałego +V1, natomiast ich emitery stanowiące wyjście układu generatora połączone są odpowiednio przez rezystory R5 i R6 z masą.

W układzie tym sygnał rozkazu PISZ podany na wejściu układu J1 NAND powoduje przekazanie potencjału źródła +V1 na emiter tranzystora T3 pracującego w układzie wtórnikowej emiterowej. Dzięki temu układy J2 i J3 NAND otrzymują poprzez rezystory R1 i R2 potencjał równy w przybliżeniu +V1. Zasilanie tych układów wynosi OV w czasie gdy brak jest sygnału rozkazu PISZ na wejściu układu J1 NAND. W koincydencji z sygnałem rozkazu PISZ podawane są na wejściu układów J2 i J3 NAND impulsy napięciowe, powodu-

jąc poprzez wyjścia układów J2 i J3 NAND występowanie baz tranzystorów T1 i T2, które są wprowadzone w stan przewodzenia otwierając drogę dla prądu płynącego ze źródła +V1 poprzez diody D1, D2, rezystor R3, kolektory i emiterzy tranzystorów T1 i T2 do wyjścia układu generatora.

Regulacja amplitudy prądu wyjściowego odbywa się przez dobór odpowiedniej wartości potencjału jaki osiąga emiter tranzystora T3 w czasie trwania sygnału PISZ. Osiąga się to przez zmianę potencjału bazy tranzystora T3 przy pomocy zmiany wartości rezystora R7. Układ dopasowania obwodów UDO przedstawiony na fig. 3 zawiera symetryczny układ różnicowy posiadający na wejściu dla prądów bitowych diody D3 i D4, które są spolaryzowane poprzez rezystory R10 i R11 ze źródłem +V2. Każdą diodę D3 i D4 zbocznikowane kondensatorem C4 stanowią wejście dla bipolarnych sygnałów bitowych przychodzących z rozgałęźnika ROB. Do katod diod D3 i D4 dołączone są dwa obwody różniczkujące C1R8 i C2R9, z wyjścia których podawany jest sygnał do układu detekcji sygnału UDS.

Diody D3 i D4 odcinają układ dopasowania obwodów UDO od układu GPB w czasie operacji odczytu. Zachodzi to dzięki temu, że potencjał +V2 jest większy od potencjału baz tranzystorów T1 i T2 układu GPB. Potencjał tych baz w czasie operacji odczytu wynosi około OV, ponieważ układy J2 i J3 NAND w tym czasie przewodzą prąd ze źródła +V1. W czasie operacji odczytu wzmacniacz sygnałów odczytu WSO jest sprzężony z wybraną linią bitową za pośrednictwem kondensatorów C1 i C2, których zadaniem jest odfiltrowanie składowej stałej występującej w węzłach A i B. Zastosowanie kondensatora C4 powoduje osłabienie różniczkującego działania kondensatorów C1 i C2 na sygnał odczytu.

Układ detekcji sygnałów UDS przedstawiony na fig. 4 zawiera na wejściu kondensatora C5, który z jednej strony połączony jest z generatorem prądu słowa GPS i dekoderelem linii słów DLS, a z drugiej przez rezystor R12 do masy i z diodą D5 spolaryzowaną przewodowo poprzez połączone szeregowo rezystory R13 i R14 ze źródłem +V3. Węzeł łączący rezystory R13 i R14 jest połączony z jednej strony poprzez diodę D6 odwrotnie spolaryzowaną do masy i z drugiej strony z wejściem układu NAND J4. Wyjście układu J4 jest połączone z wejściem linii opóźniającej LO, której wyjście jest połączone z wejściem T przerzutnika P. Wejście D przerzutnika P jest połączone z wyjściem wzmacniacza odczytu WSO, natomiast wyjście przerzutnika P stanowi wyjście Wy układu detekcji sygnałów UDS. W układzie detekcji sygnałów UDS w czasie operacji CZYTAJ, z generatora prądu słowa GPS zostaje przesłany impuls prądu za pośrednictwem dekodera linii słów DLS do obwodu wybranej linii słowa. W konsekwencji tego w obwodzie bitowym zostanie wytworzony sygnał bipolarny odczytu, który zostaje odczytany przez wzmacniacz odczytu WSO, a następnie podany na wejście „D” przerzutnika P, stanowiącego ogniwo rejestru informacji wyjściowej. Wpisanie sygnału informacji odczytanej do rejestru P odbywa się za pośrednictwem impulsu strobującego podawanego na wejście

przerzutnika P. Źródłem impulsu strobu jest tylne zbocze impulsu prądu słowa z generatora GPS. Tylne zbocze tego napięcia dostarcza impuls strobowania poprzez układ różniczkujący C5, R12, diodę D5 oraz rezystor R13 na wejście układu J4 NAND i przez linię opóźniającą LO na wejście „T” przerzutnika P.

Takie rozwiązanie układu generacji strobu i układu detekcji sygnałów odczytu umożliwia wykorzystanie energii sygnału odczytu ukazującej się na wejściu wzmacniacza odczytu WSO skumulowanej z obydwu bipolarnych impulsów sygnału odczytu reprezentujących odczytaną informację jednobitową.

Zastrzeżenia patentowe

1. Sposób odczytu informacji w drutowych pamięciach magnetycznych, **znamienny tym**, że pochodzący z linii obwodu bitowego bipolarny sygnał odczytu formuje się i czyta w czasie, któremu odpowiada odcinek, gdzie obie łączące się części bipolarnego sygnału odczytu przyjmują jednakowy kierunek zmiany.

2. Sposób według zastrz. 1, **znamienny tym**, że bipolarny sygnał odczytu przed odczytem formuje się w symetrycznym układzie różnicowym z równoległą pojemnością, na wejściu różnicowego wzmacniacza odczytu.

3. Sposób według zastrz. 1, **znamienny tym**, że sygnał odczytu strobuje się tylnym zboczem impulsu prądu słowa usytuowanym w dowolnym miejscu odcinka czasu w zakresie, gdzie obie części bipolarnego sygnału odczytu przyjmują jednakowy kierunek zmiany.

4. Układ do odczytu sygnału informacji w drutowych pamięciach magnetycznych **znamienny tym**, że zawiera układ (UDO) dopasowania obwodów, którego pierwsze wejście jest połączone z wyjściem generatora (GPB) prądów bitowych, drugie wejście jest połączone z wyjściem rozgałęźnika (ROB) obwodów bitowych, zaś jego wyjście jest połączone z wejściem układu (UDS) detekcji sygnału odczytu.

5. Układ według zastrz. 4, **znamienny tym**, że generator (GPB) prądów bitowych posiada niezależne wejście dla sygnału PISZ i dwa niezależne wejścia dla sygnałów sterujących stanowiące niezależne wejścia trzech układów NAND, w których wyjście układu (J2) NAND i wyjście układu (J3) NAND będące układami sterującymi, są połączone odpowiednio przez rezystory (R1) i (R2) z emiterem tranzystora (T3), którego baza jest połączona z wyjściem układu (J1) mającego wejście dla sygnału PISZ, i przez regulujący amplitudę prądu bitowego, regulowany rezystor (R7) z masą, oraz przez rezystor (R6) z kolektorem tranzystora (T3), który jest połączony ze źródłem (+V1) prądu stałego i jednocześnie z anodą diody (D1) połączonej swoją katodą z anodą diody (D2) mającej swoją katodę połączoną przez rezystor (R3) ze złączonymi razem kolektorami tranzystorów (T1) i (T2), których bazy są połączone odpowiednio z wyjściami układów (J2), (J3) sterujących, a ich emiterzy stanowiące wyjście generatora są połączone odpowiednio przez rezystory (R5) i (R4) z masą.

6. Układ według zastrz. 4, **znamienny tym**, że układ (UDO) dopasowania obwodów i formowania sygnału odczytu posiada wejście dla prądów bitowych połączone z anodami diod (D3) i (D4), których katody są połączone z symetrycznym wejściem dla bipolarnych sygnałów odczytu, przy czym katoda diody (D3) jest połączona z pierwszym wyprowadzeniem kondensatora (C4), pierwszym wyprowadzeniem kondensatora (C1) i pierwszym wyprowadzeniem rezystora (R10), natomiast katoda diody (D4) jest połączona z drugim wyprowadzeniem kondensatora (C4), pierwszym wyprowadzeniem kondensatora (C2) i pierwszym wyprowadzeniem rezystora (R11), przy czym drugie wyprowadzenia rezystorów (R10) i (R11) są razem złączone i połączone z pierwszym wyprowadzeniem kondensatora (C1) stanowiące pierwsze wyprowadzenie wyjścia układu oraz drugie wy-

prowadzenie kondensatora (C2) stanowiące drugie wyprowadzenie wyjścia układu są połączone odpowiednio przez rezystory (R8) i (R9) z masą.

7. Układ według zastrz. 4, **znamienny tym**, że układ (UDS) detekcji sygnału odczytu posiada wejście, na które jest przykładany z generatora prądu słowa impuls prądu słowa, połączone przez kondensator (C5) z katodą przewodząco-spolaryzowanej diody (D5) i przez rezystor (R12) z masą, natomiast anoda diody (D5) jest połączona przez rezystor (R13) z wejściem układu (J1) NAND, a jednocześnie przez rezystor (R14) ze źródłem (+V₃) prądu stałego i katodą diody (D6) mającej anodę połączoną z masą, przy czym wyjście układu (J4) NAND stanowi wyjście układu generującego sygnał strobowania.

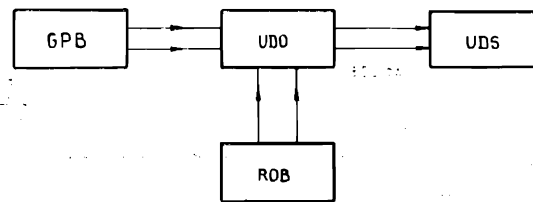


FIG. 1

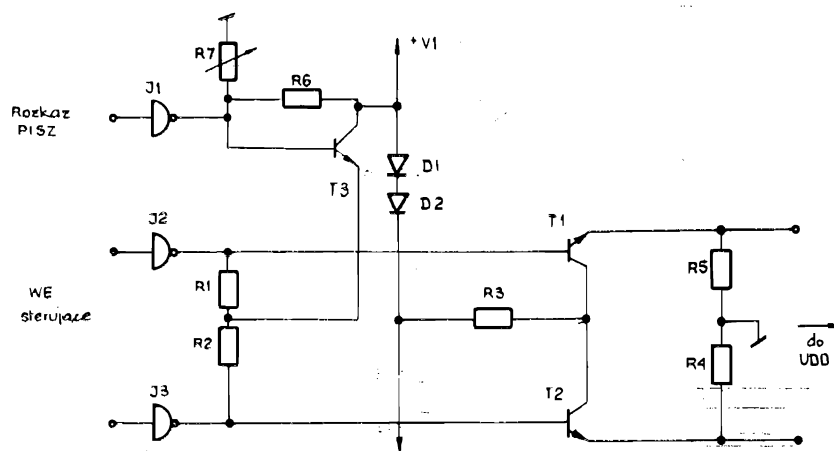


FIG. 2

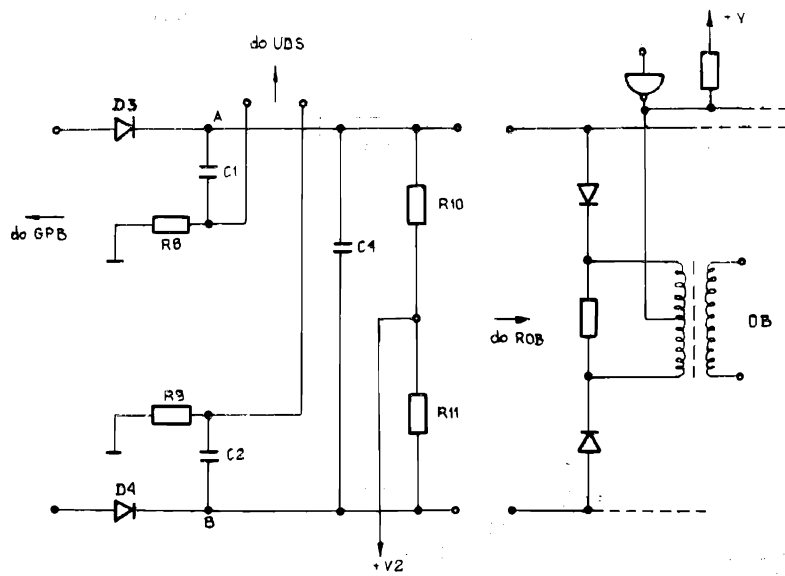


FIG. 3

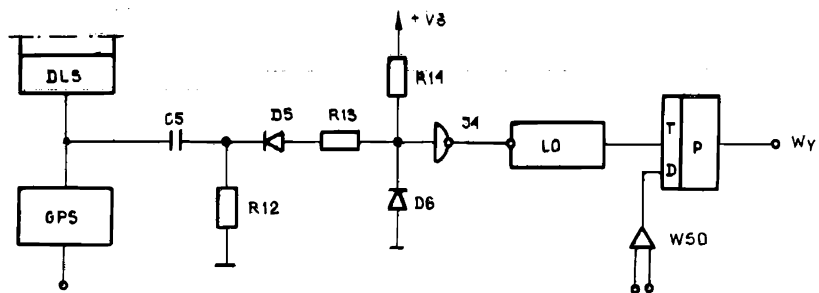


FIG. 4