(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3645442号
(P3645442)
(45)発行日　平成17年5月11日(2005.5.11)　(24)登録日　平成17年2月10日(2005.2.10)

(51)Int.Cl.[7]　F I
C30B 29/20　C30B 29/20
H01L 21/02　H01L 21/02　B

請求項の数 3　(全 8 頁)

(21)出願番号　特願平11-57445
(22)出願日　平成11年3月4日(1999.3.4)
(65)公開番号　特開2000-247789(P2000-247789A)
(43)公開日　平成12年9月12日(2000.9.12)
審査請求日　平成14年1月10日(2002.1.10)

特許法第３０条第１項適用　１９９８年９月７日～９月１０日　社団法人応用物理学会主催の「Ｅｘｔｅｎｄｅｄ Ａｂｓｔｒａｃｔｓ ｏｆ ｔｈｅ １９９８ Ｉｎｔｅｒｎａｔｉｏｎａｌ Ｃｏｎｆｅｒｅｎｃｅ ｏｎ ＳＯＬＩＤ ＳＴＡＴＥ ＤＥＶＩＣＥＳ ＡＮＤ ＭＡＴＥＲＩＡＬＳ ｐｐ．２８－２９」において文書をもって発表

(73)特許権者　595103094
石田　誠
愛知県豊橋市野依台１丁目１３番地３
(73)特許権者　000000033
旭化成株式会社
大阪府大阪市北区堂島浜１丁目２番６号
(74)代理人　100077481
弁理士　谷　義一
(72)発明者　石田　誠
愛知県豊橋市野依台１－１３－３
(72)発明者　三浦　裕之
愛知県渥美郡田原町大字田原字東大浜２７番地１１

最終頁に続く

(54)【発明の名称】シリコン基板の製造方法

(57)【特許請求の範囲】
【請求項１】
所定の表面平滑性を持つ絶縁性単結晶酸化物層が堆積されたシリコン基板を製造する方法であって、
前記シリコン基板上にシリコン酸化物層を堆積する工程と、
前記シリコン酸化物層上に金属Ａｌ層を堆積する工程と、
前記シリコン酸化物層と前記金属Ａｌ層とからなる積層物を熱処理することによって、絶縁性単結晶酸化物層を設ける工程と、
を有することを特徴とするシリコン基板の製造方法。
【請求項２】
前記表面平滑性は、１オングストロームから１０オングストロームの範囲内のＲＲＭＳ値で表されることを特徴とする請求項１に記載のシリコン基板の製造方法。
【請求項３】
前記熱処理は、６００℃から１０００℃の範囲の温度条件下で行われることを特徴とする請求項１または２に記載のシリコン基板の製造方法。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、シリコン・オン・インシュレータ（ＳＯＩ）基板やシリコン上に窒化ガリウム等の化合物半導体を形成するための絶縁性単結晶酸化物層が積層されたシリコン基板およ

びその製造方法に関する。特に、表面が平滑で膜厚均一性が良くかつ結晶性の高い絶縁性酸化物層が積層されたシリコン基板およびその製造方法に関する。

【０００２】

【従来の技術】

絶縁性基板材料の上にシリコンを成長するＳＯＩ構造のエピタキシャル成長のうち、代表的なものにサファイア単結晶基板上にシリコンを成長するＳＯＳ（Ｓｉｌｉｃｏｎ ｏｎ Ｓａｐｐｈｉｒｅ）がある。また、シリコン単結晶基板上にγ－$Al_2O_3$やマグネシアスピネル（$MgO \cdot Al_2O_3$）を成長させ、しかる後にシリコンをエピタキシャル成長させる方法が報告されている（Ａｐｐｌ．Ｐｈｙｓ．Ｌｅｔｔ．６７（１９９５）２２００など）これらの構造は、いずれもＣＶＤ法（Ｃｈｅｍｉｃａｌ Ｖａｐｏｒ Ｄｅｐｏｓｉｔｉｏｎ）やＭＢＥ法（Ｍｏｌｅｃｕｌａｒ Ｂｅａｍ Ｅｐｉｔａｘｙ）等によって形成されるのが一般的である。

【０００３】

しかし、ＳＯＳにおいて上層に結晶性の良いシリコンを得ようとするためには、シリコン層成長後にシリコンイオン照射を行って非晶質層を形成し、しかる後にシード層からアニール処理によって固相エピタキシャル成長させる方法などの後処理工程が必要であった（Ｓ．Ｓ．Ｌａｕ，ｅｔ ａｌ．Ａｐｐｌ．Ｐｈｙｓ．Ｌｅｔｔ．３４（１９７９）７６等）。

【０００４】

また、シリコン上にγ－$Al_2O_3$やマグネシアスピネルを成長する場合、成長初期段階において反応ガスとシリコン表面との間に起こる反応により、基板表面が荒れてしまうなどの問題が指摘されていた（Ｊ．Ｃｒｙｓｔａｌ Ｇｒｏｗｔｈ １９６（１９９９）８８等）。

【０００５】

一方、青色発光ＬＥＤの材料として使用されているＧａＮを代表とする窒化物半導体には、基板として主としてサファイアが使われている（Ｊｐｎ．Ｊ．Ａｐｐｌ．Ｐｈｙｓ．３０（１９９１）Ｌ１９９８等）サファイア以外の基板としてＳｉ、ＳｉＣ、ＭｇＯ、ＧａＡｓ、マグネシアスピネル、ＺｎＯ等を用いるものも報告されてはいるが、これらの基板はいずれもＧａＮとの格子ミスマッチが大きく、そのためサファイア基板と比較して良好なＧａＮ膜は作製されていない。

【０００６】

最近になって、同様にシリコン単結晶基板上にγ－$Al_2O_3$を成長させ、この後ＧａＮを成長される方法も報告されている（Ａｐｐｌ．Ｐｈｙｓ．Ｌｅｔｔ．７２（１９９８）１０９）。

【０００７】

しかし、γ－$Al_2O_3$上にＧａＮを形成する場合でも、ＳＯＩ構造を作製する場合と同様な理由からγ－$Al_2O_3$表面が荒れてしまうことが問題となっている。

【０００８】

【発明が解決しようとする課題】

本発明は、シリコン基板上に絶縁性単結晶酸化物層を形成し、これに引き続いてシリコンあるいは化合物半導体を成長するヘテロ成長技術において、結晶性が高く表面平坦性の良好な絶縁性単結晶酸化物層が積層されたシリコン基板を提供することを目的とする。またこれを基板として用いることによって、該基板上に結晶性が高く表面平坦性が良好なシリコン、あるいは化合物半導体薄膜を得ることを目的とする。

【０００９】

【課題を解決するための手段】

上記課題を解決するために、本発明にもとづく絶縁性単結晶酸化物層が積層されたシリコン基板の製造方法は、所定の表面平滑性を持つ絶縁性単結晶酸化物層が堆積されたシリコン基板を製造する方法であって、シリコン基板上にシリコン酸化物層を堆積する工程と、シリコン酸化物層上に金属Ａｌ層を堆積する工程と、シリコン基板とシリコン酸化物層

と金属Ａｌ層とからなる積層物を熱処理することによって、絶縁性単結晶酸化物層を設ける工程とを有することを特徴とする。

【００１３】

好ましくは、表面平滑性は１オングストロームから１０オングストロームの範囲内のＲＲＭＳ値で表される。

【００１４】

好ましくは、熱処理は６００℃から１０００℃の範囲の温度条件下で行われる

【００１５】

【発明の実施の形態】

以下、本発明にもとづく絶縁性単結晶酸化物層が積層されたシリコン基板およびその製造方法の実施形態例を図面を参照しながら説明する。

【００１６】

図１は、本発明にもとづく絶縁性単結晶酸化物層が積層されたシリコン基板の製造方法の一例を説明するためのもので、（ａ）ないし（ｄ）は各工程を示す断面図である。なお、ここでは絶縁性単結晶酸化物層がγ－$Al_2O_3$ 予備層についての場合を述べる。

【００１７】

図１（ａ）に示すように、まずはじめにシリコン基板１の表面をクリーニングした後、該基板上に酸化膜２を形成する。シリコン基板の結晶方位としては特に制限はなく、通常用いられる（１００）面、（１１１）面等が使用できる。また、基板のクリーニング方法としては、石坂・白木法（A. Ishizaka and Y. Shiraki, J. Electrochem. Soc. 133 (1986)666）を適用することができる。さらに、酸化膜２の膜厚としては５オングストローム以上３０オングストローム以下であることが好ましい。膜厚がこれよりも薄い場合は、これ以降の工程において十分な膜厚のＡｌ２ Ｏ３ 予備層を形成するのが困難となり、また厚い場合には余剰な酸化膜が残ってしまい、表面平坦性を悪くする原因となる。

【００１８】

つぎに、図１（ｂ）に示すように、上記酸化膜２上に金属Ａｌ層３を堆積する。この金属Ａｌ層の成長法としては特に制限はないが、当業者に既知の蒸着法、分子線エピタキシー法（ＭＢＥ法）、スパッタリング法、レーザＭＢＥ法等を用いることができる。この際の金属Ａｌ層３の膜厚としては特に制限はないが、好ましくは５オングストローム以上２０オングストローム以下である。これ以下の膜厚であると以降の工程において表面を覆うに十分な$Al_2O_3$ 予備層を形成するのが困難であり、またこれ以上の膜厚があると余剰のＡｌがシリコンと直接反応してしまい、表面平坦性が悪くなる。

【００１９】

さらに、図１（ｃ）に示すように、金属Ａｌ層３が積層された積層体を真空中で加熱処理することで$Al_2O_3$ 予備層４を形成する。$Al_2O_3$ 予備層４が形成されたかどうかは、反射高速電子線回析（ＲＨＥＥＤ）や、Ｘ線光電子分光法（ＸＰＳ）等を用いて確認することができる。

【００２０】

この状態のまま、絶縁性単結晶酸化物層が積層されたシリコン基板として用いることもできるが、さらにγ－$Al_2O_3$ をホモエピタキシャル成長することによってγ－$Al_2O_3$ 層５を設けることで、所望の厚さの絶縁性単結晶酸化物層が積層されたシリコン基板を得ることもできる（図１（ｄ））。

【００２１】

また、このようにして得られたシリコン基板上にシリコンあるいは化合物半導体を堆積することも可能である。

【００２２】

本発明にもとづく絶縁性単結晶酸化物層が積層されたシリコン基板の製造方法によれば、ＳＯＩ構造をエピタキシャルで形成する場合にリーク電流の原因となっていた絶縁性単結晶酸化物層を積層された層の表面荒れを著しく改善できる。

【００２３】

またこの方法により、安価で大量に生産されているシリコン基板上に、高い結晶性を持ったＧａＮなどの化合物半導体を平坦性よく成長させることが出来、サファイア基板を用いる場合に比べて成長コストを大幅に下げることが可能になる。また本発明によれば、化合物半導体とシリコンのそれぞれの特徴を生かしたデバイスを、一つのシリコン基板上にモノリシックに形成することが可能になり、回路全体を高集積化、高速化することも可能になる。

【００２４】

以下、本発明を具体的な実施例に基づいて説明する。

【００２５】

（実施例１）

絶縁性単結晶酸化物層が$Al_2O_3$予備層を形成し、かつ$Al_2O_3$をエピタキシャル成長するために、Ａｌ－$N_2$Ｏ　ＭＢＥ成長チャンバー、Ａｌ蒸着チャンバー、および分析用・チャンバから構成される装置を用いた。この実施例で使用したＳｉ基板はＳｉ（１１１）ウエハであり、事前に該ウエハ表面を石坂・白木法（上掲）によってクリーニングした。引き続き、Ａｌ薄層をＡｌ蒸着チャンバ内で酸化膜上に蒸着した。つづいて、８００℃でアニーリングを行って$Al_2O_3$予備層を形成した。

【００２６】

得られた単結晶酸化物薄膜の表面の平滑性をＡＦＭ（原子間力顕微鏡）で調べたところ、２μｍ×２μｍの範囲でのＲＲＭＳ（Ｒｏｕｇｈｎｅｓｓ　ＲｏｏｔＭｅａｎ　Ｓｑｕａｒｅ）値は２．７オングストロームであった。

【００２７】

（実施例２）

実施例１と同様に、シリコン基板の表面を石坂・白木法（上掲）によってクリーニングした後、ＨＣＩ：$H_2O_2$：$H_2O$＝１：１：６の混合溶液中で１分間煮沸し、酸化膜を形成した。この酸化膜の膜厚をＸＰＳにて測定したところ、約１０オングストロームと見積もられた。

【００２８】

これをＭＢＥチャンバー内に導入し、室温で１０オングストロームのＡ１層をクヌーセンセルを用いて堆積した。

【００２９】

次にこれを８００℃において３０分間の熱処理を行いγ－$Al_2O_3$層を形成した。形成後のγ－$Al_2O_3$の膜厚をエリプソメトリー法を用いて測定したところ、約１３オングストロームであった。

【００３０】

この表面をＲＨＥＥＤで観察した結果を図２に示す。回析像がストリーク状を示すことにより、回析像からＳｉ（１１１）上にγ－$Al_2O_3$（１１１）がエピタキシャル成長していることが分かる。また結晶方位もγ－$Al_2O_3$［－１１　０］／／Ｓｉ［－１　１　０］、γ－$Al_2O_3$［１　１　－２］／／Ｓｉ［１　１　－２］に沿って成長していることが分かる。

【００３１】

また、この表面をＡＦＭを用いて観察した結果を図３に示す。２μｍ×２μｍの範囲でＲＲＭＳを測定したところ１．１オングストロームであった。

【００３２】

（実施例３）

実施例１および２と同様に、シリコン表面を石坂・白木法（上掲）によってクリーニングした後、ＨＣｌ：$H_2O_2$：$H_2O$＝１：１：６の混合溶液中で１分間煮沸し、酸化膜を形成した。

【００３３】

これをＭＢＥチャンバー内に導入し、室温で３０オングストロームのＡｌ層をクヌーセンセルを用いて堆積した。

【００３４】
次にこれを８００℃において３０分間の熱処理を行いγ－$Al_2O_3$層を形成した。形成後のγ－$Al_2O_3$の膜厚をエリプソメトリー法を用いて測定したところ、約３０オングストロームであった。
【００３５】
この表面をＡＦＭを用いて観察した結果を図４に示す。２μｍ×２μｍの範囲でＲＲＭＳを測定したところ６．５オングストロームであった。
【００３６】
（実施例４）
実施例１ないし３と同様に、シリコン表面を石坂・白木法（上掲）によってクリーニングした後、ＨＣｌ：$H_2O_2$：$H_2O$＝１：１：６の混合溶液中で１分間煮沸し、酸化膜を形成した。
【００３７】
これをＭＢＥチャンバー内に導入し、室温で１０オングストロームのＡｌ層をクヌーセンセルを用いて堆積した。
【００３８】
次にこれを８００℃において３０分間の熱処理を行いγ－$Al_2O_3$層を形成した。形成後のγ－$Al_2O_3$の膜厚をエリプソメトリー法を用いて測定したところ、約１３オングストロームであった。
【００３９】
引き続きこれを金属ＡｌとN$_2$Ｏを原料として用いるＭＢＥ装置内において、基板温度７５０℃、Ａｌのクヌーセンセル温度１１２０℃、N$_2$Ｏ圧力２．４×$10^{-2}$Ｐａで単結晶γ－$Al_2O_3$を成長した。６０分の成長で膜厚が約５０オングストロームの単結晶γ－$Al_2O_3$膜が得られた。
【００４０】
この表面をＡＦＭを用いて観察した結果、２μｍ×２μｍの範囲でＲＲＭＳは５．９オングストロームであった。
【００４１】
（比較例１）
実施例１ないし４と同様に、シリコン表面を石坂・白木法（上掲）によってクリーニングした後、ＨＣｌ：$H_2O_2$：$H_2O$＝１：１：６の混合溶液中で１分間煮沸し、酸化膜を形成した。
【００４２】
次にこれを８００℃において３０分間の熱処理を行い、引き続きこれを金属ＡｌとN$_2$Ｏを原料として用いるＭＢＥ装置内において、基板温度８２０℃、Ａｌのクヌーセンセル温度１１００℃、N$_2$Ｏ圧力３×$10^{-2}$Ｐａでγ－$Al_2O_3$を成長した。形成後のγ－$Al_2O_3$の膜厚をエリプソメトリー法を用いて測定したところ、約４０オングストロームであった。
【００４３】
図５はこの表面をＡＦＭを用いて観察した結果である。２μｍ×２μｍの範囲でのＲＲＭＳは４５オングストロームであった。
【００４４】
（実施例５）
実施例１ないし４と同様に、シリコン表面を石坂・白木法（上掲）によってクリーニングした後、ＨＣｌ：$H_2O_2$：$H_2O$＝１：１：６の混合溶液中で１分間煮沸し、酸化膜を形成した。
【００４５】
これをＭＢＥチャンバー内に導入し、室温で１０オングストロームのＡｌ層をクヌーセンセルを用いて堆積した。
【００４６】

次にこれを８００℃において３０分間の熱処理を行いγ－$Al_2O_3$層を形成した。形成後のγ－$Al_2O_3$の膜厚をエリプソメトリー法を用いて測定したところ、約１３オングストロームであった。

【００４７】

引き続き基板温度８００℃において、金属ＧａおよびＥＣＲプラズマによって励起した$N_2$ガスを原料として用いるガスソースＭＢＥ装置内で、約１０００オングストロームのＧａＮ膜を成長した。成長後のＧａＮ膜表面のＲＨＥＥＤパターンを観察したところ、明瞭なストリーク状のＧａＮのパターンが観察された。これはＧａＮの結晶性並びに表面平坦性が非常に良好であることを示している。

【００４８】

【発明の効果】

以上説明したように、本発明にもとづく絶縁性単結晶酸化物層が積層されたシリコン基板およびその製造方法によれば、ＳＯＩ構造をエピタキシャルで形成する場合にリーク電流の原因となっていた絶縁性単結晶酸化物層の表面粗さを著しく改善できる。また、安価で大量に生産されているシリコン基板上に、高い結晶性を持ったＧａＮ等の化合物半導体を平坦性よく成長させることが出来、サファイア基板を用いる場合に比べて成長コストを大幅に下げることが可能になる。さらに、化合物半導体とシリコンのそれぞれの特徴を生かしたデバイスを、一つのシリコン基板上にモノリシックに形成することが可能になり、回路全体を高集積化、高速化することも可能になる。

【図面の簡単な説明】

【図１】本発明にもとづく絶縁性単結晶酸化物層が積層されたシリコン基板の製造方法を説明するためのもので、（ａ）ないし（ｄ）は各々の工程に対応する断面図である。

【図２】本発明にもとづく絶縁単結晶酸化物（γ－$Al_2O_3$）のＲＨＥＥＤパターンを示す図であって、（ａ）はγ－$Al_2O_3$［－１　１　０］から、（ｂ）はγ－$Al_2O_3$［１　１　－２］から電子線を入射した場合を示す図である。

【図３】本発明にもとづく膜厚約１３オングストロームの絶縁性単結晶酸化物（γ－$Al_2O_3$）の表面ＡＦＭ像を示す図である。

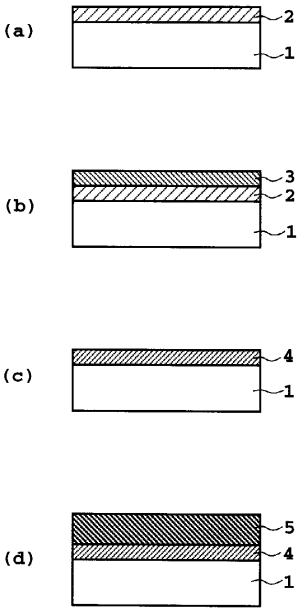
【図４】本発明にもとづく膜厚約３０オングストロームの絶縁性単結晶酸化物（γ－$Al_2O_3$）の表面ＡＦＭ像を示す図である。

【図５】従来例として、$Al_2O_3$の予備成長を行わなかった場合のγ－$Al_2O_3$の表面ＡＦＭ像を示す図である。

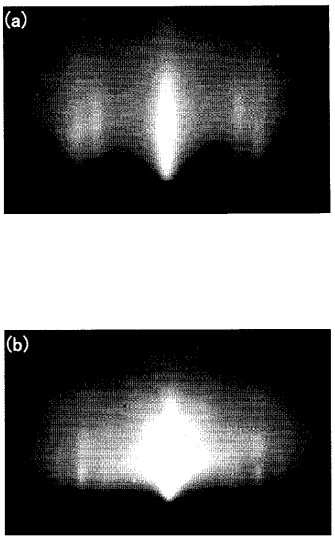
【符号の説明】

１　シリコン基板
２　酸化膜
３　Ａｌ層
４　$Al_2O_3$予備層
５　γ－$Al_2O_3$層

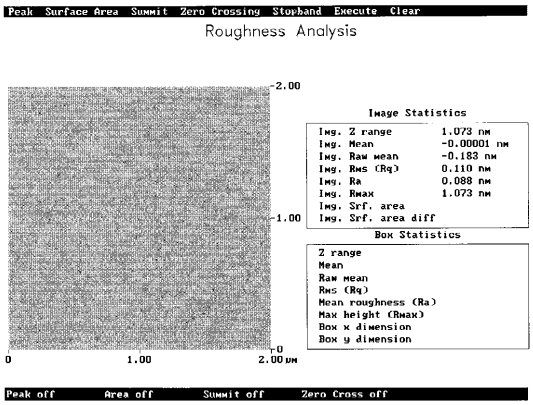
【図１】


(a)
2
1
(b)
3
2
1
(c)
4
1
(d)
5
4
1

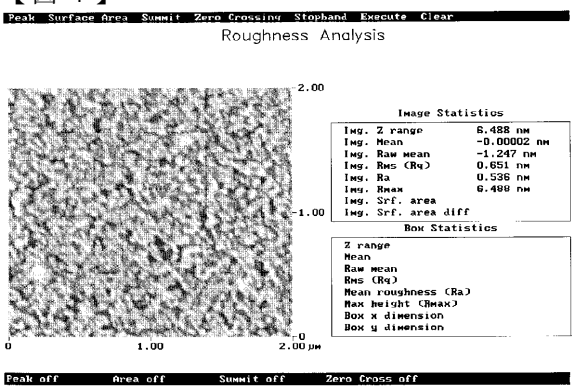
【図２】


(a)
(b)

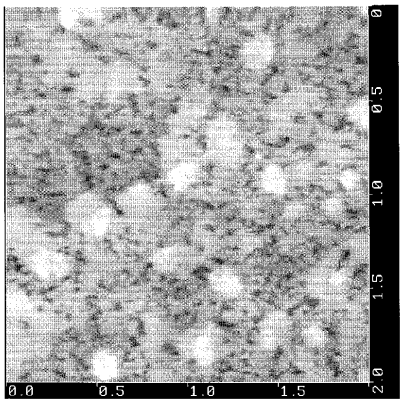
【図３】


Peak Surface Area Summit Zero Crossing Stopband Execute Clear
Roughness Analysis
2.00
1.00
0
0
1.00
2.00 µm
Image Statistics
Img. Z range 1.073 nm
Img. Mean -0.00001 nm
Img. Raw mean -0.183 nm
Img. RMS (Rq) 0.110 nm
Img. Ra 0.088 nm
Img. Rmax 1.073 nm
Img. Srf. area
Img. Srf. area diff
Box Statistics
Z range
Mean
Raw mean
RMS (Rq)
Mean roughness (Ra)
Max height (Rmax)
Box x dimension
Box y dimension
Peak off Area off Summit off Zero Cross off

【図４】


Peak Surface Area Summit Zero Crossing Stopband Execute Clear
Roughness Analysis
2.00
1.00
0
0
1.00
2.00 µm
Image Statistics
Img. Z range 6.488 nm
Img. Mean -0.00002 nm
Img. Raw mean -1.247 nm
Img. RMS (Rq) 0.651 nm
Img. Ra 0.536 nm
Img. Rmax 6.488 nm
Img. Srf. area
Img. Srf. area diff
Box Statistics
Z range
Mean
Raw mean
RMS (Rq)
Mean roughness (Ra)
Max height (Rmax)
Box x dimension
Box y dimension
Peak off Area off Summit off Zero Cross off

【図５】


0
0.5
1.0
1.5
2.0
0.0
0.5
1.0
1.5

フロントページの続き

(72)発明者 ジョン ヨン チョル
愛知県豊橋市雲谷町上の山１２１－１０番地 神鋼電機社宅G棟１０３号
(72)発明者 森安 嘉貴
静岡県富士市鮫島２番地の１ 旭化成工業株式会社内

審査官 横山 敏志

(56)参考文献 特開昭５５－０３３０１６（ＪＰ，Ａ）
特開平０１－２９０５９５（ＪＰ，Ａ）
特開平０９－１１０５９４（ＪＰ，Ａ）
特開平１１－２３８６８３（ＪＰ，Ａ）
A.W. OTT et al., Atomic layer controlled deposition of Al2O3 films using binary reaction sequence chemistry, Applied Surface Science, 1996年, Vol.107, pp.128-136
A.W. Ott et al., Al2O3 thin film growth on Si(100) using binary reaction sequence chemistry, Thin Solid Films, 1997年, Vol.292, pp.135-144
Young-Chul Jung et al., High-quality silicon/insulator heteroepitaxial structures formed by molecular beam epitaxy・・・Si, Journal of Crystal Growth, １９９９年 1月 1日, Vol.196, No.1, pp.88-96

(58)調査した分野(Int.Cl.[7], ＤＢ名)
C30B1/00-35/00
H01L21/20
H01L21/203
H01L21/205
JSTPlus(JOIS)