

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年2月2日(2012.2.2)

【公開番号】特開2010-153501(P2010-153501A)

【公開日】平成22年7月8日(2010.7.8)

【年通号数】公開・登録公報2010-027

【出願番号】特願2008-328419(P2008-328419)

【国際特許分類】

H 01 L	29/78	(2006.01)
H 01 L	27/092	(2006.01)
H 01 L	21/8238	(2006.01)
H 01 L	27/088	(2006.01)
H 01 L	21/8234	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	27/11	(2006.01)
H 01 L	21/8244	(2006.01)
H 01 L	27/10	(2006.01)
H 01 L	21/265	(2006.01)

【F I】

H 01 L	29/78	3 0 1 H
H 01 L	27/08	3 2 1 E
H 01 L	27/08	3 2 1 C
H 01 L	27/08	1 0 2 B
H 01 L	29/78	3 0 1 X
H 01 L	29/78	3 0 1 Y
H 01 L	27/10	3 8 1
H 01 L	27/10	4 8 1
H 01 L	27/10	4 6 1
H 01 L	21/265	F

【手続補正書】

【提出日】平成23年12月13日(2011.12.13)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1導電型の第1MISFETを有する半導体装置の製造方法であつて、

(a) 半導体基板を準備する工程、

(b) 前記半導体基板に、前記第1MISFETのしきい値調整用のイオン注入を行なう工程、

(c) 前記半導体基板の主面上に前記第1MISFETのゲート絶縁膜用の第1絶縁膜を形成する工程、

(d) 前記第1絶縁膜上に前記第1MISFETの第1ゲート電極を形成する工程、

(e) 前記(d)工程後、前記半導体基板にイオン注入を行ない、前記半導体基板に第1導電型の第1半導体領域を形成する工程、

(f) 前記(d)工程後、前記半導体基板に第1元素のイオン注入を行なう工程、

(g) 前記(e)工程および前記(f)工程後に、前記第1ゲート電極の側壁上に側壁絶縁膜を形成する工程、

(h) 前記第1ゲート電極および前記側壁絶縁膜をマスクとして前記半導体基板にイオン注入を行ない、前記半導体基板に前記第1半導体領域よりも不純物濃度が高い第1導電型の第2半導体領域を形成する工程、

を有し、

前記第1および第2半導体領域は、前記第1MISFETのソースまたはドレイン用の半導体領域として機能し、

前記(f)工程でイオン注入する前記第1元素は、炭素、窒素またはフッ素のうちの1種以上からなり、

前記(f)工程で前記第1元素が導入された領域の少なくとも一部は、前記第1MISFETのチャネル領域と前記第1半導体領域との間に位置することを特徴とする半導体装置の製造方法。

【請求項2】

請求項1記載の半導体装置の製造方法において、

前記(b)工程では、前記第1MISFETのチャネル領域に不純物が導入されることを特徴とする半導体装置の製造方法。