

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013年8月22日(22.08.2013)

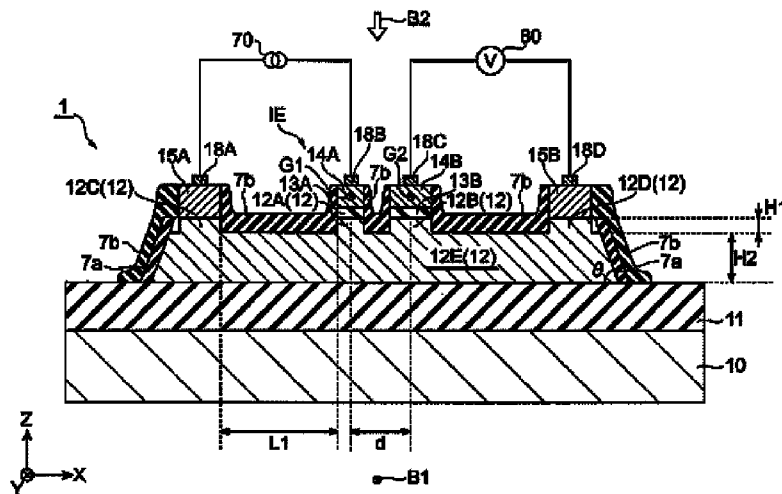


(10) 国際公開番号
WO 2013/122024 A1

- (51) 国際特許分類:
H01L 29/82 (2006.01) H01L 21/8246 (2006.01)
G11B 5/39 (2006.01) H01L 27/105 (2006.01)
 - (21) 国際出願番号: PCT/JP2013/053180
 - (22) 国際出願日: 2013年2月12日(12.02.2013)
 - (25) 国際出願の言語: 日本語
 - (26) 国際公開の言語: 日本語
 - (30) 優先権データ:
特願 2012-029253 2012年2月14日(14.02.2012) JP
 - (71) 出願人: TDK株式会社(TDK CORPORATION)
[JP/JP]; 〒1080023 東京都港区芝浦三丁目9番1号 Tokyo (JP).
 - (72) 発明者: 小池 勇人(KOIKE Hayato); 〒1038272 東京都中央区日本橋一丁目13番1号 TDK株式会社内 Tokyo (JP). 及川 亨(OIKAWA Tohru); 〒1038272 東京都中央区日本橋一丁目13番1号 TDK株式会社内 Tokyo (JP). 佐々木 智生(SASAKI Tomoyuki); 〒1038272 東京都中央区日本橋一丁目13番1号 TDK株式会社内 Tokyo (JP).
 - (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
 - (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

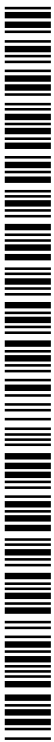
(54) Title: SPIN IMPLANTATION ELECTRODE STRUCTURE AND SPIN TRANSPORT ELEMENT USING SAME

(54) 発明の名称: スピン注入電極構造及びそれを用いたスピン伝導素子



(57) Abstract: [Problem] To provide a spin implantation electrode structure and spin transport element using the same that can carry out highly efficient spin implantation in a semiconductor. [Solution] Aluminum oxide that includes a γ phase is used for material constituting a tunnel barrier layer. In addition, a protective film is formed on the periphery of the tunnel barrier layer. Therefore, a spin implantation electrode structure with good quality having few defects inside the crystal and in the joining interface can be obtained, highly efficient spin implantation into semiconductors can be achieved, and a spin transport element with high output characteristics at room temperature can be provided.

(57) 要約: 【課題】半導体への高効率なスピン注入を可能とするスピン注入電極構造と、それを用いたスピン伝導素子を提供すること。【解決手段】トンネルバリア層を構成する材料として、 γ 相を含む酸化アルミニウムを用いる。また、トンネルバリア層の外周に保護膜を形成する。これにより、結晶内部や接合界面における欠陥が少ない良質なスピン注入電極構造を得ることができ、半導体への高効率なスピン注入が実現可能となり、室温において高い出力特性が得られるスピン伝導素子が提供できる。



WO 2013/122024 A1

明 細 書

発明の名称：

スピン注入電極構造及びそれを用いたスピン伝導素子

技術分野

[0001] 本発明は、スピン注入電極構造とそれを用いたスピン伝導素子に関するものである。

背景技術

[0002] 最近、半導体におけるスピン伝導現象が、多くの注目を集めている。半導体中のスピン拡散長は、金属中のスピン拡散長に比べて格段に長いため、出力及び回路の観点において、多様な使い方が出来る優位性がある。なかでも、シリコンは現在の主な半導体製品の中心となる材料であり、シリコンベースのスピン트로ニクスが実現できれば、既存技術を捨てることなく、シリコンデバイスに革新的な機能を付加することができる。例えば、下記特許文献1に開示されている *s p i n - M O S F E T* が挙げられる。

[0003] シリコンベースのスピン伝導デバイスを実現するためには、室温において十分な出力特性を得ることが望まれる。そのためには、シリコンへの高効率なスピン注入・蓄積が必須であり、強磁性層／シリコン界面にトンネルバリア層を挿入する積層構造が期待されている。

[0004] トンネルバリア層の材料としては、 $A l_2 O_3$ （非特許文献1）、 $S i O_2$ （非特許文献2）、及び $M g O$ （非特許文献3）が知られており、いずれも従来からスピン트로ニクスにおいて代表的な材料である。なかでも、 $M g O$ はコヒーレントトンネルが実現できる材料であるため、スピンを効率よく注入するためのトンネルバリア層として適していると考えられている。実際、シリコンにおける室温スピン伝導現象は、強磁性層として $F e$ 、トンネルバリア層として $M g O$ を用いた積層構造において観測された実績がある（非特許文献4）。しかしながら、依然として出力特性は理論値に及んでいないため、スピン注入効率のさらなる改善が期待されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2004-111904号公報

非特許文献

[0006] 非特許文献1：Applied Physics Letters, Vol. 91, p 212109, (2007)

非特許文献2：Applied Physics Letters, Vol. 95, p 172102, (2009)

非特許文献3：Applied Physics Express, Vol. 2, p 053003, (2009)

非特許文献4：Applied Physics Express, Vol. 4, p 023003, (2011)

発明の概要

発明が解決しようとする課題

[0007] スピン注入効率を低下させている原因のひとつとして、トンネルバリア層／シリコン接合の格子不整合が挙げられる。格子不整合は、積層する2つの層の材料固有のパラメータ（格子定数）から計算され、例えば、MgO／シリコン接合の場合、キュービック・オン・キュービック成長（cubic on cubic）した場合で-22.4%、面内で45度回転した成長（45deg rotation）で+9.7%であり、格子不整合はいずれも大きい。格子不整合が大きいと、接合界面にダングリングボンドが残り、生成した欠陥準位がスピンを捕獲・散乱してしまうと考えられる。

[0008] また、前記トンネルバリア層の材料はアモルファスが安定状態である場合が多く、シリコン上にエピタキシャル成長させることが困難である。仮に、エピタキシャル成長が実現できたとしても、化学的安定性に欠ける場合、作製プロセスあるいは使用環境により構造変化を起こしてしまう。トンネルバリア層の膜質が悪化すると、トンネルバリア層内部においてもスピスが捕獲・散乱されてしまうため、スピン注入効率は著しく低下してしまう。

[0009] 本発明は、前記の課題を解決するためになされたものであり、シリコンへの高効率なスピン注入を可能とするスピン注入電極構造と、トンネルバリア層の膜質劣化を抑制することのできるスピン伝導素子を提供することを目的

とする。

課題を解決するための手段

- [0010] 本発明に係るスピン注入電極構造は、半導体チャンネル層と、前記半導体チャンネル層上に形成されたトンネルバリア層と、前記トンネルバリア層上に形成された強磁性層とを備えており、前記トンネルバリア層は、 γ 相（立方晶系、欠陥スピネル型結晶構造）を含んだ酸化アルミニウムによって構成されることを特徴とする。
- [0011] また、前記トンネルバリア層の膜厚は、0.6 nm以上2.0 nm以下であることを特徴とする。
- [0012] 本発明に係るスピン伝導素子は、前記スピン注入電極構造からなるスピン注入電極と、注入・蓄積されたスピンの拡散・伝導する半導体チャンネル層と、拡散・伝導したスピンを検出するスピン検出電極とを備えることを特徴とする。
- [0013] また、前記スピン注入電極及び前記スピン検出電極の側壁には、化学的に不活性な絶縁体材料からなる保護膜が形成されており、トンネルバリア層及び強磁性層の外周部分を覆っていることを特徴とする。

発明の効果

- [0014] 本発明によれば、接合界面における欠陥が少なく、結晶性が良好なトンネルバリア層を備えたスピン注入電極構造を得ることができる。これにより、半導体チャンネルへの高効率なスピン注入が実現可能となり、室温において高い出力特性が得られるスピン伝導素子が提供できる。

図面の簡単な説明

- [0015] [図1]本実施形態に係るスピン伝導素子の斜視図である。
- [図2]図1のIII-III線に沿った断面図である。
- [図3]非局所スピンバルブ測定におけるY軸方向の印加磁場 B_1 の強さ（Oe）と、それに応じて検出される電圧出力（ μV ）との関係を示すグラフである。
- [図4]非局所Hanle効果測定におけるZ軸方向の印加磁場 B_2 の強さ（O

e) と、それに応じて検出される電圧出力 (μV) との関係を示すグラフである。

発明を実施するための形態

[0016] 以下、添付図面を参照しながら本発明の実施形態を詳細に説明する。なお、図面の説明において、同一の要素には同一の符号を付し、重複する説明は省略する。

[0017] 図1は、スピン伝導素子1の斜視図である。図2は、図1におけるIII-II線に沿った断面図である。

[0018] 図2に示すように、スピン伝導素子1は、半導体としてシリコンを用いた場合として、シリコン基板10上に、シリコン酸化膜11、及びシリコンチャンネル層12をこの順に備えている。また、シリコンチャンネル層12上には、第一非磁性電極15A、第一強磁性層14A、第二強磁性層14B、及び第二非磁性電極15Bが、X軸方向に所定の間隔を置いて、この順に配置されている。また、シリコンチャンネル層12と、第一強磁性層14A及び第二強磁性層14Bとの間には、トンネルバリア層13A及び13Bがそれぞれ設けられている。シリコンチャンネル層12と、トンネルバリア膜13Aと、第一強磁性層14Aとが、スピン注入電極構造IEを構成している。

[0019] シリコン基板10、シリコン酸化膜11、及びシリコンチャンネル層12として、例えばSOI (Silicon On Insulator) 基板を用いることができる。シリコン酸化膜11の膜厚は例えば200nmである。

[0020] シリコンチャンネル層12には、シリコンに導電性を付与するためのドーパントが添加されたものが用いられる。ドーパント濃度は、 $1.0 \times 10^{16} \sim 1.0 \times 10^{22} \text{ cm}^{-3}$ とすることができる。シリコンチャンネル層12の膜厚は例えば100nmである。シリコンチャンネル層12は、所定濃度のデルタドーピングが施された積層構造チャンネルであってもよい。デルタドーピングとは、ドーパントを均一に拡散させるドーピングとは異なり、界面から数n

m程度の極めて薄い領域に高いドーパント濃度でドーピングを施すことを意味している。

[0021] 図2に示すように、シリコンチャンネル層12は側面に傾斜部を有しており、その傾斜角 θ は50度から60度である。この傾斜角 θ とは、シリコンチャンネル層12の底部と側面のなす角度である。なお、シリコンチャンネル層12はウェットエッチングにより形成することができ、シリコンチャンネル層12の上面は(100)面であることが好ましい。

[0022] 図2に示すように、シリコンチャンネル層12は、第一凸部12A、第二凸部12B、第三凸部12C、第四凸部12D、及び主部12Eを含む。第一凸部12A、第二凸部12B、第三凸部12C、及び第四凸部12Dは、主部12Eから突出するように延在する部分であり、X軸方向に所定の間隔を置いて、この順に配置されている。

[0023] 第一凸部12A、第二凸部12B、第三凸部12C、及び第四凸部12Dの膜厚 H_1 は、例えば20nmである。主部12Eの膜厚 H_2 は、例えば80nmである。第一凸部12Aと第三凸部12Cとの間の距離 L_1 は、例えば100 μm 以下である。第一凸部12AのX軸方向の長さの中央部と、第二凸部12BのX軸方向の長さの中央部との間の距離 d は、スピン拡散長以下であることが好ましい。室温(300K)でのシリコンチャンネル層12におけるスピン拡散長はおよそ0.8 μm である。

[0024] トンネルバリア層13A及び13Bは、 γ 相(立方晶系、欠陥スピネル型結晶構造)を含む酸化アルミニウムで構成され、シリコンチャンネル層の第一凸部12A及び第二凸部12B上において、エピタキシャル成長している。 $\gamma\text{-Al}_2\text{O}_3$ の格子定数(a)は7.91Åであるため、シリコン($a=5.43\text{\AA}$)に対する格子不整合は+3.0%(45deg rotation)となる。これにより、接合界面に存在する欠陥準位が少ない積層構造を得ることができるため、接合界面におけるスピンの捕獲・散乱を抑制することができる。

[0025] トンネルバリア層13A及び13Bの膜厚は、2.0nm以下であること

が好ましい。これにより、結晶欠陥（ミスフィット転位）が少ない良質なエピタキシャル膜を得ることができるため、コヒーレントトンネルが実現できる。また、トンネルバリア層13A及び13Bの膜厚は、1原子層厚を考慮して、0.6nm以上であることが好ましい。なお、0.6nm未満のとき、格子定数以下の膜厚であるため、膜質や耐圧が不十分となり、ピンホールが発生しやすくなってしまうため、信頼性の観点からは好ましくない。2.0nmを越えたとき、素子抵抗が高すぎて微小な電流しか流すことが出来ず、少量のスピンのみしか注入できないため、実用的でない。

[0026] 第一強磁性層14A及び第二強磁性層14Bは、一方は、シリコンチャンネル層12にスピンを注入するための電極として機能し、他方は、シリコンチャンネル層12を伝導してきたスピンを検出するための電極として機能する。第一強磁性層14Aは、トンネルバリア層13A上に設けられている。第二強磁性層14Bは、トンネルバリア層13B上に設けられている。

[0027] 第一強磁性層14A及び第二強磁性層14Bの材料は、例えば、Mn、Co、Fe及びNiからなる群から選択された少なくとも一種の元素を主成分として構成される。これらの材料はスピン分極率の大きい強磁性材料であるため、スピン注入電極又はスピン検出電極としての機能を好適に実現することが可能である。

[0028] 第一強磁性層14A及び第二強磁性層14Bは、体心立方格子（bcc）構造の結晶構造を有していることが好ましい。また、ホイスラー合金からなる層を含んでいてもよい。これにより、トンネルバリア層上に強磁性層を所定の結晶方位でエピタキシャル成長させることができるため、スピン分極率をさらに増大させることができる。

[0029] 第一強磁性層14A及び第二強磁性層14Bには、保磁力（反転磁場）の差が付けられていることが好ましい。図1に示す例では、第一強磁性層14A及び第二強磁性層14Bは、Y軸方向を長軸とした直方体形状を有しており、形状異方性（アスペクト比の違い）によって保磁力差を付けている。第一強磁性層14Aの幅（X軸方向の長さ）は、例えば350nm程度である

。第二強磁性層 1 4 B の幅（X 軸方向の長さ）は、例えば $2 \mu\text{m}$ 程度である。

[0030] 第一強磁性層 1 4 A 及び第二強磁性層 1 4 B は、一方に反強磁性層を備えることにより、一方の強磁性層の磁化が一方向に固定されている態様であってもよい。さらに、シンセティックピンド構造によって反強磁性層との交換結合を強化している態様であってもよい。また、バイアス磁界印加層を隣接させるなどして、強磁性層を単磁区化させている態様であってもよい。

[0031] 第一非磁性電極 1 5 A 及び第二非磁性電極 1 5 B は、一方は、シリコンチャンネル層 1 2 にスピン偏極電流を流すための電極として機能し、他方は、シリコンチャンネル層 1 2 を伝導してきたスピンを電圧出力として検出するための電極として機能する。第一非磁性電極 1 5 A 及び第二非磁性電極 1 5 B は、シリコンチャンネル層 1 2 の第三凸部 1 2 C 及び第四凸部 1 2 D 上にそれぞれ設けられている。第一非磁性電極 1 5 A 及び第二非磁性電極 1 5 B は、例えば A l などの S i に対して低抵抗な非磁性金属からなる。

[0032] 保護膜 7 a は、シリコンチャンネル層 1 2 の側面に形成されている。また、保護膜 7 b は、シリコンチャンネル層 1 2、保護膜 7 a、トンネルバリア層 1 3 A、トンネルバリア層 1 3 B、第一強磁性層 1 4 A、第二強磁性層 1 4 B、第一非磁性電極 1 5 A、及び第二非磁性電極 1 5 B の側面に形成されている。また、シリコンチャンネル層 1 2 の上面のうち、第一強磁性層 1 4 A、第二強磁性層 1 4 B、第一非磁性電極 1 5 A、及び第二非磁性電極 1 5 B の設けられていない主部 1 2 E 上には、保護膜 7 b が形成されている。保護膜 7 a 及び 7 b は、シリコンチャンネル層 1 2 を絶縁分離するとともに、配線などによるスピンの吸収を抑制するために形成される。また、化学的安定性に欠けるトンネルバリア層 1 3 A、1 3 B の外部への露出を防ぎ、スピン伝導素子 1 の特性変動や劣化を抑制するための保護膜としても機能する。保護膜 7 a 及び 7 b の材料は、例えば S i O₂ である。

[0033] 図 1 に示すように、第一非磁性電極 1 5 A、第一強磁性層 1 4 A、第二強磁性層 1 4 B、及び第二非磁性電極 1 5 B の上部には、配線 1 8 A、1 8 B

、18C、及び18Dがそれぞれ設けられており、保護膜7b（シリコンチャンネル層12の傾斜した側面）上を経て、シリコン酸化膜11上まで引き回されている。配線18A、18B、18C及び18Dの材料は、例えばCuなどの低抵抗な導電性材料からなる。

[0034] 図1に示すように、配線18A、18B、18C及び18Dのそれぞれの端部には、測定用の電極パッドE1、E2、E3及びE4が設けられており、シリコン酸化膜11上に形成されている。電極パッドE1、E2、E3及びE4の材料は、例えばAuなどの耐腐食性が高く、低抵抗な導電性材料からなる。

[0035] 以下、本発明の実施形態に係るスピン伝導素子1の動作の一例を説明する。

[0036] 図1及び図2に示すように、電極パッドE1及びE3を電流源70に接続することにより、第一強磁性層14A、トンネルバリア層13A、シリコンチャンネル層12及び第一非磁性電極15Aの間に第一強磁性層14Aの磁化の向きG1に対応するスピン偏極電流が流れる。それに伴い、第一強磁性層14Aの磁化の向きG1に対応するスピンのシリコンチャンネル層12へ注入され、スピン流として第二強磁性層14B側へと拡散していく。すなわち、シリコンチャンネル層12のX軸方向に電流及びスピン流が流れる構造とすることができる。

[0037] 第一強磁性層14Aからシリコンチャンネル層12へ注入され、第二強磁性層14B側へと拡散したスピンは、第二強磁性層14Bの磁化の向きG2に対応するスピンとの電位差により、シリコンチャンネル層12と第二強磁性層14Bの界面において、電圧出力を発生させる。この電圧出力は、図1及び図2に示すように、電極パッドE2及びE4を出力測定器80に接続することにより検出することができる。

[0038] ここで、図2に示すように、Y軸方向の外部磁界B1が印加される場合を考える。この場合、いわゆる非局所スピバルブ効果を利用することができる。第一強磁性層14A及び第二強磁性層14Bには、形状異方性の効果な

どにより保磁力（反転磁場）の差が付けられているため、外部磁界B 1の向き及び強さに応じて、それぞれの磁化の向きG 1及びG 2が変化する。これにより、第一強磁性層1 4 Aからシリコンチャンネル層1 2へ注入され、第二強磁性層1 4 B側へと拡散したスピント、第二強磁性層1 4 Bの磁化の向きG 2に対応するスピントの相対角度が変化し、それに応じて、シリコンチャンネル層1 2と第二強磁性層1 4 Bの界面における電圧出力（抵抗値）が変化する。

[0039] 非局所スピバルブ測定の結果例を図3に示す。図3は、Y軸方向の印加磁場B 1の強さ（O e）と、それに応じて検出される電圧出力（ μ V）との関係を示すグラフである。図3において、F 1は外部磁場B 1をマイナス側からプラス側に変化させた場合、F 2は外部磁場B 1をプラス側からマイナス側に変化させた場合を示す。すなわち、第一強磁性層1 4 Aの磁化の向きG 1及び第二強磁性層1 4 Bの磁化の向きG 2が平行の場合には低抵抗、反平行の場合には高抵抗となる。

[0040] 続いて、図2に示すように、Z軸方向の外部磁界B 2が印加される場合を考える。この場合、いわゆる非局所Hanle効果を利用することができる。第一強磁性層1 4 Aからシリコンチャンネル層1 2へ注入されたスピンは、第二強磁性層1 4 B側へと拡散する際、Z軸方向（スピンの向きに対して垂直方向）の外部磁界B 2の強さに応じて、ラーモア歳差運動を起こす。これにより、第一強磁性層1 4 Aからシリコンチャンネル層1 2へ注入され、第二強磁性層1 4 B側へとラーモア回転しながら拡散したスピント、第二強磁性層1 4 Bの磁化の向きG 2に対応するスピントの相対角度が変化し、それに応じて、シリコンチャンネル層1 2と第二強磁性層1 4 Bの界面における電圧出力（抵抗値）が変化する。

[0041] 非局所Hanle効果測定の結果例を図4に示す。図4は、Z軸方向の印加磁場B 2の強さ（O e）と、それに応じて検出される電圧出力（ μ V）との関係を示すグラフである。外部磁場がゼロのとき、シリコンチャンネル層1 2を拡散するスピンはラーモア回転せず、注入されたときの状態を保つた

め、電圧出力は極値となる。すなわち、第一強磁性層 1 4 A の磁化の向き G 1 及び第二強磁性層 1 4 B の磁化の向き G 2 が平行の場合には、磁場強度の増大に伴い、抵抗が増大する。第一強磁性層 1 4 A の磁化の向き G 1 及び第二強磁性層 1 4 B の磁化の向き G 2 が反平行の場合には、磁場強度の増大に伴い、抵抗が減少する。

[0042] 以上、本発明の実施形態について詳細に説明したが、本発明は上記の実施形態に限定されるものではない。例えば、半導体チャンネル層は GaAs ($a = 5.65 \text{ \AA}$)、もしくは Ge ($a = 5.67 \text{ \AA}$) であってもよい。 $\gamma\text{-Al}_2\text{O}_3$ との格子不整合はそれぞれ -1.0% 、 -1.4% であり、本発明と同様の効果を得ることが出来る。

[0043] また、シリコンチャンネル層 1 2 上において、第一強磁性層 1 4 A 及び第二強磁性層 1 4 B との間に、ゲート電極を備えていてもよい。これにより、シリコンチャンネル層 1 2 を伝導するスピンの回転角度をゲート電界で制御することが可能となる。

[0044] 上記の動作を利用することで、本発明におけるスピン伝導素子 1 は、例えば磁気ヘッド、磁気抵抗メモリ (MRAM)、論理回路、核スピンメモリ、量子コンピュータなどの種々のスピン伝導デバイスに適用することができる。

実施例

[0045] 以下、実施例 1、比較例 1、及び比較例 2 に基づいて本発明をより具体的に説明するが、本発明は以下の実施例に限定されるものではない。

[0046] (実施例 1)

シリコン基板、シリコン酸化膜 (膜厚 200 nm)、及びシリコン膜 (膜厚 100 nm) からなる SOI 基板を準備した。シリコン膜に導電性を付与するためのドーパントをイオン注入し、 900°C のアニールを行い、拡散・活性化させることにより、キャリア濃度が $5.0 \times 10^{19} \text{ cm}^{-3}$ の均一ドーピングされたシリコンチャンネル層を形成した。

[0047] 次に、RCA 洗浄を用いて、SOI 基板表面の付着物、有機物、及び自然

酸化膜を除去し、SOI基板表面を水素終端させた。続いて、分子線エピタキシー（MBE）装置内で、SOI基板をフラッシング処理することにより、清浄化・平坦化されたSOI基板表面を形成した。

[0048] 次に、MBE法を用いて、SOI基板上に、トンネルバリア層として Al_2O_3 （膜厚0.8nm）、強磁性層としてFe（膜厚13nm）、及びFeの酸化防止膜としてTi（膜厚3nm）をこの順に成膜し、積層体を形成した。成膜後の評価により、 Al_2O_3 は、 γ 相（立方晶系、欠陥スピネル型結晶構造）を含み、Si上でエピタキシャル成長していることを確認した。なお、成膜後の評価は、X線回折法（XRD）及び高分解能透過型電子顕微鏡（HRTEM）により、トンネルバリア層の結晶構造及び積層膜の結晶配向性をそれぞれ評価した。

[0049] 次に、フォトリソグラフィ及びイオンミリングにより、上記の積層体をパターンニングし、シリコンチャンネル層を露出させた。上記の積層体及びレジストをマスクとして、シリコンチャンネル層を異方性ウェットエッチングすることにより、側面に傾斜部を有するシリコンチャンネル層を形成した。この際、シリコンチャンネル層のサイズは、 $23\mu m \times 300\mu m$ とし、シリコンチャンネル層の側面を酸化させた。

[0050] 次に、フォトリソグラフィ及びイオンミリングにより、上記の積層体をパターンニングし、スピン注入電極及びスピン検出電極を形成した。さらに、このスピン注入電極及びスピン検出電極の側壁と、シリコンチャンネル層が露出した部分に、保護膜として SiO_2 を成膜した。その後、第一非磁性電極及び第二非磁性電極となる位置の保護膜を除去し、Alからなる第一非磁性電極及び第二非磁性電極を形成した。

[0051] 次に、スピン注入電極、スピン検出電極、第一非磁性電極、及び第二非磁性電極上に配線をそれぞれ形成した。配線として、Ta（膜厚10nm）、Cu（膜厚50nm）、及びTa（膜厚10nm）の積層構造を用いた。さらに、各配線の端部にそれぞれ電極パッドを形成した。電極パッドとして、Cr（膜厚50nm）及びAu（膜厚150nm）の積層構造を用いた。

こうして、図 1 及び図 2 に示すスピン伝導素子 1 と同様の形態を有する実施例 1 のスピン伝導素子を作成した。

[0052] (比較例 1)

比較例 1 では、実施例 1 におけるトンネルバリア層の成膜条件を変更した以外は、実施例 1 と同様の手順により、スピン伝導素子を作製した。成膜後、実施例 1 と同様の評価により、 Al_2O_3 はアモルファスであることを確認した。

[0053] (比較例 2)

比較例 2 では、実施例 1 におけるトンネルバリア層を MgO (膜厚 0.8 nm) とした以外は、実施例 1 と同様の手順により、スピン伝導素子を作製した。成膜後、実施例 1 と同様の評価により、 MgO は立方晶の結晶構造 (NaCl 型構造) を有しており、エピタキシャル成長していることを確認した。シリコンチャンネル層とトンネルバリア層の界面には、格子不整合が原因と思われる格子欠陥の存在が確認された。

[0054] これらのスピン伝導素子に対し、非局所スピンバルブ測定を室温で行い、検出された電圧出力を表 1 にまとめた。各サンプルの電圧出力は比較例 2 (MgO) で得られた電圧出力を 1 として規格化した。トンネルバリア層/シリコン接合の格子不整合 (%) も合わせて表記した。

[0055] [表 1]

サンプル	トンネルバリア層	格子不整合 [%]	電圧出力 (規格化)
実施例 1	結晶質 Al_2O_3 (γ 相)	+3.0	2.32
比較例 1	非晶質 Al_2O_3		検出不可
比較例 2	結晶質 MgO	-9.7	1.00

[0056] 表 1 に示すように、比較例 1 では室温でのスピン伝導が観測できなかった。これは、アモルファスの原子配列の不規則性により、トンネルバリア層内部においてスピンの捕獲・散乱されているためであると考えられる。比較例 2 (MgO) 及び実施例 1 ($\gamma-Al_2O_3$) では室温でのスピン伝導が観測

できており、実施例 1 については比較例 2 に対して 2 倍以上の電圧出力が観測された。このことから、トンネルバリア層／シリコン接合の格子不整合を小さくし、接合界面における欠陥が少ないスピン注入電極構造を形成することにより、シリコンへの高効率なスピン注入が可能となったと考えられる。

[0057] 上記の実施例では、材料依存のない系統的な比較をするため、強磁性層を Fe に限定したが、強磁性層とトンネルバリア層の界面における格子不整合を小さくするために、強磁性層の材料を適宜変更するのが効果的であることは説明するまでもない。

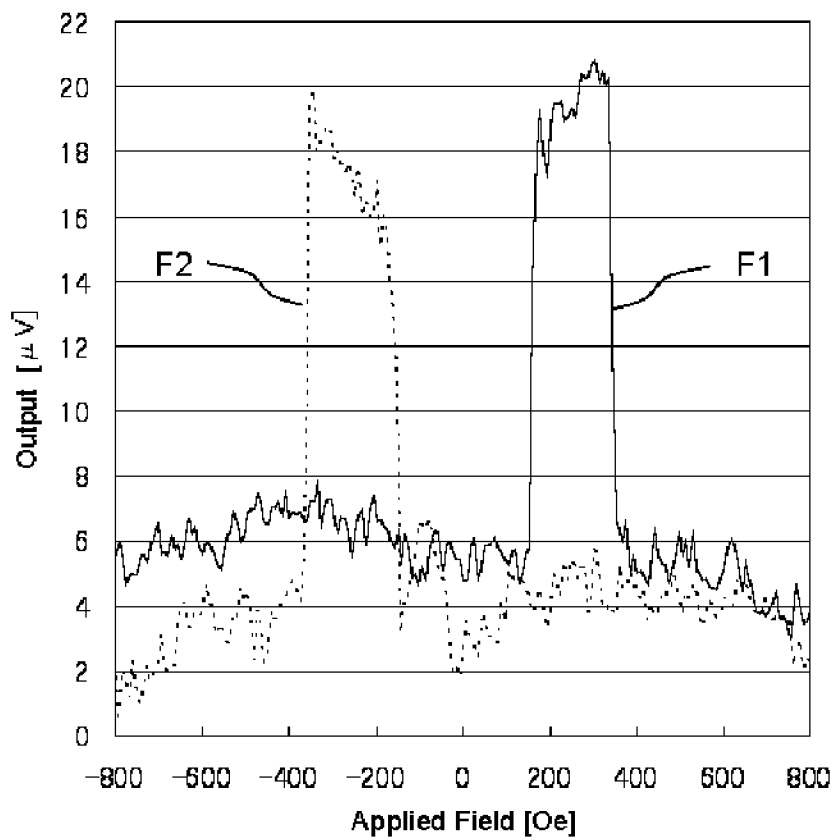
符号の説明

- [0058] I E …スピン注入電極構造
- 1 …スピン伝導素子
 - 1 0 …基板
 - 1 1 …シリコン酸化膜
 - 1 2 …シリコンチャンネル層
 - 1 3 A、1 3 B …トンネルバリア層
 - 1 4 A …第一強磁性層
 - 1 4 B …第二強磁性層
 - 1 5 A …第一非磁性電極
 - 1 5 B …第二非磁性電極
 - 7 0 …電流源
 - 8 0 …出力測定器

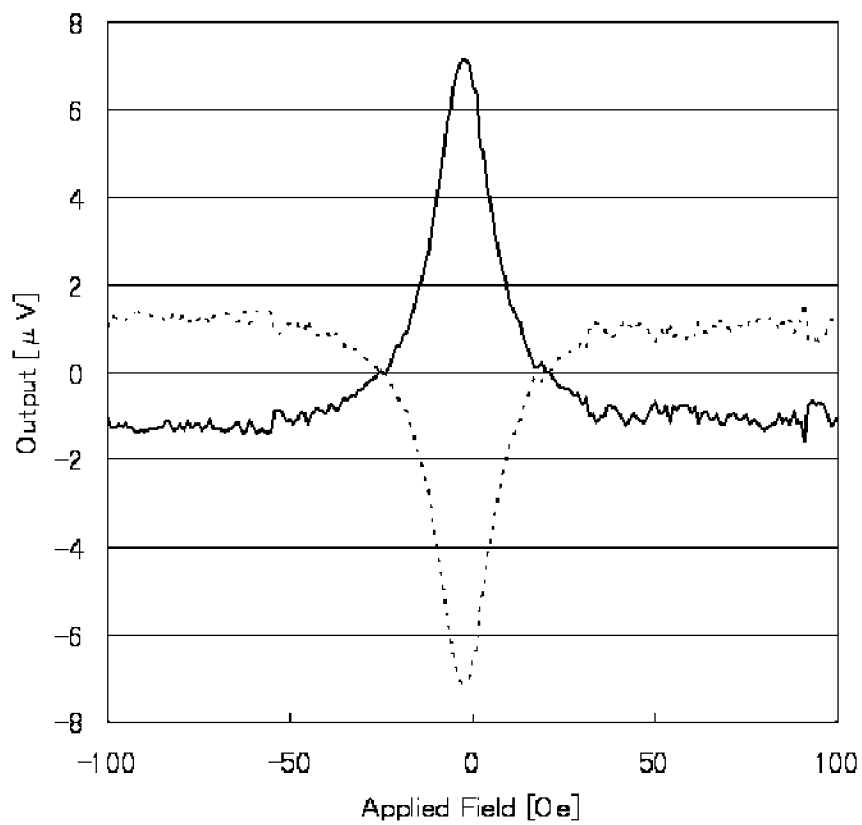
請求の範囲

- [請求項1] 半導体チャンネル層と、前記半導体チャンネル層上に形成されたトンネルバリア層と、前記トンネルバリア層上に形成された強磁性層と、を備えており、前記トンネルバリア層は、 γ 相（立方晶系、欠陥スピネル型結晶構造）を含んだ酸化アルミニウムによって構成されるスピン注入電極構造。
- [請求項2] 前記トンネルバリア層の膜厚が、0.6 nm以上2.0 nm以下である請求項1に記載のスピン注入電極構造。
- [請求項3] 請求項1または2に記載されたスピン注入電極構造からなるスピン注入電極と、半導体チャンネル層と、スピンを検出するスピン検出電極とを備えたスピン伝導素子。
- [請求項4] 前記スピン注入電極及び前記スピン検出電極の側壁に、保護膜が形成されている請求項3に記載のスピン伝導素子。

[圖3]



[圖4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/053180

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/82(2006.01)i, G11B5/39(2006.01)i, H01L21/8246(2006.01)i,
H01L27/105(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/82, G11B5/39, H01L21/8246, H01L27/105

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

JSTPlus/JMEDPlus/JST7580 (JDreamII), Scopus

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-318462 A (Matsushita Electric Industrial Co., Ltd.), 07 November 2003 (07.11.2003), paragraphs [0002], [0019] to [0026], [0039] to [0040], [0048], [0134]; fig. 1 to 3, 7 to 17 (Family: none)	1-4
Y	JP 2010-287629 A (TDK Corp.), 24 December 2010 (24.12.2010), paragraphs [0002], [0011], [0025] to [0028], [0073]; fig. 1 (Family: none)	1-4

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
16 April, 2013 (16.04.13)

Date of mailing of the international search report
23 April, 2013 (23.04.13)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/053180

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2010-287666 A (TDK Corp.), 24 December 2010 (24.12.2010), paragraphs [0052] to [0053], [0061]; fig. 1 to 3, 6 to 7 & US 2010/0314702 A1	4

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L29/82(2006.01)i, G11B5/39(2006.01)i, H01L21/8246(2006.01)i, H01L27/105(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L29/82, G11B5/39, H01L21/8246, H01L27/105

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2013年
日本国実用新案登録公報	1996-2013年
日本国登録実用新案公報	1994-2013年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

JSTPlus/JMEDPlus/JST7580(JDreamII), Scopus

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-318462 A (松下電器産業株式会社) 2003. 11. 07, 段落【0002】, 【0019】 - 【0026】, 【0039】 - 【0040】, 【0048】, 【0134】, 図1-3, 7-17 (ファミリーなし)	1-4
Y	JP 2010-287629 A (TDK株式会社) 2010. 12. 24, 段落【0002】, 【0011】, 【0025】 - 【0028】, 【0073】, 図1 (ファミリーなし)	1-4
Y	JP 2010-287666 A (TDK株式会社) 2010. 12. 24, 段落【0052】 - 【0053】, 【0061】, 図1-3, 6-7 & US 2010/0314702 A1	4

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日

16. 04. 2013

国際調査報告の発送日

23. 04. 2013

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

佐久 聖子

電話番号 03-3581-1101 内線 3516

5 F

3142