

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成29年2月16日(2017.2.16)

【公表番号】特表2016-507185(P2016-507185A)

【公表日】平成28年3月7日(2016.3.7)

【年通号数】公開・登録公報2016-014

【出願番号】特願2015-552877(P2015-552877)

【国際特許分類】

H 03D 7/12 (2006.01)

【F I】

H 03D 7/12 C

【手続補正書】

【提出日】平成29年1月12日(2017.1.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の供給レールと、

第2の供給レールと、

第1の周波数を有する第1の差動信号を受信するように構成されるトランジスタの差動対と、

1次側と2次側とを有する変圧器であって、前記変圧器の1次側が前記トランジスタの差動対に結合され、前記変圧器の2次側が、第2の周波数を有する第2の差動信号を出力するように構成され、前記第2の周波数が前記第1の周波数より大きい、前記変圧器と、

前記第1の供給レールと前記変圧器の1次側と前記トランジスタの差動対とに結合される第1のトランジスタであって、第1の導電型である、前記第1のトランジスタと、

前記第2の供給レールと前記変圧器の1次側と前記トランジスタの差動対とに結合される第2のトランジスタであって、第2の導電型である、前記第2のトランジスタと、

を含む、装置。

【請求項2】

請求項1に記載の装置であって、

前記第1のトランジスタが、第1の受動電極と第2の受動電極と制御電極とを有し、前記第1のトランジスタの第1の受動電極が前記変圧器の1次側に結合され、前記第1のトランジスタの第2の受動電極が前記第1の供給レールに結合され、前記第1のトランジスタの制御電極が前記トランジスタの差動対に結合される、装置。

【請求項3】

請求項2に記載の装置であって、

前記第2のトランジスタが、第1の受動電極と第2の受動電極と制御電極とを有し、前記第2のトランジスタの第1の受動電極が前記変圧器の1次側に結合され、前記第2のトランジスタの第2の受動電極が前記第2の供給レールに結合され、前記第2のトランジスタの制御電極が前記トランジスタの差動対に結合される、装置。

【請求項4】

請求項3に記載の装置であって、

前記第1の供給レールが接地である、装置。

【請求項5】

請求項 4 に記載の装置であって、

前記第 1 のトランジスタが N 型トランジスタであり、前記第 2 のトランジスタが P 型トランジスタである、装置。

【請求項 6】

請求項 5 に記載の装置であって、

前記第 1 のトランジスタが NMOS トランジスタであり、前記第 2 のトランジスタが PMOS トランジスタである、装置。

【請求項 7】

第 1 の供給レールと、

第 2 の供給レールと、

共通ノードと前記第 1 の供給レールとの間に結合される第 1 の MOS トランジスタであって、前記第 1 の MOS トランジスタが、そのゲートで第 1 の差動信号の第 1 の部分を受信するように構成され、前記第 1 の差動信号が第 1 の周波数を有する、前記第 1 の MOS トランジスタと、

前記共通ノードと前記第 2 の供給レールとの間に結合される第 2 の MOS トランジスタであって、前記第 2 の MOS トランジスタが、そのゲートで前記第 1 の差動信号の第 2 の部分を受信するように構成される、前記第 2 の MOS トランジスタと、

変圧器であって、

第 1 の端子と第 2 の端子と中央タップとを備える 1 次側であって、前記変圧器の 1 次側の前記第 1 の端子が前記共通ノードに結合され、前記変圧器の 1 次側の前記中央タップが同相電圧を受信するように構成される、前記 1 次側と、

第 1 の端子と第 2 の端子と中央タップとを備える 2 次側であって、前記変圧器の 2 次側の前記第 1 の端子が、第 2 の差動信号の第 1 の部分を出力するように構成され、前記変圧器の 2 次側の前記中央タップが同相電圧を受信するように構成され、前記変圧器の 2 次側の前記第 2 の端子が、前記第 2 の差動信号の第 2 の部分を出力するように構成され、前記第 2 の差動信号が第 2 の周波数を有し、前記第 2 の周波数が前記第 1 の周波数より大きい、前記 2 次側と、

を有する、前記変圧器と、

前記変圧器の 1 次側の前記第 2 の端子と前記第 2 の供給レールとの間に結合される第 3 の MOS トランジスタであって、そのゲートで前記共通ノードに結合され、第 1 の導電型である、前記第 3 の MOS トランジスタと、

前記変圧器の 1 次側の前記第 2 の端子と前記第 1 の供給レールとの間に結合される第 4 の MOS トランジスタであって、そのゲートで前記共通ノードに結合され、第 2 の導電型である、前記第 4 の MOS トランジスタと、

を含む、装置。

【請求項 8】

請求項 7 に記載の装置であって、

前記第 1 、第 2 及び第 3 の MOS トランジスタが NMOS トランジスタであり、前記第 4 のトランジスタが PMOS トランジスタである、装置。

【請求項 9】

請求項 8 に記載の装置であって、

前記第 2 の供給レールが接地である、装置。

【請求項 10】

請求項 8 に記載の装置であって、

前記第 2 の周波数が前記第 1 の周波数の 2 倍である、装置。