

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-183992

(P2005-183992A)

(43) 公開日 平成17年7月7日(2005.7.7)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 21/60	HO 1 L 21/60 3 1 1 Q	5 F O 4 4
HO 1 L 21/60	HO 1 L 21/92 6 O 2 H	

審査請求 有 請求項の数 8 O L (全 9 頁)

(21) 出願番号	特願2004-367236 (P2004-367236)	(71) 出願人	390019839 三星電子株式会社
(22) 出願日	平成16年12月20日 (2004.12.20)		大韓民国京畿道水原市靈通区梅灘洞 4 1 6
(31) 優先権主張番号	2003-093209	(74) 代理人	100094145 弁理士 小野 由己男
(32) 優先日	平成15年12月18日 (2003.12.18)	(74) 代理人	100106367 弁理士 稲積 朋子
(33) 優先権主張国	韓国 (KR)	(72) 発明者	沈 東 植 大韓民国京畿道水原市八達区網浦洞東水原 エルジーヴィレッジ 1 0 7 - 2 0 0 3
		(72) 発明者	宋 ▲フン▼ 大韓民国ソウル冠岳区新林 3 洞 6 1 3 - 2 5 三星アートヴィル 4 0 1
		Fターム(参考)	5F044 KK01 KK11 KK16 LL01 QQ01 QQ05

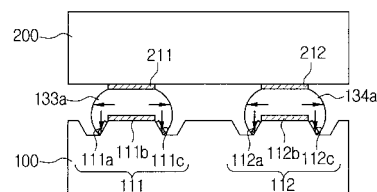
(54) 【発明の名称】 微細ソルダ・ボール具現のためのUBM及びこれを利用したフリップチップ・パッケージ方法

(57) 【要約】

【課題】 陽刻パターン構造から構成された微細ソルダ・ボール具現のためのUBM(Under Bump Metal)及びこれを利用したフリップチップ・パッケージ方法を提供する。

【解決手段】 本発明に係るフリップチップ・パッケージは、第1電極端子及び前記第1電極端子の上部の1領域に形成されて前記第1電極端子と電気的に接続する第1UBM(Under Bump Metal)を備える第1基板と、前記第1電極端子に対応する第2電極端子及び前記第2電極端子の上部の1領域に形成されて前記第2電極端子と電気的に接続する第2UBMを備える第2基板とを備え、前記第1基板と前記第2基板とのフリップチップ・ボンディングの際、前記第1基板は前記第1及び第2UBMを接続するソルダ・ボールが一部受容されるように、前記第1UBMが形成された領域に隣接する少なくとも1領域に陥没部が形成される。

【選択図】 図 2 B



【特許請求の範囲】

【請求項 1】

第 1 電極端子及び前記第 1 電極端子の上部の 1 領域に形成されて前記第 1 電極端子と電氣的に接続する第 1 U B M (U n d e r B u m p M e t a l) を備える第 1 基板と、
前記第 1 電極端子に対応する第 2 電極端子及び前記第 2 電極端子の上部の 1 領域に形成されて前記第 2 電極端子と電氣的に接続する第 2 U B M を備える第 2 基板と

を備え、

前記第 1 基板と前記第 2 基板とのフリップチップ・ボンディングの際、前記第 1 基板は前記第 1 及び第 2 U B M を接続するソルダ・ボールが一部受容されるように、前記第 1 U B M が形成された領域に隣接する少なくとも 1 領域に陥没部が形成されることを特徴とするフリップチップ・パッケージ。

10

【請求項 2】

前記第 1 U B M が形成された領域と接する前記陥没部の一側面は、所定の角度で傾斜をなし、

前記第 1 U B M は、前記陥没部の一側面まで延長形成したことを特徴とする請求項 1 に記載のフリップチップ・パッケージ。

【請求項 3】

前記第 1 U B M が形成された領域と接する前記陥没部の一側面は、所定の角度で傾斜をなし、

前記第 1 U B M と所定の間隔で分離され、かつ前記陥没部の一側面に形成されて前記第 1 電極端子と電氣的に接続する第 3 U B M をさらに含むことを特徴とする請求項 1 に記載のフリップチップ・パッケージ。

20

【請求項 4】

第 1 基板の少なくとも 1 つ以上の第 1 領域の周辺に側面が所定の傾斜をなす陥没部が形成されるように前記基板をエッチングするステップと、

前記陥没部が形成された第 1 基板上に第 1 金属膜を形成するステップと、

前記第 1 領域及び前記第 1 領域に接する傾斜面以外に形成された第 1 金属膜を除去して、前記第 1 基板の電極端子と接続する第 1 U B M を形成するステップと、

前記第 1 領域に形成された第 1 U B M 上に導電性のソルダ・ボールを形成するステップと、

30

前記第 1 領域に対応する第 2 基板の第 2 領域上に導電物質を蒸着して、前記第 2 基板の電極端子と接続する第 2 U B M を形成するステップと、

前記第 1 U B M 及び前記ソルダ・ボールが形成された前記第 1 基板と前記第 2 U B M が形成された第 2 基板とを接合するステップと

含むことを特徴とする微細ソルダ・ボール具現のための U B M を利用したフリップチップ・パッケージ方法。

【請求項 5】

前記ソルダ・ボールを形成するステップが、

前記第 1 U B M が形成された第 1 領域以外の領域にフォトレジスト膜を形成するステップと、

40

前記第 1 U B M が形成された第 1 領域に第 2 金属膜を形成するステップと、

前記フォトレジスト層を除去するステップと、

前記第 2 金属膜を所定の温度に加熱してソルダ・ボールを形成するステップと

含むことを特徴とする請求項 4 に記載の微細ソルダ・ボール具現のための U B M を利用したフリップチップ・パッケージ方法。

【請求項 6】

前記ソルダ・ボールを形成するステップが、

前記第 1 U B M が形成された第 1 領域上に所定の温度のソルダ・ボールをドロップ (d r o p p i n g) することを特徴とする請求項 4 に記載の微細ソルダ・ボール具現のための U B M を利用したフリップチップ・パッケージ方法。

50

【請求項 7】

前記第 1 領域の金属膜と前記傾斜面の金属膜とは所定の間隔で分離されることを特徴とする請求項 4 に記載の微細ソルダ・ボール具現のための U B M を利用したフリップチップ・パッケージ方法。

【請求項 8】

第 2 U B M は、前記第 1 U B M に対応するパターン構造で形成されることを特徴とする請求項 7 に記載の微細ソルダ・ボール具現のための U B M を利用したフリップチップ・ボンディング方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、半導体フリップチップ・パッケージ技術、特に微細ソルダ・ボール具現のための U B M 及びこれを利用した半導体フリップチップ・パッケージ方法に関する。

【背景技術】

【0002】

半導体チップの高速化、高集積化したことによって、素子のサイズが微細化され、I/O 数が増加しつつある。このような要求によって、最近半導体チップを最小限の空間上にパッケージングするボール・グリッド・アレイ (Ball Grid Array) パッケージ、チップ・スケール・パッケージなどが登場するようになり、このようなパッケージはワイヤ・ボンディング (wire Bonding)、タブ (TAB、Tape Automated Bonding) 及びフリップチップ・ボンディング (Flip-Chip Bonding) などの多様な電氣的接続方法で実装される。これら電氣的接続方法の中で、高速、高機能、高密度実装に最も効果的な方法はフリップチップ・ボンディングであり、フリップチップ・ボンディングは半導体チップに配置された電極と基板の接続端子を直接接続させる方式である。

20

【0003】

図 1 A 及び図 1 B は、従来のフリップチップ・ボンディング方式によるパッケージを示す図面である。図 1 A に示しているように、基板 10 上の接続端子 (図示せず) 上に接続媒体としてソルダ・バンプ (Solder Bump) 31、32 を蒸着し、リフロー (Reflow) 工程によりソルダ 31、32 の形状を球形にした後、半導体チップパッド 40 を接合させる。

30

【0004】

この時、ソルダ・ボール 31、32 が基板 10 及び半導体チップパッド 40 によく接着できるように、基板 10 及び半導体チップパッド 40 の接着表面に U B M (Under Bump Metal) 21、22、41、42 を形成する。U B M 21、22、41、42 は、基板 10 及び半導体チップパッド 40 の接合領域上に Cr、Au、Ti、Cu などの金属を蒸着またはエッチングなどの方法で形成し、ソルダ・ボール 31、32 のウェット (Wetting) がよくなされるようにし、ソルダ成分が半導体チップ内部に侵入できないように拡散防止の役割をする。

【発明の開示】

40

【発明が解決しようとする課題】

【0005】

ところが、電子製品の小型化によってパッケージのサイズに対する関心が高まって、微細ピッチソルダバンプを形成しながら、パッケージ信頼性に対する問題が生じた。特に、ソルダ・ボール 31、32 上に半導体チップパッド 40 をボンディングする時、基板 10 とパッド 40 とからの圧力により図 2 B に示すように、ソルダ・ボール 31、32 にシア・ストレス (shear stress) が作用するようになる。ソルダ・ボール 31、32 間のピッチは、ソルダ・ボールの大きさ、温度及び印加される力により決定される。従来の技術ではシア・ストレスによりソルダ・ボール 31、32 の左右に広がる形状変形により、ソルダ・ボール間のピッチに限界がある。したがって、微細ピッチを有するパター

50

ンにはその適用が難しい問題点がある。

【0006】

本発明は、上述した問題点を解決するためになされたものであって、その目的は、UBMを平面パターンでない陽刻パターンから構成して、ボンディング時のソルダ・ボールの広がりを減少させて信頼性の高い微細ピッチソルダ・ボールを具現することである。

【課題を解決するための手段】

【0007】

本願第1発明によるフリップチップ・パッケージは、第1電極端子及び前記第1電極端子の上部の1領域に形成されて前記第1電極端子と電氣的に接続する第1UBM(Under Bump Metal)を備える第1基板と、前記第1電極端子に対応する第2電極端子及び前記第2電極端子の上部の1領域に形成されて前記第2電極端子と電氣的に接続する第2UBMを備える第2基板とを備え、前記第1基板と前記第2基板とのフリップチップ・ボンディングの際、前記第1基板は前記第1及び第2UBMを接続するソルダ・ボールが一部受容されるように、前記第1UBMが形成された領域に隣接する少なくとも1領域に陥没部が形成される。

10

【0008】

ソルダ・ボールを所定の温度に維持した状態で、その上に例えば半導体チップパッドを載せると、ソルダ・ボールは力を受けて陥没部に導入されるとともにその状態で冷却されて基板と半導体チップパッドとを接合するようになる。このように、第1及び第2UBMを接続するソルダ・ボールが一部受容する陥没部を形成することで、ソルダ・ボールの広がりを防止することができて、微細ソルダ・ボールの具現を可能にする。また、ソルダ・ボールの材料が周辺素子に流れることを防止できるので、パッケージの信頼性を高めることができる。

20

【0009】

ここで、第1UBMは実施形態例の第1UBM111b、112bに相当し、第2UBMは実施形態例のUBM211及び212に相当する。

本願第2発明は、第1発明において、前記第1UBMが形成された領域と接する前記陥没部の一側面は、所定の角度で傾斜をなし、前記第1UBMは、前記陥没部の一側面まで延長形成されることができる。

【0010】

ここで、所定の角度で傾斜をなし、陥没部の一側面まで延長形成される第1UBMは、実施形態例の第2UBM111a、111c、112a、112cに相当する。

ソルダ・ボールを所定の温度に維持した状態で、その上に半導体チップパッドを載せると、ソルダ・ボールは力を受けた形状で、陥没部の一側面まで延長形成される第1UBMに接触するようになり、その状態で冷却されて基板と半導体チップパッド200を接合するようになる。このように、ソルダ・ボールのボンディング時にソルダ・ボールが受けることになる力を、陥没部の側面に形成された第1UBMの方向に分散させることによって、ソルダ・ボールの広がりを防止することができて、微細ソルダ・ボールの具現を可能にする。また、ソルダ・ボールの材料が周辺素子に流れることを防止できるので、パッケージの信頼性を高めることができる。

30

40

【0011】

本願第3発明は、第1発明において、前記第1UBMが形成された領域と接する前記陥没部の一側面は、所定の角度で傾斜をなし、前記第1UBMと所定の間隔で分離され、かつ前記陥没部の一側面に形成されて前記第1電極端子と電氣的に接続する第3UBMをさらに含むことはできる。

ここで、所定の角度で傾斜をなし、陥没部の一側面まで延長形成される第3UBMは、実施形態例の第2UBM111a、111c、112a、112cに相当する。このように、ソルダバンプが形成される領域である第1UBMとこの領域に隣接した陥没領域の傾斜面との境界部分が分離されるため、ボンディング時のソルダの一部が基板に吸着され、よりソルダ・ボールの材料が周辺素子に流れることを防止できる。

50

【0012】

一方、本願第4発明による微細ソルダ・ボール具現のためのUBMを利用したフリップチップ・パッケージ方法は、第1基板の少なくとも1つ以上の第1領域の周辺に側面が所定の傾斜をなす陥没部が形成されるように前記基板をエッチングするステップと、前記陥没部が形成された第1基板上に第1金属膜を形成するステップと、前記第1領域及び前記第1領域に接する傾斜面以外に形成された第1金属膜を除去して、前記第1基板の電極端子と接続する第1UBMを形成するステップと、前記第1領域に形成された第1UBM上に導電性のソルダ・ボールを形成するステップと、前記第1領域に対応する第2基板の第2領域上に導電物質を蒸着して、前記第2基板の電極端子と接続する第2UBMを形成するステップと、前記第1UBM及び前記ソルダ・ボールが形成された前記第1基板と前記第2UBMが形成された第2基板とを接合するステップとを含む。

10

【0013】

本願第5発明は、第4発明において、前記ソルダ・ボールを形成するステップが、前記第1UBMが形成された第1領域以外の領域にフォトレジスト膜を形成するステップと、前記第1UBMが形成された第1領域に第2金属膜を形成するステップと、前記フォトレジスト層を除去するステップと、前記第2金属膜を所定の温度に加熱してソルダ・ボールを形成するステップと含むことができる。

【0014】

本願第6発明は、第4発明において、前記ソルダ・ボールを形成するステップが、前記第1UBMが形成された第1領域上に所定の温度のソルダ・ボールをドロップ(drop

20

ping)することで具現できる。

本願第7発明は、第4発明において、前記第1領域の金属膜と前記傾斜面の金属膜とは所定の間隔で分離される。

【0015】

本願第8発明は、第7発明において、第2UBMは、前記第1UBMに対応するパターン構造で形成されることができる。

【発明の効果】

【0016】

本発明によれば、フリップチップ・パッケージにおいて、UBMを陽刻パターン構造に構成することによって、微細ソルダ・ボールを具現できるだけでなく、パッケージの信頼性を高めることができる。

30

なお、本発明は、上記の実施の形態に限定されるものではなく、本発明に係る技術的思想から逸脱しない範囲内で様々な変更が可能であり、それらも本発明の技術的範囲に属する。

【課題を解決するための最良の形態】

【0017】

以下では添付した図面を参照して本発明をさらに詳細に説明する。

図2A及び図2Bは、本発明の一実施の形態に係るUBMを利用したフリップチップ・パッケージを示す図面である。図2Aに示しているように、基板100と半導体チップパッド200とをフリップチップ・ボンディングで接合する場合、接合媒介体としてソルダ・ボール133、134を用いる。この場合、これら接合がよくなされるようにし、ソルダ・ボール133、134の広がりを防止するため、ソルダ・ボール133、134と接着される基板100及び半導体チップパッド200との間にUBM111、112、211、212を配置する。

40

【0018】

本発明によるUBM111、112、211、212の構造は、従来の平面パターン構造の問題点を解決しようと陽刻パターンから構成する。基板100上に形成されるUBM111、112、211、212は、ソルダ・ボール133、134が配置される突出部分の第1UBM111b、112bと陥没部の傾斜面に形成される第2UBM111a、111c、112a、112cに分けられる。そして第1及び第2UBMは、互いに所定

50

の間隔で分離形成して基板 100 と半導体チップパッド 200 のボンディングの際、前記分離された部分の基板とソルダ・ボール 133 a、134 a とが接触され得るようにする。

【0019】

半導体チップパッド 200 に形成される UBM 211、212 は、第 1 UBM 111 b、112 b に対応される位置に形成される。すなわち、半導体チップパッド 200 は、UBM 211、212 と第 1 UBM 111 b、112 b とが互いに対向するようにフリップチップ・ボンディングされる。

ソルダ・ボール 133、134 を所定の温度に維持した状態で、その上に半導体チップパッド 200 を載せると、ソルダ・ボール 133、134 は力を受けて図 2 B のような形状で第 2 UBM 111 a、111 c、112 a、112 c に接触するようになり、その状態で冷却されて基板 100 と半導体チップパッド 200 を接合するようになる。このような陽刻パターンの UBM 111、112 は、ソルダ・ボール 133、134 のボンディング時にソルダ・ボール 133、134 が受けることになる力を、側面に形成された第 2 UBM 111 a、111 c、112 a、112 c の方向に分散させることによって、ソルダ・ボール 133、134 の広がりを防止することができて、微細ソルダ・ボールの具現を可能にする。また、ソルダ・ボール 133、134 の材料が周辺素子に流れることを防止できるので、パッケージの信頼性を高めることができる。

10

【0020】

UBM 111、112、211、212 は、Ni または Ni-Cu からなり、その厚さは 0.5 ~ 10 μm である。UBM 111、112、211、212 は、その下部に Ti、Cr または TiW からなり、その厚さが 0.5 ~ 10 μm である接着層及び Au、Pt、Pd または Cu からなり、その厚さが 0.5 ~ 2 μm である酸化防止層を含むことができる。

20

【0021】

図 3 は、本発明の他の一実施の形態による UBM を利用したフリップチップ・パッケージを示す図面である。ここでは、基板 100 に形成される UBM 111、112 だけでなく、半導体チップパッド 200 に形成される UBM 211、212 も陽刻パターン構造を有するように構成する。図 3 に示すように、UBM 211、212 は、ソルダ・ボール 133、134 が配置される半導体チップパッド 200 の突出部上に形成される第 1 UBM 211 b、212 b と半導体チップパッド 200 の陥没傾斜面に形成される第 2 UBM 211 a、211 c、212 a、212 c とに分離される。

30

【0022】

ここでは、基板に半導体チップパッドを接合することを例として説明したが、本発明はこれに限定せず、その他の様々のマイクロ接合工程に適用できる。

図 4 A ないし図 4 I は、図 2 B の UBM を利用したフリップチップ・パッケージのステップ別工程を示す断面図である。

まず、ソルダバンプ 131、132 が形成されるパターンを製作し、そのパターンにしたがって基板 100 をエッチングする工程である。図 4 A にエッチング工程後の基板 100 の構造を示す。ウェットエッチングまたはドライエッチングを利用して、ソルダバンプ 131、132 が形成される領域の周辺を所定の深さ d_3 にエッチングするが、エッチングされた部分の側面は平面に対して概略 54.7 度の角をなすようにする。ここで、 d_1 はソルダバンプ 131、132 の 1 辺の長さであり、 d_2 はソルダ間のピッチ間隔であり、 d_3 は基板 100 がエッチングされる深さで、 d_1 、 d_2 、ソルダバンプ 131、132 の構成材料などにより決定される。

40

【0023】

次の工程は、前記基板 100 上に Ni 及び Cu からなる金属膜を 0.5 ~ 10 μm の厚さに蒸着する工程である (図 4 B)。

次は、ソルダバンプ 131、132 が形成される領域 111 b、112 b とこの領域に隣接した陥没領域の傾斜面 111 a、111 c、112 a、112 c を除外した領域を工

50

ッチングして、UBM 111、112を形成する工程である(図4C)。この場合、ソルダバンプ131、132が形成される領域111b、112bとこの領域に隣接した陥没領域の傾斜面111a、111c、112a、112cとの境界部分もエッチングして、金属膜を除去することが好ましい。それはボンディング時のソルダの一部が基板に吸着されるようにするためである。

【0024】

次は、前記基板100上に所定の厚さにフォトレジスト膜を蒸着し、露光によりソルダバンプ131、132が配置される領域以外のフォトレジスト膜は除去し、余りのフォトレジスト膜121、122、123は残す(図4D)。

次は、ソルダバンプを蒸着してからフォトレジスト膜121、122、123を除去する工程である(図4E、図4F)。ソルダの成分は、一般にセラミック基板の場合には、95%Pb~5%Sn($T_m=315$ 度)を使用し、PCB等の基板では37%Pb~63%Sn($T_m=183$ 度)を使用する。これに限定せず、他の組成比率のPb-Sn、Au-Sn、Ag-Cuなどを用いることができる。そしてソルダバンプ131、132の大きさは、ソルダのピッチ間隔などにより決定される。

【0025】

次は、ソルダバンプ131、132に所定の熱を加えるリフロー(reflow)工程によりソルダ・ボール131a、132aを形成するステップである(図4G)。ソルダ・ボール131a、132aを形成する工程は、上述したように、メッキした後熱処理する方法だけでなく、一般に用いられるソルダ・ボールを付ける方法を使用することができる。

最後の工程で基板100上に半導体チップパッド200を接合部分を合せてボンディングするステップである(図4I)。ここでボンディング前に半導体チップパッド200の接続部位に金属膜からなるUBM211、212を形成する工程を経る。この場合、基板100と半導体チップパッド200による圧力により、ソルダ・ボール131a、132aはシア・ストレスを受けて、陥没部の側面に形成されたUBM111a、111c、112a、112cに接着されることによって、左右方向に及ぼす力がUBM111a、111c、112a、112cが形成された側面に分散されることによって、ソルダ・ボール131a、132aが広がる現象を減少させることができる。

【産業上利用可能性】

【0026】

本発明は、半導体チップを最小限の空間上にパッケージングする半導体フリップチップ・パッケージ工程に適用される。

【図面の簡単な説明】

【0027】

【図1A】従来のUBMを利用したフリップチップ・パッケージを示す図面(1)。

【図1B】従来のUBMを利用したフリップチップ・パッケージを示す図面(2)。

【図2A】本発明の一実施の形態に係るUBMを利用したフリップチップ・パッケージを示す図面(1)。

【図2B】本発明の一実施の形態に係るUBMを利用したフリップチップ・パッケージを示す図面(2)。

【図3】本発明の他の一実施の形態に係るUBMを利用したフリップチップ・パッケージを示す図面。

【図4A】図2BのUBMを利用したフリップチップ・パッケージのステップ別工程を示す断面図(1)。

【図4B】図2BのUBMを利用したフリップチップ・パッケージのステップ別工程を示す断面図(2)。

【図4C】図2BのUBMを利用したフリップチップ・パッケージのステップ別工程を示す断面図(3)。

【図4D】図2BのUBMを利用したフリップチップ・パッケージのステップ別工程を示す断面図(4)。

10

20

30

40

50

【図 4 E】図 2 B の U B M を利用したフリップチップ・パッケージのステップ別工程を示す断面図（ 5 ）。

【図 4 F】図 2 B の U B M を利用したフリップチップ・パッケージのステップ別工程を示す断面図（ 6 ）。

【図 4 G】図 2 B の U B M を利用したフリップチップ・パッケージのステップ別工程を示す断面図（ 7 ）。

【図 4 H】図 2 B の U B M を利用したフリップチップ・パッケージのステップ別工程を示す断面図（ 8 ）。

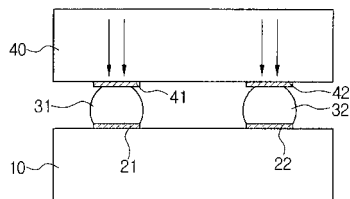
【図 4 I】図 2 B の U B M を利用したフリップチップ・パッケージのステップ別工程を示す断面図（ 9 ）。

【符号の説明】

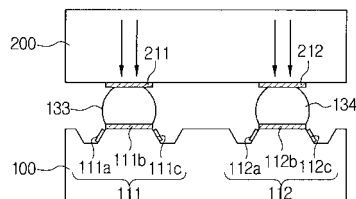
【 0 0 2 8 】

- 1 0 0 基板
- 1 1 1、1 1 2、2 1 1、2 1 2 U B M
- 1 2 1、1 2 2、1 2 3 フォトレジスト膜
- 1 3 1、1 3 2 ソルダパンプ
- 1 3 1 a、1 3 2 a、1 3 3、1 3 4 ソルダ・ボール
- 2 0 0 半導体チップパッド

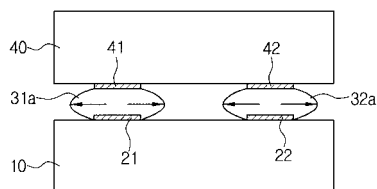
【図 1 A】



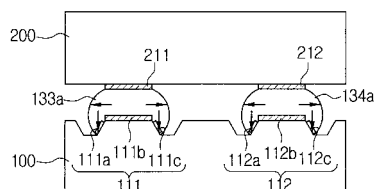
【図 2 A】



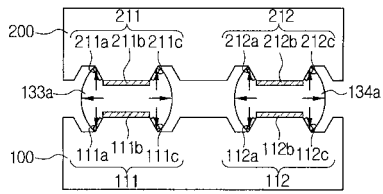
【図 1 B】



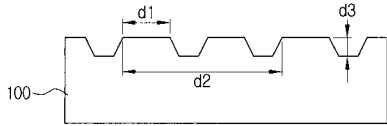
【図 2 B】



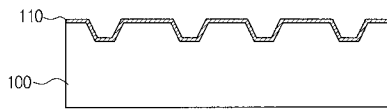
【 図 3 】



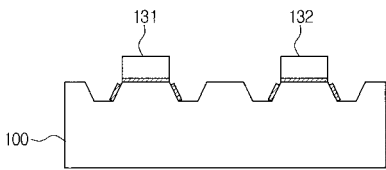
【 図 4 A 】



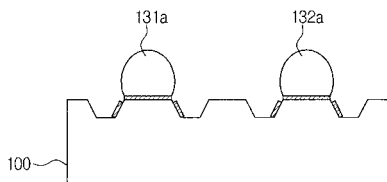
【 図 4 B 】



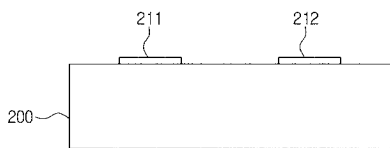
【 図 4 F 】



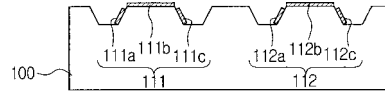
【 図 4 G 】



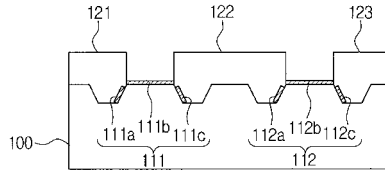
【 図 4 H 】



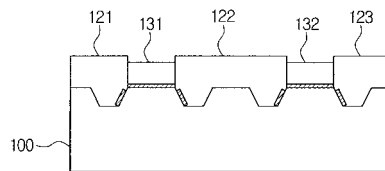
【 図 4 C 】



【 図 4 D 】



【 図 4 E 】



【 図 4 I 】

