

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3929501号
(P3929501)

(45) 発行日 平成19年6月13日(2007.6.13)

(24) 登録日 平成19年3月16日(2007.3.16)

(51) Int.C1.

F 1

HO3M	7/00	(2006.01)	HO3M	7/00
GO9C	5/00	(2006.01)	GO9C	5/00
HO4N	1/387	(2006.01)	HO4N	1/387
HO4N	7/08	(2006.01)	HO4N	7/08
HO4N	7/081	(2006.01)	HO4N	7/13

請求項の数 8 (全 9 頁) 最終頁に続く

(21) 出願番号 特願平10-529180
 (86) (22) 出願日 平成10年1月12日(1998.1.12)
 (65) 公表番号 特表2000-509587(P2000-509587A)
 (43) 公表日 平成12年7月25日(2000.7.25)
 (86) 國際出願番号 PCT/IB1998/000040
 (87) 國際公開番号 WO1998/033324
 (87) 國際公開日 平成10年7月30日(1998.7.30)
 審査請求日 平成17年1月11日(2005.1.11)
 (31) 優先権主張番号 97200197.8
 (32) 優先日 平成9年1月27日(1997.1.27)
 (33) 優先権主張国 歐州特許庁(EP)

(73) 特許権者
 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
 オランダ国 5621 ベーアー アインドーフェン フルーネヴァウツウェッハ
 1
 (74) 代理人 弁理士 杉村 興作
 (74) 代理人 弁理士 杉村 純子
 (74) 代理人 弁理士 德永 博
 (74) 代理人 弁理士 高見 和明

最終頁に続く

(54) 【発明の名称】符号化信号に付加データを埋込む方法および装置

(57) 【特許請求の範囲】

【請求項1】

エンコーダと帰還ループとを含み、信号を所定の予測単ビット符号化処理に従って符号化するステップと、

符号化された信号を付加データに従って修正して前記符号化された信号に付加データを埋込むステップとを具える符号化信号に付加データを埋め込む方法において、

前記符号化された信号を修正するステップは、前記符号化された信号を前記エンコーダから前記帰還ループへ供給する前に実行し、

前記符号化された信号を修正するステップは、前記単ビット符号化信号の選択されたサンプルを反転し、埋込まれたデータが順次の反転サンプル間のサンプル周期の数により表わされることを特徴とする符号化信号に付加データを埋込む方法。

【請求項2】

前記符号化をシグマ・デルタ変調とすることを特徴とする請求項1に記載の符号化信号に付加データを埋込む方法。

【請求項3】

エンコーダと帰還ループとを含み、信号を所定の予測符号化処理に従って符号化するステップと、符号化された信号を前記帰還ループに供給する前に、前記符号化された信号を付加データに従って修正して前記符号化された信号に付加データを埋込むステップとを用いて選択されたサンプルが付加データのサンプルで置換された受信符号化信号から付加データを抽出する方法であって、

エンコーダと帰還ループとを含み、前記受信符号化信号の原信号を該エンコーダに供給するとともに前記受信符号化信号を前記帰還ループに供給して前記原信号を前記所定の予測符号化処理に従って符号化するステップと、

符号化された原信号と前記受信符号化信号とを比較するステップとを具え、該符号化された原信号と前記受信符号化信号との差が前記付加データを表わすことを特徴とする受信符号化信号から付加データを抽出する方法。

【請求項 4】

前記付加データは順次の反転サンプル間のサンプル周期の数によって表わされ、前記反転サンプル間のサンプル周期の数を計数して前記付加データを抽出するステップを具えることを特徴とする請求項 3 に記載の受信符号化信号から付加データを抽出する方法。 10

【請求項 5】

帰還ループを有する予測単ビット符号化エンコーダと、
該エンコーダで符号化された信号を付加データに従って修正して前記符号化された信号に付加データを埋め込む手段と、

を具える符号化信号に付加データを埋め込む装置において、

前記修正された符号化信号を帰還するように前記帰還ループが前記埋込み手段に接続され、前記修正手段が前記単ビット符号化信号の選択されたサンプルを反転するインバータであり、前記埋込まれたデータが順次の反転サンプル間のサンプル周期の数により表わされることを特徴とする符号化信号に付加データを埋込む装置。

【請求項 6】

前記エンコーダがシグマ - デルタ変調器であることを特徴とする請求項 5 に記載の符号化信号に付加データを埋込む装置。 20

【請求項 7】

帰還ループを有する所定の予測符号化処理に従って信号を符号化するステップと、符号化された信号を前記帰還ループに供給する前に、前記符号化された信号を付加データに従って修正して前記符号化された信号に付加データを埋込むステップとを用いて選択されたサンプルが付加データのサンプルで置換された受信符号化信号から付加データを抽出する装置であって、

前記受信符号化信号の原信号を受信し、該原信号を前記所定の予測符号化処理に従って符号化する予測エンコーダとを具え、該予測エンコーダの帰還ループには前記受信符号化信号が供給され、 30

符号化された原信号と前記受信符号化信号とを比較する手段とを具え、該符号化された原信号と前記受信符号化信号との差が前記付加データを表わすことを特徴とする受信符号化信号から付加データを抽出する装置。

【請求項 8】

前記付加データは順次の反転サンプル間のサンプル周期の数によって表わされ、前記反転サンプル間のサンプル周期の数を計数して前記付加データを抽出するカウンタを具えることを特徴とする請求項 7 に記載の受信符号化信号から付加データを抽出する装置。

【発明の詳細な説明】

発明の技術分野

本発明は符号化された信号に付加データを埋込む方法および装置に関するものである。この方法は符号化信号をフィードバックして符号化を制御するステップを含む所定の符号化処理に従って信号を符号化するステップと、符号化された信号を修正して前記付加データを表わすステップとを具える。また、本発明はかかる符号化信号から付加データを抽出する方法および装置に関するものである。 40

発明の背景

オーディオおよびビデオ信号に電子透かしを埋込む必要性が増してきはじめた。この電子透かしとは、マルチメディア資産に、好適には不可視態様で埋込まれた付加データメッセージである。これら電子透かしは、例えば文書および視聴覚プログラムの出典または著作権の状態に関する情報である。これら電子透かしを用いて著作権者の法律的な防御を行ひ

、著作権侵害の探索を行い、知的財産の保護を行うことができる。

上述したようにビデオ信号に電子透かしを付与する既知の方法はF.HartungおよびB.Giros著“生および圧縮ビデオのディジタル電子透かし”SPIE Vol. 2952,pp.205-212に記載されている。この著書では電子透かしは予測符号化（PまたはB）画像のDCT係数を含むMPEG2エンコーダの出力ビット流の選択されたDCT係数を修正することによって達成する。予測エンコーダは符号化処理を制御するフィードバックループを具える。入力信号自体ではなく予測エラー（入力信号と予測信号の差）を符号化する。予測信号は符号化信号を局部的に復号することによって得ることができる。

従来の方法では、電子透かしは慣例の符号化の後に挿入する。斯様にして符号化された信号に電子透かし処理を施し得る可能性は制限される。

10

発明の概要

本発明の目的は、知覚品質に悪影響を殆ど与えることなく符号化信号の多くのビットを変更し得る、符号化されたオーディオまたはビデオ信号に付加データを埋込む方法を提供せんとするにある。

この目的のため、本発明方法は、符号化された信号をフィードバックして符号化を制御するステップを含む所定の符号化処理に従って信号を符号化するステップと、符号化された信号を修正して付加データを表わすステップとを具える符号化された信号に付加データを埋込むに当たり、前記符号化された信号をフィードバックするステップを、前記符号化された信号を修正するステップの後に実行することを特徴とする。符号化された信号を修正するステップはエンコーダのフィードバックループ内で行う。従って、電子透かしを付与するための符号化された信号の修正がフィードバックされ、次の符号化処理で補償される。こうして埋込まれた電子透かしは、受信機において送信機における符号化処理で受けたのと同様に復号化処理を受ける。送信機における補償処理の結果として、受信機は入力信号の充分に良好なレプリカを再生する。信号対雑音比は著しく改善されるか、或は又、多くの電子透かしデータを所定の信号対雑音比で埋込むことができる。

20

本発明は、特に、単ビット符号化信号に付加データを埋込むために特に好適である。単ビット符号化信号は電子透かし処理の影響を受けやすい。エンコーダは各符号化ステップごとに1ビット出力サンプルを発生する。一般に、電子透かしを付与するための符号化信号の出力サンプルの修正は例えばマルチビットサンプルの値を単に変化させる場合よりも一層厳しい。

30

単ビット符号化の例はデルタ変調器、シグマ - デルタ変調器、およびノイズシェーブエンコーダである。また、これらはフィードバックループを有するエンコーダのファミリーに属する。シグマ - デルタ変調は、2822400 Hz (64 * 44100) のサンプリング周波数を用い、115 dB の信号対雑音比を有するデジタルバーサタイルディスク（DVD）のオーディオバージョンに高品質オーディオを記録することを想定している。電子透かしは例えば出力ビット流の選択されたビットをデジタル電子透かしパターンのビットで置換することによって挿入される。この挿入を従来既知のように、即ち、慣例の符号化後に行う場合には、電子透かしビットの挿入は大きな量子化雑音を発生する。例えば、1電子透かしビットによるシグマ - デルタ変調されたオーディオ信号の100ビットごとの1ビット置換によって - 60 dBまでの量子化雑音が発生する。これに対し、本発明によれば量子化雑音を1 dB増大するだけで、シグマ - デルタ変調されたオーディオ信号を100ビット当たり1ビット変化させることができる。これはほぼ28000ビット/秒の電子透かしビットレートに相当する。

40

発明を実施するための最良の形態

図1は本発明による符号化オーディオまたはビデオ信号に付加データを埋込む装置のブロック回路図を示す。本例装置は予測エンコーダ1および修正回路2を具える。予測エンコーダ1は（アナログまたはデジタル）入力信号xを受けるとともに入力信号xから予測信号

\hat{x}

を差引く減算器11を具える。斯くて得た予測エラー信号eを符号化段12に供給する

50

。予測エンコーダはさらに復号化段13、加算器14および遅延器15を含み予測信号 \hat{x} を得るためにフィードバック経路を具える。予測エンコーダ1はデルタ復調器、差分パルス符号変調器または離散余弦変換(DCT)エンコーダのような従来既知の種々の形態のものとすることができます。

修正回路2は符号化予測エラー信号 y を受けるとともに所定の電子透かし w に従ってこの信号を修正するように配列する。この修正回路の例は既知である。前述したHartung等の文献では電子透かし信号 w の 8×8 ブロックにDCTを施し、斯くして得たDCT係数を変換符号化予測エラー信号の選択されたDCT係数に加算する。他の例は、I.J.Cox, J.Kilian, T.LeightonおよびT.Shamoon著“ASecure Imperceptible yet Perceptually Salient, Spread Spectrum Watermark for Multimedia”Conference Record of Southcon 96, 10 6月25-27日, 1996年第192-197頁に記載されている。この文献では、一連の実数をDC係数を除く最高次数の変換係数に加算することによりビデオ信号に電子透かし処理を施すようにしている。

本発明によれば、この修正回路2を符号化段12および復号化段13間に、即ち、予測エンコーダのループ内に配置する。これがため、予測信号

\hat{x}

は無修正符号化信号 y の代わりに修正符号化信号 z から取出す。信号を電子透かし化するステップが符号化信号 y にエラーを導入することと等価であると考えると、その効果は明らかとなる。従来のシステムでは、“エラー”は送信された信号に挿入される。予測符号化の分野で既知のように、かかるエラーは受信機の復号化処理を経て伝搬し、信号品質を著しく劣化する。修正回路によって導入された“エラー”は復号化段13を経て減算器11にフィードバックされ、その結果の予測エラーが次に符号化されてその影響が補償される。従って、所定の信号対雑音比に対する許容“エラーレート”が著しく増大し、および/または知覚品質が著しく改善される。

図1に示すようなエンコーダから符号化された信号を復号化する受信機は一般にエンコーダの予測ループと同一であり、従って個別には示さない。

一層詳細な例を図2につき説明する。図2はアナログまたはPCM符号化オーディオ信号を符号化するデルタ変調器を示す。この回路配置は入力信号 x から予測信号

\hat{x}

を減算する減算器21を具える。予測エラー e を極性検出器22に供給しこれによりサンプリング周波数 f_s により決まる速度で $x >$

\hat{x}

に対し出力サンプル $+1, x <$

\hat{x}

に対し出力サンプル -1 をそれぞれ発生する。フィードバックループは予測信号を得るために復号化フィルタ23(加算器または積分器)を含む。本発明によれば、修正回路24は極性検出器22およびフィルタ23間に接続する。

本例では、修正回路はマルチプレクサとし、これによって、極性検出器の出力の選択されたビット(例えば、100番目のビット毎)を、選択信号 s に応答して電子透かしビットパターン w に置換する。電子透かしを埋込む他の例では符号化信号の選択されたサンプルを反転し、電子透かしデータを順次の反転されたサンプル間のビット周期の数で表わすようにする必要がある。

図3-5は図2に示す装置の作動を説明する種々の信号波形を示す。これらの図では記号30は入力信号 x を示す。

例えば、図3は電子透かし機能のない従来のデルタ変調器の波形を示す。この図3では記号31は予測信号

\hat{x}

または等価的には受信機の出力信号(過剰な高周波成分を除去するための低域通過フィルタ処理は別にすれば)を示す。記号32は慣例のデルタ変調器の出力ビット流を示す。

図4は従来の技術により既知のように符号化信号を電子透かし処理する影響を説明する。

10

20

30

40

50

記号 3 4 は、ビット流 3 2 の 6 番目、16 番目および 26 番目のビット（図 3）をデジタル電子透かしパターン $w = "001"$ にそれぞれ相当する -1、-1 および +1 で置換して得られたビット流を示す。記号 3 3 はこのビット流を受信する受信機の出力信号を示す。この図から明らかなように信号対雑音比が著しく減少することを観察できる。

図 5 は本発明により電子透かしを埋込む効果を示す。記号 3 5 は予測信号 \hat{X}

を示す。記号 3 6 は装置の出力ビット流を示す。図 4 に示す所と同様に、電子透かしビットパターン $w = "001"$ はビット流 3 6 の 6 番目、16 番目および 26 番目のビット位置に収容されるが、今はビット修正を符号化信号のフィードバック前に実行する。埋込まれた電子透かしの最初のビット 5 1 は極性検出器がこのサンプル周期に対して発生するサンプル -1 と相違しない。従って、予測信号レベル 5 4 は図 3 の予測信号レベル 3 7 と同一である。電子透かしの第 2 ビット 5 2 は極性エンコーダが発生するサンプル +1 と相違する。この“誤り”ビットが予測ループを経てフィードバックされるため、予測信号はレベル 5 5 になり、このレベルをデルタ変調器が異なる次のビットを発生することにより補償する。この結果、予測信号 3 5 が数サンプル周期後に再び入力信号と交差するようになる。同様に、第 3 電子透かしビット 5 3 によって装置から +1 サンプルを発生するが、装置は、そうでなければ、このサンプル周期に値 -1 を発生した（極性検出器が実際に発生する）。再び“誤り”予測レベル 5 6 を補償するには数サンプル周期のみが必要となる。また、図 5 の記号 3 5 は受信機の出力信号を示す。波形 3 3 および 3 5 を比較することによって信号対雑音比が充分に改善されたことを示す。

図 6 は本発明によるシグマ - デルタ変調器を示す。シグマ - デルタ変調は D V D のオーディオバージョンに高品質オーディオを記録するものである。このシグマ - デルタ変調は、デルタ変調器の予測ループのフィルタと同一のフィルタによって符号化前に、入力信号 x をフィルタ処理する点でデルタ変調とは相違する。次いで、入力経路およびフィードバック経路のフィルタを符号化ループのフォワード経路の単一フィルタと置換する。従って、図 6 に示すシグマ - デルタ変調器は、フィルタ 2 3 がフィードバック経路からフォワード経路に移動した点で、図 2 に示すデルタ変調器とは相違する。

図 7 は電子透かし機能のない従来のシグマ - デルタ変調器の波形を示す。記号 7 0 は入力信号 x を示し、記号 7 1 は符号化された出力信号を示す。シグマ - デルタ変調器によって、入力信号が大きくなるにつれてより多くの正のサンプルを発生する。記号 7 0 は入力信号 x を示し、記号 7 1 は符号化された出力信号を示す。シグマ - デルタ変調器によって、入力信号が大きくなるにつれてより多くの正のサンプルを発生する。図 7 に示すように、-0.5 V の入力信号は 3 つの -1 V パルスと 1 つの +1 V パルスのシーケンスとして符号化され、0 V の入力信号は -1 V パルスおよび +1 V パルスの交互のシーケンスとして符号化され、+0.5 V の入力信号は 3 つの +1 V パルスと 1 つの -1 V パルスのシーケンスとして符号化される。この信号は、受信したパルスを再成形し低域通過フィルタを通過させることによって受信側で復号化される。図 7 では、ビット流の 13 サンプルを平均化することによって斯かる信号を復調する。記号 7 2 は、平均化処理によって生ずる遅延は別として、再構成された信号を示す。斯くして再構成された信号は入力信号と時間的に整列される。

図 8 は従来技術に従って、即ち、慣例のシグマ - デルタ変調後に符号化信号を電子透かし処理する影響を示す。本例では、慣例のシグマ - デルタ変調器の -1 サンプル 7 3（図 7）は、+1 サンプル 7 4 と置換されている。この置換は符号化処理には影響を与えず、修正されていない符号化出力信号 7 5 の残部はそのままなる。記号 7 6 は受信側の再構成信号を示す。図 7 の再構成された信号 7 2 との差は記号 7 7（図では信号の時間整列により時間的に早い時点）で著しくなり、復号化処理の残部中リップルを生ずるようになる。この場合にも信号対雑音比の大きな減少が観測される。

図 9 は本発明による同一の電子透かしサンプル 7 4 を埋込む処理の影響を示す。本発明によれば、この電子透かし処理の影響は入力側にフィードバックされ、電子透かしの挿入後に入力信号を個別に符号化することにより補償される。本例では再構成信号 7 8 は入力信号

10

20

30

40

50

号に著しく良好に類似している。2822400 (64 * 44100) のサンプリング周波数 f_s で高品質オーディオ信号を符号化する図6に示すシグマ - デルタ変調器の特定の例は 115 dB の信号対雑音比を有する。この場合には、100サンプル当たり1サンプルの置換によって量子化雑音が 1 dB 増大するだけであることが確かめられた。これは 28000 ビット/秒の電子透かしビットレートに相当する。

図10は図2に示すような装置によって発生するデルタ変調された信号から、または図6に示すような装置によって発生するシグマ - デルタ変調されたシグマ - デルタ変調器から埋込み電子透かしを抽出する装置を示す。修正された符号化信号 z は選択信号 s によってクロックされるレジスタ100のデルタ入力端子に供給する。レジスタ100の出力は電子透かしビットパターン w となる。選択信号 s によってビット流のどのビットが電子透かしビットであるかどうかを決める。この選択信号はサンプル周波数 f_s を所定数 N 、例えば、100で分周する分周段101によって発生させる。この信号は送信機における関連する選択信号 s と同期するものとする。この同期化は電子透かし信号 w に所定の同期化ビットパターンを組むことによって達成する。かかる例では、同期検出器102によってこのパターンを検出し、同期パターンが検出されるまで駆動段101の位相を変化させるようする。

図11は原入力信号 x を受信側で使用可能である場合に使用することができる埋込み電子透かしを抽出する装置を示す。本例装置は図1に示す関連送信機と同一のエンコーダ1を具える。しかし、フィードバックループは電子透かしの付された信号 z を受信する。従つて、再構成された予測信号

\hat{x}

10

は送信側で発生した信号と同一である。局部的に符号化された信号 y と受信した信号 z を抽出回路3に供給し、この抽出回路は図1の修正回路2と反対の動作を行う。例えば、電子透かし信号がMPEGエンコーダのDCT係数に加算された実数のシーケンスである場合には、抽出回路を減算器とする。

図12は(シグマ -)デルタ変調信号から電子透かしを抽出する特定の例を示す。図12において、記号21 - 23は図2に示す所と同一のデルタ変調器を構成する。抽出回路3は排他的ORゲート301を具え、これによって電子透かし信号 z のビットまたは符号化信号 y の関連するビットが等しいかどうかを決める。これらビットが等しくない場合には電子透かし信号 z が反転ビットを桁上げするビット周期を検出する。検出された信号はカウンタ302に供給され、このカウンタはサンプル周波数 f_s でクロックされ、2つの連続する反転ビット間のビット周期の数が第1の所定数(例えば、75)である場合には2進数“0”を発生するとともにビット周期の数が第2の所定数(例えば、125)である場合には2進数“1”を発生する。

30

図13はこの例の動作を説明するための信号波形を示す。記号130は原入力信号 x を示し、記号131は受信した電子透かし信号 z を示し、記号132は電子透かし信号を復号化することにより得られる予測信号

\hat{x}

20

を示す。記号133は局部極性検出器22(図12)の出力信号を示す。図から明らかに、局部極性検出器によって、受信した信号 z が +1 となる箇所(記号135)で出力 -1 (記号134)を発生する。この不一致を排他的ORゲート301(図12)により検出する。同様に、排他的ORゲートによって電子透かしビットの発生箇所136および137を検出する。カウンタ302(図12)によって検出された電子透かしビット間のビット周期の数を計数する。本例では、15ビット周期の距離で電子透かしパターンの“0”を表わし、7ビット周期の距離で“1”を表わす。

40

要するに、フィードバックループを有するエンコーダ、例えば、シグマ - デルタ変調器(21、22、23)によって符号化された信号に電子透かしを埋込む方法を述べる。デジタル電子透かしパターン(w)は、電子透かしパターンのサンプルにより符号化信号(y)の選択されたサンプルを修正(例えば、100番目のビット毎に置換)することによって信号(z)に埋込む。サンプルを修正する回路(24)はエンコーダのフィードバッ

50

クループ内に位置させる。これがため、電子透かしの影響は次の符号化ステップで補償され、信号対雑音比はわずかに影響を受けるだけとなる。

【図面の簡単な説明】

図1は本発明による符号化オーディオまたはビデオ信号に付加データを埋込む装置を示すブロック回路図、

図2は本発明によるデルタ変調されたオーディオ信号に付加データを埋込む装置を示すブロック回路図、

図3-5は図2に示す本発明装置の作動を説明するための特性図、

図6は本発明によるシグマ-デルタ変調されたオーディオ信号に付加データを埋込む装置を示すブロック回路図、

10

図7-9は図6に示す本発明装置の作動を説明するための特性図、

図10は図2または図6に示す装置によって符号化された信号から埋込まれた電子透かしを抽出する装置を示すブロック回路図、

図11は図1に示す装置によって符号化された信号から埋込まれた電子透かしを抽出する装置を示すブロック回路図、

図12は(シグマ-)デルタ変調された信号電子透かしを抽出する他の例を示すブロック回路図、

図13は図6に示す例の作動を説明するための特性図である。

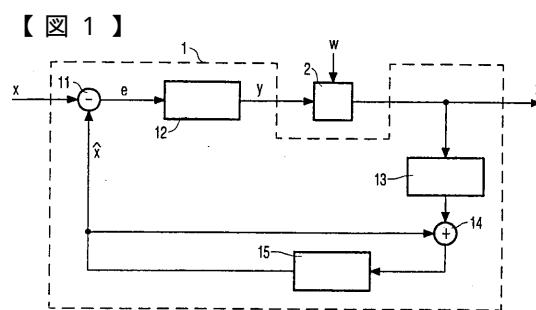


FIG. 1

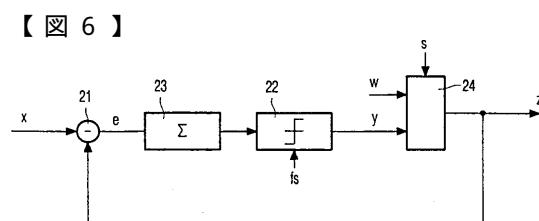


FIG. 6

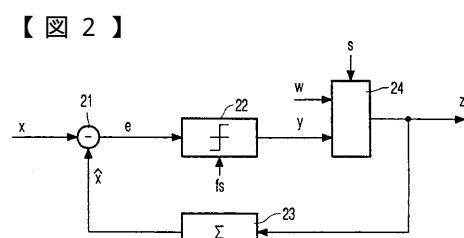


FIG. 2

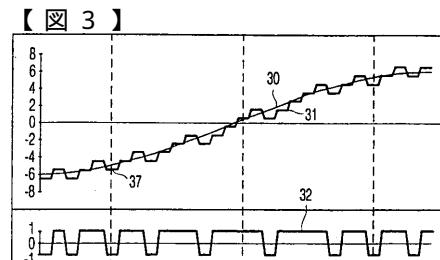


FIG. 3

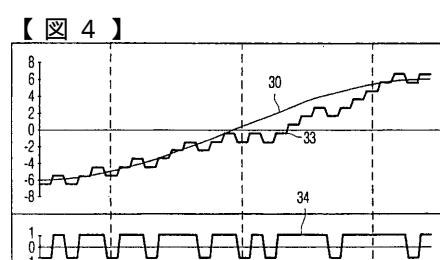


FIG. 4

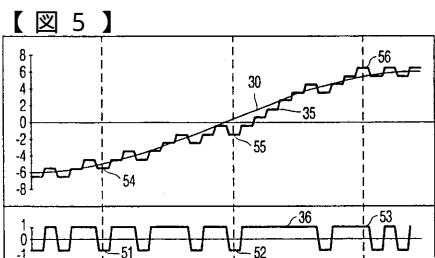


FIG. 5

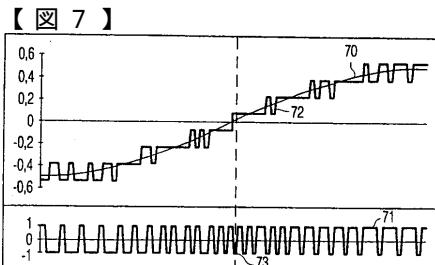


FIG. 7

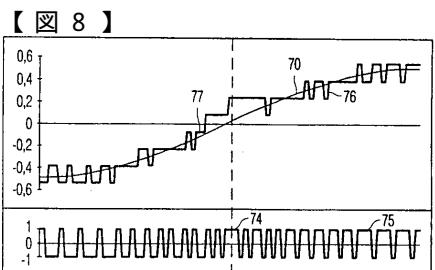


FIG. 8

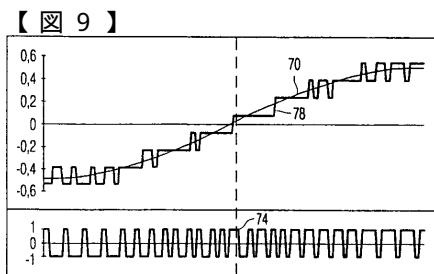


FIG. 9

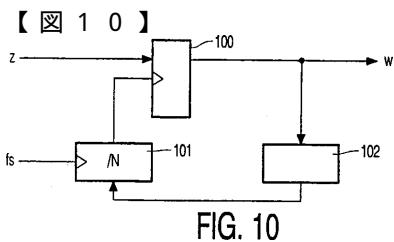


FIG. 10

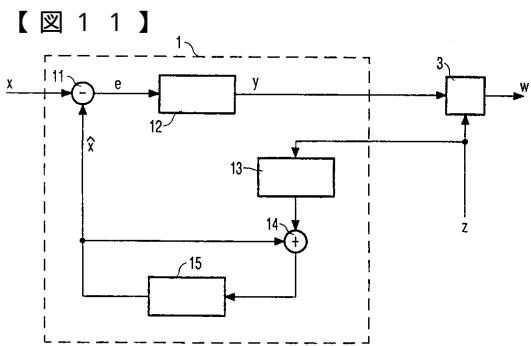


FIG. 11

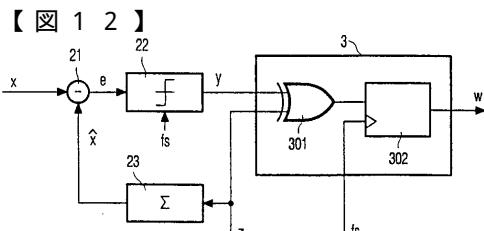


FIG. 12

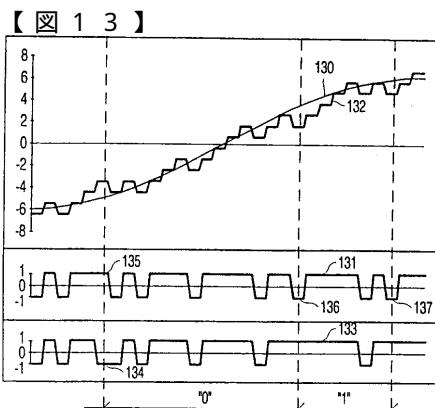


FIG. 13

フロントページの続き

(51) Int.CI.
H04N 7/26 (2006.01)

F I

(74)代理人

弁理士 梅本 政夫

(72)発明者 ブリューケルス アルフォンス アントニウス マリア ランベルタス
オランダ国 5656 アーアー アンドーフェン プロフ ホルストラーン 6
(72)発明者 デポフェレ ヘールト フロリモンド ヘラルド
オランダ国 5656 アーアー アンドーフェン プロフ ホルストラーン 6
(72)発明者 ノーイテン ペトルス アントニウス コルネリス マリア
オランダ国 5656 アーアー アンドーフェン プロフ ホルストラーン 6
(72)発明者 オーメン アーノルダス ウエルネル ヨハネス
オランダ国 5656 アーアー アンドーフェン プロフ ホルストラーン 6

審査官 高野 洋

(56)参考文献 国際公開第95/018523 (WO, A1)
特開平09-146592 (JP, A)
特開平09-200057 (JP, A)
特表2000-513167 (JP, A)

(58)調査した分野(Int.CI., DB名)

H03M 7/00
G09C 5/00
H04N 1/387
H04N 7/08
H04N 7/081
H04N 7/26