(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 8 月 21 日(21.08.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/126084 A1

(51) 国際特許分類:
H01G 4/12 (2006.01) *H01G 4/30* (2006.01)

(21) 国際出願番号: PCT/JP2014/053145

(22) 国際出願日: 2014 年 2 月 12 日(12.02.2014)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2013-028821 2013 年 2 月 18 日(18.02.2013) JP
特願 2013-268352 2013 年 12 月 26 日(26.12.2013) JP

(71) 出願人: 太陽誘電株式会社(TAIYO YUDEN CO., LTD.) [JP/JP]; 〒1100005 東京都台東区上野６丁目１６番２０号 Tokyo (JP).

(72) 発明者: 石川 和也 (ISHIKAWA Kazuya); 〒1100005 東京都台東区上野６丁目１６番２０号 太陽誘電株式会社内 Tokyo (JP). 佐々木 信弘 (SASAKI Nobuhiro); 〒1100005 東京都台東区上野６丁目１６番２０号 太陽誘電株式会社内 Tokyo (JP). 石原 秀男 (ISHIHARA Hideo); 〒1100005 東京都台東区上野６丁目１６番２０号 太陽誘電株式会社内 Tokyo (JP). 芳賀 勝之助 (HAGA Katsunosuke); 〒1100005 東京都台東区上野６丁目１６番２０号 太陽誘電株式会社内 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

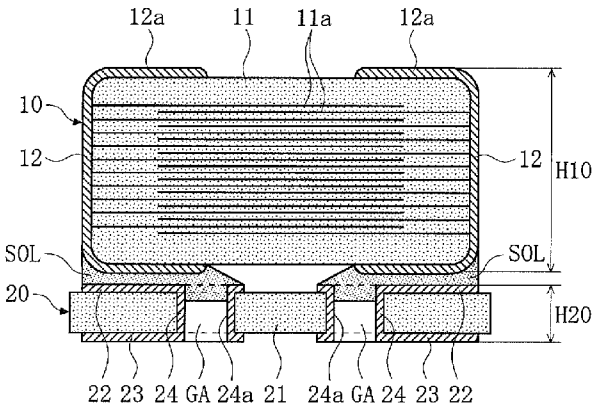
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) **Title**: MULTILAYER CERAMIC CAPACITOR WITH INTERPOSER, AND INTERPOSER FOR MULTILAYER CERAMIC CAPACITOR

(54) 発明の名称 : インターポーザ付き積層セラミックコンデンサと、積層セラミックコンデンサ用インターポーザ

[図5]



(57) **Abstract**: [Problem] To provide a multilayer ceramic capacitor with an interposer that is capable of suppressing a noise associated with an electrostriction phenomenon. [Solution] A multilayer ceramic capacitor with an interposer is equipped with: an interposer (20) equipped with an insulated substrate (21), two first conductor pads (22), two second conductor pads (23), and two conductor vias (24) that connect the first conductor pads (22) with the second conductor pads (23); and a multilayer ceramic capacitor (10) having external electrodes (12) that are connected via solder (SOL) to the first conductor pads (22) of the interposer (20). Each conductor via (24) of the interposer (20) has a through hole (24a) therein, and a gap (GA) not filled with solder (SOL) is formed on the second conductor pad (23) side of the respective through hole (24a).

(57) 要約:

[続葉有]

WO 2014/126084 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

【課題】電歪現象に伴う音鳴きを抑制できるインターポーザ付き積層セラミックコンデンサを提供する。【解決手段】インターポーザ付き積層セラミックコンデンサは、絶縁基板２１、２つの第１導体パッド２２、２つの第２導体パッド２３、及び各第１導体パッド２２と各第２導体パッド２３を接続する２つの導体ビア２４を備えたインターポーザ２０と、インターポーザ２０の各第１導体パッド２２に各外部電極１２がハンダＳＯＬを介してそれぞれ接合された積層セラミックコンデンサ１０を具備している。インターポーザ２０の各導体ビア２４は各々の内側に貫通孔２４ａを有していて、各貫通孔２４における第２導体パッド２３側には前記ハンダＳＯＬが充填されていない空隙ＧＡが存在している。

明　細　書

発明の名称 ：

インターポーザ付き積層セラミックコンデンサと、積層セラミックコンデンサ用インターポーザ

技術分野

[0001] 本発明は、積層セラミックコンデンサにインターポーザが取り付けられたインターポーザ付き積層セラミックコンデンサと、積層セラミックコンデンサを基板等に実装する際に用いられる積層セラミックコンデンサ用インターポーザに関する。

背景技術

[0002] 図１は従来のインターポーザ付き積層セラミックコンデンサの上面図、図２は図１に示したインターポーザ付き積層セラミックコンデンサの一部破断の側面図、図３は図１及び図２に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す一部破断の側面図である。

[0003] 尚、本欄の説明では、記述の便宜上、インターポーザ付き積層セラミックコンデンサを単にインターポーザ付きコンデンサと言い、積層セラミックコンデンサを単にコンデンサと言う。また、図１及び図２における左右方向寸法を長さと言い、図１における上下方向寸法を幅と言い、図２における上下方向寸法を高さと言う。

[0004] 図１及び図２に示したインターポーザ付きコンデンサは、コンデンサ１００とインターポーザ２００と両者を接合するハンダＳＯＬとから成る（例えば、下記特許文献１を参照）。

[0005] コンデンサ１００は、図１及び図２に示したように、複数の内部電極層（図示省略）をその高さ方向に相互非接触で内蔵した略直方体形状の誘電体チップ１０１と、誘電体チップ１０１の相対する端面（長さ方向端面）及び該端面と隣接する４側面の一部を覆うように設けられ、且つ、４側面の一部を覆う部分が４つの略矩形状側面を有する２つの外部電極１０２を備え、複数の

内部電極層の一部（例えば上から奇数番目）の端が２つの外部電極１０２の一方に接続され、且つ、他部（例えば上から偶数番目）の端が２つの外部電極１０２の他方に接続された構造を有している。

[0006] 一方、インターポーザ２００は、図１及び図２に示したように、略矩形板状の絶縁基板２０１と、絶縁基板２０１の厚さ方向の一面（上面）に前記２つの外部電極１０２それぞれの１つの略矩形状側面と向き合うように設けられた略矩形状の２つの第１導体パッド２０２と、絶縁基板２０１の厚さ方向の他面（下面）に２つの第１導体パッド２０２それぞれと向き合うように設けられた略矩形状の２つの第２導体パッド２０３と、絶縁基板２０１の長さ方向端面それぞれに設けられた略半円筒状の２つの接続導体２０４を備え、２つの第１導体パッド２０２の一方と２つの第２導体パッド２０３の一方が２つの接続導体２０４の一方を介して接続され、且つ、２つの第１導体パッド２０２の他方と２つの第２導体パッド２０３の他方が２つの接続導体２０４の他方を介して接続された構造を有している。２つの接続導体２０４は略半円筒状であるため、各々の内側にはインターポーザ２００の高さ方向に延びる凹部２０５が存在する。

[0007] 図２から分かるように、インターポーザ２００の２つの第１導体パッド２０２それぞれの表面（上面）には、コンデンサ１００の２つの外部電極１０２それぞれの１つの略矩形状側面（下面）がハンダＳＯＬを介して接合されている。

[0008] 図１及び図２に示したインターポーザ付きコンデンサを基板３００に実装するときには、基板本体３０１の表面（上面）に設けられた２つの導体パッド３０２それぞれの表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各第２導体パッド２０３の表面（下面）が接するようにインターポーザ付きコンデンサコンデンサを搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各第２導体パッド２０３をハンダＳＯＬを介して基板３００の各導体パッド３０２に接合する（図３を参照）。因みに、基板３００の各導体パッド３０２は、各第

２導体パッド２０３よりも僅かに大きな略矩形状輪郭を有している。

[0009] 図１及び図２に示したインターポーザ付きコンデンサは、インターポーザ２００の絶縁基板２０１の長さ方向端面それぞれに略半円筒状の２つの接続導体２０４が在り、各接続導体２０４の内側にインターポーザ２００の高さ方向に延びる凹部２０５が在るため、図３に示したように、前記熱処理時にクリームハンダ並びにインターポーザ付きコンデンサのハンダＳＯＬが溶融すると、溶融ハンダが各凹部２０５を通じてコンデンサ１００の各外部電極１０２の端面に濡れ上がり、基板３００の各導体パッド３０２の表面からコンデンサ１００の各外部電極１０２の端面に至るフィレットＳＯＬａが形成される。

[0010] ところで、図３に示した実装状態においてコンデンサ１００への電圧印加、特に交流電圧印加によって誘電体チップ１０１に電歪現象（誘電体チップ１０１の長さの減少及び高さの増加（矢印を参照）とその復元の繰り返し）を生じたときに、この電歪現象に伴う反りとその復元が基板２０１に生じて振動が発生し、この振動によって所謂音鳴きが発生することがある。特に、図３に示したようなフィレットＳＯＬａが形成されている場合には、このフィレットＳＯＬａに基づく引張力（太線矢印を参照）が基板３００に作用するために、基板３００の反りが増加して前記音鳴きが発生し易くなる。

先行技術文献

特許文献

[0011] 特許文献1：特開２０１２－２０４５７２号公報

発明の概要

発明が解決しようとする課題

[0012] 本発明の目的は、電歪現象に伴う音鳴きを抑制できるインターポーザ付き積層セラミックコンデンサと積層セラミックコンデンサ用インターポーザを提供することにある。

課題を解決するための手段

[0013] 前記目的を達成するため、本発明のインターポーザ付き積層セラミックコンデンサは、積層セラミックコンデンサにインターポーザが取り付けられたインターポーザ付き積層セラミックコンデンサであって、（１）前記積層セラミックコンデンサは、複数の内部電極層を相互非接触で内蔵した略直方体形状の誘電体チップと、前記誘電体チップの相対する端面及び該端面と隣接する４側面の一部を覆うように設けられ、且つ、前記４側面の一部を覆う部分が４つの略矩形状側面を有する２つの外部電極を備え、前記複数の内部電極層の一部の端が前記２つの外部電極の一方に接続され、且つ、他部の端が前記２つの外部電極の他方に接続された構造を有しており、（２）前記インターポーザは、略矩形板状の絶縁基板と、前記絶縁基板の厚さ方向の一面に前記２つの外部電極それぞれの１つの略矩形状側面と向き合うように設けられた略矩形状の２つの第１導体パッドと、前記絶縁基板の厚さ方向の他面に前記２つの第１導体パッドそれぞれと向き合うように設けられた２つの第２導体パッドと、前記２つの第１導体パッドの一方の外縁と前記２つの第２導体パッドの一方の外縁よりも内側において前記絶縁基板にその厚さ方向を貫通するように設けられた１つ以上の一方側の導体ビア、並びに、前記２つの第１導体パッドの他方の外縁と前記２つの第２導体パッドの他方の外縁よりも内側において前記絶縁基板にその厚さ方向を貫通するように設けられた１つ以上の他方側の導体ビアを備え、前記２つの第１導体パッドの一方と前記２つの第２導体パッドの一方が前記１つ以上の一方側の導体ビアを介して接続され、且つ、前記２つの第１導体パッドの他方と前記２つの第２導体パッドの他方が前記１つ以上の他方側の導体ビアを介して接続された構造を有しており、（３）前記インターポーザの前記２つの第１導体パッドそれぞれの表面には前記積層セラミックコンデンサの前記２つの外部電極それぞれの１つの略矩形状側面がハンダを介して接合されており、（４）前記１つ以上の一方側の導体ビアは前記２つの第１導体パッドの一方の表面と前記２つの第２導体パッドの一方の表面で開口する貫通孔を内側に有し、且つ、前記１つ以上の他方側の導体ビアは前記２つの第１導体パッドの他方の表面と前記２つ

の第２導体パッドの他方の表面で開口する貫通孔を内側に有しており、（５）前記１つ以上の一方側の導体ビアの貫通孔における前記２つの第２導体パッドの一方の表面側と、前記１つ以上の他方側の導体ビアの貫通孔における前記２つの第２導体パッドの他方の表面側には、前記ハンダが充填されていない空隙が存在している。

[0014] 一方、本発明のインターポーザは、積層セラミックコンデンサを基板等に実装する際に用いられる積層セラミックコンデンサ用インターポーザであって、（１）前記積層セラミックコンデンサは、複数の内部電極層を相互非接触で内蔵した略直方体形状の誘電体チップと、前記誘電体チップの相対する端面及び該端面と隣接する４側面の一部を覆うように設けられ、且つ、前記４側面の一部を覆う部分が４つの略矩形状側面を有する２つの外部電極を備え、前記複数の内部電極層の一部の端が前記２つの外部電極の一方に接続され、且つ、他部の端が前記２つの外部電極の他方に接続された構造を有しており、（２）前記インターポーザは、略矩形板状の絶縁基板と、前記絶縁基板の厚さ方向の一面に前記２つの外部電極それぞれの１つの略矩形状側面と向き合うように設けられた略矩形状の２つの第１導体パッドと、前記絶縁基板の厚さ方向の他面に前記２つの第１導体パッドそれぞれと向き合うように設けられた２つの第２導体パッドと、前記２つの第１導体パッドの一方の外縁と前記２つの第２導体パッドの一方の外縁よりも内側において前記絶縁基板にその厚さ方向を貫通するように設けられた１つ以上の一方側の導体ビア、並びに、前記２つの第１導体パッドの他方の外縁と前記２つの第２導体パッドの他方の外縁よりも内側において前記絶縁基板にその厚さ方向を貫通するように設けられた１つ以上の他方側の導体ビアを備え、前記２つの第１導体パッドの一方と前記２つの第２導体パッドの一方が前記１つ以上の一方側の導体ビアを介して接続され、且つ、前記２つの第１導体パッドの他方と前記２つの第２導体パッドの他方が前記１つ以上の他方側の導体ビアを介して接続された構造を有しており、（３）前記インターポーザの前記２つの第１導体パッドは前記積層セラミックコンデンサの前記２つの外部電極それぞれの

１つの略矩形状側面をハンダを介して接合するためのものであり、（４）前記１つ以上の一方側の導体ビアは前記２つの第１導体パッドの一方の表面と前記２つの第２導体パッドの一方の表面で開口する貫通孔を内側に有し、且つ、前記インターポーザの前記１つ以上の他方側の導体ビアは前記２つの第１導体パッドの他方の表面と前記２つの第２導体パッドの他方の表面で開口する貫通孔を内側に有している。

発明の効果

[0015] 本発明によれば、電歪現象に伴う音鳴きを抑制できるインターポーザ付き積層セラミックコンデンサと積層セラミックコンデンサ用インターポーザを提供することができる。

[0016] 本発明の前記目的及び他の目的と、各目的に応じた特徴と効果は、以下の説明と添付図面によって明らかとなる。

図面の簡単な説明

[0017] [図1]図１は従来のインターポーザ付き積層セラミックコンデンサの上面図である。

[図2]図２は図１に示したインターポーザ付き積層セラミックコンデンサの一部破断の側面図である。

[図3]図３は図１及び図２に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す一部破断の側面図である。

[図4]図４は本発明の第１実施形態であるインターポーザ付き積層セラミックコンデンサの上面図である。

[図5]図５は図４に示したインターポーザ付き積層セラミックコンデンサの縦断面図である。

[図6]図６（Ａ）は図４及び図５に示したインターポーザの上面図、図６（Ｂ）は図４及び図５に示したインターポーザの下面図である。

[図7]図７は図４及び図５に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す上面図である。

[図8]図８は図４及び図５に示したインターポーザ付き積層セラミックコンデ

ンサを基板に実装した状態を示す縦断面図である。

[図9]図９は本発明の第２実施形態であるインターポーザ付き積層セラミックコンデンサの縦断面図である。

[図10]図１０は図９に示したインターポーザの上面図である。

[図11]図１１は図９に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す縦断面図である。

[図12]図１２は本発明の第３実施形態であるインターポーザ付き積層セラミックコンデンサの縦断面図である。

[図13]図１３（Ａ）は図１２に示したインターポーザの上面図、図１３（Ｂ）は図１２に示したインターポーザの下面図である。

[図14]図１４は図１２に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す縦断面図である。

[図15]図１５は本発明の第４実施形態であるインターポーザ付き積層セラミックコンデンサの縦断面図である。

[図16]図１６（Ａ）は図１５に示したインターポーザの上面図、図１６（Ｂ）は図１５に示したインターポーザの下面図である。

[図17]図１７は図１５に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す縦断面図である。

[図18]図１８は本発明の第５実施形態であるインターポーザ付き積層セラミックコンデンサの縦断面図である。

[図19]図１９（Ａ）は図１８に示したインターポーザの上面図、図１９（Ｂ）は図１８に示したインターポーザの下面図である。

[図20]図２０は図１８に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す縦断面図である。

[図21]図２１（Ａ）及び図２１（Ｂ）はインターポーザの他の実施形態を示すインターポーザ付き積層セラミックコンデンサの縦断面図である。

発明を実施するための形態

[0018] ［第１実施形態（図４～図８）］　図４は本発明の第１実施形態であるイン

ターポーザ付き積層セラミックコンデンサの上面図、図５は図４に示したインターポーザ付き積層セラミックコンデンサの縦断面図、図６（Ａ）は図４及び図５に示したインターポーザの上面図、図６（Ｂ）は図４及び図５に示したインターポーザの下面図、図７は図４及び図５に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す上面図、図８は図４及び図５に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す縦断面図である。

[0019] 尚、本欄の説明では、記述の便宜上、インターポーザ付き積層セラミックコンデンサを単にインターポーザ付きコンデンサと言い、積層セラミックコンデンサを単にコンデンサと言う。また、図４及び図５における左右方向寸法を長さと言い、図４における上下方向寸法を幅と言い、図５における上下方向寸法を高さと言う。

[0020] 図４及び図５に示したインターポーザ付きコンデンサは、コンデンサ１０とインターポーザ２０と両者を接合するハンダＳＯＬとから成る。

[0021] コンデンサ１０は、図４及び図５に示したように、複数（図５では計２０）の内部電極層１１ａをその高さ方向に相互非接触で内蔵した略直方体形状の誘電体チップ１１と、誘電体チップ１１の相対する端面（長さ方向端面）及び該端面と隣接する４側面の一部を覆うように設けられ、且つ、４側面の一部を覆う部分（側面部１２ａ）が４つの略矩形状側面を有する２つの外部電極１２を備え、複数の内部電極層１１ａの一部（上から奇数番目）の端が２つの外部電極１２の一方（左側）に接続され、且つ、他部（上から偶数番目）の端が２つの外部電極１２の他方（右側）に接続された構造を有している。図５には、図示の便宜上、内部電極層１１ａの総数を２０としてあるが、実際のコンデンサ１０における内部電極層１１ａの総数は１００以上である。このコンデンサ１０は全体として長さ＞幅＝高さの基準寸法を有する略直方体形状を成している。

[0022] 誘電体チップ１１はチタン酸バリウム、チタン酸ストロンチウム、チタン酸カルシウム、チタン酸マグネシウム、ジルコン酸カルシウム、チタン酸ジル

コン酸カルシウム、ジルコン酸バリウム、酸化チタン等の誘電体セラミックス、好ましくはε＞１０００又はクラス２（高誘電率系）の誘電体セラミックスから成り、内部電極層１１ａの間それぞれに存在する層状部分は略同じ厚さを有している。各内部電極層１１ａはニッケル、銅、パラジウム、白金、銀、金、これらの合金等の金属から成り、略同じ厚さ及び上面視形状（略矩形）を有している。各外部電極１２は、誘電体チップ１１に密着した下地層と下地層の表面に形成された表面層との２層構造、或いは、下地層と表面層との間に少なくとも１つの中間層を有する多層構造を有しており、下地層はニッケル、銅、パラジウム、白金、銀、金、これらの合金等の金属から成り、表面層はスズ、パラジウム、金、亜鉛等の金属から成り、中間層は白金、パラジウム、金、銅、ニッケル等の金属から成る。

[0023] 一方、インターポーザ２０は、図４～図６に示したように、略矩形板状の絶縁基板２１と、絶縁基板２１の厚さ方向の一面（上面）に前記２つの外部電極１２それぞれの１つの略矩形状側面と向き合うように設けられた略矩形状の２つの第１導体パッド２２と、絶縁基板２１の厚さ方向の他面（下面）に２つの第１導体パッド２２それぞれと向き合うように設けられた略矩形状の２つの第２導体パッド２３と、２つの第１導体パッド２２の一方（左側）の外縁と２つの第２導体パッド２３の一方（左側）の外縁よりも内側において絶縁基板２１にその厚さ方向を貫通するように設けられた１つの一方側の導体ビア２４、並びに、２つの第１導体パッド２３の他方（右側）の外縁と２つの第２導体パッドの他方（右側）の外縁よりも内側において前記絶縁基板にその厚さ方向を貫通するように設けられた１つの他方側の導体ビア２４を備え、２つの第１導体パッド２２の一方と前記２つの第２導体パッド２３の一方が１つの一方側の導体ビア２４を介して接続され、且つ、２つの第１導体パッド２２の他方と２つの第２導体パッド２３の他方が１つの他方側の導体ビア２４を介して接続された構造を有している。

[0024] 各導体ビア２４は略円筒状を成しており、一方側の導体ビア２４は２つの第１導体パッド２２の一方（左側）の表面（上面）と２つの第２導体パッド２

３の一方（左側）の表面（下面）で開口する略円柱状の貫通孔２４ａを内側に有し、且つ、他方側の導体ビア２４は２つの第１導体パッド２２の他方（右側）の表面（上面）と２つの第２導体パッド２３の他方（右側）の表面（下面）で開口する略円柱状の貫通孔２４ａを内側に有している。因みに、各第１導体パッド２２に略半円形の張り出し部２２ａが設けられ、且つ、各第２導体パッド２３に略半円形の張り出し部２３ａが設けられているのは、各第１導体パッド２２の面積及び各第２導体パッド２３の面積を極力増加させずに、各導体ビア２４を絶縁基板２１の長さ方向中央に近づけて配置するための工夫である。このインターポーザ２０は全体として長さ＞幅＞高さの基準寸法を有する略矩形板状を成している。

[0025] 絶縁基板２１は二酸化ケイ素、酸化アルミニウム、窒化ケイ素等のセラミックス、或いは、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ユリア樹脂、メラミン樹脂、不飽和ポリエステル樹脂、ビスマレイミド樹脂、ポリウレタン樹脂、ジアリルフタレート樹脂、シリコーン樹脂、シアネート樹脂等の熱硬化性プラスチック又はこれらに補強フィラーを含有した熱硬化性プラスチックから成る。各第１導体パッド２２、各第２導体パッド２３及び各導体ビア２４はニッケル、銅、パラジウム、白金、銀、金、これらの合金等の金属から成り、各第１導体パッド２２と各第２導体パッド２３は略同じ厚さを有している。

[0026] 図５から分かるように、インターポーザ２０の２つの第１導体パッド２２それぞれの表面（上面）には、コンデンサ１０の２つの外部電極１２それぞれの一方の１つの略矩形状側面（下面）がハンダＳＯＬを介して接合されている。また、インターポーザ２０の各導体ビア２４の貫通孔２４ａにおける各第１導体パッド２２の表面側（上面側）にはハンダＳＯＬが充填されており、各導体ビア２４の貫通孔２４ａにおける第２導体パッド２３の表面側（下面側）にはハンダＳＯＬが充填されていない空隙ＧＡが存在している。図５には各貫通孔２４ａの全体積に対して空隙ＧＡが占める割合を略７０％としたものを示してあるが、該割合は各貫通孔２４ａにおける各第１導体パッド

２２の表面側（上面側）に充填されるハンダＳＯＬの量に応じて変化する。この点については後に説明する。

[0027] ここで、コンデンサ１０及びインターポーザ２０の寸法及び両者の寸法関係について説明する。

[0028] 図４及び図５におけるＤ１０は２つの外部電極１２の端面間距離（コンデンサ１０の長さに相当、後記絶縁基板２１の長さＬ２１を規定する方向の距離）を示し、Ｗ１２は各外部電極１２の幅（コンデンサ１０の幅に相当）を示し、Ｈ１０はコンデンサ１０の高さを示し、Ｌ１２ａは各外部電極１２の側面部１２ａの長さを示す。一方、図５及び図６におけるＬ２１は絶縁基板２１の長さ（インターポーザ２０の長さに相当）を示し、Ｗ２１は絶縁基板２１の幅（インターポーザ２０の幅に相当）を示し、Ｈ２０はインターポーザ２０の高さを示し、Ｌ２２は各第１導体パッド２２の長さ（張り出し部２２ａは含まない）を示し、Ｗ２２は各第１導体パッド２２の幅を示し、Ｄ２２は２つの第１導体パッド２２の最大外側端間距離を示し、Ｌ２３は各第２導体パッド２３の長さ（張り出し部２３ａは含まない）を示し、Ｗ２３は各第２導体パッド２３の幅を示し、Ｄ２３は２つの第２導体パッド２３の最大外側端間距離を示す。

[0029] コンデンサ１０の寸法について述べれば、２つの外部電極１２の端面間距離Ｄ１０は各外部電極１２の幅Ｗ１２よりも大きく、各外部電極１２の幅Ｗ１２とコンデンサ１０の高さＨ１０は略同じであり、各外部電極１２の側面部１２ａの長さＬ１２ａは２つの外部電極１２の端面間距離Ｄ１０の略１／６～略１／３の範囲内である。

[0030] インターポーザ２０の寸法について述べれば、各第１導体パッド２２の長さＬ２２と各第２導体パッド２３の長さＬ２３は略同じであり、各第１導体パッド２２の幅Ｗ２２と各第２導体パッド２３の幅Ｗ２３は略同じであり、２つの第１導体パッド２２の最大外側端間距離Ｄ２２と２つの第２導体パッド２３の最大外側端間距離Ｄ２３は略同じであり、張り出し部２２ａと張り出し部２２ｂの曲率半径は略同じであり、インターポーザ２０を上から見たと

きの各第１導体パッド２２の輪郭位置と各第２導体パッド２３の輪郭位置は略一致している。また、２つの第１導体パッド２２の最大外側端間距離Ｄ２２と２つの第２導体パッド２３の最大外側端間距離Ｄ２３は絶縁基板２１の長さＬ２１よりも僅かに短く、各第１導体パッド２２の幅Ｗ２２と各第２導体パッド２３の幅Ｗ２３は絶縁基板２１の幅Ｗ２１よりも僅かに狭い。

[0031] コンデンサ１０とインターポーザ２０の寸法関係について述べれば、インターポーザ２０の２つの第１導体パッド２２の最大外側端間距離Ｄ２２は、コンデンサ１０の２つの外部電極１２の端面間距離Ｄ１０と略同じである。また、インターポーザ２０の各第１導体パッド２２の長さＬ２２と各第２導体パッド２３の長さＬ２３は、コンデンサ１０の各外部電極１２の側面部１２ａの長さＬ１２ａと略同じである。さらに、インターポーザ２０の各第１導体パッド２２の幅Ｗ２２と各第２導体パッド２３の幅Ｗ２３は、コンデンサ１０の各外部電極１２の幅Ｗ１２と略同じである。

[0032] 参考までにコンデンサ１０が２１２５サイズの場合におけるコンデンサ１０とインターポーザ２０の寸法の一例を紹介すれば、コンデンサ１０の２つの外部電極１２の端面間距離Ｄ１０の基準寸法は２．０ｍｍ、各外部電極１２の幅Ｗ１２の基準寸法は１．２５ｍｍ、コンデンサ１０の高さＨ１０の基準寸法は１．２５ｍｍ、各外部電極１２の側面部１２ａの長さＬ１２ａの基準寸法は０．５ｍｍである。一方、インターポーザ２０の絶縁基板２１の長さＬ２１の基準寸法は

２．２ｍｍ、絶縁基板２１の幅Ｗ２１の基準寸法は１．４５ｍｍ、インターポーザ２０の高さＨ２０の基準寸法は０．５ｍｍ、各第１導体パッド２２の長さＬ２２の基準寸法は０．５ｍｍ、各第１導体パッド２２の幅Ｗ２２の基準寸法は１．２５ｍｍ、２つの第１導体パッド２２の最大外側端間距離Ｄ２２の基準寸法は２．０ｍｍ、各第２導体パッド２３の長さＬ２３の基準寸法は０．５ｍｍ、各第２導体パッド２３の幅Ｗ２３の基準寸法は１．２５ｍｍ、２つの第２導体パッド２３の最大外側端間距離Ｄ２３の基準寸法は２．０ｍｍである。加えて、絶縁基板２１の厚さの基準寸法は０．３ｍｍ、各第１

導体パッド２２、各第２導体パッド２３及び各導体ビア２４の厚さの基準寸法は３０～７０μｍ、各貫通孔２４ａの口径の基準寸法は０．２～０．５ｍｍで好ましくは０．２５ｍｍである。

[0033] 図４及び図５に示したインターポーザ付きコンデンサを作製するときには、インターポーザ２０の各第１導体パッド２２の表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各外部電極１２の１つの略矩形状側面（下面）が接するようにコンデンサ１０を搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各外部電極１２をハンダＳＯＬを介してインターポーザ２０の各第１導体パッド２２に接合する。

[0034] インターポーザ２０の各導体ビア２４は各第１導体パッド２２の外縁の内側に位置しており、しかも、各導体ビア２４は各々の内側に貫通孔２４ａを有しているため、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａにおける第１導体パッド２２の表面側（上面側）に取り込まれ、これにより作製後は各貫通孔２４ａにおける各第１導体パッド２２の表面側（上面側）にハンダＳＯＬが僅かに充填され、且つ、各貫通孔２４ａにおける第２導体パッド２３の表面側（下面側）にハンダＳＯＬが充填されていない空隙ＧＡが形成される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａにおける第１導体パッド２２の表面側（上面側）に取り込むことができるので、該クリームハンダがコンデンサ１０の各外部電極１２の端面側にはみ出る量を低減して、溶融ハンダがコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止できる。

[0035] 作製後の各導体ビア２４の貫通孔２４ａに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各貫通孔２４ａの全体積に対して概ね３～５０％の範囲内に収まる。そのため、各貫通孔２４ａの全体積に対して空隙ＧＡが占める割合は概ね５０～９７％の範囲内となる。

[0036] 一方、図４及び図５に示したインターポーザ付きコンデンサを基板３０に実装するときには、基板本体３１の表面（上面）に設けられた２つの導体パッド３２それぞれの表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各第２導体パッド２３の表面（下面）が接するようにインターポーザ付きコンデンサを搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各第２導体パッド２３をハンダＳＯＬを介して基板３０の各導体パッド３２に接合する（図７及び図８を参照）。因みに、基板３０の各導体パッド３２は、各第２導体パッド２３よりも僅かに大きな略矩形状輪郭を有している。

[0037] インターポーザ付きコンデンサのインターポーザ２０の各導体ビア２４は各第２導体パッド２３の外縁の内側に位置しており、しかも、各導体ビア２４の貫通孔２４ａにおける各第２導体パッド２３の表面側（下面側）にはハンダＳＯＬが充填されていない空隙ＧＡが存在しているため（図５を参照）、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａの空隙ＧＡに取り込まれ、これにより作製後は各貫通孔２４ａの空隙ＧＡにハンダＳＯＬが充填される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａの空隙ＧＡに取り込むことができるので、該クリームハンダがインターポーザ２０の長さ方向端面側にはみ出る量を低減して、溶融ハンダがインターポーザ２０の長さ方向端面を経由してコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止でき、これにより図３に示したようなフィレットＳＯＬａが形成されることを極力回避できる。

[0038] 図８には各貫通孔２４ａの空隙ＧＡ（図５を参照）の全てを埋めるようハンダＳＯＬが充填されているものを示してあるが、作製後の各導体ビア２４の空隙ＧＡに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各空隙ＧＡの全体積に対して概ね３～１００％の範囲内に収まる。そのため、１００％の場合には図８に示したように各貫通孔２４ａの空隙ＧＡの全てを埋めるようハンダＳＯＬ

が充填され、この場合には各貫通孔２４に略密に充填されたハンダＳＯＬによって基板３０に対するインターポーザ付きコンデンサの接合強度を高められるといった恩恵が得られる。また、１００％に満たない場合には各貫通孔２４ａの空隙ＧＡにハンダＳＯＬが充填されていない空間が残存するが、この場合でもコンデンサ１０の各外部電極１２と基板３０の各導体パッド３２との電気的な接続はインターポーザ２０の各第１導体パッド２２、各導体ビア２４及び各第２導体パッド２３を通じて的確に行える。

[0039] つまり、図４及び図５に示したインターポーザ付きコンデンサによれば、インターポーザ付きコンデンサをハンダＳＯＬを介して基板３０に実装しても図３に示したようなフィレットＳＯＬａは形成され難いため、図７及び図８に示した実装状態においてコンデンサ１０への電圧印加、特に交流電圧印加により誘電体チップ１１に電歪現象（誘電体チップ１１の長さの減少及び高さの増加（図３の矢印を参照）とその復元の繰り返し）を生じた場合でも、フィレットＳＯＬａに基づく引張力（図３の太線矢印を参照）が基板３０に作用することを防止して反りを低減でき、この反り低減により基板３０に生じる振動を軽減して電歪現象に伴う音鳴きを抑制できる。

[0040] また、コンデンサ１０の各外部電極１２がハンダＳＯＬを介してインターポーザ２０の各第１導体パッド２２のみに接合され、且つ、インターポーザ２０の各第２導体パッド２３がハンダＳＯＬを介して基板３０の各導体パッド３２のみに接合された構造を実現できるため、誘電体チップ１１に電歪現象を生じたときにコンデンサ１０から基板３０に伝達される応力をコンデンサ１０と基板３０との間に介在するインターポーザ２０によってより的確に緩和して基板３０の反りをより的確に低減でき、この反り低減により基板３０に生じる振動をより的確に軽減して電歪現象に伴う音鳴きをより確実に抑制できる。

[0041] ［第２実施形態（図９～図１１）］　図９は本発明の第２実施形態であるインターポーザ付き積層セラミックコンデンサの縦断面図、図１０は図９に示したインターポーザの上面図、図１１は図９に示したインターポーザ付き積

層セラミックコンデンサを基板に実装した状態を示す縦断面図である。

[0042] 尚、本欄の説明では、記述の便宜上、インターポーザ付き積層セラミックコンデンサを単にインターポーザ付きコンデンサと言い、積層セラミックコンデンサを単にコンデンサと言う。また、図９及び図１０における左右方向寸法を長さと言い、図１０における上下方向寸法を幅と言い、図９における上下方向寸法を高さと言う。

[0043] 図９に示したインターポーザ付きコンデンサは、コンデンサ１０とインターポーザ２０-1と両者を接合するハンダＳＯＬとから成る。このインターポーザ付きコンデンサが図４及び図５に示したインターポーザ付きコンデンサ（第１実施形態）と構成を異にするところは、図１０に示したように、・インターポーザ２０-1の２つの第１導体パッド２２-1の最大外側端間距離Ｄ２２-1がコンデンサ１０の２つの外部電極１２の端面間距離Ｄ１０よりも僅かに短くなるように、各第１導体パッド２２-1の長さＬ２２-1をコンデンサ１０の各外部電極１２の側面部１２ａの長さＬ１２ａよりも僅かに短くした点にある。因みに、各第１導体パッド２２-1の幅Ｗ２２-1は図６（Ａ）に示した幅Ｗ２２と同じである。

[0044] 図９に示したインターポーザ付きコンデンサを作製するときには、インターポーザ２０-1の各第１導体パッド２２-1の表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各外部電極１２の１つの略矩形状側面（下面）が接するようにコンデンサ１０を搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各外部電極１２をハンダＳＯＬを介してインターポーザ２０-1の各第１導体パッド２２-1に接合する。

[0045] インターポーザ２０-1の各導体ビア２４は各第１導体パッド２２-1の外縁の内側に位置しており、しかも、各導体ビア２４は各々の内側に貫通孔２４ａを有しているため、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａにおける第１導体パッド２２-1の表面側（上面側）に取り込まれ、これにより作製後は各貫通孔２４ａにおける各第１導体パッド２

２-1の表面側（上面側）にハンダＳＯＬが僅かに充填され、且つ、各貫通孔２４ａにおける第２導体パッド２３の表面側（下面側）にハンダＳＯＬが充填されていない空隙ＧＡが形成される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａにおける第１導体パッド２２-1の表面側（上面側）に取り込むことができるので、該クリームハンダがコンデンサ１０の各外部電極１２の端面側にはみ出る量を低減して、溶融ハンダがコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止できる。

[0046] 作製後の各導体ビア２４の貫通孔２４ａに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各貫通孔２４ａの全体積に対して概ね３～５０％の範囲内に収まる。そのため、各貫通孔２４ａの全体積に対して空隙ＧＡが占める割合は概ね５０～９７％の範囲内となる。

[0047] 一方、図９に示したインターポーザ付きコンデンサを基板３０に実装するときには、基板本体３１の表面（上面）に設けられた２つの導体パッド３２それぞれの表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各第２導体パッド２３の表面（下面）が接するようにインターポーザ付きコンデンサを搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各第２導体パッド２３をハンダＳＯＬを介して基板３０の各導体パッド３２に接合する（図１１を参照）。因みに、基板３０の各導体パッド３２は、各第２導体パッド２３の下面よりも僅かに大きな略矩形状輪郭を有している。

[0048] インターポーザ付きコンデンサのインターポーザ２０-1の各導体ビア２４は各第２導体パッド２３の外縁の内側に位置しており、しかも、各導体ビア２４の貫通孔２４ａにおける各第２導体パッド２３の表面側（下面側）にはハンダＳＯＬが充填されていない空隙ＧＡが存在しているため（図９を参照）、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａの空隙ＧＡに取り込まれ、これにより作製後は各貫通孔２４ａの空隙ＧＡ

にハンダＳＯＬが充填される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａの空隙ＧＡに取り込むことができるので、該クリームハンダがインターポーザ２０-1の長さ方向端面側にはみ出る量を低減して、溶融ハンダがインターポーザ２０-1の長さ方向端面を経由してコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止でき、これにより図３に示したようなフィレットＳＯＬａが形成されることを極力回避できる。

[0049] 図１１には各貫通孔２４ａの空隙ＧＡ（図９を参照）の全てを埋めるようハンダＳＯＬが充填されているものを示してあるが、作製後の
各導体ビア２４の空隙ＧＡに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各空隙ＧＡの全体積に対して概ね３～１００％の範囲内に収まる。そのため、１００％の場合には図１１に示したように各貫通孔２４ａの空隙ＧＡの全てを埋めるようハンダＳＯＬが充填され、この場合には各貫通孔２４に略密に充填されたハンダＳＯＬによって基板３０に対するインターポーザ付きコンデンサの接合強度を高められるといった恩恵が得られる。また、１００％に満たない場合には各貫通孔２４ａの空隙ＧＡにハンダＳＯＬが充填されていない空間が残存するが、この場合でもコンデンサ１０の各外部電極１２と基板３０の各導体パッド３２との電気的な接続はインターポーザ２０-1の各第１導体パッド２２-1、各導体ビア２４及び各第２導体パッド２３を通じて的確に行える。

[0050] つまり、図９に示したインターポーザ付きコンデンサでも、前記［第１実施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。

[0051] ［第３実施形態（図１２～図１４）］　図１２は本発明の第３実施形態であるインターポーザ付き積層セラミックコンデンサの縦断面図、図１３（Ａ）は図１２に示したインターポーザの上面図、図１３（Ｂ）は図１２に示したインターポーザの下面図、図１４は図１２に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す縦断面図である。

[0052] 尚、本欄の説明では、記述の便宜上、インターポーザ付き積層セラミックコンデンサを単にインターポーザ付きコンデンサと言い、積層セラミックコンデンサを単にコンデンサと言う。また、図１２及び図１３における左右方向寸法を長さと言い、図１３における上下方向寸法を幅と言い、図１２における上下方向寸法を高さと言う。

[0053] 図１２に示したインターポーザ付きコンデンサは、コンデンサ１０とインターポーザ２０-2と両者を接合するハンダＳＯＬとから成る。このインターポーザ付きコンデンサが図４及び図５に示したインターポーザ付きコンデンサ（第１実施形態）と構成と異にするところは、図１３に示したように、・インターポーザ２０-2の２つの第１導体パッド２２-2の最大外側端間距離Ｄ２２-2が絶縁基板２１の長さＬ２１と略同じになるように、各第１導体パッド２２-2の長さＬ２２-2をコンデンサ１０の各外部電極１２の側面部１２ａの長さＬ１２ａよりも僅かに長くした点・インターポーザ２０-2の２つの第２導体パッド２３-2の最大外側端間距離Ｄ２３-2が絶縁基板２１の長さＬ２１と略同じになるように、各第２導体パッド２３-2の長さＬ２３-2をコンデンサ１０の各外部電極１２の側面部１２ａの長さＬ１２ａよりも僅かに長くした点にある。因みに、各第１導体パッド２２-2の幅Ｗ２２-2は図６（Ａ）に示した幅Ｗ２２と同じであり、各第２導体パッド２３-2の幅Ｗ２３-2は図６（Ｂ）に示した幅Ｗ２３と同じである。

[0054] 図１２に示したインターポーザ付きコンデンサを作製するときには、インターポーザ２０-2の各第１導体パッド２２-2の表面（上面）にクリームハンダを塗布し、塗布したクリームハンダに各外部電極１２の１つの略矩形状側面（下面）が接するようにコンデンサ１０を搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各外部電極１２をハンダＳＯＬを介してインターポーザ２０-2の各第１導体パッド２２-2に接合する。

[0055] インターポーザ２０-2の各導体ビア２４は各第１導体パッド２２-2の外縁の内側に位置しており、しかも、各導体ビア２４は各々の内側に貫通孔２４ａ

を有しているため、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａにおける第１導体パッド２２-2の表面側（上面側）に取り込まれ、これにより作製後は各貫通孔２４ａにおける各第１導体パッド２２-2の表面側（上面側）にハンダＳＯＬが僅かに充填され、且つ、各貫通孔２４ａにおける第２導体パッド２３-2の表面側（下面側）にハンダＳＯＬが充填されていない空隙ＧＡが形成される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａにおける第１導体パッド２２-2の表面側（上面側）に取り込むことができるので、該クリームハンダがコンデンサ１０の各外部電極１２の端面側にはみ出る量を低減して、溶融ハンダがコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止できる。

[0056] 作製後の各導体ビア２４の貫通孔２４ａに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各貫通孔２４ａの全体積に対して概ね３～５０％の範囲内に収まる。そのため、各貫通孔２４ａの全体積に対して空隙ＧＡが占める割合は概ね５０～９７％の範囲内となる。

[0057] 一方、図１２に示したインターポーザ付きコンデンサを基板３０に実装するときには、基板本体３１の表面（上面）に設けられた２つの導体パッド３２それぞれの表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各第２導体パッド２３-2の表面（下面）が接するようにインターポーザ付きコンデンサを搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各第２導体パッド２３-2をハンダＳＯＬを介して基板３０の各導体パッド３２に接合する（図１４を参照）。因みに、基板３０の各導体パッド３２は、各第２導体パッド２３-2の下面よりも僅かに大きな略矩形状輪郭を有している。

[0058] インターポーザ付きコンデンサのインターポーザ２０-2の各導体ビア２４は各第２導体パッド２３-2の外縁の内側に位置しており、しかも、各導体ビア２４の貫通孔２４ａにおける各第２導体パッド２３-2の表面側（下面側）に

はハンダＳＯＬが充填されていない空隙ＧＡが存在しているため（図１２を参照）、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａの空隙ＧＡに取り込まれ、これにより作製後は各貫通孔２４ａの空隙ＧＡにハンダＳＯＬが充填される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａの空隙ＧＡに取り込むことができるので、該クリームハンダがインターポーザ２０-2の長さ方向端面側にはみ出る量を低減して、溶融ハンダがインターポーザ２０-2の長さ方向端面を経由してコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止でき、これにより図３に示したようなフィレットＳＯＬａが形成されることを極力回避できる。

[0059] 図１４には各貫通孔２４ａの空隙ＧＡ（図１２を参照）の全てを埋めるようハンダＳＯＬが充填されているものを示してあるが、作製後の各導体ビア２４の空隙ＧＡに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各空隙ＧＡの全体積に対して概ね３～１００％の範囲内に収まる。そのため、１００％の場合には図１４に示したように各貫通孔２４ａの空隙ＧＡの全てを埋めるようハンダＳＯＬが充填され、この場合には各貫通孔２４に略密に充填されたハンダＳＯＬによって基板３０に対するインターポーザ付きコンデンサの接合強度を高められるといった恩恵が得られる。また、１００％に満たない場合には各貫通孔２４ａの空隙ＧＡにハンダＳＯＬが充填されていない空間が残存するが、この場合でもコンデンサ１０の各外部電極１２と基板３０の各導体パッド３２との電気的な接続はインターポーザ２０-2の各第１導体パッド２２-2、各導体ビア２４及び各第２導体パッド２３-2を通じて的確に行える。

[0060] つまり、図１２に示したインターポーザ付きコンデンサでも、前記［第１実施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。

[0061] ［第４実施形態（図１５～図１７）］　図１５は本発明の第４実施形態であるインターポーザ付き積層セラミックコンデンサの縦断面図、図１６（Ａ）は図１５に示したインターポーザの上面図、図１６（Ｂ）は図１５に示した

インターポーザの下面図、図１７は図１５に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す縦断面図である。

[0062] 尚、本欄の説明では、記述の便宜上、インターポーザ付き積層セラミックコンデンサを単にインターポーザ付きコンデンサと言い、積層セラミックコンデンサを単にコンデンサと言う。また、図１５及び図１６における左右方向寸法を長さと言い、図１６における上下方向寸法を幅と言い、図１５における上下方向寸法を高さと言う。

[0063] 図１５に示したインターポーザ付きコンデンサは、コンデンサ１０とインターポーザ２０-3と両者を接合するハンダＳＯＬとから成る。このインターポーザ付きコンデンサが図４及び図５に示したインターポーザ付きコンデンサ（第１実施形態）と構成を異にするとことは、図１６に示したように、・インターポーザ２０-3の各導体ビア２４を外側にずらして、各第１導体パッド２２-3から略半円形の張り出し部２２ａ（図６（Ａ）を参照）を除外すると共に各第２導体パッド２３-3から略半円形の張り出し部２３ａ（図６（Ｂ）を参照）を除外した点にある。因みに、各第１導体パッド２２-3の長さＬ２２-3及び幅Ｗ２２-3は図６（Ａ）に示した長さＬ２２及び幅Ｗ２２と同じであり、２つの第１導体パッド２２-3の最大外側端間距離Ｄ２２-3は図６（Ａ）に示した最大外側端間距離Ｄ２２と同じであり、各第２導体パッド２３-3の長さＬ２３-3及び幅Ｗ２３-3は図６（Ｂ）に示した長さＬ２３及び幅Ｗ２３と同じであり、２つの第２導体パッド２３-3の最大外側端間距離Ｄ２３-3は図６（Ｂ）に示した最大外側端間距離Ｄ２３と同じである。

[0064] 図１５に示したインターポーザ付きコンデンサを作製するときには、インターポーザ２０-3の各第１導体パッド２２-3の表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各外部電極１２の１つの略矩形状側面（下面）が接するようにコンデンサ１０を搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各外部電極１２をハンダＳＯＬを介してインターポーザ２０-3の各第１導体パッド２２-3に接合する。

[0065] インターポーザ２０-3の各導体ビア２４は各第１導体パッド２２-3の外縁の内側に位置しており、しかも、各導体ビア２４は各々の内側に貫通孔２４ａを有しているため、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａにおける第１導体パッド２２-3の表面側（上面側）に取り込まれ、これにより作製後は各貫通孔２４ａにおける各第１導体パッド２２-3の表面側（上面側）にハンダＳＯＬが僅かに充填され、且つ、各貫通孔２４ａにおける第２導体パッド２３-3の表面側（下面側）にハンダＳＯＬが充填されていない空隙ＧＡが形成される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａにおける第１導体パッド２２-3の表面側（上面側）に取り込むことができるので、該クリームハンダがコンデンサ１０の各外部電極１２の端面側にはみ出る量を低減して、溶融ハンダがコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止できる。

[0066] 作製後の各導体ビア２４の貫通孔２４ａに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各貫通孔２４ａの全体積に対して概ね３～５０％の範囲内に収まる。そのため、各貫通孔２４ａの全体積に対して空隙ＧＡが占める割合は概ね５０～９７％の範囲内となる。

[0067] 一方、図１５に示したインターポーザ付きコンデンサを基板３０に実装するときには、基板本体３１の表面（上面）に設けられた２つの導体パッド３２それぞれの表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各第２導体パッド２３-3の表面（下面）が接するようにインターポーザ付きコンデンサを搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各第２導体パッド２３-3をハンダＳＯＬを介して基板３０の各導体パッド３２に接合する（図１７を参照）。因みに、基板３０の各導体パッド３２は、各第２導体パッド２３-3の下面よりも僅かに大きな略矩形状輪郭を有している。

[0068] インターポーザ付きコンデンサのインターポーザ２０-3の各導体ビア２４は

各第２導体パッド２３-3の外縁の内側に位置しており、しかも、各導体ビア２４の貫通孔２４ａにおける各第２導体パッド２３-3の表面側（下面側）にはハンダＳＯＬが充填されていない空隙ＧＡが存在しているため（図１５を参照）、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａの空隙ＧＡに取り込まれ、これにより作製後は各貫通孔２４ａの空隙ＧＡにハンダＳＯＬが充填される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａの空隙ＧＡに取り込むことができるので、該クリームハンダがインターポーザ２０-3の長さ方向端面側にはみ出る量を低減して、溶融ハンダがインターポーザ２０-3の長さ方向端面を経由してコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止でき、これにより図３に示したようなフィレットＳＯＬａが形成されることを極力回避できる。

[0069] 図１７には各貫通孔２４ａの空隙ＧＡ（図１５を参照）の全てを埋めるようハンダＳＯＬが充填されているものを示してあるが、作製後の各導体ビア２４の空隙ＧＡに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各空隙ＧＡの全体積に対して概ね３～１００％の範囲内に収まる。そのため、１００％の場合には図１７に示したように各貫通孔２４ａの空隙ＧＡの全てを埋めるようハンダＳＯＬが充填され、この場合には各貫通孔２４に略密に充填されたハンダＳＯＬによって基板３０に対するインターポーザ付きコンデンサの接合強度を高められるといった恩恵が得られる。また、１００％に満たない場合には各貫通孔２４ａの空隙ＧＡにハンダＳＯＬが充填されていない空間が残存するが、この場合でもコンデンサ１０の各外部電極１２と基板３０の各導体パッド３２との電気的な接続はインターポーザ２０-3の各第１導体パッド２２-3、各導体ビア２４及び各第２導体パッド２３-3を通じて的確に行える。

[0070] つまり、図１５に示したインターポーザ付きコンデンサでも、前記［第１実施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。

[0071] ［第５実施形態（図１８～図２０）］　図１８は本発明の第５実施形態であ

るインターポーザ付き積層セラミックコンデンサの縦断面図、図１９（Ａ）は図１８に示したインターポーザの上面図、図１９（Ｂ）は図１８に示したインターポーザの下面図、図２０は図１８に示したインターポーザ付き積層セラミックコンデンサを基板に実装した状態を示す縦断面図である。

[0072] 尚、本欄の説明では、記述の便宜上、インターポーザ付き積層セラミックコンデンサを単にインターポーザ付きコンデンサと言い、積層セラミックコンデンサを単にコンデンサと言う。また、図１８及び図１９における左右方向寸法を長さと言い、図１９における上下方向寸法を幅と言い、図１８における上下方向寸法を高さと言う。

[0073] 図１８に示したインターポーザ付きコンデンサは、コンデンサ１０とインターポーザ２０-4と両者を接合するハンダＳＯＬとから成る。このインターポーザ付きコンデンサが図４及び図５に示したインターポーザ付きコンデンサ（第１実施形態）と構成を異にするとことは、図１９に示したように、・インターポーザ２０-4の各第１導体パッド２２-4の長さＬ２２-4と各第２導体パッド２３-4の長さＬ２３-4を長くして、各第１導体パッド２２-4から略半円形の張り出し部２２ａ（図６（Ａ）を参照）を除外すると共に各第２導体パッド２３-4から略半円形の張り出し部２３ａ（図６（Ｂ）を参照）を除外した点にある。因みに、各第１導体パッド２２-4の幅Ｗ２２-4は図６（Ａ）に示した幅Ｗ２２と同じであり、２つの第１導体パッド２２-4の最大外側端間距離Ｄ２２-4は図６（Ａ）に示した最大外側端間距離Ｄ２２と同じであり、各第２導体パッド２３-4の幅Ｗ２３-4は図６（Ｂ）に示した幅Ｗ２３と同じであり、２つの第２導体パッド２３-4の最大外側端間距離Ｄ２３-4は図６（Ｂ）に示した最大外側端間距離Ｄ２３と同じである。

[0074] 図１８に示したインターポーザ付きコンデンサを作製するときには、インターポーザ２０-4の各第１導体パッド２２-4の表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各外部電極１２の１つの略矩形状側面（下面）が接するようにコンデンサ１０を搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各外

部電極１２をハンダＳＯＬを介してインターポーザ２０-4の各第１導体パッド２２-4に接合する。

[0075] インターポーザ２０-4の各導体ビア２４は各第１導体パッド２２-4の外縁の内側に位置しており、しかも、各導体ビア２４は各々の内側に貫通孔２４ａを有しているため、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａにおける第１導体パッド２２-4の表面側（上面側）に取り込まれ、これにより作製後は各貫通孔２４ａにおける各第１導体パッド２２-4の表面側（上面側）にハンダＳＯＬが僅かに充填され、且つ、各貫通孔２４ａにおける第２導体パッド２３-4の表面側（下面側）にハンダＳＯＬが充填されていない空隙ＧＡが形成される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａにおける第１導体パッド２２-4の表面側（上面側）に取り込むことができるので、該クリームハンダがコンデンサ１０の各外部電極１２の端面側にはみ出る量を低減して、溶融ハンダがコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止できる。

[0076] 作製後の各導体ビア２４の貫通孔２４ａに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各貫通孔２４ａの全体積に対して概ね３～５０％の範囲内に収まる。そのため、各貫通孔２４ａの全体積に対して空隙ＧＡが占める割合は概ね５０～９７％の範囲内となる。

[0077] 一方、図１８に示したインターポーザ付きコンデンサを基板３０に実装するときには、基板本体３１の表面（上面）に設けられた２つの導体パッド３２それぞれの表面（上面）にクリームハンダを塗布し、塗布されたクリームハンダに各第２導体パッド２３-4の表面（下面）が接するようにインターポーザ付きコンデンサを搭載した後、リフローハンダ付け法等の熱処理によってクリームハンダを一旦溶融してから硬化させ、各第２導体パッド２３-4をハンダＳＯＬを介して基板３０の各導体パッド３２に接合する（図２０を参照）。因みに、基板３０の各導体パッド３２は、各第２導体パッド２３-4の下

面よりも僅かに大きな略矩形状輪郭を有している。

[0078] インターポーザ付きコンデンサのインターポーザ２０-4の各導体ビア２４は各第２導体パッド２３-4の外縁の内側に位置しており、しかも、各導体ビア２４の貫通孔２４ａにおける各第２導体パッド２３-4の表面側（下面側）にはハンダＳＯＬが充填されていない空隙ＧＡが存在しているため（図１８を参照）、前記搭載時にはクリームハンダの余剰分の少なくとも一部が各貫通孔２４ａの空隙ＧＡに取り込まれ、これにより作製後は各貫通孔２４ａの空隙ＧＡにハンダＳＯＬが充填される。要するに、前記搭載時にはクリームハンダの余剰分の少なくとも一部を各貫通孔２４ａの空隙ＧＡに取り込むことができるので、該クリームハンダがインターポーザ２０-4の長さ方向端面側にはみ出る量を低減して、溶融ハンダがインターポーザ２０-4の長さ方向端面を経由してコンデンサ１０の各外部電極１２の端面に濡れ上がることを極力防止でき、これにより図３に示したようなフィレットＳＯＬａが形成されることを極力回避できる。

[0079] 図２０には各貫通孔２４ａの空隙ＧＡ（図１８を参照）の全てを埋めるようハンダＳＯＬが充填されているものを示してあるが、作製後の各導体ビア２４の空隙ＧＡに対するハンダＳＯＬの充填量は、該各貫通孔２４ａの口径やクリームハンダの塗布量等によって変化するものの、各空隙ＧＡの全体積に対して概ね３～１００％の範囲内に収まる。そのため、１００％の場合には図２０に示したように各貫通孔２４ａの空隙ＧＡの全てを埋めるようハンダＳＯＬが充填され、この場合には各貫通孔２４に略密に充填されたハンダＳＯＬによって基板３０に対するインターポーザ付きコンデンサの接合強度を高められるといった恩恵が得られる。また、１００％に満たない場合には各貫通孔２４ａの空隙ＧＡにハンダＳＯＬが充填されていない空間が残存するが、この場合でもコンデンサ１０の各外部電極１２と基板３０の各導体パッド３２との電気的な接続はインターポーザ２０-4の各第１導体パッド２２-4、各導体ビア２４及び各第２導体パッド２３-4を通じて的確に行える。

[0080] つまり、図１８に示したインターポーザ付きコンデンサでも、前記［第１実

施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。

[0081] ［他の実施形態］　（１）前記の［第１実施形態（図４～図８）］、［第２実施形態（図９～図１１）］、［第３実施形態（図１２～図１４）］、［第４実施形態（図１５～図１７）］及び［第５実施形態（図１８～図２０）］では、コンデンサ１０として長さ＞幅＝高さの基準寸法を有するものを示したが、長さ＞幅＞高さの基準寸法を有するコンデンサを代わりに用いても、前記［第１実施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。

[0082] （２）前記の［第１実施形態（図４～図８）］、［第２実施形態（図９～図１１）］、［第３実施形態（図１２～図１４）］、［第４実施形態（図１５～図１７）］及び［第５実施形態（図１８～図２０）］では、インターポーザ２０及び２０-1～２０-4の各第１導体パッド２２及び２２-1～２２-4の幅Ｗ２２及びＷ２２-1～Ｗ２２-4、並びに、各第２導体パッド２３及び２３-2～２３-4の幅Ｗ２３及びＷ２３-2～Ｗ２３-4としてコンデンサ１０の各外部電極１２の幅Ｗ１２と略同じものを示したが、各幅Ｗ２２及びＷ２２-1～Ｗ２２-4と各幅Ｗ２３及びＷ２３-2～Ｗ２３-4をコンデンサ１０の各外部電極１２の幅Ｗ１２よりも広くしても、例えば各幅Ｗ２２及びＷ２２-1～Ｗ２２-4と各幅Ｗ２３及びＷ２３-2～Ｗ２３-4を絶縁基板２１の幅Ｗ２１と略同じにしても、前記［第１実施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。

[0083] （３）前記の［第１実施形態（図４～図８）］、［第２実施形態（図９～図１１）］、［第３実施形態（図１２～図１４）］、［第４実施形態（図１５～図１７）］及び［第５実施形態（図１８～図２０）］では、インターポーザ２０及び２０-1～２０-4の各第１導体パッド２２及び２２-1～２２-4と各第２導体パッド２３及び２３-2～２３-4を１つの導体ビア２４を用いて接続したものを示したが、絶縁基板２１にその厚さ方向を貫通するように２つ以上の導体ビア２４を設けて、各第１導体パッド２２及び２２-1～２２-4と各第２導体パッド２３及び２３-2～２３-4を２つ以上の導体ビア２４を用いて

接続しても、前記［第１実施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。また、導体ビア２４として略円筒状を成しその内側に略円柱状の貫通孔２４ａを有するものを示したが、導体ビア２４の横断面形を楕円や多角形等の非円筒状としても、貫通孔２４ａの横断面形を楕円や多角形等の非円柱状としても、前記［第１実施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。

[0084] （４）前記の［第１実施形態（図４～図８）］、［第２実施形態（図９～図１１）］、［第３実施形態（図１２～図１４）］、［第４実施形態（図１５～図１７）］及び［第５実施形態（図１８～図２０）］では、インターポーザ２０及び２０-1～２０-4における各導体ビア２４を該各導体ビア２４の中心が各第１導体パッド２２及び２２-1～２２-4の長さ方向中央、並びに、各第２導体パッド２３及び２３-2～２３-4の長さ方向中央よりも絶縁基板２１の長さ方向中央に近づくように配置したものを示したが、各導体ビア２４が各第１導体パッド２２及び２２-1～２２-4の外縁と各第２導体パッド２３及び２３-2～２３-4の外縁の内側に設けられていれば、前記［第１実施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。

[0085] 例えば、図２１（Ａ）に例示したインターポーザ２０-5のように、前記［第１実施形態（図４～図８）］で説明したインターポーザ２０における各導体ビア２４を該各導体ビア２４の中心が各第１導体パッド２２及び２２-1～２２-4の長さ方向中央、並びに、各第２導体パッド２３及び２３-2～２３-4の長さ方向中央よりも絶縁基板２１の長さ方向外側に近づくように配置しても、前記［第１実施形態（図４～図８）］で述べた効果と略同じ効果を得ることができる。また、図２１（Ｂ）に例示したインターポーザ２０-6のように、前記［第１実施形態（図４～図８）］で説明したインターポーザ２０における各導体ビア２４を絶縁基板２１の長さ方向中央に極力近づくように配置して、該各導体ビア２４がコンデンサ１０の各外部電極１２ａと向き合わないようにしても、前記［第１実施形態（図４～図８）］で述べた効果と略同

じ効果を得ることができる。

[0086] 以下、インターポーザ２０及び２０-1～２０-6における各導体ビア２４の位置について補足する。先に述べたように、誘電体チップ１１に電歪現象を生じたときにコンデンサ１０から基板３０に伝達される応力は両者の間に介在するインターポーザ２０及び２０-1～２０-6によって緩和できる。この緩和作用を生じる要因には「伝達距離に基づく減衰」や「伸縮等の変形に基づく減衰」等が挙げられるが、このうちの「伸縮等の変形に基づく減衰」を効果的に発揮させるには、各導体ビア２４を絶縁基板２１の長さ方向中央に近づくように配置した方が好ましいと言える。

[0087] 詳しく述べれば、各導体ビア２４が絶縁基板２１の長さ方向外側寄りに配置されている場合、例えば図２１（Ａ）に示したインターポーザ２０-5の場合には、前記「伸縮等の変形に基づく減衰」が該各導体ビア２４によって抑制されることもあり得る。これに対し、各導体ビア２４が絶縁基板２１の長さ方向中央寄りに配置されている場合、例えば図５、図９、図１２、図１５、図１８及び図２１（Ｂ）に示したインターポーザ２０、２０-1～２０-4及び２０-6の場合、特に図２１（Ｂ）に示したインターポーザ２０-6の場合には、インターポーザ２０、２０-1～２０-4及び２０-6においてコンデンサ１０の各外部電極１２が向き合う部分に前記「伸縮等の変形に基づく減衰」を効果的に発揮させて、コンデンサ１０から基板３０に伝達される応力をより一層的確に緩和し、これにより電歪現象に伴う音鳴き抑制に貢献できる。

符号の説明

[0088] １０…積層セラミックコンデンサ、１１…誘電体チップ、１１ａ…内部電極層、１２…外部電極、１２ａ…外部電極の側面部、２０，２０-1～２０-6…インターポーザ、２２，２２-1～２２-4…第１導体パッド、２３，２３-2～２３-4…第２導体パッド、２４…導体ビア、２４ａ…貫通孔、ＳＯＬ…ハンダ、ＧＡ…空隙。

請求の範囲

[請求項1] 積層セラミックコンデンサにインターポーザが取り付けられたインターポーザ付き積層セラミックコンデンサであって、 （１）前記積層セラミックコンデンサは、複数の内部電極層を相互非接触で内蔵した略直方体形状の誘電体チップと、前記誘電体チップの相対する端面及び該端面と隣接する４側面の一部を覆うように設けられ、且つ、前記４側面の一部を覆う部分が４つの略矩形状側面を有する２つの外部電極を備え、前記複数の内部電極層の一部の端が前記２つの外部電極の一方に接続され、且つ、他部の端が前記２つの外部電極の他方に接続された構造を有しており、 （２）前記インターポーザは、略矩形板状の絶縁基板と、前記絶縁基板の厚さ方向の一面に前記２つの外部電極それぞれの１つの略矩形状側面と向き合うように設けられた略矩形状の２つの第１導体パッドと、前記絶縁基板の厚さ方向の他面に前記２つの第１導体パッドそれぞれと向き合うように設けられた２つの第２導体パッドと、前記２つの第１導体パッドの一方の外縁と前記２つの第２導体パッドの一方の外縁よりも内側において前記絶縁基板にその厚さ方向を貫通するように設けられた１つ以上の一方側の導体ビア、並びに、前記２つの第１導体パッドの他方の外縁と前記２つの第２導体パッドの他方の外縁よりも内側において前記絶縁基板にその厚さ方向を貫通するように設けられた１つ以上の他方側の導体ビアを備え、前記２つの第１導体パッドの一方と前記２つの第２導体パッドの一方が前記１つ以上の一方側の導体ビアを介して接続され、且つ、前記２つの第１導体パッドの他方と前記２つの第２導体パッドの他方が前記１つ以上の他方側の導体ビアを介して接続された構造を有しており、 （３）前記インターポーザの前記２つの第１導体パッドそれぞれの表面には前記積層セラミックコンデンサの前記２つの外部電極それぞれの１つの略矩形状側面がハンダを介して接合されており、 （４）前記１つ以上の一方側の導体ビアは前記２つの第１導体パッドの一

方の表面と前記２つの第２導体パッドの一方の表面で開口する貫通孔を内側に有し、且つ、前記１つ以上の他方側の導体ビアは前記２つの第１導体パッドの他方の表面と前記２つの第２導体パッドの他方の表面で開口する貫通孔を内側に有しており、　（５）前記１つ以上の一方側の導体ビアの貫通孔における前記２つの第２導体パッドの一方の表面側と、前記１つ以上の他方側の導体ビアの貫通孔における前記２つの第２導体パッドの他方の表面側には、前記ハンダが充填されていない空隙が存在している、　ことを特徴とするインターポーザ付き積層セラミックコンデンサ。

[請求項2] 前記インターポーザの前記２つの第１導体パッドの最大外側端間距離を規定する方向を長さ方向としたとき、前記２つの第１導体パッドの最大外側端間距離と前記絶縁基板の長さが、最大外側端間距離≦絶縁基板の長さの寸法関係を有している、　ことを特徴とする請求項１に記載のインターポーザ付き積層セラミックコンデンサ。

[請求項3] 前記インターポーザの前記２つの第１導体パッドの最大外側端間距離と前記積層セラミックコンデンサの前記２つの外部電極の端面間距離が、最大外側端間距離≦外部電極の端面間距離の寸法関係を有している、　ことを特徴とする請求項１又は２に記載のインターポーザ付き積層セラミックコンデンサ。

[請求項4] 前記インターポーザの前記２つの第２導体パッドの最大外側端間距離を規定する方向を長さ方向としたとき、前記２つの第２導体パッドの最大外側端間距離と前記絶縁基板の長さが、最大外側端間距離≦絶縁基板の長さの寸法関係を有している、　ことを特徴とする請求項１～３の何れか１項に記載のインターポーザ付き積層セラミックコンデンサ。

[請求項5] 積層セラミックコンデンサを基板等に実装する際に用いられる積層セラミックコンデンサ用インターポーザであって、　（１）前記積層セラミックコンデンサは、複数の内部電極層を相互非接触で内蔵した略

直方体形状の誘電体チップと、前記誘電体チップの相対する端面及び該端面と隣接する４側面の一部を覆うように設けられ、且つ、前記４側面の一部を覆う部分が４つの略矩形状側面を有する２つの外部電極を備え、前記複数の内部電極層の一部の端が前記２つの外部電極の一方に接続され、且つ、他部の端が前記２つの外部電極の他方に接続された構造を有しており、　（２）前記インターポーザは、略矩形板状の絶縁基板と、前記絶縁基板の厚さ方向の一面に前記２つの外部電極それぞれの１つの略矩形状側面と向き合うように設けられた略矩形状の２つの第１導体パッドと、前記絶縁基板の厚さ方向の他面に前記２つの第１導体パッドそれぞれと向き合うように設けられた２つの第２導体パッドと、前記２つの第１導体パッドの一方の外縁と前記２つの第２導体パッドの一方の外縁よりも内側において前記絶縁基板にその厚さ方向を貫通するように設けられた１つ以上の一方側の導体ビア、並びに、前記２つの第１導体パッドの他方の外縁と前記２つの第２導体パッドの他方の外縁よりも内側において前記絶縁基板にその厚さ方向を貫通するように設けられた１つ以上の他方側の導体ビアを備え、前記２つの第１導体パッドの一方と前記２つの第２導体パッドの一方が前記１つ以上の一方側の導体ビアを介して接続され、且つ、前記２つの第１導体パッドの他方と前記２つの第２導体パッドの他方が前記１つ以上の他方側の導体ビアを介して接続された構造を有しており、

（３）前記インターポーザの前記２つの第１導体パッドは前記積層セラミックコンデンサの前記２つの外部電極それぞれの１つの略矩形状側面をハンダを介して接合するためのものであり、　（４）前記１つ以上の一方側の導体ビアは前記２つの第１導体パッドの一方の表面と前記２つの第２導体パッドの一方の表面で開口する貫通孔を内側に有し、且つ、前記インターポーザの前記１つ以上の他方側の導体ビアは前記２つの第１導体パッドの他方の表面と前記２つの第２導体パッドの他方の表面で開口する貫通孔を内側に有している、　ことを特徴

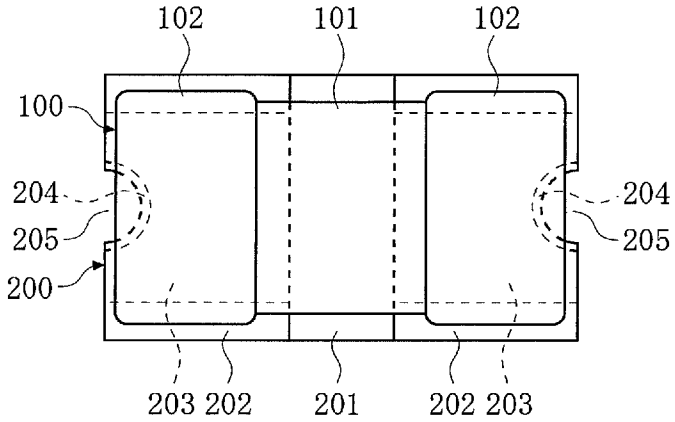
とする積層セラミックコンデンサ用インターポーザ。

[請求項6] 前記インターポーザの前記２つの第１導体パッドの最大外側端間距離を規定する方向を長さ方向としたとき、前記２つの第１導体パッドの最大外側端間距離と前記絶縁基板の長さが、最大外側端間距離≦絶縁基板の長さの寸法関係を有している、 ことを特徴とする請求項５に記載の積層セラミックコンデンサ用インターポーザ。

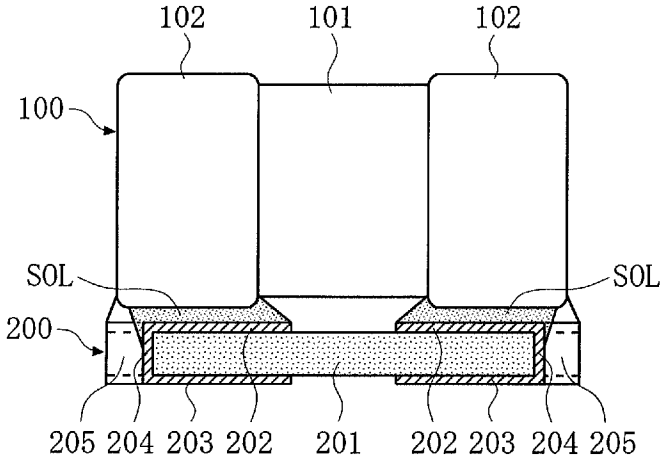
[請求項7] 前記インターポーザの前記２つの第１導体パッドの最大外側端間距離は前記積層セラミックコンデンサの前記２つの外部電極の端面間距離に対して、最大外側端間距離≦外部電極の端面間距離の寸法関係を有している、 ことを特徴とする請求項５又は６に記載の積層セラミックコンデンサ用インターポーザ。

[請求項8] 前記インターポーザの前記２つの第２導体パッドの最大外側端間距離を規定する方向を長さ方向としたとき、前記２つの第２導体パッドの最大外側端間距離と前記絶縁基板の長さが、最大外側端間距離≦絶縁基板の長さの寸法関係を有している、 ことを特徴とする請求項５～７の何れか１項に記載の積層セラミックコンデンサ用インターポーザ。

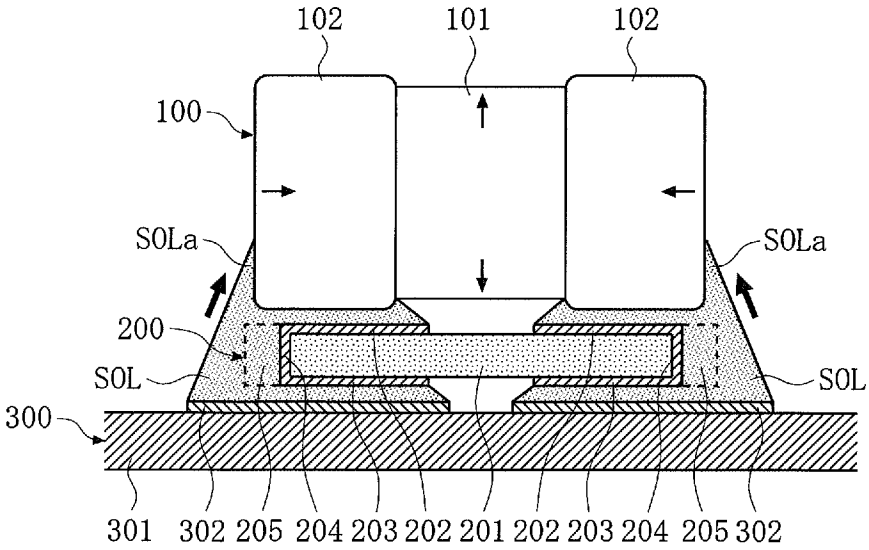
[図1]


102
101
102
100
204
205
200
204
205
203 202
201
202 203

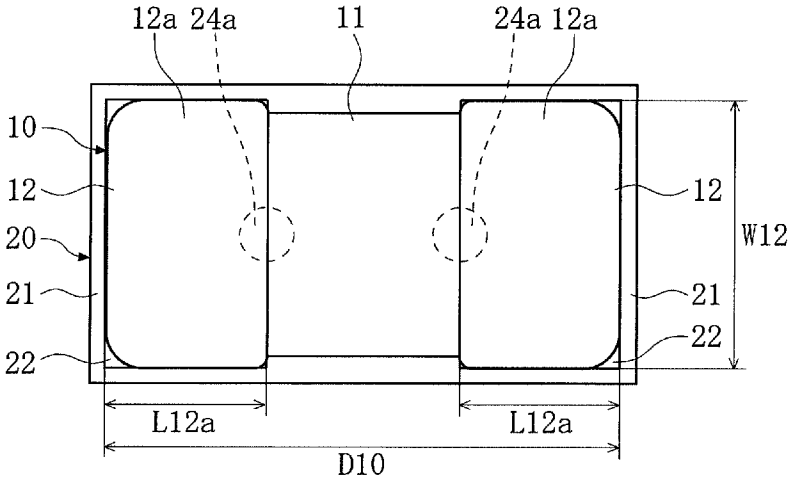
[図2]


102
101
102
100
SOL
SOL
200
205 204 203 202
201
202 203 204 205

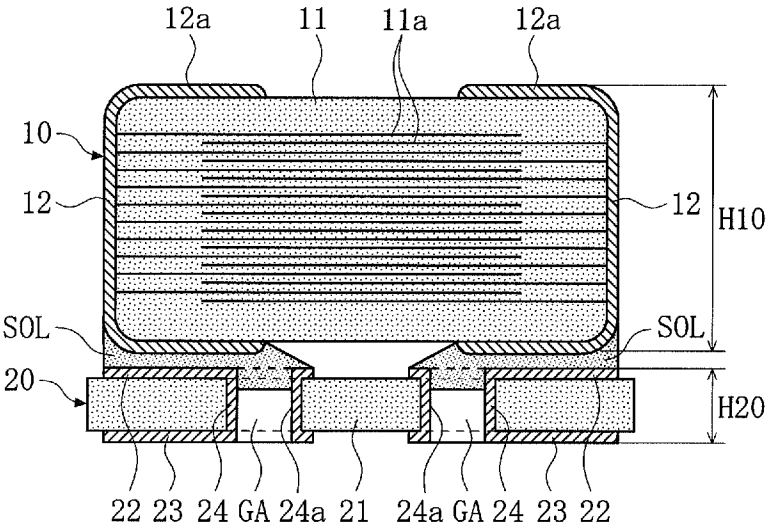
[図3]


102
101
102
100
SOLa
SOLa
200
SOL
SOL
300
301
302 205 204 203 202 201 202 203 204 205 302

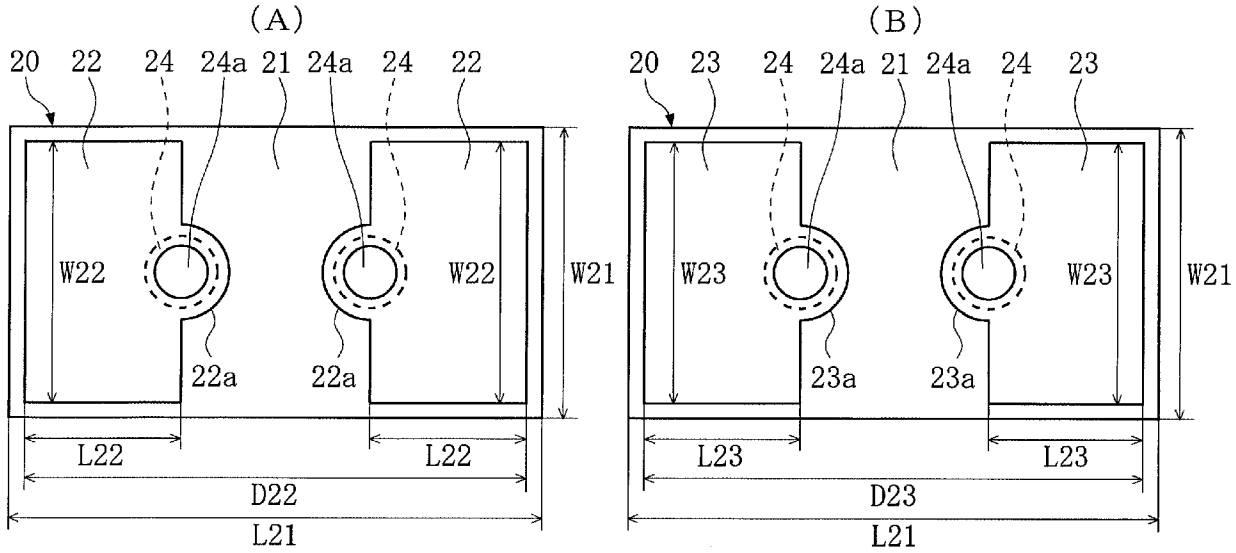
[図4]


12a
24a
11
24a
12a
10
12
20
21
22
12
21
22
W12
L12a
L12a
D10

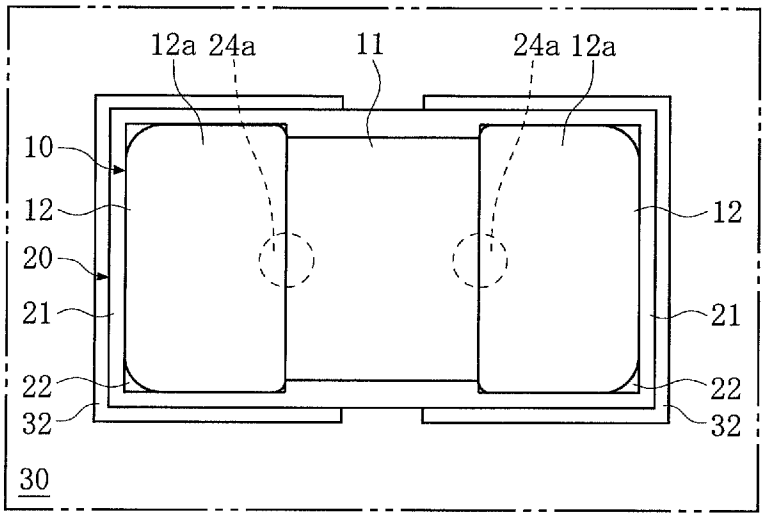
[図5]


12a
11
11a
12a
10
12
12
H10
SOL
SOL
20
H20
22
23
24
GA
24a
21
24a
GA
24
23
22

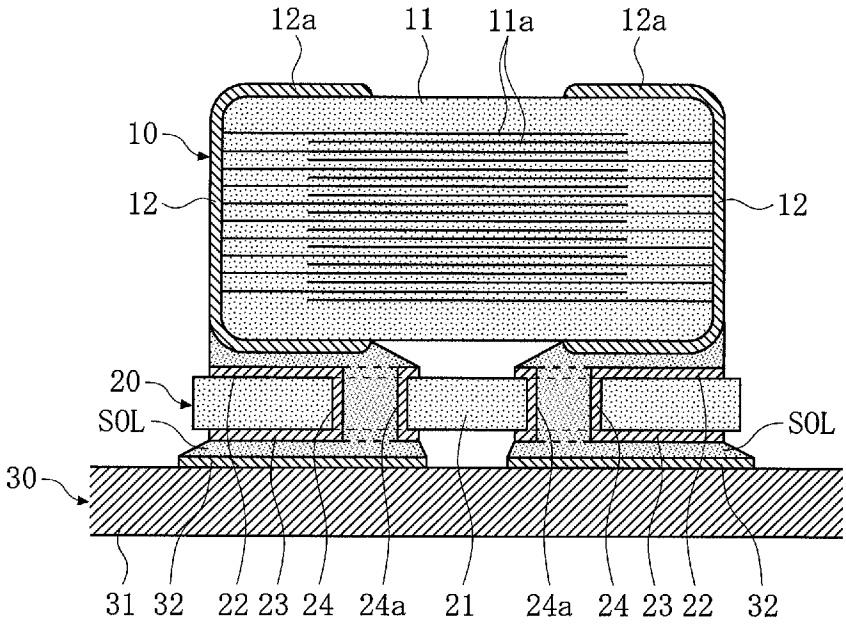
[図6]


(A)
20
22
24
24a
21
24a
24
22
W22
W22
W21
22a
22a
L22
L22
D22
L21
(B)
20
23
24
24a
21
24a
24
23
W23
W23
W21
23a
23a
L23
L23
D23
L21

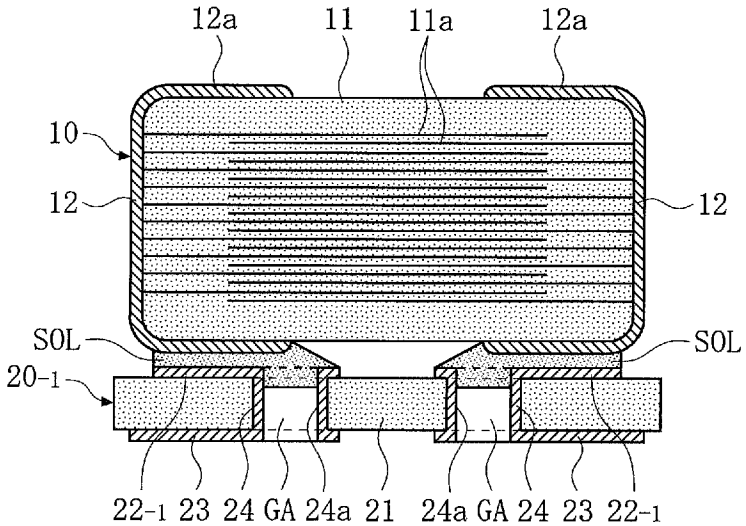
[図7]


12a
24a
11
24a
12a
10
12
12
20
21
21
22
22
32
32
30

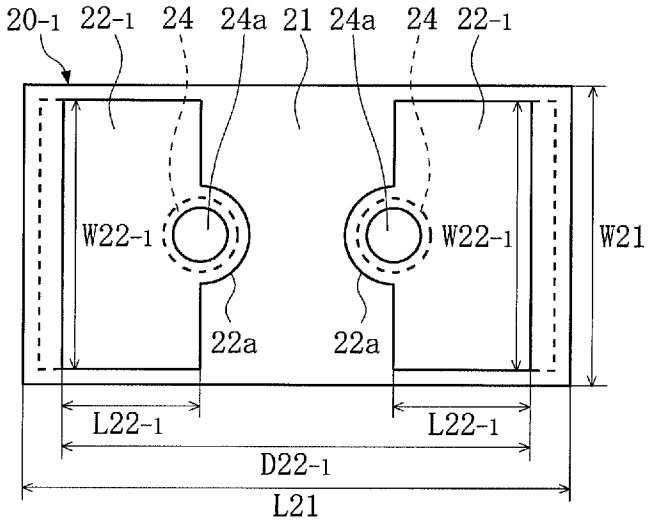
[図8]


12a
11
11a
12a
10
12
12
20
SOL
SOL
30
31
32
22
23
24
24a
21
24a
24
23
22
32

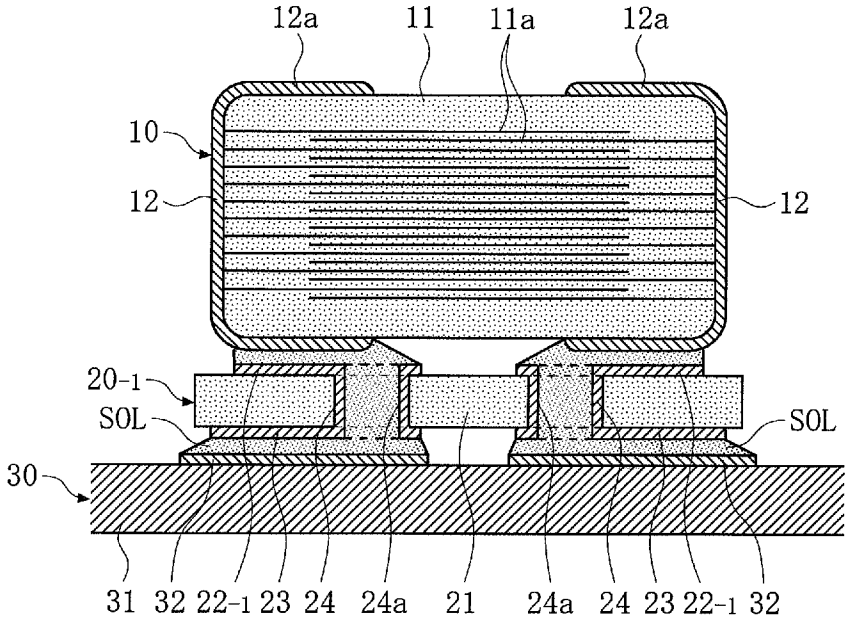
[図9]


12a
11
11a
12a
10
12
12
SOL
SOL
20-1
22-1
23
24
GA
24a
21
24a
GA
24
23
22-1

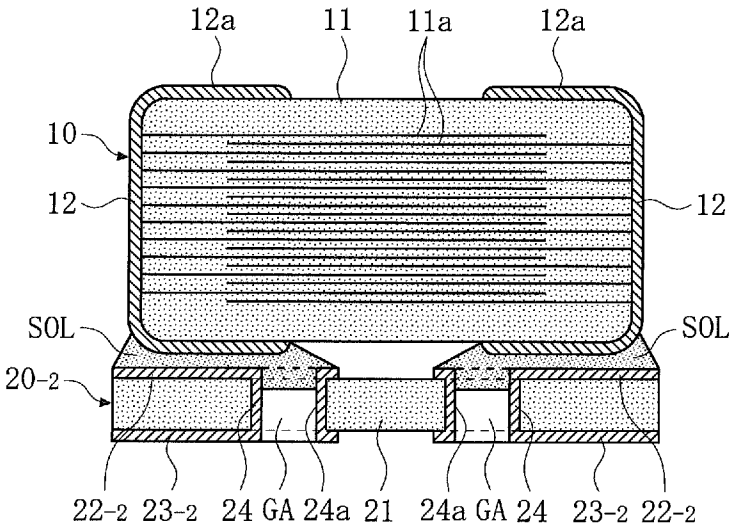
[図10]


20-1
22-1
24
24a
21
24a
24
22-1
W22-1
W22-1
W21
22a
22a
L22-1
L22-1
D22-1
L21

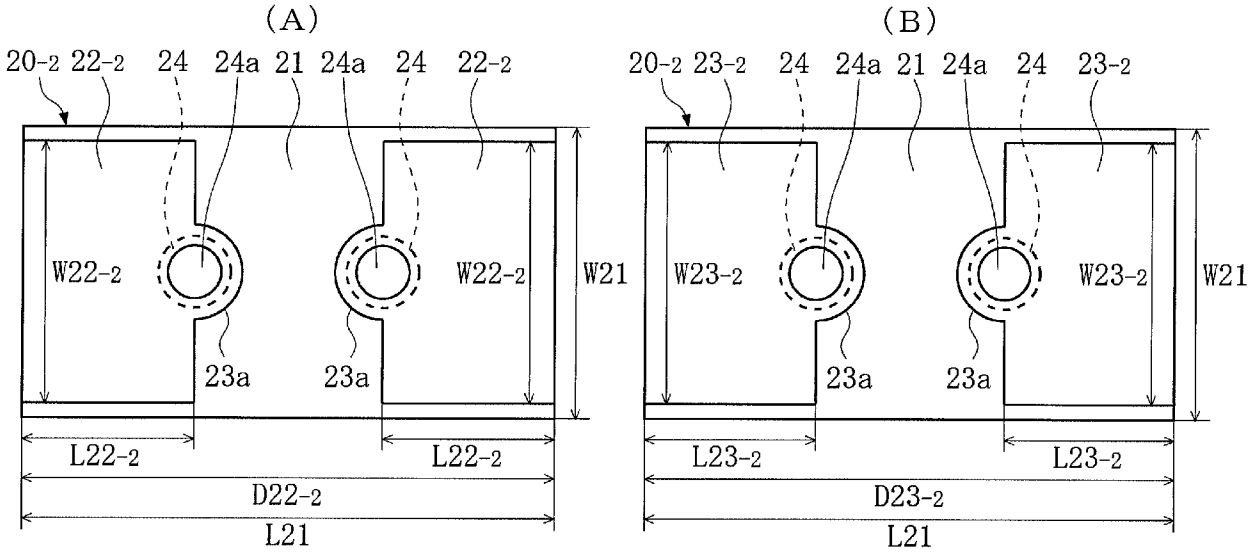
[図11]


12a
11
11a
12a
10
12
12
20-1
SOL
SOL
30
31
32
22-1
23
24
24a
21
24a
24
23
22-1
32

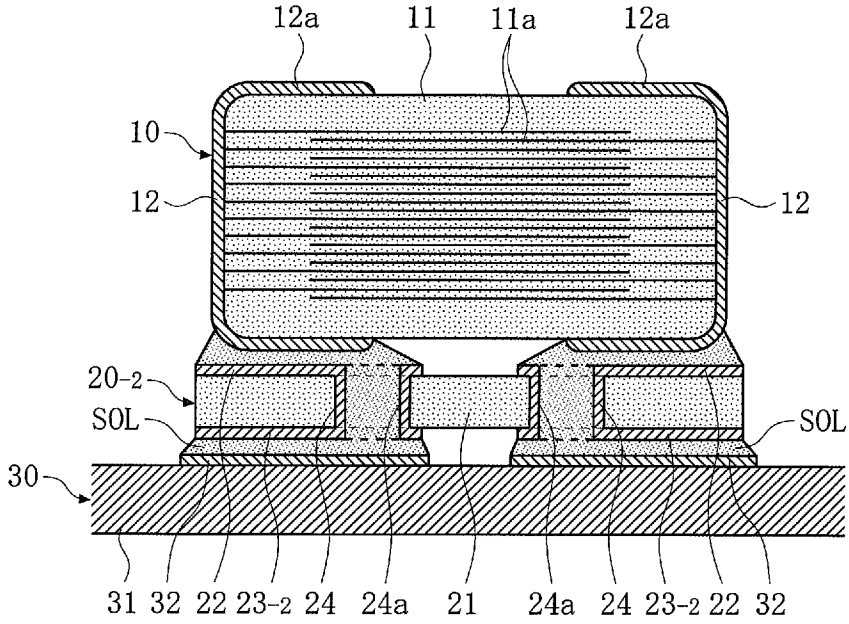
[図12]


12a
11
11a
12a
10
12
12
SOL
SOL
20-2
22-2
23-2
24
GA
24a
21
24a
GA
24
23-2
22-2

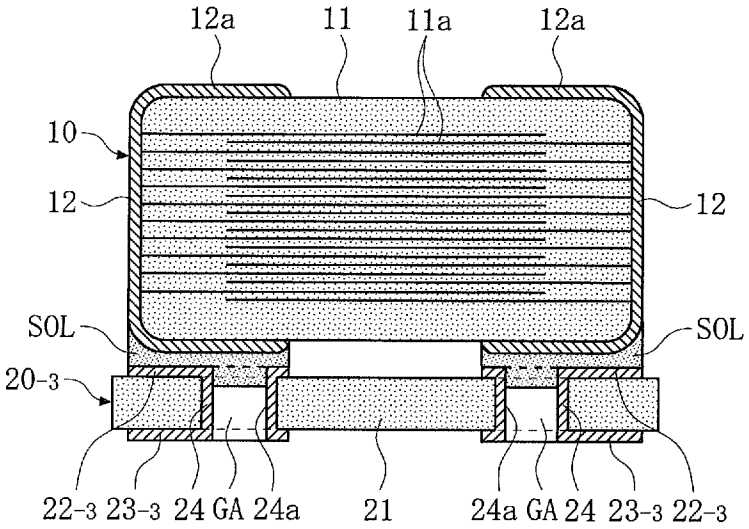
[図13]


(A)
20-2 22-2 24 24a 21 24a 24 22-2
W22-2
W22-2
W21
23a
23a
L22-2
L22-2
D22-2
L21
(B)
20-2 23-2 24 24a 21 24a 24 23-2
W23-2
W23-2
W21
23a
23a
L23-2
L23-2
D23-2
L21

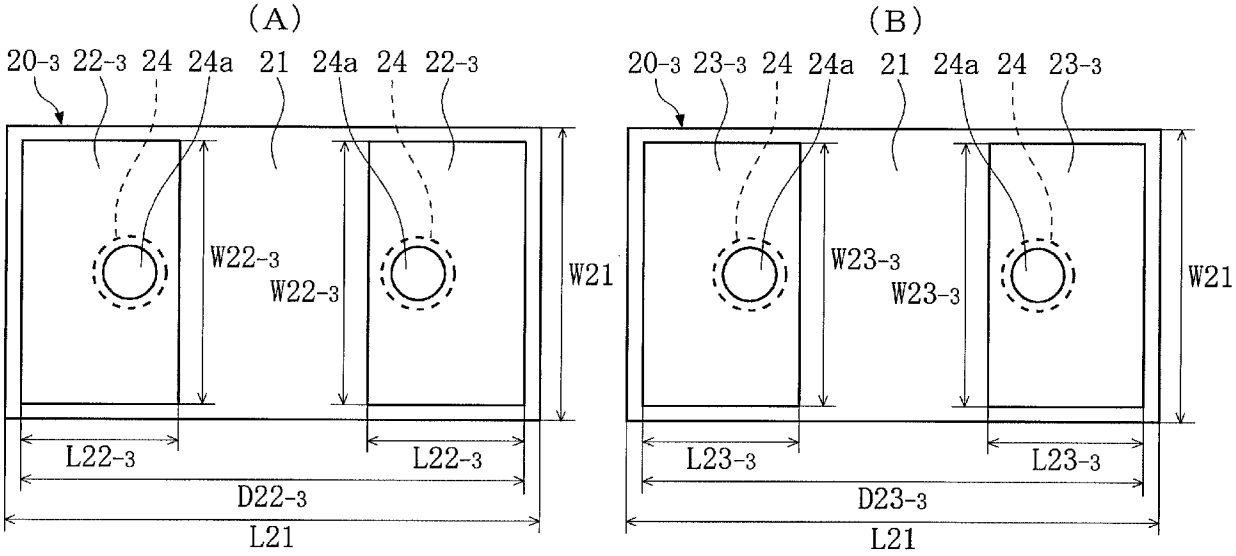
[図14]


12a 11 11a 12a
10
12
12
20-2
SOL
SOL
30
31 32 22 23-2 24 24a 21 24a 24 23-2 22 32

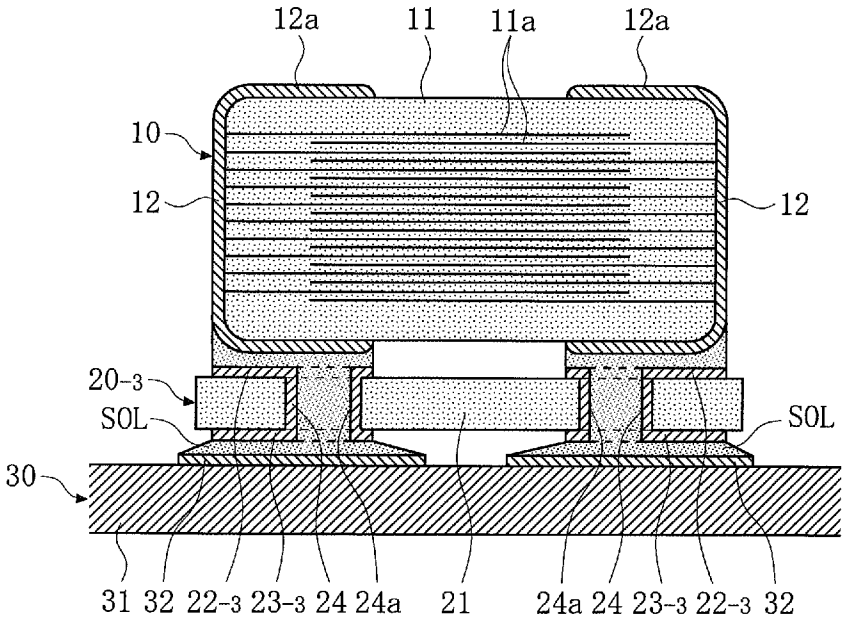
[図15]


12a 11 11a 12a
10
12
12
SOL
SOL
20-3
22-3 23-3 24 GA 24a 21 24a GA 24 23-3 22-3

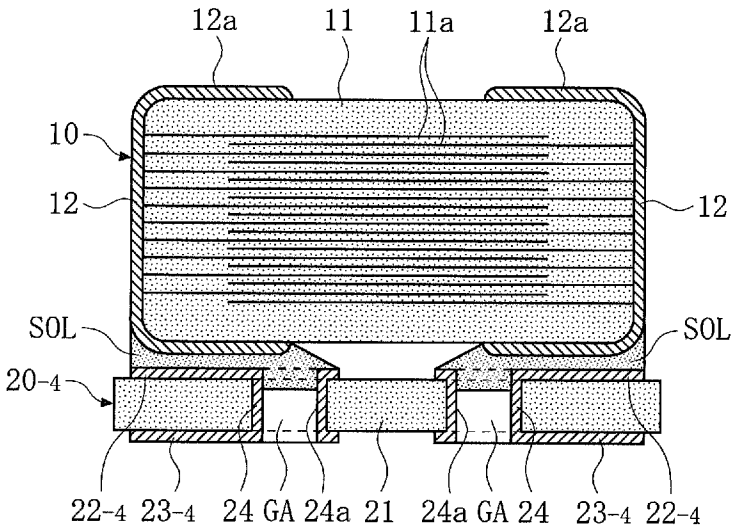
[図16]


(A)
20-3 22-3 24 24a 21 24a 24 22-3
W22-3
W22-3
W21
L22-3
L22-3
D22-3
L21
(B)
20-3 23-3 24 24a 21 24a 24 23-3
W23-3
W23-3
W21
L23-3
L23-3
D23-3
L21

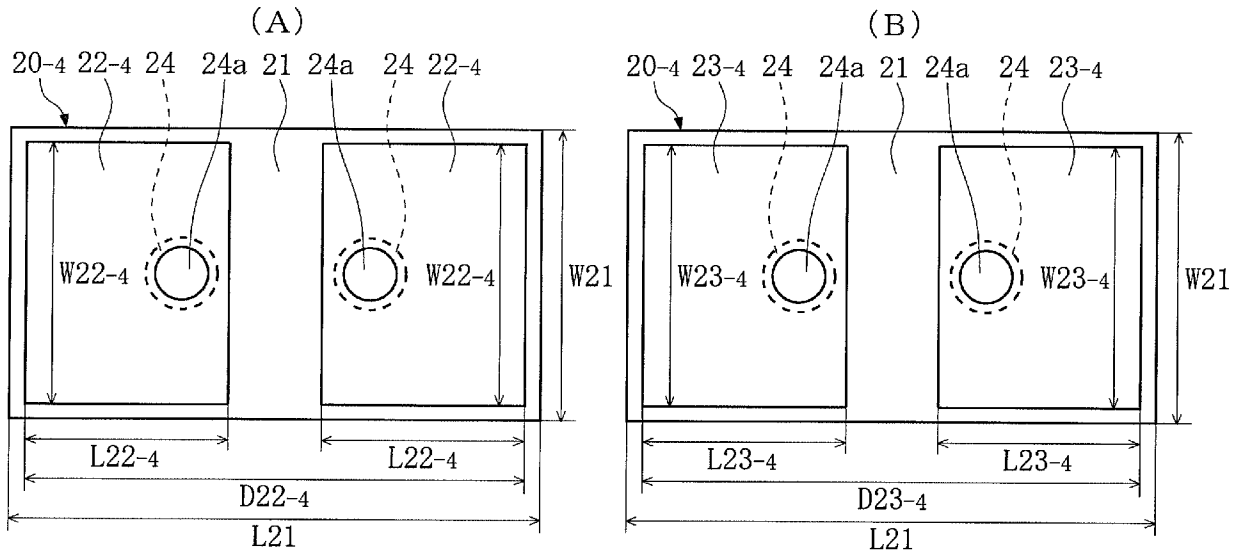
[図17]


12a 11 11a 12a
10
12
12
20-3
SOL
SOL
30
31 32 22-3 23-3 24 24a 21 24a 24 23-3 22-3 32

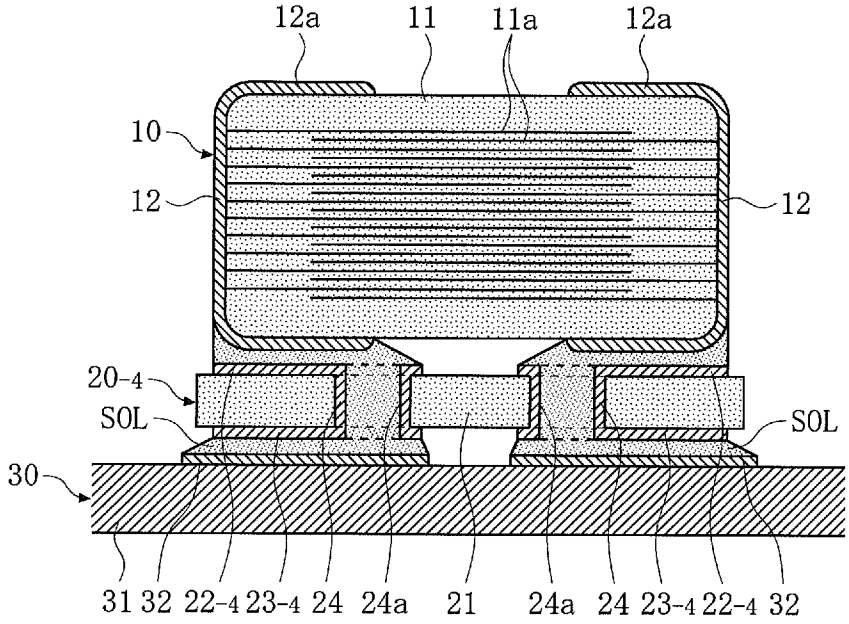
[図18]


12a 11 11a 12a
10
12
12
SOL
SOL
20-4
22-4 23-4 24 GA 24a 21 24a GA 24 23-4 22-4

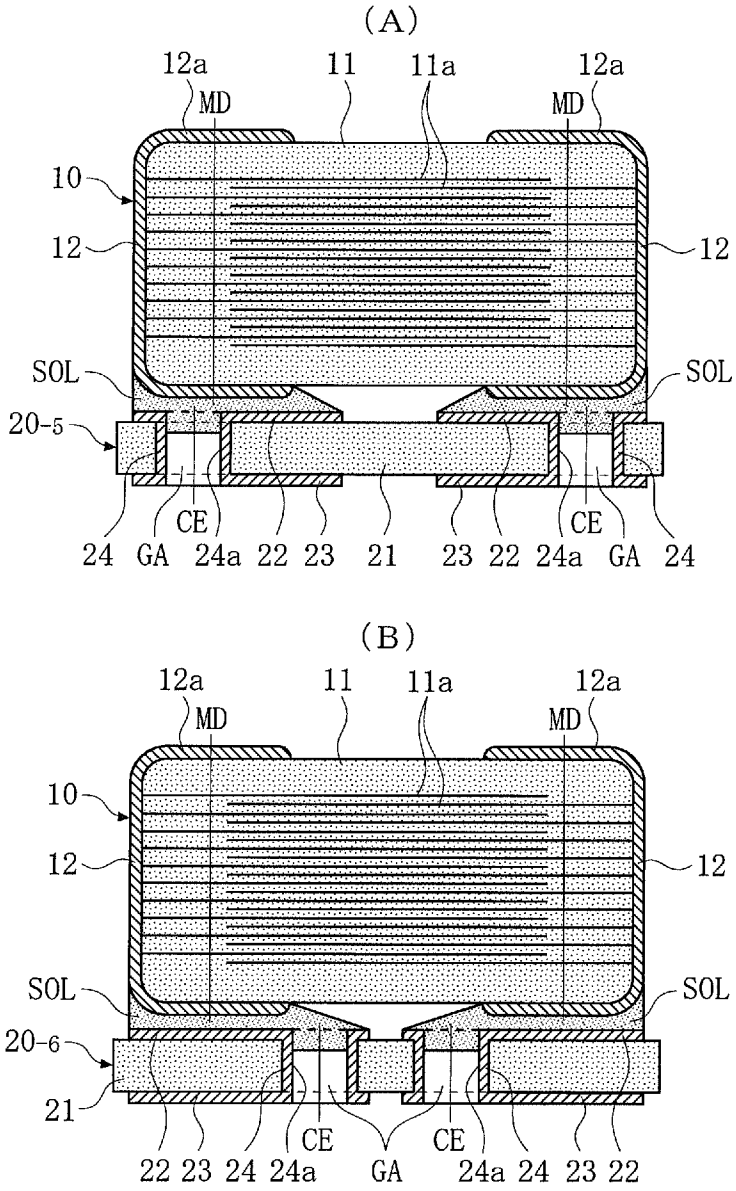
[図19]


(A)
20-4 22-4 24 24a 21 24a 24 22-4
W22-4
W22-4
W21
L22-4
L22-4
D22-4
L21
(B)
20-4 23-4 24 24a 21 24a 24 23-4
W23-4
W23-4
W21
L23-4
L23-4
D23-4
L21

[図20]


12a
11
11a
12a
10
12
12
20-4
SOL
SOL
30
31 32 22-4 23-4 24 24a 21 24a 24 23-4 22-4 32

[図21]


(A)
12a
11
11a
12a
MD
MD
10
12
12
SOL
SOL
20-5
CE
CE
24 GA 24a 22 23 21 23 22 24a GA 24
(B)
12a
11
11a
12a
MD
MD
10
12
12
SOL
SOL
20-6
21
CE
CE
22 23 24 24a GA 24a 24 23 22

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/053145

A. CLASSIFICATION OF SUBJECT MATTER
H01G4/12(2006.01)i, *H01G4/30*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01G4/12, H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014
Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2012-204572 A (Murata Mfg. Co., Ltd.), 22 October 2012 (22.10.2012), paragraphs [0025] to [0042], [0060]; fig. 1, 2, 6 & WO 2012/132952 A1 & TW 001301320 A	5-8 1-4
Y A	JP 2004-134430 A (TDK Corp.), 30 April 2004 (30.04.2004), paragraphs [0028] to [0033]; fig. 1 to 7 & US 2004/0066589 A1 & TW 000229876 B & CN 001506988 A & HK 001066631 A	5-8 1-4
A	JP 2004-193352 A (Taiyo Yuden Co., Ltd.), 08 July 2004 (08.07.2004), paragraph [0118]; fig. 25 (Family: none)	1-8

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
13 March, 2014 (13.03.14)	25 March, 2014 (25.03.14)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１４／０５３１４５

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01G4/12(2006.01)i, H01G4/30(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01G4/12, H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１４年
日本国実用新案登録公報	１９９６－２０１４年
日本国登録実用新案公報	１９９４－２０１４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y A	JP 2012-204572 A (株式会社村田製作所) 2012.10.22, 段落【0025】-【0042】, 【0060】第1,2,6図 & WO 2012/132952 A1 & TW 001301320 A	5-8 1-4
Y A	JP 2004-134430 A (ＴＤＫ株式会社) 2004.04.30, 段落【0028】-【0033】, 第1-7図 & US 2004/0066589 A1 & TW 000229876 B & CN 001506988 A & HK 001066631 A	5-8 1-4

☑ Ｃ欄の続きにも文献が列挙されている。　☐ パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１３．０３．２０１４	２５．０３．２０１４

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｄ　９３６９
小山　和俊
電話番号　０３－３５８１－１１０１　内線　３５５１

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2004-193352 A（太陽誘電株式会社）2004.07.08, 段落【0118】, 第25図（ファミリーなし）	1-8