



(12) Ausschließungspatent

(11) DD 290 070 A5

Erteilt gemäß § 17 Absatz 1  
Patentgesetz der DDR  
vom 27. 10. 1983

5(51) G 06 F 13/14

in Übereinstimmung mit den entsprechenden  
Festlegungen im Einigungsvertrag

DEUTSCHES PATENTAMT

In der vom Anmelder eingereichten Fassung veröffentlicht

(21) DD G 06 F / 335 576 6 (22) 13.12.89 (44) 16.05.91

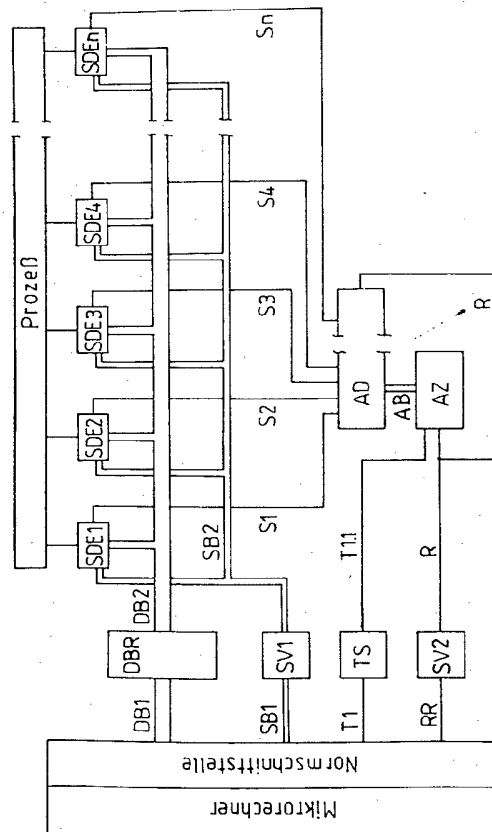
- (71) siehe (73)
- (72) Pietz, Günther; Pfeifer, Thomas, Dipl.-Phys., DE
- (73) Kombinat VEB Lokomotivbau-Elektrotechnische Werke „Hans Beimler“, Ewald-Voigt-Platz 1, O - 1422 Hennigsdorf, DE

(54) Schaltungsanordnung zum schnellen Datentransfer über die Normschnittstelle eines Mikrorechners zu einer Prozeßsteuereinheit

(55) Normschnittstellen; prozeßnahe Steuer- und Datenports; Adreßzähler; Adreßdekoder

(57) Die Erfindung betrifft eine Schaltungsanordnung zum schnellen Datentransfer über die Normschnittstelle eines Mikrorechners zu einer Prozeßsteuereinheit, wobei die Merkmale der Erfindung darin bestehen, daß von der Mikrorechnernormschnittstelle aus über einen Datenbus, einen Steuerbus, eine Taktsignalleitung und eine Rückstellsignalleitung nur die aus einem bidirektionalen Busverstärker, einer Taktsynchronisierereinheit, einem Adreßzähler, einem Adreßdekoder und n Stück für den Prozeß benötigten prozeßnahen Steuer- und Datenerfassungseinheiten bestehende Prozeßsteuereinheit aufgerufen wird. Die Prozeßsteuereinheit übergibt die Einzeldaten der prozeßnahen Datenerfassung an das Steuerport der Mikrorechnernormschnittstelle. Die Selektierung der Daten geschieht über die Taktsynchronisation sowie durch den Adreßzähler und den Adreßdekoder und bedarf keiner zusätzlichen Kennsignale. Nach Abfrage aller prozeßnahen Datenports wird der Adreßzähler zurückgestellt und steht für einen neuen Gesamtabfragezyklus zur Verfügung. Dabei erfolgt das Einlesen der Daten synchron und wird nicht durch Portaufrufe, bei denen die Schnittstellen aufgerufen werden, unterbrochen. Eine Synchronisation und die erforderlichen Warteschleifen wie bei der Einzelportaufrufung entfallen. Das Programm wird dadurch vereinfacht und nach Aufruf der Normschnittstelle durch den Mikrorechner werden nur noch Transportbefehle zum Einlesen der Daten vom Rechnerport in die vorgewählten Speicher benötigt.

Figur



### Patentanspruch:

Schaltungsanordnung zum schnellen Datentransfer über die Normschnittstelle eines Mikrorechners zu einer Prozeßsteuereinheit, wobei zur Datenübertragung zwischen dem Mikrorechner und der für einen entsprechenden Prozeß benötigten Anzahl von prozeßnahen Steuer- und Datenerfassungseinheiten ein bidirektionales Bussystem eingesetzt ist, **gekennzeichnet dadurch**, daß die Normschnittstelle des Mikrorechners erstens über einen Datenbus (DB 1) mit einem bidirektionalen Datenbusverstärker (DBR), zweitens über einen Steuerbus (SB 1) mit einem Steuerbusverstärker für Schreib- und Lesekommandosignale (SV 1) und drittens über eine Taktsignalleitung (T 1) mit dem Eingang einer Taktsynchronisiereinheit (TS) verbunden ist, wobei der bidirektionale Datenbusverstärker (DBR) über einen gemeinsamen Datenbus (DB 2) mit einem ersten Eingang und der Ausgang des Steuerbusverstärkers für Schreib- und Lesekommandosignale (SV 1) über einen gemeinsamen Steuerbus (SB 2), der vom Datenbus (DB 2) getrennt geführt wird, mit einem zweiten Eingang der für einen bestimmten Prozeß benötigten Anzahl von prozeßnahen Steuer- und Datenerfassungseinheiten (SDE 1 bis SDE n) verbunden ist und daß Ausgänge eines Adreßdekoders (AD) über Signalleitungen (S 1 bis S n) mit einem dritten Eingang der prozeßnahen Steuer- und Datenerfassungseinheiten (SDE 1 bis SDE n) zwecks ihrer synchronen Aktivierung in Verbindung stehen, wobei dessen Eingang über einen Adreßbus (AB) mit dem Ausgang eines Adreßzählers (AZ) verbunden ist, dessen einer Eingang über eine Taktsignalleitung (T 1.1) an den Ausgang der Taktsynchronisiereinheit (TS) angeschlossen ist und daß ein weiterer Eingang des Adreßzählers (AZ) über eine Rückstellsignalleitung (R) zum einen mit einem Ausgang des Adreßdekoders (AD) und zum anderen mit dem Eingang eines Steuersignalverstärkers (SV 2) in Verbindung steht, dessen Ausgang über eine weitere Rückstellsignalleitung (RR) an die Normschnittstelle des Mikrorechners angeschlossen ist.

Hierzu 1 Seite Zeichnung

### Anwendungsgebiet der Erfindung

Die Erfindung betrifft eine Schaltungsanordnung zum schnellen Datentransfer über die Normschnittstelle eines Mikrorechners zu einer Prozeßsteuereinheit. Die erfindungsgemäße Lösung wird in der Prozeßführung und Datenerfassung eingesetzt und ermöglicht die Prozeßführung und Datenerfassung in Prozessen, die einen größeren Umfang an prozeßnahen Steuer- und Datenerfassungseinheiten benötigen. Die Anwendung ermöglicht, daß ein Mikrorechner entsprechend seiner Speicherkapazität und Rechengeschwindigkeit mehrere Prozesse steuern und überwachen kann und mobile Rechner in der Prozeßsteuerung und Datenerfassung einsetzbar werden, obwohl die mobilen Rechner entsprechend ihrer Konfiguration nur über Normports verfügen. Rechnerkonfigurationen, die über mehrere Ports verfügen, können so programmiert werden, daß der Datentransfer gleichzeitig über zwei Ports als Wort erfolgt.

### Charakteristik des bekannten Standes der Technik

Zur Steuerung von Prozessen durch Mikrorechner liegen umfangreiche Veröffentlichungen vor. Grundsätzlich werden die Daten über bidirektionale Ports transferiert. Durch den Einsatz von speziellen Schnittstellenleiterkarten wird die Rechnerkonfiguration dem jeweiligen Prozeß angepaßt. Das Grundprinzip bisher veröffentlichter Schaltungsanordnungen besteht darin, daß vom Mikrorechner das Port aufgerufen wird und danach Daten gesendet bzw. empfangen werden. Meist wird noch nach dem Aufruf beim Empfang von Daten eine Portkennung mitgesendet. Nachteilig bei diesen Lösungen ist, daß ein erhöhter Bauelementeaufwand an Rechnerports sowie in der zusätzlichen Ausrüstung bzw. Spezialisierung eines Mikrorechners für den zu steuernden Prozeß erforderlich ist. Außerdem entsteht ein erhöhter Zeitaufwand beim Abarbeiten der Portaufrufbefehle sowie bei der Selektierung der Daten. Die DE-OS 3519862 beinhaltet in ihrer Lösung einen hohen Aufwand an Steuerkodier- und Steuerkontrollsignalen für den Datentransfer von Signalen. In der DE-OS 3326042 wird zur Realisierung des Datentransfers ebenfalls eine Signalkennung für die prozeßnahen Ports eingesetzt. In dieser Lösung werden zusätzlich noch spezielle Zwischenspeicher und Verriegelungsschaltungen benötigt, um einen ungestörten Datentransfer zu garantieren. Mit der Lösung gemäß DE-OS 3222390 wird ebenfalls die Sendung eines Vorsignals angeführt, das als Kopfsignal die Kennadressen der Bauteile (gemeint sind Speicher) enthält.

### Ziel der Erfindung

Die erfindungsgemäße Lösung soll eine Verringerung des Bauelementeaufwandes, ohne den Mikrorechner speziell für einen bestimmten Prozeß durch zusätzliche Baugruppen zu konfigurieren, ermöglichen. Durch die Herabsetzung der Rechenzeiten für den Datentransfer soll die Anzahl der an den Mikrorechner ankoppelbaren Prozesse erhöht werden.

### Darlegung des Wesens der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung zum schnellen Datentransfer über die Normschnittstelle eines Mikrorechners zu einer Prozeßsteuereinheit zu entwickeln, die eine direkte Speicherprogrammierung über eine Normschnittstelle ermöglicht, wobei die Datenübertragungsbreite je nach eingesetztem Mikrorechner ein Wort bzw. nur ein Byte betragen soll. Erfindungsgemäß wird die Aufgabe dadurch gelöst, daß die Normschnittstelle des Mikrorechners erstens über den Datenbus mit einem bidirektionalen Datenbusverstärker, zweitens über einen Steuerbus mit einem Steuerbusverstärker für Schreib- und Lesekommandosignale und drittens über eine Taktsignalleitung mit dem Eingang einer Taktsynchronisiereinheit verbunden ist, wobei der bidirektionale Datenbusverstärker über einen gemeinsamen Datenbus mit einem ersten Eingang und der Ausgang des Steuerbusverstärkers für Schreib- und Lesekommandosignale über einen gemeinsamen Steuerbus, der vom Datenbus getrennt geführt wird, mit einem zweiten Eingang der für einen bestimmten Prozeß benötigten (1 bis n Stück) prozeßnahen Steuer- und Datenerfassungseinheiten verbunden ist. Die Ausgänge eines Adreßdekoders sind über eine entsprechende Anzahl von Signalleitungen mit einem dritten Eingang der prozeßnahen Steuer- und Datenerfassungseinheiten zum Zweck der synchronen Aktivierung der prozeßnahen Steuer- und Datenerfassungseinheiten verbunden, wobei der Eingang des Adreßdekoders über einen Adreßbus mit dem Ausgang eines Adreßzählers in Verbindung steht, dessen einer Eingang über eine Taktsignalleitung an den Ausgang der Taktsynchronisiereinheit angeschlossen ist. Ein weiterer Eingang des Adreßzählers steht über eine Rückstellsignalleitung zum einen mit einem Ausgang des Adreßdekoders und zum anderen mit dem Eingang eines Steuersignalverstärkers in Verbindung, dessen Ausgang über eine weitere Rückstellsignalleitung mit der Normschnittstelle des Mikrorechners verbunden ist. Die Herabsetzung der Rechenzeit wird durch einen einmaligen Portaufruf realisiert, dessen Kommando Lesen oder Schreiben des Datentransfers zu den prozeßnahen Steuer- bzw. Datenerfassungseinheiten geleitet wird, ohne daß ein Einzelaufruf der prozeßnahen Steuer- und Datenerfassungseinheiten erfolgt. Damit wird der Anschluß an nur eine Rechnernormschnittstelle für den bidirektionalen Datentransfer realisiert bzw. bei Vorhandensein von mehreren Rechnerports kann durch die Kaskadierung derselben, eine gleichzeitige Übertragung mit einem entsprechend größeren Dateninhalt erfolgen, so daß statt ein Byte ein ganzes Wort übertragen werden kann. Die erfindungsgemäße Lösung benötigt keine zusätzlichen Portaufruf- und -kennsignale. Die Daten werden über die Normschnittstelle des Mikrorechners in direkter Speicherprogrammierung mittels Transportbefehlen transferiert. Entsprechend der erfindungsgemäßen Schaltungsanordnung läuft eine direkte Speicherprogrammierung über eine Normschnittstelle ab. Die Datenübertragungsbreite kann je nach eingesetztem Mikrorechner ein Wort bzw. nur ein Byte betragen. Ohne die erfindungsgemäße Lösung wäre es erforderlich, daß ein Port zum Aufruf der prozeßnahen Steuer- und Datenerfassungseinheiten benötigt wird.

### Ausführungsbeispiel

Die erfindungsgemäße Schaltungsanordnung zeigt auf, wie der Mikrorechner über den Datenbus DB 1 und den bidirektionalen Datenbusverstärker DBR den Datentransfer mit den prozeßnahen Steuer- und Datenerfassungseinheiten SDE 1 bis SDE n über den Datenbus DB 2 realisiert. Der Schreib- oder Lesebefehl wird vom Mikrorechner über den Steuerbus SB 1, den Steuerbusverstärker SV 1 und den Steuerbus SB 2 den prozeßnahen Steuer- und Datenerfassungseinheiten SDE 1 bis SDE n zugeführt. Die Steuerung des Adreßzählers erfolgt über die Taktsignalleitung T 1.1 und über die Taktsynchronisiereinheit TS. Der Adreßdekoder AD ist über den Adreßbus AB mit dem Adreßzähler AZ verbunden. Im Adreßdekoder AD werden synchrone Aktivierungssignale gewonnen und über die Signalleitungen S 1 bis S n an die prozeßnahen Steuer- und Datenerfassungseinheiten SDE 1 bis SDE n weitergegeben. Nach der taktsynchronen Ansteuerung der prozeßnahen Steuer- und Datenerfassungseinheiten SDE 1 bis SDE n sendet der Adreßdekoder AD an den Adreßzähler AZ über den Adreßbus AB ein Rückstellsignal und signalisiert dem Mikrorechner die erneute Steuer- oder Lesebereitschaft über die Rückstellsignalleitung R, den Steuersignalverstärker SV 2 und die Rückstellsignalleitung RR. Die Steuersignale sind z. B. mit der Zentronikchnittstelle kompatibel, können aber auch an andere Schnittstellen angepaßt werden. Mit der in der Schaltungsanordnung aufgezeigten Lösung wird eine direkte Speicherprogrammierung über eine Normschnittstelle realisiert. Die Datenübertragungsbreite kann je nach eingesetztem Mikrorechner ein Wort bzw. nur ein Byte betragen.

