

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号  
特許第5939908号  
(P5939908)

(45) 発行日 平成28年6月22日 (2016. 6. 22)

(24) 登録日 平成28年5月27日 (2016. 5. 27)

(51) Int. Cl.

H02M 1/08 (2006.01)

F I

H02M 1/08 A

請求項の数 9 (全 12 頁)

(21) 出願番号	特願2012-150069 (P2012-150069)	(73) 特許権者	000006013
(22) 出願日	平成24年7月4日 (2012. 7. 4)		三菱電機株式会社
(65) 公開番号	特開2014-14213 (P2014-14213A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成26年1月23日 (2014. 1. 23)	(74) 代理人	100073759
審査請求日	平成26年10月23日 (2014. 10. 23)		弁理士 大岩 増雄
		(74) 代理人	100088199
			弁理士 竹中 岑生
		(74) 代理人	100094916
			弁理士 村上 啓吾
		(74) 代理人	100127672
			弁理士 吉澤 憲治
		(72) 発明者	中山 靖
			東京都千代田区丸の内二丁目7番3号 三
			菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 同期整流回路

(57) 【特許請求の範囲】

【請求項 1】

並列にボディダイオードを有し、順方向と逆方向との双方向の電流をスイッチングできるスイッチング素子を備えた半導体素子と、前記スイッチング素子のオン・オフを制御するための制御回路とを備えた電力用スイッチング回路を直列接続し、この接続点を出力端子とし、前記電力用スイッチング回路の他方の端子を直流電源に接続される入力端子とし、前記直列接続された電力用スイッチング回路のスイッチング素子を交互にオン・オフすることにより前記出力端子から誘導性負荷に電流を流すように構成された同期整流回路において、

前記半導体素子は、並列にメインボディダイオードを有するメインスイッチング素子から成るメインセルと、並列にセンスボディダイオードを有するセンススイッチング素子から成るセンスセルとを備え、

前記電力用スイッチング回路においてスイッチング素子の順方向に電流を流す期間は、当該電力用スイッチング回路の制御回路は、この制御回路へ入力される所定の入力信号に基づいて当該電力用スイッチング回路におけるスイッチング素子を制御し、

前記電力用スイッチング回路においてスイッチング素子の逆方向に電流を流す期間は、当該電力用スイッチング回路の制御回路は、当該制御対象のスイッチング素子を有する半導体素子におけるセンスセルを流れる全電流を用い、当該電力用スイッチング回路の半導体素子の動作中のパラメータの値を検出し、この検出されたパラメータの値に基づいて作成された制御信号により当該電力用スイッチング回路のスイッチング素子を制御することを

10

20

特徴とする同期整流回路。

【請求項 2】

前記制御回路は、前記スイッチング素子の逆方向に電流を流すスイッチング素子を制御する制御信号を、当該制御対象のスイッチング素子を有する半導体素子におけるセンスセルに流れる電流を検出し、この検出された電流に基づいて作成することを特徴とする請求項 1 に記載の同期整流回路。

【請求項 3】

前記制御回路は、前記スイッチング素子の逆方向に電流を流すスイッチング素子を制御する制御信号を、当該制御対象のスイッチング素子を有する半導体素子におけるセンスセルに流れる電流を検出し、この検出した電流の変化率に基づいて作成することを特徴とする請求項 1 または 2 に記載の同期整流回路。

10

【請求項 4】

前記半導体素子と並列に還流ダイオードを備えたことを特徴とする請求項 1 に記載の同期整流回路。

【請求項 5】

前記制御回路は、前記スイッチング素子の逆方向に電流を流すスイッチング素子を制御する制御信号を、当該制御対象のスイッチング素子を有する半導体素子に発生する電圧に基づいて作成することを特徴とする請求項 1 から 4 のいずれか 1 項に記載の同期整流回路。

【請求項 6】

20

前記制御回路は、前記スイッチング素子の逆方向に電流を流すために作成する制御信号のうち、オンまたはオフのいずれか一方の信号を、前記制御回路へ入力される所定の入力信号に基づいて作成することを特徴とする請求項 1 から 5 のいずれか 1 項に記載の同期整流回路。

【請求項 7】

前記制御回路は、当該制御対象のスイッチング素子を備えた半導体素子における検出された動作パラメータの値に基づいて作成された制御信号により前記スイッチング素子を制御する場合には、所定の入力信号に基づいて前記スイッチング素子を制御する場合よりも制御対象のスイッチング素子をオン・オフさせるスイッチング速度を早くするためのスイッチング速度調節回路を備えたことを特徴とする請求項 1 から 6 のいずれか 1 項に記載の同期整流回路。

30

【請求項 8】

前記スイッチング素子がワイドバンドギャップ半導体により形成されていることを特徴とする請求項 1 から 7 のいずれか 1 項に記載の同期整流回路。

【請求項 9】

前記ワイドバンドギャップ半導体の材料は、炭化珪素、窒化ガリウム系材料、ダイヤモンドのいずれかの材料であることを特徴とする請求項 8 に記載の同期整流回路。

【発明の詳細な説明】

【技術分野】

【0001】

40

この発明は、同期整流回路において、センススイッチング素子を備えた電力用半導体素子のダイオードの順方向に電流が流れる場合に、ダイオードと並列に接続されたスイッチング素子をオンするための同期整流回路に関するものである。

【背景技術】

【0002】

従来の同期整流回路としては、例えば特許文献 1 に示されたものがある。同期整流方式はデッドタイムを挟んで上アームのスイッチング素子と下アームのスイッチング素子を、それぞれのオンオフタイミングの入力信号を用いて交互にオンさせる方式である。この同期整流方式において、順方向、及び、逆方向にスイッチング可能なスイッチング素子を用いる場合、逆方向に電流が流れる場合にもスイッチング素子をオンさせることで損失を極

50

力低減することが可能になる。しかしながら、デッドタイムが短い場合には上下アームのスイッチング素子が同時にオンし、損失の増大や最悪の場合には素子が破壊する場合もある。また、デッドタイムが長すぎる場合はその期間の電圧降下が大きくなり、損失の増大を招く等の問題があり、デッドタイムを最適にすることが必要である。

#### 【0003】

特許文献1は、同期整流方式におけるデッドタイムの最適化に関するもので、スイッチング素子であるMOSFETに流れる電流を検出する第1の電流検出手段と、寄生ダイオードに流れる電流を検出する第2の電流検出手段を備え、第1の電流検出手段により検出される貫通電流と第2の電流検出手段により検出されるリカバリー電流がいずれも小さくなるようにデッドタイムを設定する方式が示されている。

10

#### 【0004】

また、特許文献2には、ワイドバンドギャップ半導体である炭化珪素を用いた場合に、スイッチング素子に内在するボディダイオードを還流ダイオードとして用いた場合に劣化や破壊を招くという問題を解決する技術が記載されている。スイッチング素子であるSiC-FETに並列にショットキーバリアダイオードを接続した構成で、ショットキーバリアダイオードの電圧を検出してその電圧に応じてSiC-FETをオン、オフする方式や、電流・電流変化率を検出し、還流期間中にスイッチング素子をオン、オフする方式が記載されている。

#### 【0005】

さらに、特許文献3には、同期整流回路において、センススイッチング素子を用いて、負荷から逆流する電流、すなわちスイッチング素子に流れる順方向の電流を検知して、出力端に接続されたコンデンサの電荷を放電させる技術が開示されている。その他、センススイッチング素子に関し、スイッチング素子の順方向の電流を検出するために用いられている従来技術が多く存在する(例えば特許文献4)。

20

#### 【先行技術文献】

#### 【特許文献】

#### 【0006】

【特許文献1】特開2007-14059号公報

【特許文献2】特開2008-17237号公報

【特許文献3】特開2007-244156号公報

【特許文献4】特開平7-146722号公報

30

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0007】

特許文献1ではMOSFETに流れる電流とMOSFETと並列に接続された寄生ダイオードに流れる電流を別々に検出し、デッドタイムの調整を行うが、スイッチング速度は電流、電圧、温度等に依存するため、それらの変動する場合にはデッドタイムの調整は困難となる。また、2つの電流検出手段が必要なことより、回路構成が複雑となり、回路の大型化等を招く可能性がある。また、特許文献2は還流モードにおいてボディダイオードが通電しないようにスイッチング素子をオン、オフする方式であり、必ずしもデッドタイムを短縮するものではない。また、電流や電流変化率の検出には半導体に流れる全電流を検出しており、装置の大型化を招く可能性がある。

40

#### 【0008】

この発明は、上記のような問題点を解決するためになされたものであり、同期整流回路において、比較的簡単な回路構成で、安定してデッドタイムを極力短縮し、また、SiC等のワイドバンドギャップ半導体を用いる場合に、ボディダイオードの劣化や破壊を抑制する同期整流回路を得ることを目的としている。

#### 【課題を解決するための手段】

#### 【0009】

この発明は、並列にボディダイオードを有し、順方向と逆方向との双方向の電流をスイ

50

ッチングできるスイッチング素子を備えた半導体素子と、スイッチング素子のオン・オフを制御するための制御回路とを備えた電力用スイッチング回路を、直流電源の出力に直列に接続し、この接続点を出力端子とし、直列接続された電力用スイッチング回路のスイッチング素子を交互にオン・オフすることにより前記出力端子から誘導性負荷に電流を流すように構成された同期整流回路において、半導体素子は、並列にメインボディダイオードを有するメインスイッチング素子から成るメインセルと、並列にセンスボディダイオードを有するセンススイッチング素子から成るセンスセルとを備え、電力用スイッチング回路においてスイッチング素子の順方向に電流を流す期間は、当該電力用スイッチング回路の制御回路は、この制御回路へ入力される所定の入力信号に基づいて当該電力用スイッチング回路におけるスイッチング素子を制御し、電力用スイッチング回路においてスイッチング素子の逆方向に電流を流す期間は、当該電力用スイッチング回路の制御回路は、当該制御対象のスイッチング素子を有する半導体素子におけるセンスセルを流れる全電流を用い、当該電力用スイッチング回路の半導体素子の動作中のパラメータの値を検出し、この検出されたパラメータの値に基づいて作成された制御信号により当該電力用スイッチング回路のスイッチング素子を制御するようにしたものである。

10

【発明の効果】

【0010】

この発明によれば、スイッチング素子の逆方向に電流を流す期間は、半導体素子の動作中のパラメータの値を検出して、その検出したパラメータの値に基づいてスイッチング素子を制御するため、電流値や電圧、温度等の影響を受けにくく、安定してデッドタイムの短縮が可能になる。

20

【図面の簡単な説明】

【0011】

【図1】この発明の実施の形態1による同期整流回路に用いる電力用スイッチング回路を示す回路図である。

【図2】この発明による同期整流回路を適用する電力変換装置の一例を示す図である。

【図3】この発明の実施の形態1による同期整流回路の動作を説明するタイムチャートである。

【図4】この発明の実施の形態2による同期整流回路に用いる電力用スイッチング回路を示す回路図である。

30

【図5】この発明の実施の形態3による同期整流回路に用いる電力用スイッチング回路を示す回路図である。

【図6】この発明の実施の形態4による同期整流回路に用いる電力用スイッチング回路を示す回路図である。

【発明を実施するための形態】

【0012】

特許文献3、4に示すように、センススイッチング素子は、メインスイッチング素子に流れる電流、すなわち順方向に流れる電流を検出するために用いられることが多い。これに対し、本発明者らは、電力用スイッチング素子がMOSFETのように寄生ダイオードを有する素子である場合、センススイッチング素子を用いて、この寄生ダイオードの順方向電流を測定することができる点に着目した。この寄生ダイオードの順方向に流れる電流を、センススイッチング素子により検出し、制御信号として利用することにより、デッドタイムの短い同期整流回路が実現できることを見出した。以下、本発明を実施の形態に従って説明する。

40

【0013】

実施の形態1.

図1は本発明の実施の形態1による同期整流回路に用いる電力用スイッチング回路100を示す回路図である。ここでは、スイッチング素子としてMOSFETを用いた電力用スイッチング回路100を例として説明する。半導体素子10を構成するスイッチング素子は、メインスイッチング素子であるメインMOSFET1とセンススイッチング素子で

50

あるセンスMOSFET 2とで構成されている。それぞれのMOSFETは、それぞれ並列にボディダイオードを備えている。ここで、メインMOSFET 1とこれに並列なメインボディダイオード 3とを合わせてメインセル 20、センスMOSFET 2とこれに並列なセンスボディダイオード 4を合わせてセンスセル 30と呼ぶ。なお、ボディダイオードはMOSFETに寄生されたものであるが、理解の容易さから並列と記載している。駆動回路はメインMOSFET 1、センスMOSFET 2のオン、オフ動作を行う制御回路 5、センスMOSFET 2とこれに並列なセンスボディダイオード 4をあわせた電流、すなわち、センスセル 30に流れる全電流、およびその電流変化率を検出するためのセンス抵抗 6、電流検出回路 7、電流変化率検出回路 8より構成される。

【0014】

10

メインセル 20はセンスセル 30に比べて多数のセルより構成されており、その比は例えば数千～数万対1である。そのため、半導体素子 10を流れる電流はその比に応じてメインセル 20とセンスセル 30に分流して流れる。センスセル 30に直列に接続されたセンス抵抗 6の電圧および電圧変化率より、センスセル 30に流れる電流および電流変化率を検出し、セル比に応じた分流比から、メインセル 20に流れる電流および電流変化率を検出することができる。また、メインMOSFET 1、センスMOSFET 2はそれぞれメインボディダイオード 3、センスボディダイオード 4を備えているため、メインMOSFET 1、センスMOSFET 2がオフ状態でも、センスセル 30の電流を検出することによりボディダイオードの電流、電流変化率も検出することができる。

【0015】

20

図2に、本発明の同期整流回路を用いた電力変換装置の例を示す。図2は、図1に示す電力用スイッチング回路 100を6個、すなわち電力用スイッチング回路 100a、100b、100c、100d、100e、100fを用いて、三相インバータを構成し、直流電源 9からの直流を交流に変換し、誘導性負荷 14に電流を供給する同期整流回路による電力変換装置の例である。図2に示したような直列に電力用スイッチング回路を配置（例えば電力用スイッチング回路 100a、100b）し、その接続点に誘導性負荷を接続する配置では、あるスイッチング素子の順方向に電流が流れている状態から、スイッチング素子をオフし、再度、オンすると、オフからオンするまでの期間、直列接続の逆側の電力用スイッチング回路にはスイッチング素子の順方向とは逆方向（ダイオードの順方向）に電流が流れる。このダイオードの順方向に電流が流れている期間中にダイオードと並列に接続されたスイッチング素子をオンすることが、重要となる。なお、図2の三相インバータは、本発明を適用する電力変換装置の一例として示したものであり、本発明は、コンバータやチョッパ等、インバータ以外の同期整流回路に適用することもできる。

30

【0016】

本実施の形態1による同期整流回路の動作について、図3に示す簡略化した電圧、電流波形、および制御回路への入力信号を交えながら説明する。ここでは、図2において直列に2個接続されている電力用スイッチング回路 100aと電力用スイッチング回路 100bとの組の動作を例に説明する。なお、図2において直列に2個接続されている電力用スイッチング回路 100cと電力用スイッチング回路 100dとの組の動作、および直列に2個接続されている電力用スイッチング回路 100eと電力用スイッチング回路 100fとの組の動作も、電力用スイッチング回路 100aと電力用スイッチング回路 100bとの組の動作と位相が異なるだけで全く同じ動作を行う。図3は図2に示す三相インバータにおいて、上アームの電力用スイッチング回路 100aにおいてスイッチング素子の順方向に電流が流れている状態から、スイッチング素子をオフし、その後、再度オンする場合を示している。電流はスイッチング素子の順方向に流れる場合を正、電流変化率 $di/dt$ はスイッチング素子の順方向電流が増加する場合を正として記載している。

40

【0017】

以下、電力用スイッチング回路 100aにおける、図1の各部分に相当する部分は図1の符号にaを付加して説明する。同様に、電力用スイッチング回路 100bにおける各部分には符号にbを付加して説明する。まず電力用スイッチング回路 100aの制御回路 5

50

aの入力端子50aへの入力信号がオフとなった時刻t1からスイッチング素子のオフ動作が開始される。この状態を詳しく見ると、入力信号がオンからオフに切り替わって、若干の遅れを持って時刻t2から電力用スイッチング回路100aの電流 $I_{d1}$ は減少し始め、下アームの電力用スイッチング回路100bに負の電流 $I_{d2}$ （ダイオードの順方向の電流）が流れ始める。電力用スイッチング回路100bの動作を、図1に示す回路から説明すると、ダイオードの順方向に流れる電流はメインボディダイオード3bとセンスボディダイオード4bに流れ始める。電流が流れ始めると、電流値に応じた電圧がセンス抵抗6bに発生する。センス抵抗6bの電圧は電流変化率 $dI_{d2}/dt$ に応じて変動するため、電流変化率検出回路8bはセンス抵抗6bの電圧変化から、電流変化率が所定の値以下（絶対値では所定の値以上）であることを検出し、制御回路5bに検出信号を出力する。その信号により、制御回路5bはメインMOSFET1b、センスMOSFET2bをオンする。これにより、電流はメインMOSFET1b、メインボディダイオード3bに分流して流れるため、オン電圧は低下する。なお、特性によってはボディダイオードに流れず、MOSFETにのみ流れる場合もある。

#### 【0018】

ダイオードの順方向に電流が流れている期間中は、電流検出回路7bがセンス抵抗6bの電圧より、電流の通電を検出し、制御回路5bに検出信号を出力することでオン状態を保つ。その後、上アームの電力用スイッチング回路100aのメインMOSFET1a、センスMOSFET2aが、制御回路5aの入力信号がオンになる時刻t5より若干遅れた時刻t6以降にオンすると、下アームの電力用スイッチング回路100bの電流は増加（絶対値は低下）し始める。電流変化率検出回路8bは、センス抵抗6bの電圧変化より、電流変化率が所定の値以上であることを検出し、制御回路5bに検出信号を出力し、制御回路5bは、メインMOSFET1b、センスMOSFET2bをオフする。

#### 【0019】

従来の同期整流回路での下アームの電力用スイッチング回路100bのスイッチング素子の制御は、制御回路5bへの予め定めた入力信号に基づいて行っていた。この入力信号を図3では100bの入力信号として破線で示している。この入力信号は、上下アームのスイッチング素子が同時にオンしないように、電流値や素子の温度変化などによって素子のスイッチング特性に変化があってもデッドタイムが確保できるよう、十分なデッドタイムを設けたタイミングで制御するように予め定めた入力信号となっている。例えば、上アームの入力信号がオンからオフに変化する時刻t1から下アームの入力信号がオフからオンに変化する時刻t3までが、入力信号としてのデッドタイムである。このように、所定の入力信号によりスイッチング素子を制御する場合、十分なデッドタイムを確保する必要がある。

#### 【0020】

これに対し、本実施の形態1による同期整流回路では、電流の変化率を検出し、スイッチング素子をオン、オフするため、電流値や素子の温度変化などにより特性変化があっても、その時々の特性に応じたオン、オフができることにより、予め定めた入力信号によりオン、オフする場合に比較して、上下アームのスイッチング素子ともにオフするデッドタイムを短縮することができる。なお、ここでは上アームの電力用スイッチング回路100aに順方向電流が流れている状態から電力用スイッチング回路100aをオフ、オンさせる場合を例に説明したが、逆に下アームの電力用スイッチング回路100bに順方向電流が流れている状態から電力用スイッチング回路100bをオフ、オンする場合も、上アームの電力用スイッチング回路100aが、上記で説明した電力用スイッチング回路100bと同様な動作を行う。

#### 【0021】

電流検出回路7はセンス抵抗6の電圧により、電流が流れているか否かを検出するものであり、例えば基準電圧とセンス抵抗の電圧を比較するコンパレータ等で構成することができる。基準電圧としては0V以下（絶対値としては0V以上）でよいが、ノイズによる誤動作等を考慮して設定される。また、電流変化率検出回路8はセンス抵抗6の電圧変動

10

20

30

40

50

により、正、負の電流変化率が基準値以上か以下かを検出するもので、例えば、センス電圧を微分するためのオペアンプを用いた微分回路の出力と正、負の基準電圧とそれらと比較するコンパレータ等より構成することができる。基準電圧はスイッチングをとまなわない場合の電流変化では検出せず、スイッチング時の電流変化にて検出するように設定される。また、ノイズに対する誤動作防止のため、フィルタ等を設けても良い。また、ダイオードのリカバリー動作による電流変化が大きい場合には正の電流変化直後の負の電流変化は無視するようなフィルタを設けても良い。

#### 【 0 0 2 2 】

また、図 3 の  $d I_d 1 / d t$  に示すようにスイッチング素子の順方向に電流が流れている場合からのオフ、順方向に電流を流す場合のオンにおいても電流変化が生じる。制御回路 5 がこの電流変化では動作しないように、入力信号からオフ信号が入力された場合にその直後はオンしない、入力信号からオン信号が入力された場合その直後はオフしない等のフィルタ回路を設けても良い。また、電流検出回路 7 の出力とあわせ、電流検出回路 7 がダイオードの順方向の電流、すなわちスイッチング素子の逆方向の電流を検出している場合のみ、オン、オフ動作を行うようにしても良い。また、ダイオードの順方向への流れ始めを検出するために、電流変化率検出回路 8 を用いているが、電流検出回路 7 を用いて、電流検出回路 7 が電流通電を検出した場合にスイッチング素子をオンしても良い。要するに、電力用スイッチング回路 100 のスイッチング素子に逆方向の電流を流すための制御信号は、当該制御対象のスイッチング素子を有する半導体素子 10 のセンスセル 30 に流れる、スイッチング素子についての逆方向の電流を検出し、この検出された電流値や、この検出された電流から求められる電流変化率に基づいて作成する。なお、ここではセンスボディダイオードを流れる電流を電圧に変換するためにセンス抵抗を用いているが、センスボディダイオードに流れる電流、電流変化率を検出できればよく、必ずしもセンス抵抗を用いた回路である必要はない。

#### 【 0 0 2 3 】

本発明ではダイオードの順方向に流れる電流、電流の変化率によってスイッチング素子をオンするため、同期整流を行う場合にスイッチング素子をオンする予め定めた入力信号が遅れて入力される場合でも、その前にスイッチング素子をオンするため、デッドタイムを短縮することができる。オフ動作においてもスイッチング素子をオフする入力信号が先に入力されてもダイオード順方向電圧が変化するまでオン状態を保つため、デッドタイムを短縮することができる。同期整流を考慮しない入力信号が入る場合でも、スイッチング素子はオンするため、損失低減等の効果がある。また、電流、電流の変化率によってスイッチング素子をオン、オフするため、電流値や電圧、温度等の影響を受けにくく、安定してデッドタイムの短縮が可能になる。

#### 【 0 0 2 4 】

以上では、ダイオードの順方向に流れる電流、電流の変化率によってスイッチング素子をオン、オフする方式を示したが、オンまたはオフの一方は予め定めた入力信号に従って制御し、他方のみに上記の制御を適用する場合であってもデッドタイム短縮の効果はある。この方式は、本実施の形態 1 だけではなく、他の実施の形態にも適用できる。

#### 【 0 0 2 5 】

実施の形態 2 .

図 4 に本発明の実施の形態 2 による同期整流回路に用いる電力用スイッチング回路の回路図を示す。特許文献 1 では貫通電流とリカバリー電流がいずれも小さくなるようにデッドタイムを調整していくが、本発明では電流や電流変化率に基づいて、オン、オフ動作を行うため、スイッチング素子のスイッチング速度が速い場合にはボディダイオードに電流が流れている側のスイッチング素子のオン、オフが遅れる可能性がある。本実施の形態 2 はそのような場合に対応するもので、実施の形態 1 とは、制御回路 5 がスイッチング速度調節回路 11 を備えている点が異なっている。

#### 【 0 0 2 6 】

スイッチング速度調節回路 11 はスイッチング素子の逆方向に電流が流れる場合にスイ

10

20

30

40

50

ツチング素子をオン、オフする場合と、予め定めた入力信号に基づいてスイッチング素子をオン、オフする場合とで、スイッチング速度を切り換えるものである。すなわち、スイッチング速度調節回路 11 は、電流検出回路 7、電流変化率検出回路 8 の出力に基づいてオン、オフのスイッチングを行う場合には、入力端子 50 に入力される入力信号に基づいてオン、オフする場合に比べ、速い速度でスイッチングを行うよう調節するものである。回路としては例えば、入力端子 50 からの入力信号に基づいてスイッチングを行うためのゲート抵抗と、電流検出回路 7、電流変化率検出回路 8 の出力に基づいてスイッチングを行うためのゲート抵抗と、ゲート抵抗切り換えスイッチ等により構成される。オン用のゲート抵抗とオフ用のゲート抵抗は同一でも、別々のものを用いても良い。ゲート抵抗を切り換えスイッチで切り換えることにより、スイッチング速度は調節され、遅れることなく、スイッチングすることが可能となる。

10

#### 【0027】

実施の形態 3 .

図 5 に本発明の実施の形態 3 による同期整流回路に用いる電力用スイッチング回路の回路図を示す。半導体素子 10 に SiC 等のワイドバンドギャップ半導体を用いる場合、ボディダイオードに通電すると劣化や破壊を引き起こす可能性がある。本実施の形態 3 はそのような場合にも対応するもので、実施の形態 2、すなわち図 4 の回路に還流ダイオード 12 を追加したものである。

#### 【0028】

実施の形態 1、2 では、ダイオードの順方向に電流が流れる場合にスイッチング素子をオンする半導体素子、及びその駆動回路について記載しているが、スイッチング素子、ボディダイオードの特性によってはスイッチング素子をオンしてもボディダイオードには電流が流れる。本発明では還流ダイオード 12 が半導体素子 10 と並列に接続されているため、電流は還流ダイオード 12 にも並列に流れ、ボディダイオードに流れる電流をさらに低減し、ボディダイオードの劣化や破壊を抑制することが可能である。また、文献 2 には SiC-FET、ショットキーバリアダイオード、ボディダイオードの電流-電圧特性例が記載されているが、スイッチング素子をオンした状態ではボディダイオードに通電しないように、スイッチング素子、還流ダイオード、ショットキーバリアダイオードの特性を設定しても良い。その場合にはさらにボディダイオードの劣化や破壊を抑制する効果が高くなる。

20

30

#### 【0029】

実施の形態 4 .

図 6 に本発明の実施の形態 4 による同期整流回路に用いる電力用スイッチング回路の回路図を示す。実施の形態 3 では還流ダイオード 12 を備えているが、還流ダイオード 12 の特性と、ボディダイオードの特性によっては、ダイオードの順方向電流が流れ始める場合に、還流ダイオード 12 のみに流れ、ボディダイオードに流れない場合も考えられる。本実施の形態 4 はそのような場合にも対応するもので、実施の形態 3 の電流検出回路 7 に換えて、電圧検出回路 13 を備えている。電圧検出回路 13 は、メインスイッチング素子 1、メインボディダイオード 3、還流ダイオード 12 の並列体の電圧がある値以下になった場合に検出信号を出力するものである。還流ダイオード 12 を追加した場合でも、図 2 と同様に、上アームの電力用スイッチング回路 100a をスイッチングすると、下アームの電力用スイッチング回路 100b の電圧  $V_{ds2}$  は低下し、ダイオードの順方向に電流が流れ始める。電圧が低下し、所定の値以下になると、電圧検出回路 13 は制御回路 5 に検出信号を出力し、制御回路 5 がメイン MOSFET 1、センス MOSFET 2 をオンする。電圧検出回路 13 は電圧が所定の値以下の期間は検出信号を出力し、メイン MOSFET 1、センス MOSFET 2 のオン状態が保たれる。なお、別途、電流検出回路も設け、オン状態を保つには電流検出回路の出力を用いても良い。

40

#### 【0030】

また、電流が増加（絶対値としては低下）し始めると、電流変化率検出回路 8 が、電流変化率が所定の値以上であることを検出し、制御回路 5 に検出信号を出力し、制御回路 5

50

は、メインMOSFET 1、センスMOSFET 2をオフする。実施の形態1では、電流検出回路の出力とあわせ（例えばAND回路）、電流検出回路がスイッチング素子の逆方向（ダイオードの順方向）の通電を検出している場合のみ、オフ動作を行うよう例を示したが、電圧検出回路13の出力とあわせ、電圧検出回路13が電圧低下を検出している場合のみ、オフ動作を行うようにしても良い。

#### 【0031】

電圧検出回路13は、例えば、分圧回路と、基準電圧と、分圧回路の出力と基準電圧を比較するコンパレータ等より構成される。基準電圧は0V以下が望ましいが、ノイズや運転条件等を考慮して設定される。このような回路構成とすることにより、ダイオードの順方向電流が流れ始める場合に、還流ダイオード12のみに流れ、ボディダイオードに流れ

10

#### 【0032】

なお、本方式の、制御対象のスイッチング素子を有する半導体素子に発生する電圧を検出する電圧検出回路13を付加した構成は、還流ダイオードの有無や、ボディダイオードに電流が流れる、流れないにかかわらず、適用可能である。

#### 【0033】

以上の実施の形態1～4において、スイッチング素子としてはMOSFETを用いた例を示したが、スイッチング素子は双方向にスイッチング可能な素子であれば良く、必ずしもMOSFETである必要はない。また、スイッチング素子は珪素によって形成されたものの他、珪素に比べてバンドギャップが大きいワイドバンドギャップ半導体によって形成しても良い。ワイドバンドギャップ半導体の材料としては、例えば、炭化珪素、窒化ガリウム系材料またはダイヤモンドがある。ワイドバンドギャップ半導体を用いた場合、許容電流密度が高く、電力損失も低いため、電力用半導体素子を用いた装置の小型化が可能となる。また、スイッチング素子にワイドバンドギャップ半導体を用いた場合、MOSFET等、双方向にスイッチング可能な素子の耐電圧が上がり、高電圧領域まで適用が可能となる。また、ワイドバンドギャップ半導体を用いた場合で、ボディダイオードに通電した場合に劣化や破壊を引き起こす可能性がある場合には、その抑制が可能となり、特に本発明の効果は大きい。

20

#### 【0034】

以上、本発明は、実施の形態1～4で説明したように、同期整流回路において、スイッチング素子の逆方向に電流を流す期間におけるスイッチング素子の制御信号を、センスセルに流れる電流を検出し、その電流値や電流値の微分値である電流変化率に基づいて作成し、あるいは半導体素子の電圧を検出し、その検出された電圧に基づいて作成することを特徴とする。すなわち、半導体素子の動作中のパラメータの値を検出して、その検出したパラメータの値に基づいてスイッチング素子を制御するため、電流値や電圧、温度等の影響を受けにくく、安定してデッドタイムの短縮が可能になる。

30

#### 【0035】

なお、本発明は、その発明の範囲内において、各実施の形態を自由に組み合わせ、あるいは各実施の形態を適宜、変形、省略することが可能である。

40

#### 【符号の説明】

#### 【0036】

- |                          |               |
|--------------------------|---------------|
| 1：メインMOSFET（メインスイッチング素子） |               |
| 2：センスMOSFET（センススイッチング素子） |               |
| 3：メインボディダイオード            | 4：センスボディダイオード |
| 5：制御回路                   | 6：センス抵抗       |
| 7：電流検出回路                 | 8：電流変化率検出回路   |
| 9：直流電源                   | 10：電力用半導体素子   |
| 11：スイッチング速度調節回路          | 12：還流ダイオード    |
| 13：電圧検出回路                | 14：誘導性負荷      |

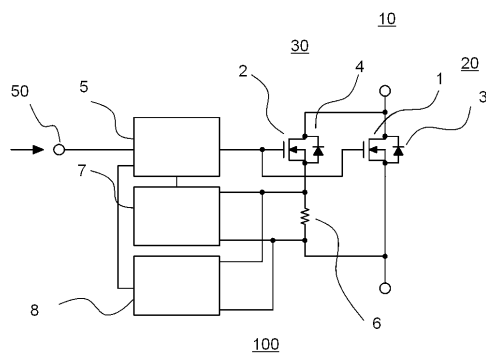
50

20 : メインセル

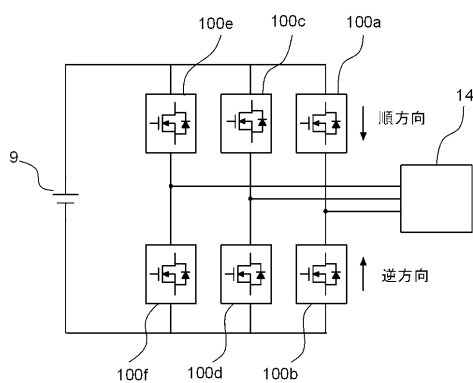
30 : センスセル

100、100a、100b、100c、100d、100e、100f : 電力用スイッチング回路

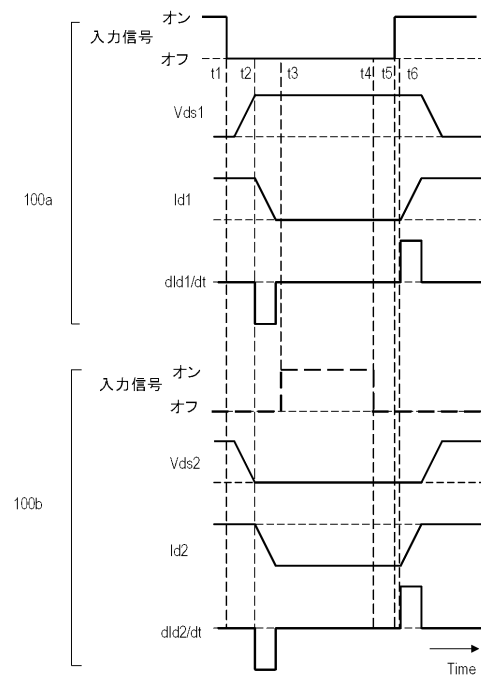
【図1】



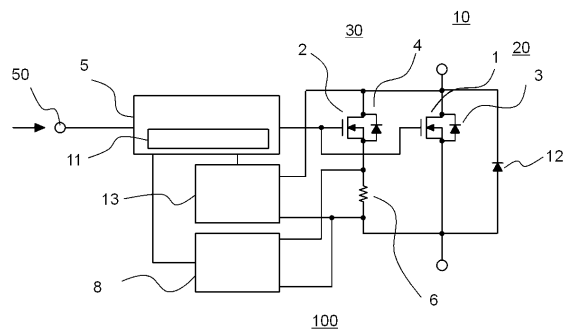
【図2】



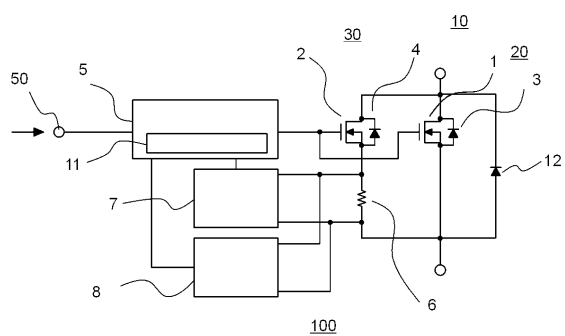
【図3】



【 図 6 】



【 図 5 】



---

フロントページの続き

(72)発明者 中武 浩

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 鈴木 重幸

(56)参考文献 特開2012-029490(JP,A)

特開2008-017237(JP,A)

特開2005-080407(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 1/00 - 3/44

H02M 7/42 - 7/98