

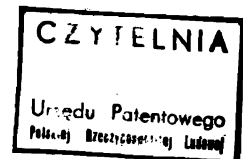
POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY PATENTU TYMCZASOWEGO

110 818



Patent tymczasowy dodatkowy
do patentu _____

Zgłoszono: 21.06.78 (P. 207855)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 07.05.79

Opis patentowy opublikowano: 31.07.1981

Int. Cl.³ G05B 19/18
H05B 1/02

Twórcy wynalazku: Tadeusz Brojek, Ludwik Michalski

Uprawniony z patentu tymczasowego: Politechnika Łódzka, Łódź (Polska)

Układ ograniczający sumaryczny pobór mocy zespołu pieców oporowych z nieciągłą regulacją temperatury

Przedmiotem wynalazku jest układ ograniczający sumaryczny pobór mocy zespołu pieców oporowych z nieciągłą regulacją temperatury.

Elektryczne piece oporowe znajdujące zastosowanie w wielu procesach technologicznych wymagających obróbki cieplnej należą do odbiorników energii elektrycznej o znacznej energochłonności. W większości przypadków wykorzystuje się większe zespoły pieców przewidzianych do jednoczesnej eksploatacji. W tym przypadku zarówno w okresie rozgrzewu pieca jak i w okresie pracy w temperaturze nastawionej występuje sumowanie się poborów mocy wszystkich pracujących jednocześnie pieców, powodując powstawanie stosunkowo dużych spiętrzeń mocy, które osiągają ekstremalną wartość równą sumie mocy znamionowych poszczególnych pieców. Najgroźniejsze spiętrzenie mocy występuje przy rozgrzewie, gdy każdy z pieców pobiera moc znamionową w sposób ciągły. Dla ich zmniejszenia dokonuje się najczęściej rozgrzewu poszczególnych pieców, lub grup pieców stosując odpowiednie przesunięcie w czasie lub w przypadku większych pieców, rozgrzewu dokonuje się częścią mocy znamionowej, co ma tę wadę, że wydłuża czas rozgrzewu i zwiększa sumaryczne zużycie energii. Obecnie nie ma automatycznych urządzeń realizujących kompleksowo w zespołach pieców oporowych z nieciągłą regulacją temperatury, funkcję ograniczania sumarycznego poboru mocy do wartości możliwie bliskiej sumie mocy średnich poszczególnych pieców, przez zastosowanie — nadrzędnego w stosunku do działania regulatorów temperatury — impulsowego sterowania załączaniem mocy dostarczanej do pieców, przy jednoczesnym zmniejszeniu rozrzutu temperatury w piecach. Jedynym środkiem zmierzającym do ograniczania sumarycznego poboru mocy, jest stosowanie drogich regulatorów dwustawnych z korekcją lub regulatorów impulsowych zamiast stosowanych powszechnie zwykłych regulatorów dwustawnych. Rozwiązanie to zapewnia jedynie, dzięki wymuszeniu większej częstości łąceń, zmniejszenie czasu trwania spiętrzeń mocy przy jednoczesnym zwiększeniu prawdopodobieństwa ich występowania.

Układ ograniczający według wynalazku eliminuje powyższe niedogodności dokonując ograniczenia sumarycznego poboru mocy zespołu pieców oporowych poprzez impulsowe sterowanie załączaniem mocy, które

uniemożliwia jednoczesne załączanie mocy w każdej grupie pieców należące do zespołów n pieców. Układ charakteryzuje się tym, że zawiera generator impulsów prostokątnych przyłączony do wejścia licznika binarnego, którego wyjścia proste i wyjścia negowane są doprowadzone do deszyfratora gdzie następuje formowanie pod względem czasowym impulsów prostokątnych oraz programowanie liczby impulsów zliczanych przez licznik połączony za pośrednictwem generatora z wyjściem wymienionego deszyfratora. Sygnały wyjściowe deszyfratora sterują k -wyjściowy układ rozdzielacza przełączającego kolejne wyjścia w takt przychodzących sygnałów z deszyfratora. Wyjścia sygnału rozdzielacza są doprowadzane poprzez odpowiedni przełącznik do układu sygnalizacji pracy kanałów oraz do połączonych równolegle wejść zespołu wzmacniaczy wyjściowych. Do wyjścia każdego wzmacniacza zespołu jest podłączony jeden trójbiegunowy przekaźnik zespołu przekaźników wewnętrznych stanowiących elementy wyjściowe każdego kanału. Wszystkie wyjścia zespołu wzmacniaczy wyjściowych mogą być dodatkowo przyłączone do gniazd wielowytkowych z podłączonymi doń panelami jednobiegunowych przekaźników zewnętrznych. Zamykające się w takt załączania poszczególnych kanałów zestyki czynne przekaźników, włączone w obwód sterowania zasilania każdego z pieców wchodzących w skład danej grupy, eliminują możliwość jednoczesnego załączenia mocy w danej grupie pieców.

Układ według wynalazku powoduje wyrównanie sumarycznego poboru mocy i ograniczenie go do wartości zbliżonej do sumy mocy średnich, pobieranych w ustalonym stanie pracy, eliminując przy tym całkowite chwilowe spiętrzenie poboru mocy o amplitudzie równej sumie mocy znamionowych wszystkich pracujących jednocześnie pieców. W piecach wyposażonych w zwykłe regulatory dwustawne dokonuje znacznej poprawy dokładności regulacji bez konieczności stosowania drożnych regulatorów dwustawnych z korekcją lub regulatorów impulsowych. Umożliwia ograniczenie maksymalnej mocy pobieranej przy rozgrzewie.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, na którym fig. 1 przedstawia blokowy schemat funkcjonalny układu ograniczającego, zaś fig. 2 schemat wyjść pięciokanałowego układu ograniczającego.

Zasadniczy tor formowania sygnałów, które sterują pracą przekaźników stanowiących elementy wyjściowe kanałów układu ograniczającego, tworzą: generator impulsów prostokątnych GIP, licznik binarny LB, deszyfrator D wraz z generatorem opóźnień GO, układ rozdzielacza UR oraz zespół wzmacniaczy wyjściowych ZWW. Impulsy prostokątne z generatora GIP o okresie τ_G , —, 10s zliczane są w liczniku binarnym LB. Sygnały z wyjść prostych Q i negowanych $\bar{Q}$ licznika LB są doprowadzone do deszyfratora D, w którym odbywa się właściwe formowanie pod względem parametrów czasowych impulsów prostokątnych, sterujących pracą układu rozdzielacza UR. Wejścia deszyfratora D wyposażone są w zespół przełączników umożliwiających programowanie liczby 1 impulsów zliczanych przez licznik LB. Po zliczeniu przez licznik LB zaprogramowanej liczby impulsów, na wyjściu deszyfratora D pojawia się impuls prostokątny o czasie trwania τ_G . Opadające zbocze tego impulsu, za pośrednictwem układu generatora opóźnień GO, powoduje skasowanie istniejącego stanu licznika i ustawienie go w pozycji odpowiadającej liczbie 1. W chwili pojawienia się kolejnego impulsu z generatora GIP (ściślej zbocza ujemnego tego impulsu) cykl zliczania rozpoczyna się ponownie. W ten sposób na wyjściu deszyfratora D uzyskuje się ciąg impulsów prostokątnych o okresie τ_D , równym iloczynowi okresu τ_G impulsów z generatora GIP i zaprogramowanej w deszyfratorze D liczby 1 impulsów zliczanych przez licznik LB. Przy ustalonym okresie impulsów z generatora GIP $\tau_G = 10s$, okres τ_D impulsów na wyjściu deszyfratora D oraz ich współczynnik wypełnienia i_D są jednoznaczными funkcjami liczby impulsów 1, a mianowicie:

$$\tau_D = \tau_G \cdot 1 = 101[s]; i_D = \frac{\tau_G}{\tau_D} = \frac{1}{1}$$

Sygnały wyjściowe deszyfratora D sterują pracą 5-wyjściowego układu rozdzielacza UR. Zastosowany układ rozdzielacza, zbudowany na bazie 5-bitowego licznika cyklicznego, posiada możliwość nastawiania za pomocą przycisków sterujących liczbą k_b czynnych wyjść w zakresie od $k_b = 2$ do $k_b = 5$. Zasada pracy rozdzielacza polega na tym, że w takt przychodzących sygnałów sterujących z wyjścia deszyfratora D następuje kolejne przełączanie wyjść. Każdy kolejny impuls przychodzący na wejście układu rozdzielacza (ściślej zbocze opadające tego impulsu) powoduje wyłączenie wyjścia dotychczas załączonego i włączenie następnego wyjścia. Po włączeniu w ten sposób ostatniego z nastawionej liczby $k_b = 2-5$ czynnych wyjść, cykl pracy rozdzielacza powtarza się. Jest przy tym oczywiste, że w danej chwili może być załączone tylko jedno wyjście. Jeśli nastawiona liczba k_b czynnych wyjść jest mniejsza niż 5, to w opisany sposób frakcjonuje tylko k_b wyjść, a pozostałe ($5-k_b$) wyjścia są odłączone i nieczynne.

Wyjścia układu rozdzielacza poprzez przełącznik SA—KROS (sterowanie automatyczne-krosowanie) są doprowadzone do połączonych równolegle wejść W_{ep} zespołu wzmacniaczy wyjściowych ZWW i układu sygnalizacji pracy kanałów USPK. Położenie SA (sterowanie automatyczne) przełącznika SA—KROS odpowiada

znamionowej pracy układu ograniczającego, przy której każdemu kolejnemu wyjściu negowanemu W_b układu rozdzielacza przyporządkowane jest ściśle jedno wejście równoległe W_{ep} należące do jednego wzmacniacza zespołu ZWW i jednego wzmacniacza układu USPK. Do wyjścia każdego wzmacniacza zespołu ZWW podłączony jest na stałe jeden 3-biegunowy przełącznik zespołu przełączników wewnętrznych ZPW. Wyprowadzenia zestyków wszystkich przełączników wewnętrznych zgrupowane są na wewnętrznym panelu wyjść WPW. Ponadto wszystkie wyjścia wzmacniaczy ZWW są doprowadzane do gniazd wielowtykowych GW1, GW2 i GW3, do których można dodatkowo podłączać, za pomocą łączy sterujących, panele 1-biegunowych przełączników zewnętrznych PPZ1, PPZ2 i PPZ3.

Każde wyjście negowane układu rozdzielacza UR wraz z przyporządkowanym mu wzmacniaczem zespołu ZWW tworzy jeden układ wyjściowy K układu ograniczającego. Elementami wyjściowymi każdego kanału, są współpracujące ze wzmacniaczem tego kanału, odpowiednie przełączniki zespołu ZPW oraz paneli PPZ1—PPZ3. Zestyki czynne wszystkich przełączników pracujących w danym kanale wyjściowym układu ograniczającego stanowią wyjścia równoległe tego kanału. Stany pracy każdego kanału (załączenie-wyłączenie) są sygnalizowane przez żarówki sygnalizacyjne układu sygnalizacji pracy kanałów USPK. Załączenie każdego z kanałów, to jest wysterowanie wzmacniacza, wzbudzenie przełącznika wyjściowego i zamknięcie jego styków czynnych oraz zapalenie odpowiedniej żarówki sygnalizacyjnej układu USPK, następuje zawsze pod wpływem sygnału odpowiadającego zeru logicznemu i trwa przez okres czasu występowania tego sygnału.

Czas komutacji (załączenia) τ_k każdego kanału układu ograniczającego jest zawsze równy okresowi τ_D impulsów na wyjściu deszyfratora D.

Okres obiegu τ_{ob} , czyli czas po upływie którego następuje ponowne załączenie danego kanału k, jest równy iloczynowi czasu komutacji τ_k i liczby k czynnych kanałów układu ograniczającego, która jest z kolei równa nastawionej liczbie k_b czynnych wyjść układu rozdzielacza UR:

$$\tau_{ob} = \tau_k \cdot k; k = k_b$$

Ponieważ spełniona jest jednocześnie zależność:

$$\tau_k = \tau_D = \tau_G \cdot 1$$

gdzie:

τ_D — okres impulsów na wyjściu deszyfratora D,

τ_G — okres impulsów na wyjściu generatora GIP,

1 = nastawiona liczba impulsów zliczanych przez licznik LB, to okres obiegu można wyrazić również następująco:

$$\begin{aligned} \tau_{ob} &= \tau_G \cdot 1 \cdot k \\ \text{dla } \tau_G &= 10 \text{ s} \\ \tau_{ob} &= 10 \cdot 1 \cdot k \text{ [ks]} \end{aligned}$$

Względny czas komutacji i_k każdego kanału układu ograniczającego, rozumiany jako stosunek czasu komutacji τ_k do okresu obiegu τ_{ob} jest jednoznaczna funkcją liczby K czynnych kanałów, a mianowicie:

$$i_k = \frac{\tau_k}{\tau_{ob}} = \frac{1}{K}$$

Dla różnych, możliwych do nastawienia liczby K czynnych kanałów układu ograniczającego względny czas komutacji każdego kanału przyjmuje następujące wartości:

$$\begin{aligned} \text{dla } K &= 2 & i_k &= 0,50 \\ K &= 3 & i_k &= 0,33 \\ K &= 4 & i_k &= 0,25 \\ K &= 5 & i_k &= 0,20 \end{aligned}$$

Wprowadzenie nastawialnej liczby K czynnych kanałów układu ograniczającego, a co za tym idzie nastawialnej wartości względnego czasu załączenia każdego kanału, ma na celu ułatwienie procedury podłączania skojarzonych grup pieców do wyjść układu ograniczającego. Rozszerza bowiem i jednocześnie upraszcza sposób przybliżania rzeczywistej wartości względnego czasu załączenia danego pieca.

W położeniu KROS (krosowanie) przełącznika SA—KROS wszystkie wyjścia proste W_b i negowane W_b układu rozdzielacza, oraz równoległe wejścia W_{ep} wyprowadzone są na kros K. W tym przypadku przyporządkowanie wejść W_{ep} wyjściom układu rozdzielacza UR, prostym lub negowanym, może być dokonywane jedynie z zewnątrz (w sposób dowolny), przez wykonanie połączeń przewodami (krosowań) między odpowiednimi gniazdami krosu. Dzięki temu można uzyskać inną niż przy pracy znamionowej kolejność przyporządkowania, bądź też można przyporządkować danemu wyjściu układu rozdzielacza więcej niż jedno wejście W_{ep} , a więc więcej niż jeden wzmacniacz zespołu ZWW i jeden element sygnalizujący układu USPK. Tę ostatnią możliwość należy wykorzystywać w przypadku pracy układu ograniczającego przy liczbie czynnych kanałów mniejszej niż 5. Można wtedy wzmacniacze niewykorzystywanych kanałów podłączyć na krosie do czynnych wyjść układu rozdzielacza UR i zwiększyć w ten sposób liczbę równoległych wyjść pracujących kanałów.

Wszystkie czynności sterujące i nastawcze związane z uruchamianiem i obsługą układu ograniczającego, dokonywane są za pomocą zespołu sterowania ZS, którego przyciski sterownicze wyprowadzone są na płytę czołową urządzenia.

Układ sygnalizacji pracy deszyfratora USPD i układ zerowania zanikowego UZZ stanowią pomocnicze podzespoły funkcjonalne układu ograniczającego. Układ USPD sygnalizuje świetlnie stan pracy deszyfratora D. Zapalenie się żarówki tego układu sygnalizuje zliczenie przez licznik LB nastawionej liczby 1 impulsów. Czas świecenia jest zawsze równy okresowi T_G impulsów z generatora GIP i dzięki temu jest możliwa również kontrola częstotliwości pracy generatora.

Układ UZZ realizuje, po ustąpieniu ewentualnego zaniku napięcia sieciowego, automatyczne zerowanie przernutników, które stanowią elementy składowe podstawowych podzespołów funkcjonalnych układu ograniczającego. Na fig. 2 przedstawiono przykładowy schemat 5-kanalowego układu ograniczającego. Wyjścia podstawowe pięciu kanałów są oznaczone przez K1 — K5, zaś równolegle wyjścia każdego z kanałów oznaczono jako K_{wr} . Pierwszy symbol indeksu w oznaczeniu numer odpowiedniego kanału układu ograniczającego, drugi symbol indeksu r jest numerem porządkowym równoległego wyjścia danego kanału.

Zastrzeżenia patentowe

1. Układ ograniczający sumaryczny pobór mocy zespołu pieców oporowych z nieciągłą regulacją temperatury, z n a m i e n n y t y m, że zawiera generator impulsów prostokątnych (GIP) przyłączony do wejścia licznika binarnego (LB), którego wyjścia proste (Q) i wyjścia negowane ($\bar{Q}$) są doprowadzone do deszyfratora (D) z zaprogramowaną liczbą impulsów zliczanych przez licznik (LB), połączony za pośrednictwem generatora opóźnień (GO), z wyjściem deszyfratora (D), którego sygnały wyjściowe sterują nadto pracą k-wyjściowego układu rozdzielacza (UR) przełączającego kolejne wyjścia w takt przychodzących sygnałów z deszyfratora (D), przy czym wyjścia układu rozdzielacza (UR), są doprowadzone poprzez przełącznik (SA—KROS) do układu sygnalizacji pracy kanałów (USPK) oraz do połączonych równolegle wejść (W_{ep}) zespołu wzmacniaczy wyjściowych (ZWW), przy czym do wyjścia każdego wzmacniacza zespołu (ZWW) jest podłączony jeden trójbiegunowy przełącznik zespołu przełączników wewnętrznych (ZPW), stanowiący elementy wyjściowe każdego kanału.

2. Układ według zastrz. 1, z n a m i e n n y t y m, że wszystkie wyjścia zespołu wzmacniaczy wyjściowych (ZWW) są przyłączone do gniazd wielowtykowych (GW1 ... GWk), do których są dołączone panele 1-biegunowych przełączników zewnętrznych (PPZ1, PPZ2, ... PPZm).

3. Układ według zastrz. 1, z n a m i e n n y t y m, że układ rozdzielacza (UR) jest układem o pięciu wyjściach ($k = 5$).

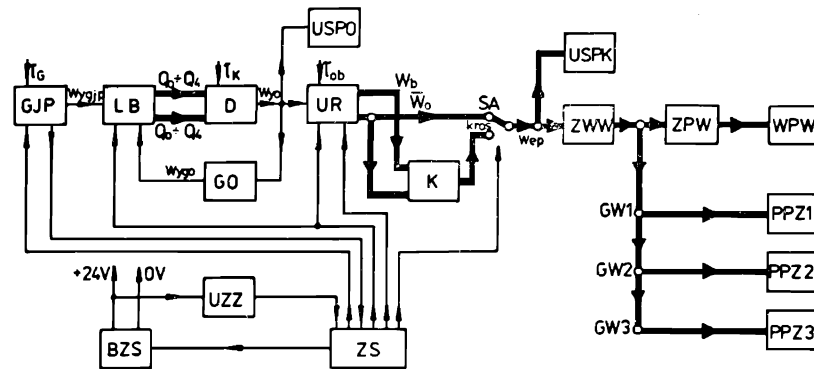


fig. 1

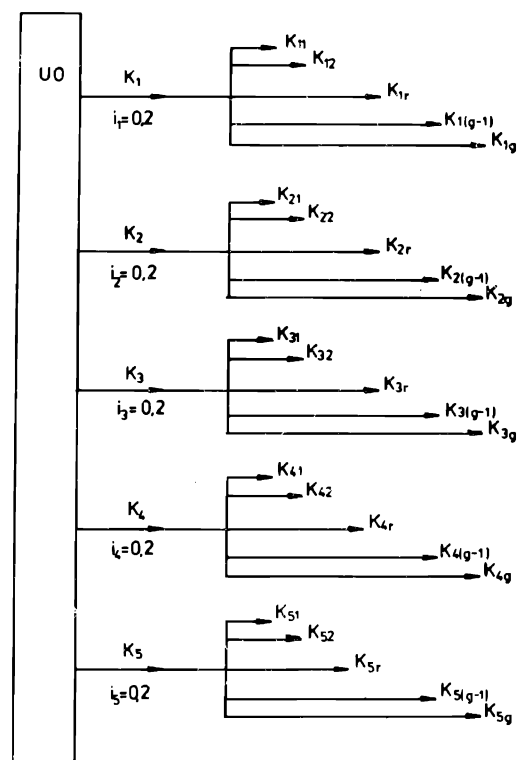


fig. 2