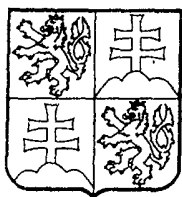


ČESKÁ A SLOVENSKÁ
FEDERATIVNÍ
REPUBLIKA
(19)



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

271 674

(21) PV 1782-87.S
(22) Přihlášeno 17 03 87

(40) Zveřejněno 14 03 90
(45) Vydáno 09 09 91

(11)

(13) 81

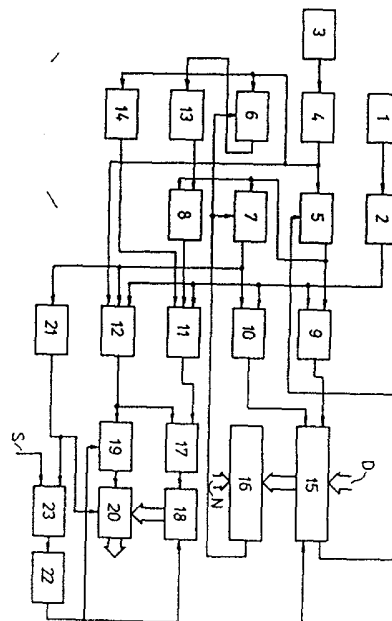
(51) Int. Cl.⁵
H 03 K 5/08

(75) Autor vynálezu VOKÁČ VLADIMÍR ing., PRAHA

(54) Zapojení obvodu číslicového vyhodnocení
absolutní odchylky obvodové rychlosti
rotujícího válcového tělesa

(57) Obvod je určen k získání okamžité hodnoty absolutní odchylky obvodové rychlosti od konkrétní správné hodnoty na základě znalosti průměru rotujícího tělesa. Vstup (S) startovacího impulsu je přes sedmý hradlový obvod (23) a druhý zpožďovací obvod (22) veden na vstupy čítačů (15 a 18) a čtvrtého klopného obvodu (19). Výstup snímače (3) rotační periody je veden přes frekvenční dělič (4) na vstupy klopných obvodů (5 a 6), na vstup pátého hradlového obvodu (12) a přes druhý invertor (14) na vstup čtvrtého hradlového obvodu (11). Výstup prvního klopného obvodu (5) je veden na vstupy třetího klopného obvodu (7) a hradlové obvody (8 a 9). Výstupy hradlových obvodů (9 a 10) spolu se vstupem (D) binární informace jsou vedeny na vstupy vratného dekadického čítače (15), jehož výstup je připojen na nulovací vstup prvního klopného obvodu (5). Výstup druhého klopného obvodu (6) je přes první invertor (13) a třetí hradlový obvod (8) veden na vstup čtvrtého hradlového obvodu (11), na jehož další vstup je spolu se vstupy hradlových obvodů (9, 10 a 12) připojen přes frekvenční dělič (2) výstup generátoru (1). Výstup třetího klopného obvodu (7) je veden na vstupy hradlových obvodů (10 a 12) a přes první zpožďovací člen (21) na vstupy sedmého hradlového obvodu (23) a střídače (20) informací. Výstup čítače (15) spolu se vstupem (N) binární hodnoty jsou vedeny na vstupy komparátoru (16), jehož výstup je připojen na nulovací vstupy klopných obvodů (6 a 7). Výstupy hradlových obvodů (11 a 12) jsou vedeny na

vstupy šestého hradlového obvodu (17), jehož výstup je připojen na vstup čítače (18) odchylky. Výstup pátého hradlového obvodu (12) je veden rovněž na vstup klopného obvodu (19), jehož výstup spolu s výstupem čítače (18) odchylky jsou vedeny na vstupy střídače (20) informace.



Vynález se týká zapojení obvodu pro číslicové vyhodnocení okamžité absolutní odchylky obvodové rychlosti rotujícího válcového tělesa s možností vazby na počítačový systém.

Řízení konstantní obvodové rychlosti rotujícího tělesa je požadováno v mnoha průmyslových aplikacích. Příkladem je automatizovaná ultrazvuková kontrola jakosti rotujících válcových sochorů a výkolků, kde je nutno udržet konstantní obvodovou rychlost v úzkém tolerančním pásmu, neboť v závislosti na ní jsou dynamicky určovány parametry nalezených vad. Dosud známá klasická metoda řízení pomocí tachodynamu a rozdílového zesilovače však nestačí k získání okamžité informace o skutečné hodnotě obvodové rychlosti v průběhu dynamického provozu. V řadě případů je navíc žádáno zavést tuto informaci přímo do počítačového systému.

Výše uvedené požadavky splňuje zapojení obvodu číslicového vyhodnocení absolutní odchylky obvodové rychlosti rotujícího válcového tělesa, při použití generátoru normálního kmitočtu ve spojení s frekvenčním děličem a snímačem rotační periody, připojených na vstupy vratného čítače, který je připojen na vstupy aritmetického komparátoru a jehož podstatou spočívá v tom, že snímač rotační periody je výstupem připojen k děliči frekvence s dělicím poměrem 1 : 2. Výstup tohoto děliče je přiveden jednak na vstupy prvního a druhého klopného obvodu, jednak na první vstup pátého hradlového obvodu a přes druhý invertor signálu na první vstup čtvrtého hradlového obvodu. Výstup prvního klopného obvodu je přiveden jednak na první vstup prvního hradlového obvodu a na první vstup třetího hradlového obvodu a jednak na vstup třetího klopného obvodu. Výstup druhého klopného obvodu je přes první invertor přiveden na druhý vstup třetího hradlového obvodu. Výstup třetího klopného obvodu je přiveden na první vstup druhého hradlového obvodu, na druhý vstup pátého hradlového obvodu a na vstup prvního zpožďovacího obvodu. Výstup třetího hradlového obvodu je přiveden na druhý vstup čtvrtého hradlového obvodu. Dále na druhý vstup prvního hradlového obvodu, na druhý vstup druhého hradlového obvodu a na třetí vstup čtvrtého hradlového obvodu a třetí vstup pátého hradlového obvodu je připojen výstup frekvenčního děliče s dělicím poměrem 1 : p. Výstup prvního hradlového obvodu je přiveden na vstup vratného dekadického čítače pro čítání dolů a výstup druhého hradlového obvodu je přiveden na vstup vratného dekadického čítače pro čítání nahoru. Dále je k vratnému čítači připojen vstup předvolby lineární informace průměru. Na nahrávací vstup uvedeného vratného čítače je přiveden výstup druhého zpožďovacího obvodu. Výstup vratného čítače pro přenos dolů je přiveden na nulový vstup prvního klopného obvodu. Binární výstup čítače je přiveden na první vstup aritmetického komparátoru, ke kterému je zároveň připojen druhý vstup binární hodnoty maximální odchylky obvodové rychlosti. Výstup aritmetického komparátoru pro indikaci shody je přiveden na nulovací vstupy druhého a třetího klopného obvodu. Dále výstup čtvrtého hradlového obvodu je přiveden na první vstup šestého hradlového obvodu a výstup pátého hradlového obvodu je přiveden na vstup čtvrtého klopného obvodu a druhý vstup šestého hradlového obvodu. Výstup šestého hradlového obvodu je přiveden na vstup čítače odchylky rychlosti a výstup čtvrtého klopného obvodu spolu s binárním výstupem čítače odchylky jsou přivedeny na vstupy střadače výstupního údaje. Na nulovací vstupy čtvrtého klopného obvodu a čítače odchylky je přiváděn výstup druhého zpožďovacího obvodu. Výstup prvního zpožďovacího obvodu je přiveden na hodinový vstup střadače výstupního údaje a na první vstup sedmého hradlového obvodu, k němuž je zároveň přiveden vstup startovacího impulsu. Výstup sedmého hradlového obvodu je spojen se vstupem druhého zpožďovacího obvodu.

Výhody a vyšší účinek zapojení spočívají v tom, že lze získat hodnotu absolutní odchylky obvodové rychlosti v číslicové formě vhodné k dalšímu zpracování výpočetní technikou. Volitelné vstupní parametry definují odchylku s předem stanovenou přesností. Získaný údaj lze využít k hodnocení dynamických parametrů veličin vázaných na rotaci sledovaného tělesa.

Na výkresu je blokově znázorněn příklad zapojení.

Zapojení se skládá ze snímače 3 rotační periody, který je přes frekvenční dělič 4 s dělicím poměrem 1 : 2 připojen na vstupy prvního klopného obvodu 5 a druhého klopného

obvodu 6 a na první vstup pátého hradlového obvodu 12 a přes druhý invertor 14 na první vstup čtvrtého hradlového obvodu 11. Výstup prvního klopného obvodu 5 je přiveden jednak na první vstup prvního hradlového obvodu 9 a první vstup třetího hradlového obvodu 8 a jednak na vstup třetího klopného obvodu 7. Výstup druhého klopného obvodu 6 je přes první invertor 13 přiveden na druhý vstup třetího hradlového obvodu 8. Výstup třetího klopného obvodu 7 je veden na první vstup druhého hradlového obvodu 10, na druhý vstup pátého hradlového obvodu 12 a na vstup prvního zpožďovacího obvodu 21. Výstup třetího hradlového obvodu 8 je přiveden na druhý vstup čtvrtého hradlového obvodu 11. Dále je na druhý vstup prvního hradlového obvodu 9, na druhý vstup druhého hradlového obvodu 10 a na třetí vstup čtvrtého hradlového obvodu 11 a třetí vstup pátého hradlového obvodu 12 přiveden přes frekvenční dělič 2 s dělicím poměrem $1 : p$ výstup generátoru 1 normálního kmitočtu. Výstup prvního hradlového obvodu 9 je veden na vstup vratného dekadického čítače 15 pro čítání dolů a výstup druhého hradlového obvodu 10 je veden na vstup čítače 15 pro čítání nahoru. Dále je na vstup D předvolby vratného čítače 15 přivedena informace o průběhu rotujícího tělesa a na nahrávací vstup čítače 15 je přiveden výstup druhého zpožďovacího obvodu 22. Výstup čítače 15 pro přenos dolů je zaveden na nulovací vstup prvního klopného obvodu 5, binární výstupní údaj čítače 15 je přiveden na první vstup aritmetického komparátoru 16, na jehož druhý vstup N je přivedena binární hodnota maximální odchylky. Výstup komparátoru 16 pro indikaci shody je přiveden na nulovací vstup druhého klopného obvodu 6 a nulovací vstup třetího klopného obvodu 7. Současně je výstup čtvrtého hradlového obvodu 11 přiveden na první vstup šestého hradlového obvodu 17 a na druhý vstup šestého hradlového obvodu 17 a na vstup čtvrtého klopného obvodu 19 je připojen výstup pátého hradlového obvodu 12. Výstup šestého hradlového obvodu 17 je přiveden na vstup čítače 18 odchylky. Výstup čtvrtého klopného obvodu 19 a výstup čítače 18 odchylky jsou přivedeny do střadače 20 informace. Dále výstup prvního zpožďovacího obvodu 21 je spojen s prvním vstupem sedmého hradlového obvodu 23 a s hodinovým vstupem střadače 20 informace. Na druhý vstup S sedmého hradlového obvodu 23 je přiveden startovací impuls a výstup sedmého hradlového obvodu 23 je spojen se vstupem druhého zpožďovacího obvodu 22. Výstup druhého zpožďovacího obvodu 22 je spojen s nulovacím vstupem čtvrtého klopného obvodu 19 a s nulovacím vstupem čítače 18 odchylky. Výstup střadače 20 udává binární hodnotu úměrnou absolutní odchylce obvodové rychlosti včetně signa.

Uvedené zapojení obvodu podle vynálezu vytvoří na svém výstupu digitální údaj o stavu okamžité hodnoty absolutní odchylky obvodové rychlosti rotujícího tělesa. Údaje jsou získány na základě vyhodnocení rotační periody, jejíž délka musí být ve známém poměru ke skutečné celkové rotační periodě tělesa. V nejjednodušším případě jsou si rovny. Přitom není podstatné, zda je měřena rotační perioda vlastního rotujícího tělesa nebo rotační perioda vztažného válce, který je v těsném kontaktu se základním tělesem. Tak je umožněno měřit odchylky obvodové rychlosti též u těles tvarově od válce odlišných.

Zapojení obvodu podle vynálezu pracuje následovně:

Na výstupu snímače 3 rotační periody se objeví posloupnost impulsů, jejichž vzájemná vzdálenost při známých vstupních parametrech odpovídá skutečné hodnotě obvodové rychlosti tělesa. Obvod děliče 4 vytváří na svém výstupu obdélníkový impuls, potřebný k činnosti dalších obvodů. Náběžná hrana uvedeného průběhu nastaví klopné obvody 5 a 6. Nastavením prvního klopného obvodu 5 se otevírá první hradlový obvod 9 a na jeho výstupu se objeví pracovní frekvence získaná vydělením normálové frekvence generátoru 1 v děliči 2. Dělicí poměr p je závislý na hodnotě obvodové rychlosti rotoru a na modulu vratného čítače 15. Z výstupu prvního hradlového obvodu 9 je získaný sled impulsů veden na vstup vratného čítače 15 pro čítání dolů. Čítání začíná u hodnoty binárního údaje průměru rotoru. Výstupní údaj vratného čítače 15 je v aritmetickém komparátoru 16 porovnán s binárním údajem maximální odchylky na jeho druhém vstupu a při dosažení shody jsou výstupem komparátoru 16 vynulovány druhý klopný obvod 6 a třetí klopný obvod 7. Čítání dolů pokračuje, až se na výstupu pro přenos dolů vratného čítače 15 objeví signál

indukující nulový výstupní stav čítače 15 a tento pak vynuluje první klopný obvod 5. Na výstupu prvního klopného obvodu 5 je získán impuls o délce odpovídající správné hodnotě rotační periody. Vynulování prvního klopného obvodu 5 má za následek uzavření prvního hradlového obvodu 9, takže je zamezen přístup impulsů na čítač 15 pro směr dolů. Sestupná hrana výstupního impulsu prvního klopného obvodu 5 nastaví třetí klopný obvod 7 a ten svým výstupem otevírá druhý hradlový obvod 10 a takto umožní průchod hodinových impulsů na vstup vratného čítače 15 pro čítání nahoru. Nadčítání opět pokračuje až do výstupního impulsu shody komparátoru 16 a tímto impulsem je vynulován třetí klopný obvod 7. Takto jsou na výstupech klopných obvodů 5, 6 a 7 získány impulsní průběhy definující jak správnou hodnotu, tak toleranční pole pro vyhodnocení odchylky rychlosti. Tyto průběhy jsou dále vhodně zvolenou logickou sítí, sestávající z invertorů 13 a 14 a hradlových obvodů 8, 11 a 12, logicky sečteny s pracovním kmitočtem a podle polohy odchylky se na výstupu čtvrtého hradlového obvodu 11, nebo pátého hradlového obvodu 12 objeví sled impulsů odpovídající velikosti absolutní odchylky obvodové rychlosti. Šestý hradlový obvod 17 typu OR umožní průchod impulsů na vstup čítače 18, kde je sled impulsů převeden na binární údaj. Tato hodnota je přehrána taktovacím impulsem z výstupu prvního zpožďovacího obvodu 21 do střadače 20 informace. Signum odchylky je získáno na výstupu čtvrtého klopného obvodu 19 a rovněž přehráno do střadače 20. Sekvence potřebná pro ovládání přehrávání a nulování čítačů a střadačů je získána na výstupech zpožďovacích obvodů 21 a 22. Po ukončení impulsu definujícího záporné toleranční pole na výstupu třetího klopného obvodu 7 je v prvním zpožďovacím obvodu 21 generován impuls, který nahrává do střadače 20 údaje získané na výstupech čtvrtého klopného obvodu 19 a čítače 18. Posunutí tohoto impulsu o další časový úsek ve druhém zpožďovacím obvodu 22 umožní opětné nahrání binární hodnoty průměru rotoru do vratného čítače 15 a současně vynulování čtvrtého klopného obvodu 19 a čítače 18, které jsou takto připraveny k dalšímu převodu. Výstupní údaj, úměrný absolutní odchylce je uschován ve střadači 20 až do získání následné odchylky po době rovné dvojnásobku měřené rotační periody. Startování obvodu umožňuje startovací impuls na druhém vstupu sedmého hradlového obvodu 23 typu OR přes druhý zpožďovací obvod 22.

Zapojení obvodu podle vynálezu lze uplatnit nejen při kontrole rotujících válcových sochorů a výkovek ultrazvukem, ale lze jej použít například při regulaci obvodové rychlosti obrábění, při vyhodnocování počtu otáček nebo při použití normálového rotujícího válce i k měření rychlosti pohybu tvarově odlišných těles a všude tam, kde je nutno rychle měřit časové intervaly ve vztahu k dané toleranci.

P Ř E D M Ě T V Y N Á L E Z U

Zapojení obvodu pro číslíkové vyhodnocení absolutní odchylky obvodové rychlosti rotujícího válcového tělesa, při použití generátoru normálového kmitočtu ve spojení s frekvenčním děličem a snímačem rotační periody, připojených na vstupy vratného čítače, který je připojen na vstupy aritmetického komparátoru, vyznačující se tím, že snímač (3) rotační periody je přes dělič (4) s dělicím poměrem 1 : 2 připojen na vstupy prvního klopného obvodu (5) a druhého klopného obvodu (6), první vstup pátého hradlového obvodu (12) a přes druhý invertor (14) na první vstup čtvrtého hradlového obvodu (11), výstup prvního klopného obvodu (5) je přiveden jednak na první vstup prvního hradlového obvodu (9) a první vstup třetího hradlového obvodu (8) a jednak na vstup třetího klopného obvodu (7), výstup druhého klopného obvodu (6) je přes první invertor (13) přiveden na druhý vstup třetího hradlového obvodu (8), výstup třetího klopného obvodu (7) je přiveden na první vstup druhého hradlového obvodu (10), na druhý vstup pátého hradlového obvodu (12) a na vstup prvního zpožďovacího obvodu (21), výstup třetího hradlového obvodu (8) je přiveden na druhý vstup čtvrtého hradlového obvodu (11), dále na druhý vstup prvního hradlového obvodu (9), na druhý vstup druhého hradlového obvodu (10) a na pře-

tí vstupy čtvrtého hradlového obvodu (11) a pátého hradlového obvodu (12) je připojen výstup frekvenčního děliče (2), dále je výstup prvního hradlového obvodu (9) přiveden na vstup vratného dekadického čítače (15) pro čítání dolů, výstup druhého hradlového obvodu (10) je přiveden na vstup čítače (15) pro čítání nahoru, dále je k vratnému čítači (15) připojen vstup (D) předvolby binární informace průměru a na nahrávací vstup čítače (15) je přiveden výstup druhého zpožďovacího obvodu (22), výstup vratného čítače (15) pro přenos dolů je přiveden na nulovací vstup prvního klopného obvodu (5), binární výstup čítače (15) je přiveden na první vstup aritmetického komparátoru (16), ke kterému je zároveň připojen druhý vstup (N) binární hodnoty maximální odchylky obvodové rychlosti, dále výstup komparátoru (16) pro indikaci shody je přiveden na nulovací vstupy druhého klopného obvodu (6) a třetího klopného obvodu (7), dále je výstup čtvrtého hradlového obvodu (11) přiveden na první vstup šestého hradlového obvodu (17), na druhý vstup šestého hradlového obvodu (17) a na vstup čtvrtého klopného obvodu (19) je přiveden výstup pátého hradlového obvodu (12), výstup šestého hradlového obvodu (17) je přiveden na vstup čítače (18) odchylky, jehož výstup je přiveden na jeden vstup střadače (20) impulsů, výstup čtvrtého klopného obvodu (19) je přiveden na druhý vstup střadače (20) informace, dále výstup prvního zpožďovacího obvodu (21) je přiveden na hodinový vstup střadače (20) informace a na první vstup sedmého hradlového obvodu (23), k němuž je zároveň přiveden vstup (S) startovacího impulsu, výstup sedmého hradlového obvodu (23), je spojen se vstupem druhého zpožďovacího obvodu (22), jehož výstup je přiveden na nulovací vstupy čítače (18) a čtvrtý klopný obvod (19).

1 výkres

