

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2025년 5월 15일 (15.05.2025)



(10) 국제공개번호
WO 2025/100577 A1

- (51) 국제특허분류:
H01L 25/075 (2006.01) H01L 27/12 (2006.01)
H01L 33/62 (2010.01) H01L 33/56 (2010.01)
- (21) 국제출원번호: PCT/KR2023/017784
- (22) 국제출원일: 2023년 11월 7일 (07.11.2023)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (71) 출원인: 엘지전자 주식회사 (LG ELECTRONICS INC.) [KR/KR]; 07336 서울특별시 영등포구 여의대로 128 (KR).
- (72) 발명자: 김영도 (KIM, Youngdo); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터 (KR). 양두환 (YANG, Dohwan); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터 (KR). 이경동 (LEE, Kyungdong); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터 (KR). 최진혁 (CHOI, Jinhyeok); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터 (KR).
- (74) 대리인: 허용록 (HAW, Yong Noke); 06252 서울특별시 강남구 역삼로 114 현죽빌딩 6층 (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ,

EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

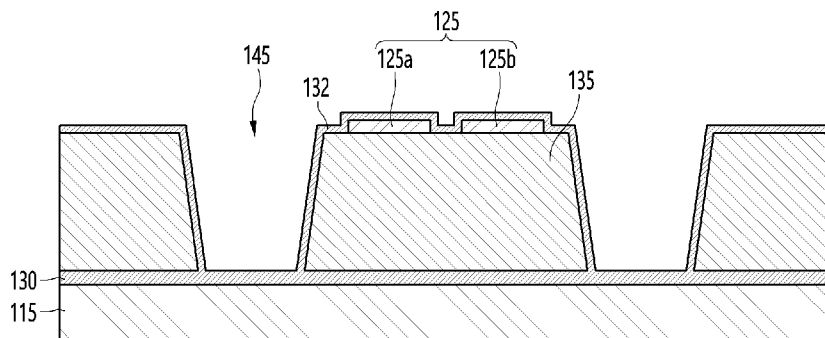
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: SUBSTRATE FOR TRANSFERRING SEMICONDUCTOR LIGHT-EMITTING ELEMENT FOR DISPLAY PIXEL AND DISPLAY DEVICE INCLUDING SEMICONDUCTOR LIGHT-EMITTING ELEMENT

(54) 발명의 명칭: 디스플레이 화소용 반도체 발광소자의 전사용 기판 및 반도체 발광소자를 포함하는 디스플레이 장치



(57) Abstract: A substrate for transferring a semiconductor light-emitting element for a display pixel according to an embodiment of the present invention comprises: a substrate; a plurality of assembly wirings arranged on the substrate; an insulating layer disposed on the plurality of assembly wirings; and an organic film disposed on the insulating layer and having an assembly hole in which a semiconductor light-emitting element is assembled, wherein the insulating layer includes a first region, and the first region may have a lower height than the organic film.

(57) 요약서: 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기판은 기판; 상기 기판 상에 배치되는 복수의 조립 배선; 상기 복수의 조립 배선 상에 배치되는 절연층; 및 상기 절연층 상에 배치되며, 반도체 발광소자가 조립되는 조립 홈을 구비하는 유기막; 을 포함하며, 상기 절연층은 제1 영역을 포함하며, 상기 제1 영역은 상기 유기막보다 낮은 높이를 가질 수 있다.



WO 2025/100577 A1

명세서

발명의 명칭: 디스플레이 화소용 반도체 발광소자의 전사용 기관 및 반도체 발광소자를 포함하는 디스플레이 장치 기술분야

[1] 실시예는 디스플레이 화소용 반도체 발광소자의 전사용 기관 및 반도체 발광소자를 포함하는 디스플레이 장치에 관한 것이다.

배경기술

- [2] 대면적 디스플레이는 액정디스플레이(LCD), OLED 디스플레이, 그리고 마이크로-LED 디스플레이(Micro-LED display) 등이 있다.
- [3] 마이크로-LED 디스플레이는 $100\mu\text{m}$ 이하의 직경 또는 단면적을 가지는 반도체 발광소자인 마이크로-LED를 표시소자로 사용하는 디스플레이이다.
- [4] 마이크로-LED 디스플레이는 반도체 발광소자인 마이크로-LED를 표시소자로 사용하기 때문에 명암비, 응답속도, 색 재현률, 시야각, 밝기, 해상도, 수명, 발광 효율이나 휘도 등 많은 특성에서 우수한 성능을 가지고 있다.
- [5] 특히 마이크로-LED 디스플레이는 화면을 모듈 방식으로 분리, 결합할 수 있어 크기나 해상도 조절이 자유로운 장점 및 플렉서블 디스플레이 구현이 가능한 장점이 있다.
- [6]
- [7] 그런데 대형 마이크로-LED 디스플레이는 수백만 개 이상의 마이크로-LED가 필요로 하기 때문에 마이크로-LED를 디스플레이 패널에 신속하고 정확하게 전사하기 어려운 기술적 문제가 있다.
- [8] 최근 개발되고 있는 전사기술에는 픽앤-플레이스 공법(pick and place process), 레이저 리프트 오프법(Laser Lift-off method) 또는 자가조립 방식(self-assembly method) 등이 있다.
- [9] 이 중에서, 자가조립 방식은 유체 내에서 반도체 발광소자가 조립위치를 스스로 찾아가는 방식으로서 대화면의 디스플레이 장치의 구현에 유리한 방식이다.
- [10] 최근에 미국등록특허 제9,825,202에서 자가조립에 적합한 마이크로-LED 구조를 제시한 바 있으나, 아직 마이크로-LED의 자가조립을 통하여 디스플레이를 제조하는 기술에 대한 연구가 미비한 실정이다.
- [11] 특히 종래기술에서 대형 디스플레이에 수백만 개 이상의 반도체 발광소자를 신속하게 전사하는 경우 전사 속도(transfer speed)는 향상시킬 수 있으나 전사 불량률(transfer error rate)이 높아질 수 있어 전사 수율(transfer yield)이 낮아지는 기술적 문제가 있다.
- [12] 한편, 관련 기술에서 유전영동(dielectrophoresis, DEP)을 이용한 자가조립 방식의 전사공정이 시도되고 있으나 DEP force의 불균일성 등으로 인해 자가 조립률이 낮은 문제가 있다.

- [13] 한편, 대면적의 디스플레이 패널 제작에 있어서, 스탬프 공정을 반복적하여 진행할 때, 중첩 영역에서 스탬프의 돌기로 인해 고ppi의 디스플레이 패널 제작에 어려움이 있다.

발명의 상세한 설명

기술적 과제

- [14] 실시예의 기술적 과제 중의 하나는 고ppi의 디스플레이 패널을 구현하는 것이다.
- [15] 또한, 실시예의 기술적 과제 중의 하나는 대면적의 디스플레이 패널을 구현하는 것이다.
- [16] 또한, 실시예의 기술적 과제 중의 하나는 전사 공정 시 스탬프에 반도체 발광소자가 픽업된 상태에서 조립 기판에 조립된 반도체 발광소자를 픽업하는 것이다.
- [17] 또한, 실시예의 기술적 과제 중의 하나는 반도체 발광소자와 박막 트랜지스터의 방열 성능을 향상시키는 것이다.
- [18] 또한, 실시예의 기술적 과제 중의 하나는 전사 공정 시 스탬프의 영역에 관계없이 전사율을 균일하게 하는 것이다.
- [19] 또한, 실시예의 기술적 과제 중의 하나는 디스플레이 장치에서 광 효율을 향상시키는 것이다.
- [20] 실시예의 기술적 과제는 본 항목에 기재된 것에 한정되지 않으며 발명의 설명을 통해 파악될 수 있는 것을 포함한다.

과제 해결 수단

- [21] 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기판은 기판; 상기 기판 상에 배치되는 복수의 조립 배선; 상기 복수의 조립 배선 상에 배치되는 절연층; 및 상기 절연층 상에 배치되며, 반도체 발광소자가 조립되는 조립 홀을 구비하는 유기막;을 포함하며, 상기 절연층은 제1 영역을 포함하며, 상기 제1 영역은 상기 유기막보다 낮은 높이를 가질 수 있다.
- [22] 또한, 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기판은 기판; 상기 기판 상에 배치되는 절연층; 상기 절연층 상에 서로 이격되어 배치되는 복수의 유기막; 상기 유기막 상에 배치되는 복수 개의 패널 전극; 상기 복수 개의 패널 전극; 및 상에 배치되는 제2 절연층을 포함하며, 상기 복수의 유기막 사이에 트렌치를 포함할 수 있다.
- [23] 또한, 실시예에서 상기 절연층은, 상기 유기막 외측의 제1 영역을 포함하며, 상기 제1 영역은 상기 유기막보다 높이가 낮을 수 있다.
- [24] 또한, 실시예에서 상기 패널 전극에는 제1 반도체 발광소자가 조립되는 제1 조립 홀 및 제2 반도체 발광소자가 조립되는 제2 조립 홀을 포함하며, 상기 제2 반도체 발광소자는 상기 제1 반도체 발광소자의 리턴던시 칩일 수 있다.
- [25] 또한, 실시예에서 상기 유기막은 상기 제1 영역으로 에워싸일 수 있다.

- [26] 또한, 실시예에 따른 반도체 발광소자를 포함하는 디스플레이 장치는 기판; 상기 기판 상에 배치되는 절연층; 상기 절연층 상에 서로 이격되어 배치되는 복수 개의 유기막; 상기 유기막 상에 배치되는 패널 배선; 상기 패널 배선 상에 배치되는 접착층; 및 상기 접착층 상에 배치되는 반도체 발광소자를 포함하며, 상기 반도체 발광소자는 측면 배선을 통해 상기 패널 배선과 전기적으로 연결되며, 상기 복수 개의 유기막 사이에는 트렌치를 포함할 수 있다.
- [27] 또한, 실시예에서 상기 접착층은 상기 유기막과 수직으로 중첩되는 영역과 상기 트렌치와 수직으로 중첩되는 영역의 높이가 상이할 수 있다.
- [28] 또한, 실시예에서 상기 접착층을 덮는 평탄화층을 더 포함하며, 상기 평탄화층은 상기 접착층의 형태에 대응되도록 배치될 수 있다.
- [29] 또한, 실시예에서 상기 접착층은 광 제어물질을 더 포함할 수 있다.
- [30] 또한, 실시예에서 상기 트렌치 상에 제2 영역을 더 포함하며, 상기 제2 영역은 상기 반도체 발광소자보다 낮게 위치할 수 있다.

발명의 효과

- [31] 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기판은 고ppi의 디스플레이 패널을 구현할 수 있는 기술적 효과가 있다.
- [32] 예를 들어, 실시예는 전사 공정 시 기포가 트랩되는 영역을 별도로 구비하여, 평평한 스탬프를 전사 공정에 활용 가능하기 때문에, 고ppi의 디스플레이 패널을 구현할 수 있다.
- [33] 또한, 실시예는 대면적의 디스플레이 패널을 구현할 수 있는 기술적 효과가 있다.
- [34] 예를 들어, 실시예는 실시예는 전사 공정 시 기포가 트랩되는 영역을 별도로 구비하여, 평평한 스탬프를 전사 공정에 활용 가능하기 때문에 스탬핑이 중첩되는 영역에서 전사 불량을 방지할 수 있으므로, 대면적의 디스플레이 패널을 구현할 수 있다.
- [35] 또한, 실시예는 스탬프에 영역에 관계없이 전사율을 균일하게 하는 기술적 효과가 있다.
- [36] 예를 들어, 실시예는 돌기를 구비하지 않은 평평한 스탬프를 이용하여, 중심과 외곽 영역에 관계없이 전사율을 균일하게 할 수 있다.
- [37] 또한, 실시예는 디스플레이 장치의 방열 성능을 향상시킬 수 있는 기술적 효과가 있다.
- [38] 예를 들어, 실시예는 반도체 발광소자가 유기막 상에 배치되어, 박막 트랜지스터와의 거리가 증가하여 방열 성능이 향상될 수 있다.
- [39] 또한, 실시예는 디스플레이 장치의 광 효율을 향상시킬 수 있는 기술적 효과가 있다.
- [40] 예를 들어, 실시예는 접착층에 광 제어물질을 첨가하여 광 반사 및 산란을 통해 디스플레이 장치의 광 효율을 향상시킬 수 있다.

- [41] 또한, 실시예는 전사 공정 시 스탬프에 반도체 발광소자가 찍업된 상태에서 조립 기판에 조립된 반도체 발광소자를 찍업할 수 있는 기술적 효과가 있다.
- [42] 예를 들어, 실시예는 스탬프에 찍업된 반도체 발광소자는 제1 영역 상에 위치하도록 하고, 조립된 반도체 발광소자를 스탬프가 찍업하여, 다중 찍업 및 플레이스를 구현할 수 있다.
- [43] 실시예의 기술적 효과는 본 항목에 기재된 것에 한정되지 않으며 발명의 설명을 통해 파악될 수 있는 것을 포함한다.

도면의 간단한 설명

- [44] 도 1은 실시예에 따른 디스플레이 장치가 배치된 주택의 거실에 대한 예시도.
- [45] 도 2는 도 1의 디스플레이 장치에서 제1 패널영역의 확대도.
- [46] 도 3은 도 2의 A2 영역의 B1-B2 선을 따른 단면도.
- [47] 도 4는 실시예에 따른 발광 소자가 자가 조립 방식에 의해 기판에 조립되는 예시도.
- [48] 도 5는 제1 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기판의 평면도.
- [49] 도 6은 도 5의 AA' 라인의 단면을 나타낸 단면도.
- [50] 도 7은 제2 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기판의 개념도.
- [51] 도 8은 제3 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기판의 개념도.
- [52] 도 9는 제4 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기판의 개념도.
- [53] 도 10은 제5 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기판의 개념도.
- [54] 도 11 및 도 12는 제6 실시예에 따른 반도체 발광소자를 포함하는 디스플레이 장치의 개념도.
- [55] 도 13은 제7 실시예에 따른 반도체 발광소자의 전사용 도너의 개념도.

발명의 실시를 위한 형태

- [56] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시예를 상세히 설명하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 '모듈' 및 '부'는 명세서 작성의 용이함이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로서 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 첨부된 도면은 본 명세서에 개시된 실시예를 쉽게 이해할 수 있도록 하기 위한 것이며, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되는 것은 아니다. 또한, 층, 영역 또는 기판과 같은 요소가 다른 구성요소 '상(on)'에 존재하는 것으로 언급될 때, 이것은 직접적으로 다른 요소 상에 존재하거나 또는 그 사이에 다른 중간 요소가 존재할 수도 있는 것을 포함한다.

- [57] 본 명세서에서 설명되는 디스플레이 장치에는 디지털 TV, 휴대폰, 스마트폰(smart phone), 노트북 컴퓨터(laptop computer), 디지털방송용 단말기, PDA(personal digital assistants), PMP(portable multimedia player), 네비게이션, 슬레이트(Slate) PC, 태블릿(Tablet) PC, 울트라 북(Ultra-Book), 데스크탑 컴퓨터 등이 포함될 수 있다. 그러나, 본 명세서에 기재된 실시예에 따른 구성은 추후 개발되는 새로운 제품형태이라도, 디스플레이가 가능한 장치에도 적용될 수 있다.
- [58]
- [59] 이하 실시예에 따른 발광소자 및 이를 포함하는 디스플레이 장치에 대해 설명한다.
- [60] 도 1은 실시예에 따른 디스플레이 장치(100)가 배치된 주택의 거실을 도시한다.
- [61] 실시예의 디스플레이 장치(100)는 세탁기(101), 로봇 청소기(102), 공기 청정기(103) 등의 각종 전자 제품의 상태를 표시할 수 있고, 각 전자 제품들과 IOT 기반으로 통신할 수 있으며 사용자의 설정 데이터에 기초하여 각 전자 제품들을 제어할 수도 있다.
- [62] 실시예에 따른 디스플레이 장치(100)는 얇고 유연한 기판 위에 제작되는 플렉서블 디스플레이(flexible display)를 포함할 수 있다. 플렉서블 디스플레이는 기존의 평판 디스플레이의 특성을 유지하면서, 종이와 같이 휘어지거나 말릴 수 있다.
- [63] 플렉서블 디스플레이에서 시각정보는 매트릭스 형태로 배치되는 단위 화소(unit pixel)의 발광이 독자적으로 제어됨에 의하여 구현될 수 있다. 단위 화소는 하나의 색을 구현하기 위한 최소 단위를 의미한다. 플렉서블 디스플레이의 단위 화소는 발광소자에 의하여 구현될 수 있다. 실시예에서 발광소자는 Micro-LED 나 Nano-LED일 수 있으나 이에 한정되는 것은 아니다.
- [64]
- [65] 도 2는 도 1의 디스플레이 장치에서 제1 패널영역(A1)의 확대도이다.
- [66] 도 2에 의하면, 실시예의 디스플레이 장치(100)는 제1 패널영역(A1)과 같은 복수의 패널영역들이 타일링에 의해 기구적, 전기적 연결되어 제조될 수 있다.
- [67] 제1 패널영역(A1)은 단위 화소(도 2의 PX) 별로 배치된 복수의 발광소자(150)를 포함할 수 있다.
- [68] 예컨대, 단위 화소(PX)는 제1 서브 화소(PX1), 제2 서브 화소(PX2) 및 제3 서브 화소(PX3)를 포함할 수 있다. 예컨대, 복수의 적색 발광소자(150R)가 제1 서브 화소(PX1)에 배치되고, 복수의 녹색 발광소자(150G)가 제2 서브 화소(PX2)에 배치되며, 복수의 청색 발광소자(150B)가 제3 서브 화소(PX3)에 배치될 수 있다. 단위 화소(PX)는 발광소자가 배치되지 않는 제4 서브 화소를 더 포함할 수도 있지만, 이에 대해서는 한정하지 않는다. 한편, 발광소자(150)는 반도체 발광소자일 수 있다.
- [69]
- [70] 다음으로 도 3은 도 2의 A2 영역의 B1-B2 선을 따른 단면도이다.

- [71] 도 3을 참조하면, 실시예의 디스플레이 장치(100)는 기판(200), 조립 배선(201, 202), 제1 절연층(211a), 제2 절연층(211b), 제3 절연층(206) 및 복수의 발광소자(150)를 포함할 수 있다.
- [72] 조립 배선은 서로 이격된 제1 조립 배선(201) 및 제2 조립 배선(202)을 포함할 수 있다. 제1 조립 배선(201) 및 제2 조립 배선(202)은 발광소자(150)를 조립하기 위해 유전영동 힘을 생성하기 위해 구비될 수 있다. 또한 상기 제1 조립 배선(201) 및 제2 조립 배선(202)은 상기 발광소자의 전극과 전기적으로 연결되어 디스플레이 패널의 전극으로 기능할 수도 있다.
- [73] 조립 배선(201, 202)은 투광성 전극(ITO)으로 형성되거나, 전기 전도성이 우수한 금속물질을 포함할 수 있다. 예를 들어, 조립 배선(201, 202)은 티탄(Ti), 크롬(Cr), 니켈(Ni), 알루미늄(Al), 백금(Pt), 금(Au), 텅스텐(W), 몰리브덴(Mo) 중 적어도 어느 하나 또는 이들의 합금으로 형성될 수 있다.
- [74] 상기 제1 조립 배선(201) 및 제2 조립 배선(202) 사이에 제1 절연층(211a)이 배치될 수 있고, 상기 제1 조립 배선(201) 및 제2 조립 배선(202) 상에 제2 절연층(211b)이 배치될 수 있다. 상기 제1 절연층(211a)과 상기 제2 절연층(211b)은 산화막, 질화막 등일 수 있으나 이에 한정되는 것은 아니다.
- [75]
- [76] 발광소자(150)는 각각 단위 화소(sub-pixel)를 이루기 위하여 적색 발광소자(150R), 녹색 발광소자(150G) 및 청색 발광소자(150B)를 포함할 수 있으나 이에 한정되는 것은 아니며, 적색 형광체와 녹색 형광체 등을 구비하여 각각 적색과 녹색을 구현할 수도 있다.
- [77] 기판(200)은 유리나 폴리이미드(Polyimide)로 형성될 수 있다. 또한 기판(200)은 PEN(Polyethylene Naphthalate), PET(Polyethylene Terephthalate) 등의 유연성 있는 재질을 포함할 수 있다. 또한, 기판(200)은 투광성한 재질일 수 있으나 이에 한정되는 것은 아니다.
- [78] 제3 절연층(206)은 폴리이미드, PEN, PET 등과 같이 절연성과 유연성 있는 재질을 포함할 수 있으며, 기판(200)과 일체로 이루어져 하나의 기판을 형성할 수도 있다.
- [79] 제3 절연층(206)은 접착성과 전도성을 가지는 전도성 접착층일 수 있고, 전도성 접착층은 연성이 있어서 디스플레이 장치의 플렉서블 기능을 가능하게 할 수 있다. 예를 들어, 제3 절연층(206)은 이방성 전도성 필름(ACF, anisotropy conductive film)이거나 이방성 전도매질, 전도성 입자를 함유한 솔루션(solution) 등의 전도성 접착층일 수 있다. 전도성 접착층은 두께에 대해 수직방향으로는 전기적으로 전도성이나, 두께에 대해 수평방향으로는 전기적으로 절연성을 가지는 레이어일 수 있다.
- [80] 제3 절연층(206)은 발광소자(150)가 삽입되기 위한 조립 홈(203)을 포함할 수 있다. 따라서, 자가 조립시, 발광소자(150)가 제3 절연층(206)의 조립 홈(203)에 용

- 이하에 삽입될 수 있다. 조립 홀(203)은 삽입 홀, 고정 홀, 정렬 홀 등으로 불릴 수 있다.
- [81] 조립 배선(201, 202) 간의 간격은 발광소자(150)의 폭 및 조립 홀(203)의 폭보다 작게 형성되어, 전기장을 이용한 발광소자(150)의 조립 위치를 보다 정밀하게 고정할 수 있다.
- [82] 조립 배선(201, 202) 상에는 제3 절연층(206)이 형성되어, 조립 배선(201, 202)을 유체(1200)로부터 보호하고, 조립 배선(201, 202)에 흐르는 전류의 누출을 방지할 수 있다. 제3 절연층(206)은 실리카, 알루미늄 등의 무기물 절연체 또는 유기물 절연체가 단일층 또는 다층으로 형성될 수 있다.
- [83] 또한 제3 절연층(206)은 폴리이미드, PEN, PET 등과 같이 절연성과 유연성 있는 재질을 포함할 수 있으며, 기관(200)과 일체로 이루어져 하나의 기관을 형성할 수도 있다.
- [84] 제3 절연층(206)은 접착성이 있는 절연층일 수 있거나, 전도성을 가지는 전도성 접착층일 수 있다. 제3 절연층(206)은 연성이 있어서 디스플레이 장치의 플렉서블 기능을 가능하게 할 수 있다.
- [85] 제3 절연층(206)은 격벽을 가지고, 이 격벽에 의해 조립 홀(203)이 형성될 수 있다. 예컨대, 기관(200)의 형성 시, 제3 절연층(206)의 일부가 제거됨으로써, 발광소자(150)들 각각이 제3 절연층(206)의 조립 홀(203)에 조립될 수 있다.
- [86] 기관(200)에는 발광소자(150)들이 결합되는 조립 홀(203)이 형성되고, 조립 홀(203)이 형성된 면은 유체(1200)와 접촉할 수 있다. 조립 홀(203)은 발광소자(150)의 정확한 조립 위치를 가이드할 수 있다.
- [87] 한편, 조립 홀(203)은 대응하는 위치에 조립될 발광소자(150)의 형상에 대응하는 형상 및 크기를 가질 수 있다. 이에 따라, 조립 홀(203)에 다른 발광소자가 조립되거나 복수의 발광소자들이 조립되는 것을 방지할 수 있다.
- [88]
- [89] 도 4는 실시예에 따른 발광소자가 자가 조립 방식에 의해 기관에 조립되는 예를 나타내는 도면이며, 도면들을 참조하여 발광소자의 자가 조립 방식을 설명한다.
- [90] 기관(200)은 디스플레이 장치의 패널 기관일 수 있다. 이후 설명에서는 기관(200)은 디스플레이 장치의 패널 기관인 경우로 설명하나 실시예가 이에 한정되는 것은 아니다.
- [91] 도 4를 참조하면, 복수의 발광소자(150)는 유체(1200)가 채워진 챔버(1300)에 투입될 수 있다. 유체(1200)는 초순수 등의 물질일 수 있으나 이에 한정되는 것은 아니다. 챔버는 수조, 컨테이너, 용기 등으로 불릴 수 있다.
- [92] 이후, 기관(200)이 챔버(1300) 상에 배치될 수 있다. 실시예에 따라, 기관(200)은 챔버(1300) 내로 투입될 수도 있다.
- [93] 도 3에 도시한 바와 같이, 기관(200)에는 조립될 발광소자(150) 각각에 대응하는 한 쌍의 조립 배선(201, 202)이 배치될 수 있다.

- [94] 도 4를 참조하면, 기관(200)이 배치된 후, 자성체를 포함하는 조립 장치(1100)가 기관(200)을 따라 이동할 수 있다. 자성체로 예컨대, 자석이나 전자석이 사용될 수 있다. 조립 장치(1100)는 자기장이 미치는 영역을 유체(1200) 내로 최대화하기 위해, 기관(200)과 접촉한 상태로 이동할 수 있다. 실시예에 따라서는, 조립 장치(1100)가 복수의 자성체를 포함하거나, 기관(200)과 대응하는 크기의 자성체를 포함할 수도 있다. 이 경우, 조립 장치(1100)의 이동 거리는 소정 범위 이내로 제한될 수도 있다.
- [95] 조립 장치(1100)에 의해 발생하는 자기장에 의해, 챔버(1300) 내의 발광소자(150)는 조립 장치(1100)를 향해 이동할 수 있다.
- [96] 발광소자(150)는 조립 장치(1100)를 향해 이동 중, 유전영동 힘(DEP force)에 의해 조립 홀(203)로 진입하여 기관(200)과 접촉될 수 있다.
- [97] 구체적으로 조립 배선(201, 202)은 외부에서 공급된 전원에 의해 전기장을 형성하고, 이 전기장에 의해 유전영동 힘이 조립 배선(201, 202) 사이에 형성될 수 있다. 이 유전영동 힘에 의해 기관(200) 상의 조립 홀(203)에 발광소자(150)를 고정시킬 수 있다.
- [98] 기관(200)에 형성된 조립 배선(201, 202)에 의해 가해지는 전기장에 의해, 기관(200)에 접촉된 발광소자(150)가 조립 장치(1100)의 이동에 의해 이탈되는 것이 방지될 수 있다. 실시예에 의하면, 상술한 전자기장을 이용한 자가 조립 방식에 의해, 발광소자(150)들 각각이 기관(200)에 조립되는 데 소요되는 시간을 급격히 단축시킬 수 있으므로, 대면적 고화소 디스플레이를 보다 신속하고 경제적으로 구현할 수 있다.
- [99] 이때 기관(200)의 조립 홀(203) 상에 조립된 발광소자(150)와 조립 전극 사이에 소정의 슬더층(미도시)이 형성되어 발광소자(150)의 결합력을 향상시킬 수 있다.
- [100] 다음으로 기관(200)의 조립 홀(203)에 몰딩층(미도시)이 형성될 수 있다. 몰딩층은 투광성 레진이거나 또는 반사물질, 산란물질이 포함된 레진일 수 있다.
- [101]
- [102] 도 5는 제1 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기관의 평면도이다. 도 5를 참조하면, 전사용 기관에서 기관(미도시) 상에 절연층(130)이 배치될 수 있다. 상기 절연층(130) 상에 패널 배선(122a, 122b)에 조립 배선(120)이 연결되며, 복수의 조립 배선 상에 조립 홀(155)이 배치될 수 있다. 상기 조립 홀(155)은 복수 개를 포함할 수 있으며, 리턴던시 칩이 조립될 수 있다.
- [103] 한편, 조립 배선(120)과 수직으로 중첩되도록 유기막(135)이 배치될 수 있다. 상기 유기막(135)은 조립 홀(155)을 구비할 수 있으며, 격벽 기능을 수행할 수 있다. 상기 절연층(130)은 유기막(135)이 배치되지 않는 제1 영역(140)을 포함할 수 있다.
- [104] 한편, 유기막(135)과 제1 영역(140)은 높이 차이가 존재할 수 있다. 이에 따라, 픽앤 플레이스 전사 공정 시 스탬프가 전사용 기관에서 반도체 발광소자를 픽업할 때, 스탬프가 제1 영역(140)과는 접촉하지 않을 수 있다. 한편, 전사 공정 시 발

생하는 기포가 제1 영역(140)으로 모일 수 있다. 또한, 기포는 제1 영역(140)을 통해 전사용 기관의 외부로 방출될 수 있다.

[105] 한편, 내부기술에서 연구되는 반도체 발광소자의 전사용 기관은 유기막이 절연층을 모두 덮도록 형성되며, 이에 따라, 전사 공정에서 스탬프를 이용할 때, 기관과 스탬프 사이에 기포가 트랩되어 스탬프가 밀리는 문제를 방지하기 위해 돌기를 구비한 스탬프를 이용해야 했다.

[106] 하지만, 돌기를 구비한 스탬프는 칩이 돌기의 가장자리에 위치하게 되어, 위치에 따른 전사율이 불균일하며, 전사 불량 문제가 발생할 수 있다. 또한, 대면적의 디스플레이 패널 제작에서 여러 차례 스탬프 공정 시 중첩되는 영역에서 돌기로 인한 고ppi의 디스플레이 패널을 구현하기 어려운 문제가 있었다.

[107] 한편, 실시예는 기포가 제1 영역(140)을 통해 전사용 기관의 외부로 방출되기 때문에, 돌기를 구비하지 않은 평평한 스탬프를 전사 공정에 이용할 수 있으며, 이에 따라, 고ppi의 디스플레이 패널과 대면적의 디스플레이 패널의 구현이 가능하고, 스탬프의 영역에 따른 전사율을 균일하게 하는 기술적 효과가 있다.

[108] 또한, 실시예는 픽앤 플레이스 공정 시 스탬프에 픽업된 반도체 발광소자가 제1 영역(140) 상에 위치하도록 하여, 스탬프에 반도체 발광소자가 픽업된 상태에서 조립 기관의 반도체 발광소자를 추가로 픽업할 수 있는 특별한 기술적 효과가 있다.

[109]

[110] 도 6은 도 5의 AA' 라인의 단면을 나타낸 단면도이다. 도 6을 참조하면, 조립 기관(115) 상에 복수의 조립 배선(120)이 배치될 수 있다. 또한, 상기 복수의 조립 배선(120) 및 상기 조립 기관(115)을 덮도록 절연층(130)이 배치될 수 있다. 상기 절연층(130)은 무기물을 포함할 수 있다. 상기 절연층(130)은 무기막으로 불릴 수 있다.

[111] 또한, 상기 복수의 조립 배선(120) 상에 조립 홀(155)을 구비하는 격벽(160)이 배치될 수 있다. 상기 격벽(160)은 유기물을 포함할 수 있다. 상기 격벽(160)은 유기막으로 불릴 수 있다. 상기 조립 홀(155) 내에 반도체 발광소자가 조립될 수 있다. 상기 격벽의 높이는 상기 반도체 발광소자의 상면보다 낮게 위치할 수 있다.

[112] 한편, 도 6의 제1 실시예는 조립 배선(120)에 중첩하는 영역에 격벽(160)이 배치되며, 조립 배선(120)이 위치하지 않는 영역에는 격벽이 배치되지 않는 제1 영역일 수 있다. 상기 제1 영역(140)은 유기막이 배치되지 않는 영역일 수 있다. 상기 제1 영역(140)에는 절연층(130)이 노출될 수 있다. 상기 제1 영역(140)은 격벽(160)보다 낮은 높이를 가질 수 있다.

[113] 이 때, 상기 제1 영역(140)은 PDMS 스탬프를 이용한 전사 공정 시 기포가 기관의 외측으로 빠져나가는 통로로 활용될 수 있다. 이에 따라, 실시예는 돌기를 구비하지 않은 PDMS 스탬프를 전사 공정에 활용할 수 있다.

[114] 따라서, 실시예는 평평한 PDMS 스탬프를 전사 공정에 활용함에 따라, 고ppi의 디스플레이 패널을 구현할 수 있는 기술적 효과가 있다.

- [115] 또한, 실시예는 제1 영역(140)을 구비함에 따라, 스탬프에 반도체 발광소자가 찍업된 상태로, 조립 기관(115)에 조립된 반도체 발광소자를 찍업할 수 있는 기술적 효과가 있다.
- [116]
- [117] 도 7은 제2 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기관의 개념도이다. 도 7을 참조하면, 기관(115) 상에 절연층(130)이 배치될 수 있다. 상기 절연층(130)은 무기물을 포함할 수 있다. 상기 절연층(130) 상에 복수의 유기막(135)이 배치될 수 있다. 상기 유기막(135)은 소정의 높이를 가질 수 있다. 상기 유기막(135)은 유기물을 포함할 수 있다. 상기 유기막(135) 상에 패널 배선(125)이 배치될 수 있다. 상기 패널 배선(125)은 복수 개를 포함할 수 있다. 상기 패널 배선(125)은 제1 패널 배선(125a) 및 제2 패널 배선(125b)을 포함할 수 있다. 상기 패널 배선(125)을 덮도록 제2 절연층(132)이 배치될 수 있다. 상기 제2 절연층(132)은 상기 절연층(130)과 연결될 수 있다. 또한, 상기 패널 배선(125) 상에 반도체 발광소자(미도시)가 배치될 수 있다. 반도체 발광소자는 상기 패널 배선(125)과 전기적으로 연결될 수 있다.
- [118] 한편, 상기 기관(115)은 박막 트랜지스터를 포함할 수 있다. 또한, 상기 기관 상에 유기막(135)이 배치되고, 상기 유기막(135) 상에 반도체 발광소자가 배치됨에 따라, 박막 트랜지스터와 반도체 발광소자의 거리가 증가하여 방열 성능이 향상될 수 있는 기술적 효과가 있다.
- [119] 또한, 상기 복수의 유기막(135)은 서로 이격되어 배치될 수 있으며, 사이에 트렌치(145)가 형성될 수 있다. 이에 따라, 반도체 발광소자의 전사 공정 시 기관과 PDMS 스탬프가 접촉하며 생기는 기포가 트렌치(145)로 모이게 되며, 기포가 기관의 외부로 방출될 수 있다. 따라서, 제2 실시예는 트렌치(145)가 기관에 기포가 트랩되는 것을 방지함에 따라, 돌기를 구비하지 않은 PDMS 스탬프를 전사 공정에 활용할 수 있으며, 고ppi의 전사 기관 구현이 가능한 기술적 효과가 있다.
- [120]
- [121] 도 8은 제3 실시예에 따른 반도체 발광소자의 전사용 기관의 개념도이다. 도 8을 참조하면, 절연층(130) 상에 유기막(135)이 배치될 수 있다.
- [122] 상기 유기막(135) 상에 복수의 패널 배선(125)이 배치될 수 있다. 또한, 상기 복수의 패널 배선(125)의 각각에는 반도체 발광소자(157)가 배치될 수 있다. 상기 반도체 발광소자(157)는 제1-1 반도체 발광소자(157a) 및 제1-2 반도체 발광소자(157b)를 포함할 수 있다. 상기 제1-2 반도체 발광소자(157b)는 상기 제1-1 반도체 발광소자(157a)의 리던던시 칩일 수 있다.
- [123] 또한, 상기 복수의 패널 배선(125)은 제1 패널 배선(125a), 제2 패널 배선(125b) 및 제3 패널 배선(125c)을 포함할 수 있다. 상기 제1 패널 배선(125a), 제2 패널 배선(125b) 및 제3 패널 배선(125c)에는 서로 다른 컬러를 발광하는 반도체 발광소자가 배치될 수 있다.

- [124] 상기 유기막(135)은 제1 유기막(135a) 및 제2 유기막(135b)을 포함할 수 있다. 상기 제1 유기막(135a) 및 제2 유기막(135b)은 서로 이격되어 배치될 수 있다. 상기 제1 유기막(135a) 및 제2 유기막(135b)은 소정의 높이를 가질 수 있다. 이에 따라, 상기 제1 유기막(135a) 및 제2 유기막(135b)의 사이 영역은 트렌치(145)일 수 있다. 도면에는 상기 제1 유기막(135a) 상에 세 개의 패널 배선(125)이 배치된 것으로 도시되었지만, 이에 한정하지 않는다.
- [125] 따라서, 제3 실시예는 패널 배선(125)이 배치되는 유기막(135)이 서로 이격되어 배치됨에 따라, 트렌치(145)가 형성되며, 전사공정 시 트렌치에 기포가 모인 후, 기관의 외부로 방출될 수 있다.
- [126] 이에 따라, 제3 실시예는 전사 공정 시 트렌치(145)에 기포가 모이게 되며, 기관에 기포가 트랩되는 것을 방지함에 따라, 돌기를 구비하지 않은 PDMS 스탬프를 전사 공정에 활용할 수 있으며, 고ppi의 전사 기관 구현이 가능한 기술적 효과가 있다.
- [127]
- [128] 도 9는 제4 실시예에 따른 반도체 발광소자의 전사용 기관의 개념도이다. 제4 실시예는 제3 실시예의 기술적 특징을 채용할 수 있다. 예를 들어, 제4 실시예는 제1 유기막(135a) 및 제2 유기막(135b) 사이에 트렌치가 형성됨에 따라, 전사 공정 시 트렌치(145)에 기포가 모이게 되며, 기관에 기포가 트랩되는 것을 방지함에 따라, 돌기를 구비하지 않은 PDMS 스탬프를 전사 공정에 활용할 수 있으며, 고ppi의 전사 기관 구현이 가능한 기술적 효과가 있다. 도 9를 참조하면, 제4 실시예는 유기막(135)이 패널 배선(125)과 일부 중첩할 수 있다. 절연층(130)은 유기막(135)이 배치되지 않는 제1 영역(140)을 포함할 수 있다. 상기 유기막(135)과 상기 제1 영역(140)은 단차를 가질 수 있다. 상기 유기막(135)은 상기 제1 영역(140) 및 트렌치(145)에 에워싸일 수 있다.
- [129] 이에 따라, 제4 실시예는 제1 영역 및 트렌치에 기포가 트랩되어, 평평한 PDMS 스탬프를 이용하여 전사 공정을 진행할 수 있어서 고해상도의 디스플레이 장치를 구현할 수 있으며, 기포로 인한 전사 불량을 방지할 수 있는 기술적 효과가 있다.
- [130]
- [131] 도 10은 제5 실시예에 따른 반도체 발광소자의 전사용 기관의 개념도이다. 제5 실시예는 제4 실시예의 기술적 특징을 채용할 수 있다. 예를 들어, 제5 실시예는 제1 유기막(135a) 및 제2 유기막(135b) 사이에 트렌치가 형성되고, 유기막의 외각에 제1 영역(140)이 형성됨에 따라, 전사 공정 시 트렌치 및 제1 영역에 기포가 모이게 되며, 기관에 기포가 트랩되는 것을 방지함에 따라, 돌기를 구비하지 않은 PDMS 스탬프를 전사 공정에 활용할 수 있으며, 고ppi의 전사 기관 구현이 가능한 기술적 효과가 있다. 도 10을 참조하면, 하나의 패널 배선(125)과 수직으로 중첩되는 유기막은 복수 개를 포함하며, 상기 복수 개의 유기막은 서로 이격되는 제3 유기막(135c) 및 제4 유기막(135d)을 포함할 수 있다.

- [132] 상기 제3 유기막(135c) 및 제4 유기막(135d)의 사이에는 제2 영역(142)이 배치될 수 있다. 상기 유기막과 제2 영역(142)은 단차를 가질 수 있다. 상기 제2 영역(142)은 트렌치(145)의 깊이에 대응될 수 있다. 이에 따라, 상기 유기막(135) 각각은 제1 영역(140), 제2 영역(142) 및 트렌치(145)로 에워싸일 수 있다.
- [133] 또한, 상기 제3 유기막(135c) 상에 제1 반도체 발광소자(157a)가 배치되며, 상기 제4 유기막(135d) 상에 제2 반도체 발광소자(157b)가 배치될 수 있다. 상기 제2 반도체 발광소자(157b)는 제1 반도체 발광소자(157a)의 리턴던시 칩일 수 있다.
- [134] 이에 따라, 제5 실시예는 제1 영역, 제2 영역 트렌치에 기포가 트랩되어, 평평한 PDMS 스탬프를 이용하여 전사 공정을 진행할 수 있어서 고해상도의 디스플레이 장치를 구현할 수 있으며, 기포로 인한 전사 불량을 방지할 수 있는 기술적 효과가 있다.
- [135]
- [136] 도 11 및 도 12는 제6 실시예에 따른 반도체 발광소자를 포함하는 디스플레이 장치의 개념도이다. 도 11을 참조하면, 기관(110) 상에 절연층(130)이 배치되며, 상기 절연층(130) 상에 유기막(135)이 배치되며, 상기 유기막(135) 상에 패널 배선(125)이 배치될 수 있다. 또한, 상기 유기막(135) 및 패널 배선(125)을 덮도록 제2 절연층(132)이 배치될 수 있다. 또한, 상기 기관(110) 및 제2 절연층(132)을 덮도록 접착층(165)이 배치될 수 있다. 상기 접착층(165) 상에 반도체 발광소자(150)가 전사될 수 있다.
- [137] 한편, 상기 유기막(135)은 제1 유기막(135a) 및 제2 유기막(135b)을 포함하며, 상기 제1 유기막(135a) 및 제2 유기막(135b)는 서로 이격되어 배치됨에 따라 사이에 트렌치(145)가 형성될 수 있다. 이에 따라, 상기 접착층(165)은 상기 유기막의 높이에 의해 단차를 갖도록 형성될 수 있으며, 상기 트렌치(145) 상에서 제2 영역(142)을 포함할 수 있다.
- [138] 따라서, 제6 실시예는 반도체 발광소자(150)의 전사 시 기포가 제2 영역에 모일 수 있으며, 기관의 외곽으로 빠져나갈 수 있다. 이에 따라, 제6 실시예는 플랫폼 PDMS 스탬프를 이용하여 전사 공정을 진행할 수 있으며, 돌기를 구비한 스탬프를 이용해 전사 공정을 진행하는 경우보다 고해상도의 디스플레이 장치를 구현할 수 있는 기술적 효과가 있다. 또한, 플랫폼 PDMS 스탬프를 이용해 전사 공정을 진행하여, 스탬프의 중앙과 외곽의 영역에 관계없이 전사율이 균일한 기술적 효과가 있다.
- [139]
- [140] 이어서 도 12를 참조하면, 접착층(165) 상에 배치된 반도체 발광소자(150a, 150b)는 측면 배선(159)을 통해서 패널 배선(125)과 전기적으로 연결될 수 있다. 또한, 상기 접착층(165) 상에 평탄화층(185)이 배치될 수 있으며, 상기 평탄화층(185) 상에 상부 배선(158)이 배치되어, 반도체 발광소자(150a, 150b)와 전기적으로 연결될 수 있다. 또한, 상기 접착층(165)은 광 제어물질(190)을 더 포함할 수 있다. 상기 광 제어물질(190)은 광 반사제 및 광 산란제를 포함할 수 있다. 상기 광

제어물질(190)은 상기 반도체 발광소자(150a, 150b)보다 낮게 위치할 수 있다. 이에 따라, 제6 실시예는 반도체 발광소자에서 발광한 빛 중 하부로 향하는 빛을 반사 및 산란시켜 광 효율을 향상시킬 수 있는 기술적 효과가 있다.

[141] 또한, 상기 반도체 발광소자(150a, 150b)는 소정의 높이를 갖는 유기막(135) 상에 배치됨에 따라, 기관(110)의 박막트랜지스터와 거리가 증가하여, 디스플레이 장치의 방열 성능이 향상될 수 있는 기술적 효과가 있다.

[142]

[143] 도 13은 제7 실시예에 따른 반도체 발광소자의 전사용 도너의 개념도이다. 도 13의 (a)를 참조하면, 제7 실시예에 따른 도너는 도너 기관(170), 상기 도너 기관(170) 상에 배치되는 도너 접착층(173) 및 상기 도너 접착층(173) 상에 배치되는 PDMS(175)를 포함할 수 있다. 상기 도너는 PDMS 스탬프로 불릴 수 있다. 제1 내지 제6 실시예에서 전사 공정 시 발생하는 기포가 유기막의 단차에 의해 트랩되어 외부로 빠져나갈 수 있기 때문에, 상기 PDMS(175)는 플랫폼 구조를 가질 수 있다. 이에 따라, 고ppi의 디스플레이 패널을 구현할 수 있으며, 여러 차례 스탬프 공정을 진행할 때, 중첩 영역에서 돌기가 얼라인 되지 않는 문제가 방지되어, 대면적의 디스플레이 패널을 구현할 수 있는 기술적 효과가 있다.

[144] 도 13의 (b)를 참조하면, PDMS(175)는 플랫폼 구조를 가짐에 따라, 칩이 돌기의 특정 영역에 위치하는 문제가 방지되어, PDMS(175)의 중심영역과 외곽영역에 관계없이 전사율이 균일한 기술적 효과가 있다.

[145]

[146] 실시예에 따른 디스플레이 화소용 반도체 발광소자의 전사용 기관은 고ppi의 디스플레이 패널을 구현할 수 있는 기술적 효과가 있다.

[147] 예를 들어, 실시예는 전사 공정 시 기포가 트랩되는 영역을 별도로 구비하여, 평평한 스탬프를 전사 공정에 활용 가능하기 때문에, 고ppi의 디스플레이 패널을 구현할 수 있다.

[148] 또한, 실시예는 대면적의 디스플레이 패널을 구현할 수 있는 기술적 효과가 있다.

[149] 예를 들어, 실시예는 실시예는 전사 공정 시 기포가 트랩되는 영역을 별도로 구비하여, 평평한 스탬프를 전사 공정에 활용 가능하기 때문에 스탬핑이 중첩되는 영역에서 전사 불량을 방지할 수 있으므로, 대면적의 디스플레이 패널을 구현할 수 있다.

[150] 또한, 실시예는 스탬프에 영역에 관계없이 전사율을 균일하게 하는 기술적 효과가 있다.

[151] 예를 들어, 실시예는 돌기를 구비하지 않은 평평한 스탬프를 이용하여, 중심과 외곽 영역에 관계없이 전사율을 균일하게 할 수 있다.

[152] 또한, 실시예는 디스플레이 장치의 방열 성능을 향상시킬 수 있는 기술적 효과가 있다.

- [153] 예를 들어, 실시예는 반도체 발광소자가 유기막 상에 배치되어, 박막 트랜지스터와의 거리가 증가하여 방열 성능이 향상될 수 있다.
- [154] 또한, 실시예는 디스플레이 장치의 광 효율을 향상시킬 수 있는 기술적 효과가 있다.
- [155] 예를 들어, 실시예는 접착층에 광 제어물질을 첨가하여 광 반사 및 산란을 통해 디스플레이 장치의 광 효율을 향상시킬 수 있다.
- [156] 또한, 실시예는 전사 공정 시 스탬프에 반도체 발광소자가 픽업된 상태에서 조립 기판에 조립된 반도체 발광소자를 픽업할 수 있는 기술적 효과가 있다.
- [157] 예를 들어, 실시예는 스탬프에 픽업된 반도체 발광소자는 제1 영역 상에 위치하도록 하고, 조립된 반도체 발광소자를 스탬프가 픽업하여, 다중 픽업 및 플레이스를 구현할 수 있다.
- [158]
- [159] 이상에서는 본 발명의 실시예를 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 쉽게 이해할 수 있을 것이다.

산업상 이용가능성

- [160] 실시예는 디스플레이 장치에 적용될 수 있으나 이에 한정되는 것은 아니다. 예를 들어, 실시예는 무기 발광소자인 LED를 발광화소로 하는 마이크로-LED 디스플레이(Micro-LED display)에 적용될 수 있으나 이에 한정되는 것은 아니다.

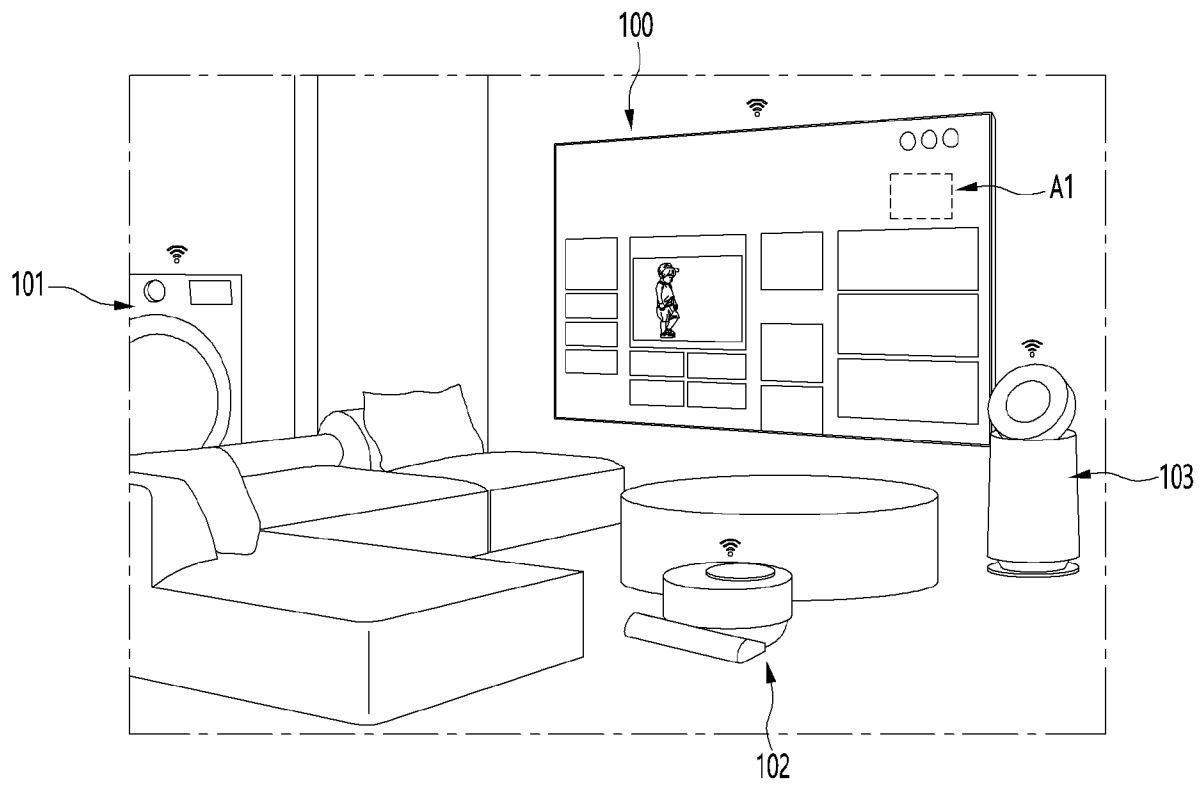
청구범위

- [청구항 1] 기판;
 상기 기판 상에 배치되는 복수의 조립 배선;
 상기 복수의 조립 배선 상에 배치되는 절연층; 및
 상기 절연층 상에 배치되며, 반도체 발광소자가 조립되는 조립 홀을 구비하는 유기막;을 포함하며,
 상기 절연층은 제1 영역을 포함하며,
 상기 제1 영역은 상기 유기막보다 낮은 높이를 갖는, 디스플레이 화소용 반도체 발광소자의 전사용 기판.
- [청구항 2] 기판;
 상기 기판 상에 배치되는 절연층;
 상기 절연층 상에 서로 이격되어 배치되는 복수의 유기막;
 상기 유기막 상에 배치되는 복수 개의 패널 전극; 및
 상기 복수 개의 패널 전극; 상에 배치되는 제2 절연층을 포함하며,
 상기 복수의 유기막 사이에 트렌치를 포함하는, 디스플레이 화소용 반도체 발광소자의 전사용 기판.
- [청구항 3] 제2항에 있어서,
 상기 절연층은,
 상기 유기막 외측의 제1 영역을 포함하며,
 상기 제1 영역은 상기 유기막보다 높이가 낮은, 디스플레이 화소용 반도체 발광소자의 전사용 기판.
- [청구항 4] 제2항에 있어서,
 상기 패널 전극에는 제1 반도체 발광소자가 조립되는 제1 조립 홀 및 제2 반도체 발광소자가 조립되는 제2 조립 홀을 포함하며,
 상기 제2 반도체 발광소자는 상기 제1 반도체 발광소자의 리턴던시 칩인, 디스플레이 화소용 반도체 발광소자의 전사용 기판.
- [청구항 5] 제3항에 있어서,
 상기 유기막은 상기 제1 영역으로 에워싸이는, 디스플레이 화소용 반도체 발광소자의 전사용 기판.
- [청구항 6] 기판;
 상기 기판 상에 배치되는 절연층;
 상기 절연층 상에 서로 이격되어 배치되는 복수 개의 유기막;
 상기 유기막 상에 배치되는 패널 배선;
 상기 패널 배선 상에 배치되는 접착층; 및
 상기 접착층 상에 배치되는 반도체 발광소자를 포함하며,
 상기 반도체 발광소자는 측면 배선을 통해 상기 패널 배선과 전기적으로 연결되며,

상기 복수 개의 유기막 사이에는 트렌치를 포함하는, 반도체 발광소자를 포함하는 디스플레이 장치.

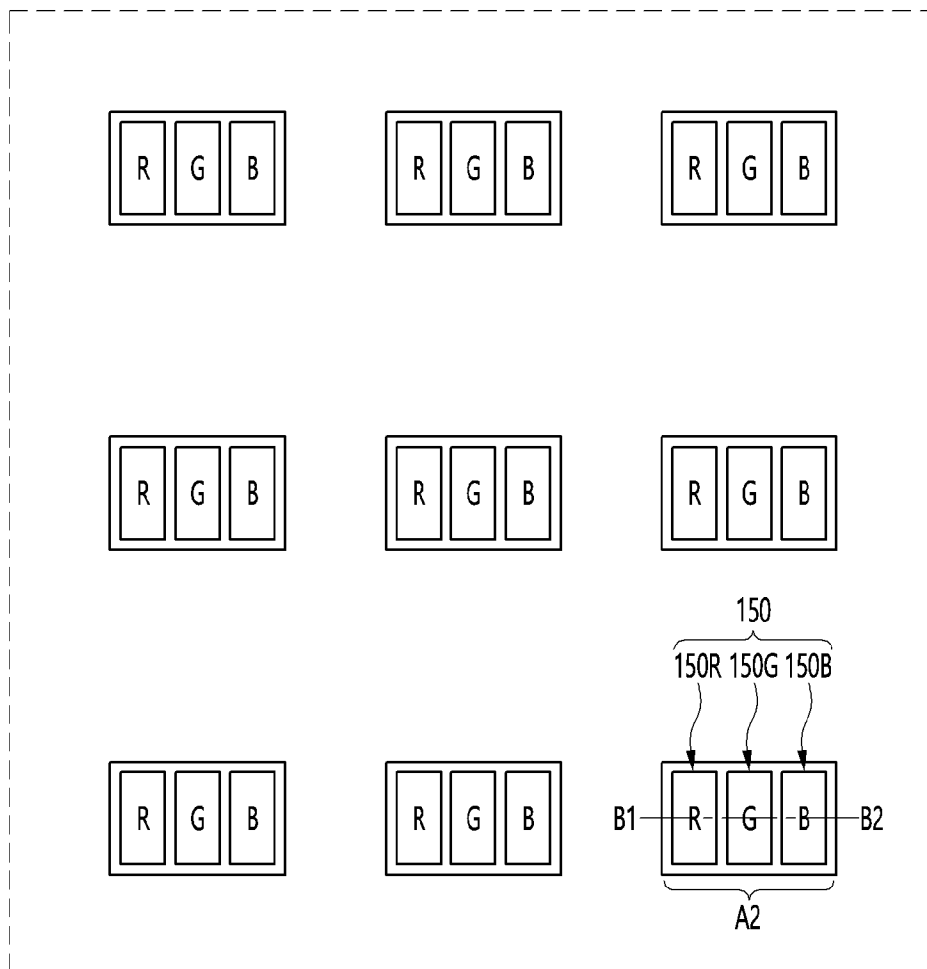
- [청구항 7] 제6항에 있어서,
 상기 접착층은 상기 유기막과 수직으로 중첩되는 영역과 상기 트렌치와 수직으로 중첩되는 영역의 높이가 상이한, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 8] 제6항에 있어서,
 상기 접착층을 덮는 평탄화층을 더 포함하며,
 상기 평탄화층은 상기 접착층의 형태에 대응되도록 배치되는, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 9] 제6항에 있어서,
 상기 접착층은 광 제어물질을 더 포함하는, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 10] 제6항에 있어서,
 상기 트렌치 상에 제2 영역을 더 포함하며,
 상기 제2 영역은 상기 반도체 발광소자보다 낮게 위치하는, 반도체 발광소자를 포함하는 디스플레이 장치.

[도1]

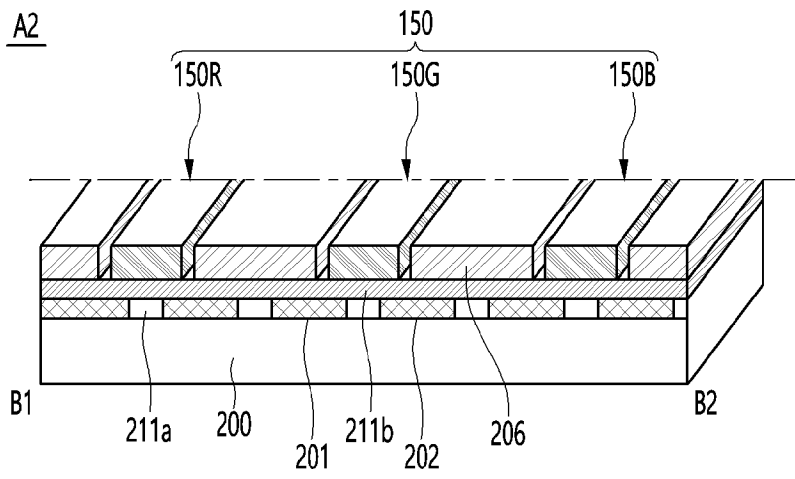


[도2]

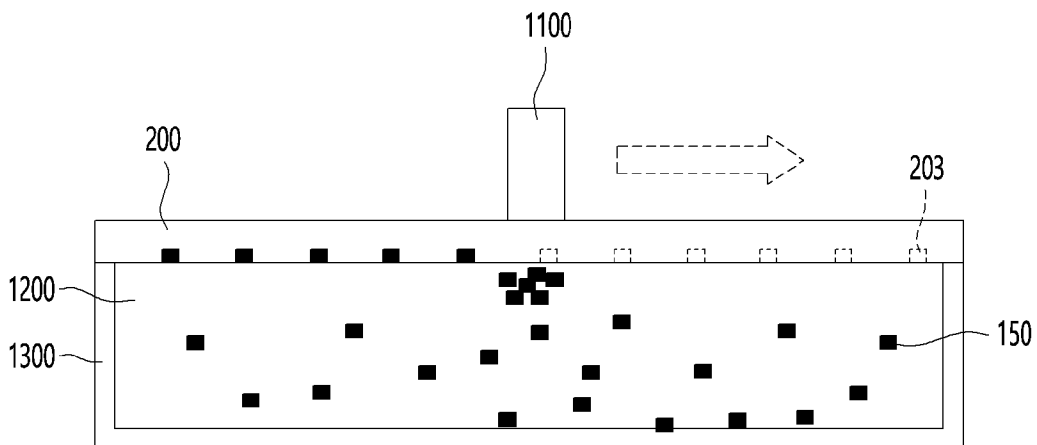
A1



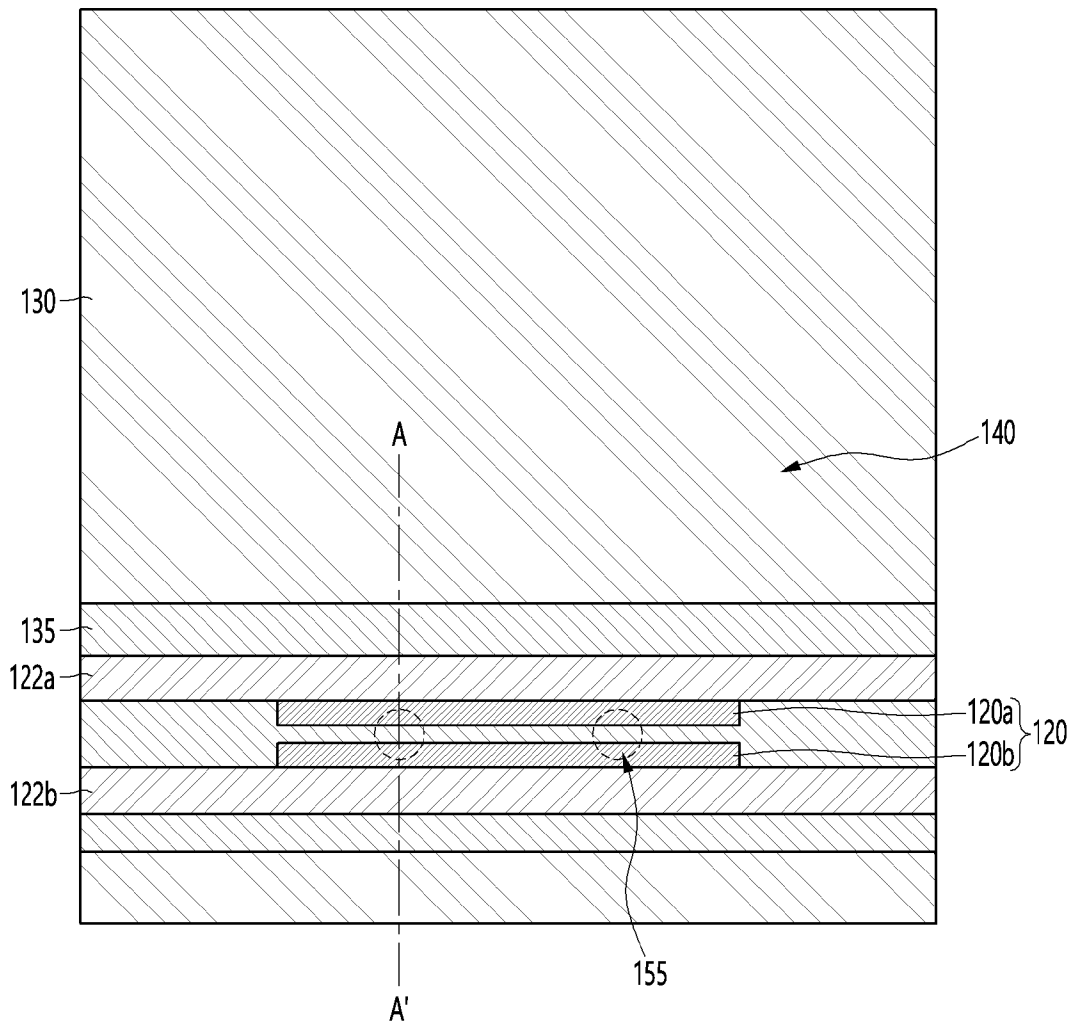
[도3]



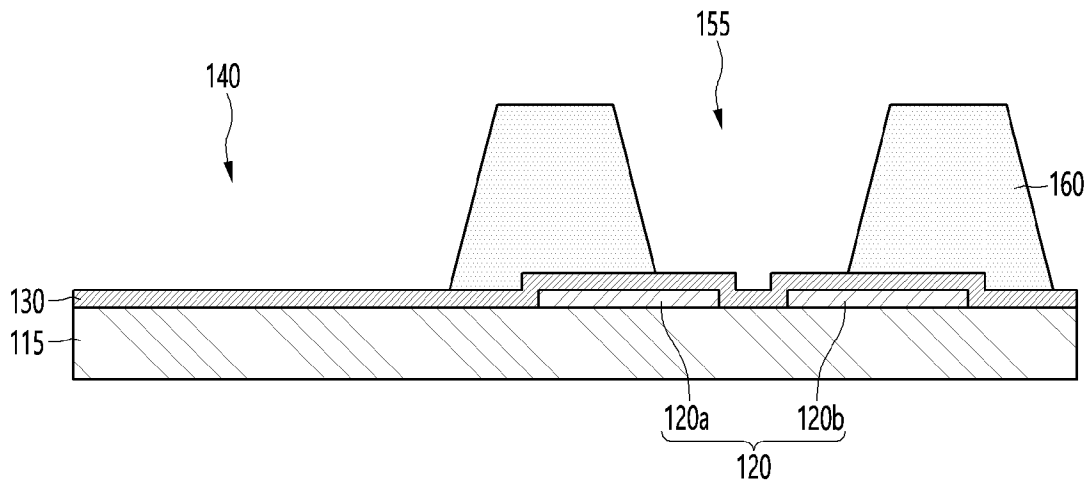
[도4]



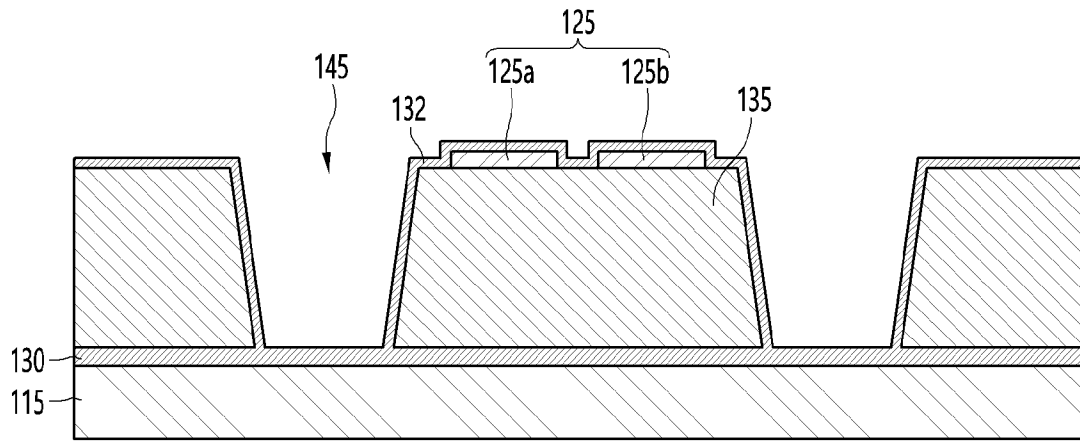
[도5]



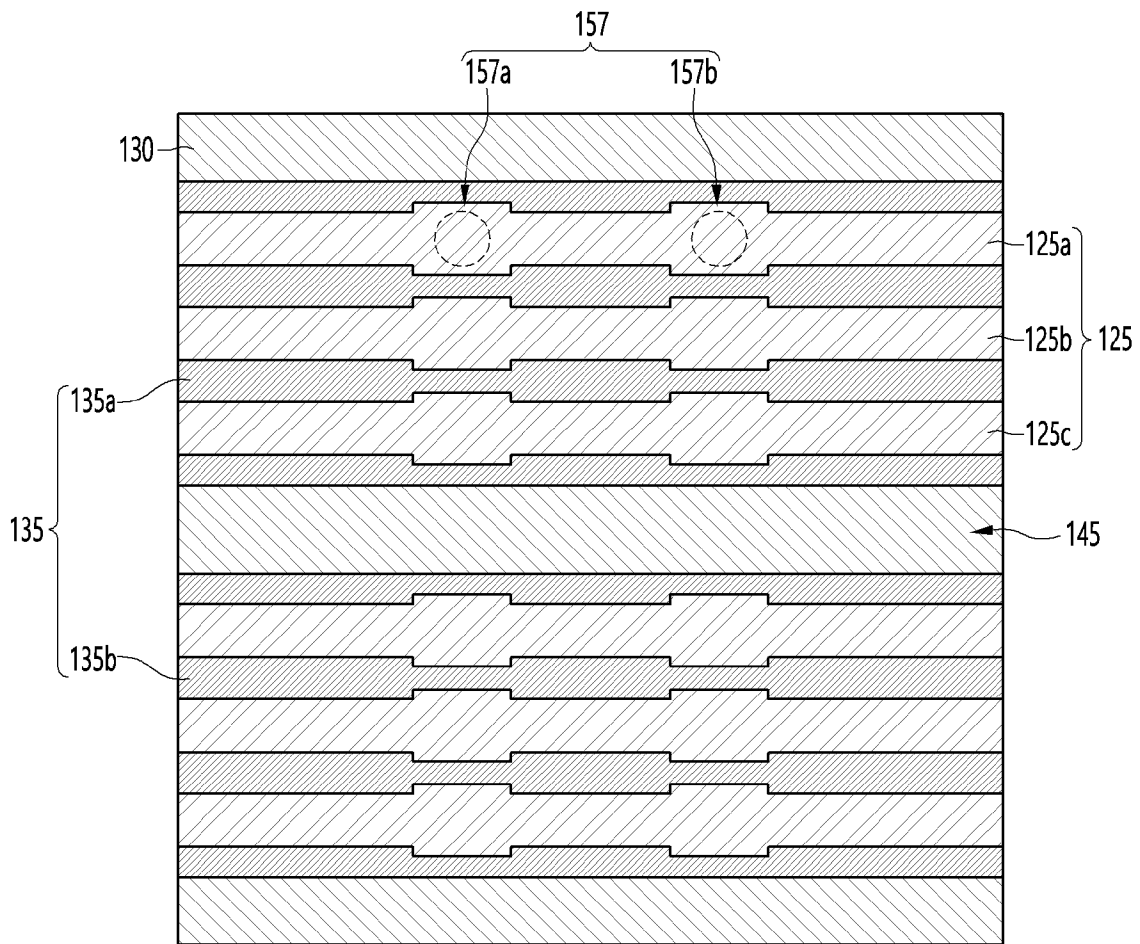
[도6]



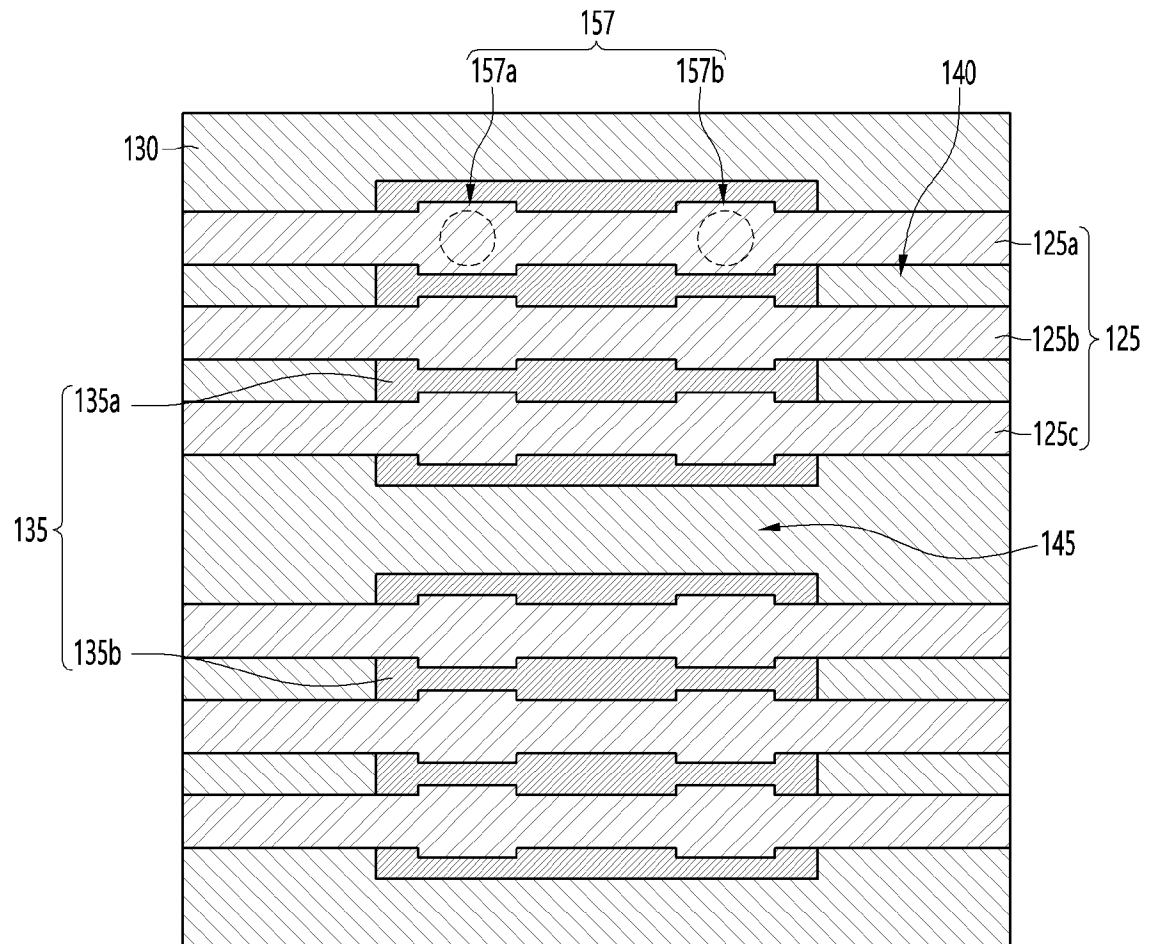
[도7]



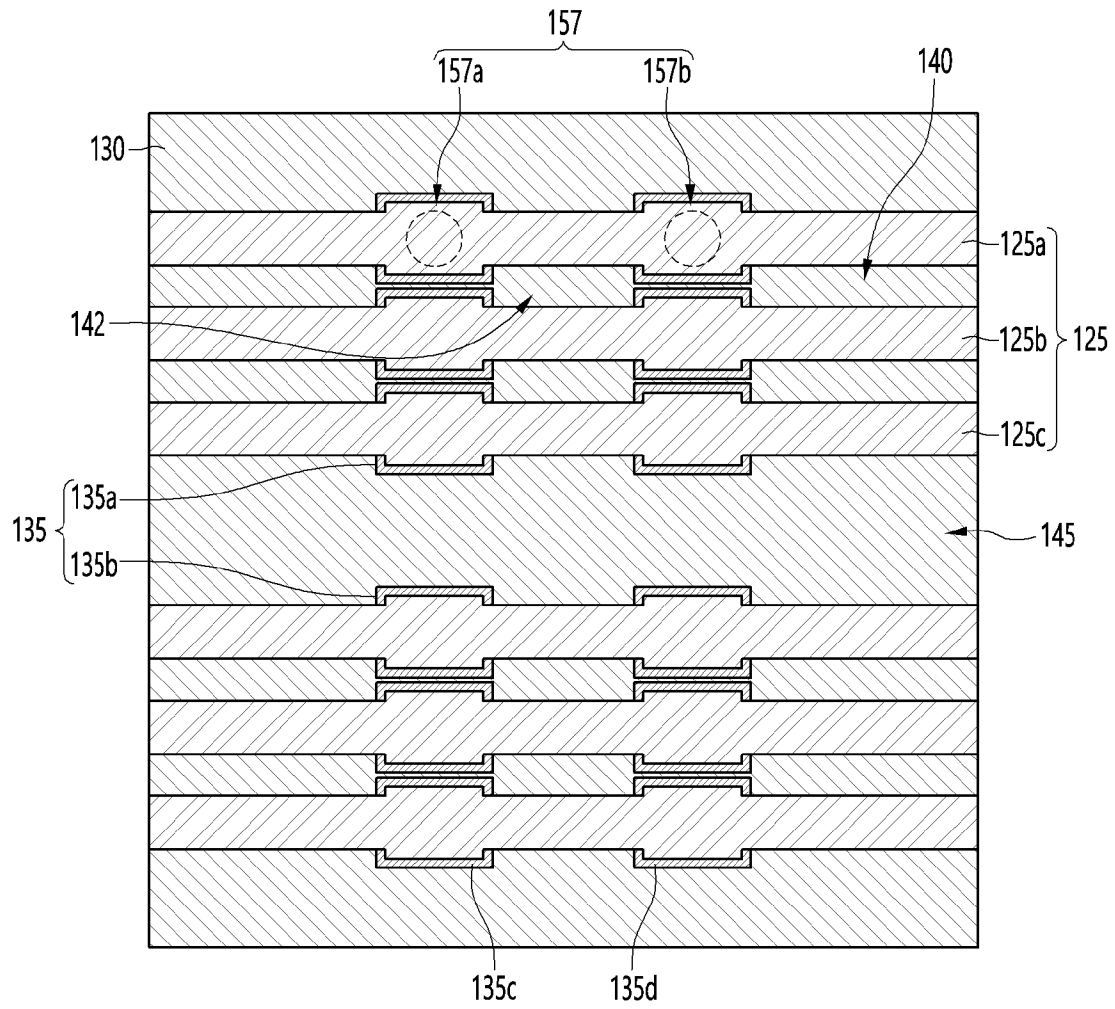
[도8]



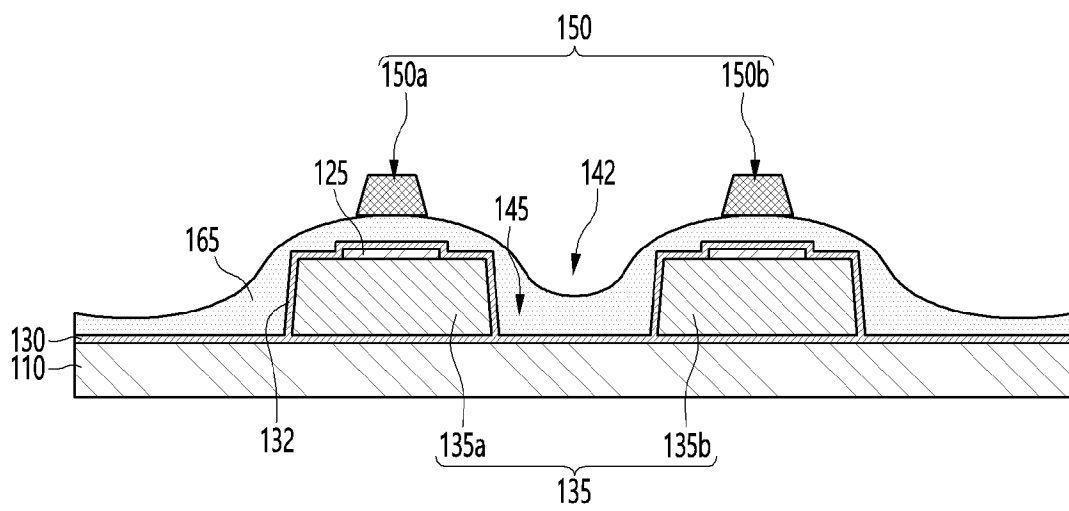
[도9]



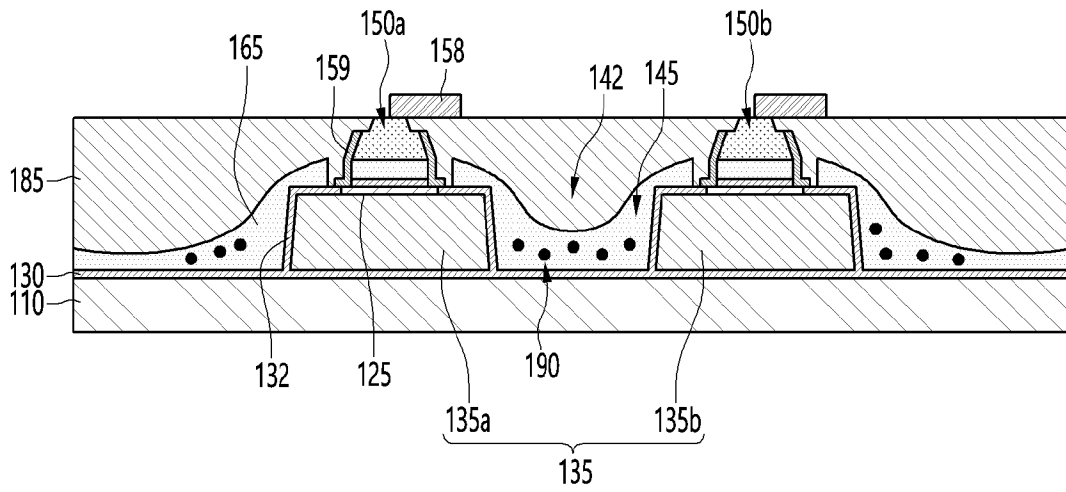
[도 10]



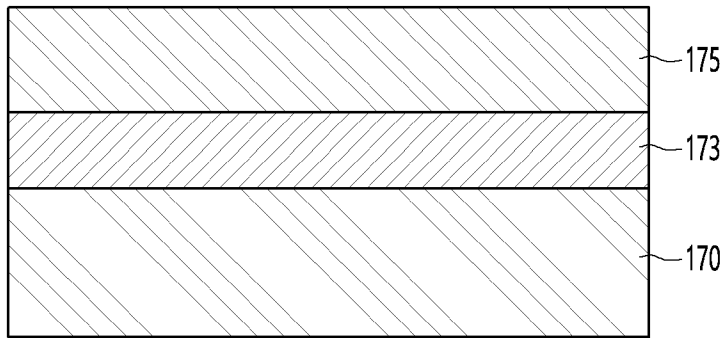
[도 11]



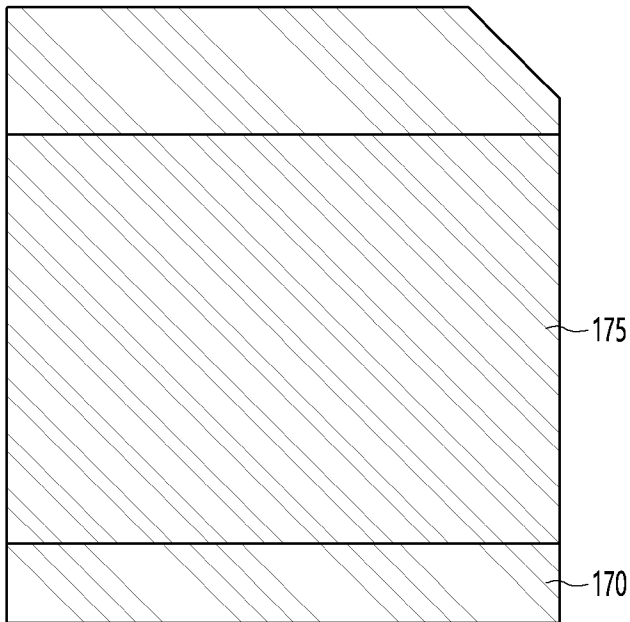
[도 12]



[도 13]



(a)



(b)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2023/017784

A. CLASSIFICATION OF SUBJECT MATTER		
H01L 25/075(2006.01)i; H01L 33/62(2010.01)i; H01L 27/12(2006.01)i; H01L 33/56(2010.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L 25/075(2006.01); G02B 5/20(2006.01); H01L 21/58(2006.01); H01L 21/677(2006.01); H01L 33/00(2010.01); H01L 33/02(2010.01); H01L 33/20(2010.01); H01L 33/36(2010.01); H05B 45/00(2020.01)		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models: IPC as above Japanese utility models and applications for utility models: IPC as above		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & keywords: 전사용 기판(transfer substrate), 조립 배선(assembly wiring), 절연층(insulating layer), 유기막(organic layer), 조립 홀(assembly hole), 높이(height), 트렌치(trench), 접착층(bonding layer), 디스플레이 장치(display device)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	KR 10-2020-0014868 A (LG ELECTRONICS INC.) 11 February 2020 (2020-02-11) See paragraphs [0116]-[0133]; and figures 13-14.	1 2-10
X Y	KR 10-2014-0103279 A (LUXVUE TECHNOLOGY CORPORATION) 26 August 2014 (2014-08-26) See paragraphs [0045]-[0049] and [0067]; and figures 3-4, 8 and 19-20.	2-5 6-10
Y	KR 10-2184538 B1 (LG ELECTRONICS INC.) 30 November 2020 (2020-11-30) See paragraphs [0031]-[0038], [0065] and [0081]; and figure 1.	6-10
Y	KR 10-2022-0111809 A (SAMSUNG ELECTRONICS CO., LTD.) 10 August 2022 (2022-08-10) See paragraphs [0071]-[0076]; and figure 3.	9
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 25 July 2024		Date of mailing of the international search report 26 July 2024
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208 Facsimile No. +82-42-481-8578		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2023/017784

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2020-0026676 A (LG ELECTRONICS INC.) 11 March 2020 (2020-03-11) See paragraphs [0149]-[0167]; and figures 17a-18.	1-10

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/017784

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
KR 10-2020-0014868 A	11 February 2020	EP 4095906 A1	30 November 2022
		US 2023-0049446 A1	16 February 2023
		WO 2021-149861 A1	29 July 2021
-----	-----	-----	-----
KR 10-2014-0103279 A	26 August 2014	AU 2012-339923 A1	05 June 2014
		AU 2012-339923 B2	29 January 2015
		AU 2012-339925 A1	05 June 2014
		AU 2012-339925 B2	19 February 2015
		AU 2012-339938 A1	05 June 2014
		AU 2012-339938 B2	19 February 2015
		AU 2012-339941 A1	05 June 2014
		AU 2012-339941 B2	13 November 2014
		AU 2012-339942 A1	05 June 2014
		AU 2012-339942 B2	27 November 2014
		AU 2015-200891 A1	12 March 2015
		AU 2015-200891 B2	12 January 2017
		BR 112014011800 A2	09 May 2017
		BR 112014011800 B1	22 December 2020
		BR 112014011802 A2	09 May 2017
		BR 112014011807 A2	16 May 2017
		BR 112014011826 A2	09 May 2017
		BR 112014011826 B1	27 July 2021
		BR 112014011849 A2	02 May 2017
		BR 112014011849 B1	15 December 2020
		CN 104054167 A	17 September 2014
		CN 104054167 B	01 February 2017
		CN 104054168 A	17 September 2014
		CN 104054168 B	16 June 2017
		CN 104067379 A	24 September 2014
		CN 104067379 B	08 August 2017
		CN 104067381 A	24 September 2014
		CN 104067381 B	07 September 2016
		CN 104094422 A	08 October 2014
		CN 104094422 B	17 May 2017
		CN 104106132 A	15 October 2014
		CN 104106132 B	05 October 2016
		CN 104106149 A	15 October 2014
		CN 104115266 A	22 October 2014
		CN 104115266 B	22 February 2017
		EP 2780933 A1	24 September 2014
		EP 2780933 B1	30 June 2021
		EP 2780934 A1	24 September 2014
		EP 2780934 B1	24 March 2021
		EP 2780936 A1	24 September 2014
EP 2780953 A1	24 September 2014		
EP 2780953 B1	24 June 2020		
EP 2780954 A1	24 September 2014		
EP 2780954 B1	16 October 2019		
JP 2014-533890 A	15 December 2014		
JP 2015-500561 A	05 January 2015		
JP 2015-500562 A	05 January 2015		

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/017784

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
		JP 2015-505736 A	26 February 2015
		JP 2015-507839 A	12 March 2015
		JP 2017-022391 A	26 January 2017
		JP 5783481 B2	24 September 2015
		JP 5954426 B2	20 July 2016
		JP 6100275 B2	22 March 2017
		JP 6196717 B2	13 September 2017
		KR 10-1585818 B1	14 January 2016
		KR 10-1596382 B1	22 February 2016
		KR 10-1596386 B1	22 February 2016
		KR 10-1622060 B1	17 May 2016
		KR 10-1653896 B1	09 September 2016
		KR 10-1684751 B1	08 December 2016
		KR 10-1704152 B1	07 February 2017
		KR 10-2014-0103278 A	26 August 2014
		KR 10-2014-0103963 A	27 August 2014
		KR 10-2014-0108228 A	05 September 2014
		KR 10-2014-0109890 A	16 September 2014
		KR 10-2014-0111254 A	18 September 2014
		KR 10-2014-0112486 A	23 September 2014
		KR 10-2014-0117497 A	07 October 2014
		MX 2014005969 A	15 May 2015
		MX 2014006030 A	16 January 2015
		MX 2014006031 A	16 January 2015
		MX 2014006032 A	16 January 2015
		MX 2014006033 A	17 October 2014
		MX 336453 B	20 January 2016
		MX 336548 B	22 January 2016
		MX 340348 B	06 July 2016
		MX 362327 B	11 January 2019
		TW 201327695 A	01 July 2013
		TW 201327721 A	01 July 2013
		TW 201327910 A	01 July 2013
		TW 201327911 A	01 July 2013
		TW 201330320 A	16 July 2013
		TW 201330323 A	16 July 2013
		TW 201331110 A	01 August 2013
		TW 201332140 A	01 August 2013
		TW 201347085 A	16 November 2013
		TW 201347121 A	16 November 2013
		TW 201709559 A	01 March 2017
		TW 1527267 B	21 March 2016
		TW 1528494 B	01 April 2016
		TW 1535052 B	21 May 2016
		TW 1559572 B	21 November 2016
		TW 1562307 B	11 December 2016
		TW 1566433 B	11 January 2017
		TW 1568021 B	21 January 2017
		TW 1579221 B	21 April 2017
		TW 1579958 B	21 April 2017

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/017784

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
		TW I602251 B	11 October 2017
		TW I636585 B	21 September 2018
		US 10121864 B2	06 November 2018
		US 10297712 B2	21 May 2019
		US 10607961 B2	31 March 2020
		US 11552046 B2	10 January 2023
		US 2013-0126081 A1	23 May 2013
		US 2013-0126098 A1	23 May 2013
		US 2013-0126589 A1	23 May 2013
		US 2013-0126827 A1	23 May 2013
		US 2013-0126891 A1	23 May 2013
		US 2013-0127020 A1	23 May 2013
		US 2013-0128585 A1	23 May 2013
		US 2013-0130416 A1	23 May 2013
		US 2013-0130440 A1	23 May 2013
		US 2013-0210194 A1	15 August 2013
		US 2014-0061687 A1	06 March 2014
		US 2014-0290867 A1	02 October 2014
		US 2014-0299837 A1	09 October 2014
		US 2017-0018613 A1	19 January 2017
		US 2019-0096846 A1	28 March 2019
		US 2019-0259907 A1	22 August 2019
		US 2020-0219840 A1	09 July 2020
		US 2023-0120136 A1	20 April 2023
		US 8333860 B1	18 December 2012
		US 8349116 B1	08 January 2013
		US 8426227 B1	23 April 2013
		US 8518204 B2	27 August 2013
		US 8552436 B2	08 October 2013
		US 8558243 B2	15 October 2013
		US 8573469 B2	05 November 2013
		US 8646505 B2	11 February 2014
		US 8789573 B2	29 July 2014
		US 8794501 B2	05 August 2014
		US 8809875 B2	19 August 2014
		US 9463613 B2	11 October 2016
		US 9620478 B2	11 April 2017
		US 9773750 B2	26 September 2017
		US 9831383 B2	28 November 2017
		WO 2013-074355 A1	23 May 2013
		WO 2013-074356 A1	23 May 2013
		WO 2013-074357 A1	23 May 2013
		WO 2013-074370 A1	23 May 2013
		WO 2013-074372 A1	23 May 2013
		WO 2013-074373 A1	23 May 2013
		WO 2013-074374 A1	23 May 2013
		WO 2013-074375 A1	23 May 2013
		WO 2013-074376 A1	23 May 2013
		WO 2013-119671 A1	15 August 2013
KR	10-2184538	B1 30 November 2020	KR 10-2017-0024905 A 08 March 2017

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/KR2023/017784

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
KR 10-2022-0111809 A	10 August 2022	CN 116391267 A	04 July 2023
		EP 4187608 A1	31 May 2023
		US 2022-0352435 A1	03 November 2022
		WO 2022-169108 A1	11 August 2022

KR 10-2020-0026676 A	11 March 2020	EP 3989283 A1	27 April 2022
		EP 3989283 B1	27 March 2024
		US 2022-0351992 A1	03 November 2022
		WO 2020-256203 A1	24 December 2020

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 25/075(2006.01)i; H01L 33/62(2010.01)i; H01L 27/12(2006.01)i; H01L 33/56(2010.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 25/075(2006.01); G02B 5/20(2006.01); H01L 21/58(2006.01); H01L 21/677(2006.01); H01L 33/00(2010.01); H01L 33/02(2010.01); H01L 33/20(2010.01); H01L 33/36(2010.01); H05B 45/00(2020.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 전사용 기판(transfer substrate), 조립 배선(assembly wiring), 절연층 (insulating layer), 유기막(organic layer), 조립 홀(assembly hole), 높이(height), 트렌치(trench), 접착층(bonding layer), 디스플레이 장치(display device)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X A	KR 10-2020-0014868 A (엘지전자 주식회사) 2020.02.11 단락 [0116]-[0133]; 및 도면 13-14	1 2-10
X Y	KR 10-2014-0103279 A (릭스뷰 테크놀로지 코퍼레이션) 2014.08.26 단락 [0045]-[0049], [0067]; 및 도면 3-4, 8, 19-20	2-5 6-10
Y	KR 10-2184538 B1 (엘지전자 주식회사) 2020.11.30 단락 [0031]-[0038], [0065], [0081]; 및 도면 1	6-10
Y	KR 10-2022-0111809 A (삼성전자주식회사) 2022.08.10 단락 [0071]-[0076]; 및 도면 3	9
<input checked="" type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: "A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 "D" 본 국제출원에서 출원인이 인용한 문헌 "E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 "L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 "O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 "P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 "T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 "X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. "Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. "&" 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일	국제조사보고서 발송일	
2024년07월25일 (25.07.2024)	2024년07월26일 (26.07.2024)	
ISA/KR의 명칭 및 우편주소	심사관	
대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)	이강하	
팩스 번호 +82-42-481-8578	전화번호 +82-42-481-5687	

C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-2020-0026676 A (엘지전자 주식회사) 2020.03.11 단락 [0149]-[0167]; 및 도면 17a-18	1-10

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2020-0014868 A	2020/02/11	EP 4095906 A1	2022/11/30
		US 2023-0049446 A1	2023/02/16
		WO 2021-149861 A1	2021/07/29
----- KR 10-2014-0103279 A	2014/08/26	AU 2012-339923 A1	2014/06/05
		AU 2012-339923 B2	2015/01/29
		AU 2012-339925 A1	2014/06/05
		AU 2012-339925 B2	2015/02/19
		AU 2012-339938 A1	2014/06/05
		AU 2012-339938 B2	2015/02/19
		AU 2012-339941 A1	2014/06/05
		AU 2012-339941 B2	2014/11/13
		AU 2012-339942 A1	2014/06/05
		AU 2012-339942 B2	2014/11/27
		AU 2015-200891 A1	2015/03/12
		AU 2015-200891 B2	2017/01/12
		BR 112014011800 A2	2017/05/09
		BR 112014011800 B1	2020/12/22
		BR 112014011802 A2	2017/05/09
		BR 112014011807 A2	2017/05/16
		BR 112014011826 A2	2017/05/09
		BR 112014011826 B1	2021/07/27
		BR 112014011849 A2	2017/05/02
		BR 112014011849 B1	2020/12/15
		CN 104054167 A	2014/09/17
		CN 104054167 B	2017/02/01
		CN 104054168 A	2014/09/17
		CN 104054168 B	2017/06/16
		CN 104067379 A	2014/09/24
		CN 104067379 B	2017/08/08
		CN 104067381 A	2014/09/24
		CN 104067381 B	2016/09/07
		CN 104094422 A	2014/10/08
		CN 104094422 B	2017/05/17
		CN 104106132 A	2014/10/15
		CN 104106132 B	2016/10/05
		CN 104106149 A	2014/10/15
		CN 104115266 A	2014/10/22
		CN 104115266 B	2017/02/22
		EP 2780933 A1	2014/09/24
EP 2780933 B1	2021/06/30		
EP 2780934 A1	2014/09/24		
EP 2780934 B1	2021/03/24		
EP 2780936 A1	2014/09/24		
EP 2780953 A1	2014/09/24		
EP 2780953 B1	2020/06/24		
EP 2780954 A1	2014/09/24		
EP 2780954 B1	2019/10/16		
JP 2014-533890 A	2014/12/15		
JP 2015-500561 A	2015/01/05		
JP 2015-500562 A	2015/01/05		

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		JP 2015-505736 A	2015/02/26
		JP 2015-507839 A	2015/03/12
		JP 2017-022391 A	2017/01/26
		JP 5783481 B2	2015/09/24
		JP 5954426 B2	2016/07/20
		JP 6100275 B2	2017/03/22
		JP 6196717 B2	2017/09/13
		KR 10-1585818 B1	2016/01/14
		KR 10-1596382 B1	2016/02/22
		KR 10-1596386 B1	2016/02/22
		KR 10-1622060 B1	2016/05/17
		KR 10-1653896 B1	2016/09/09
		KR 10-1684751 B1	2016/12/08
		KR 10-1704152 B1	2017/02/07
		KR 10-2014-0103278 A	2014/08/26
		KR 10-2014-0103963 A	2014/08/27
		KR 10-2014-0108228 A	2014/09/05
		KR 10-2014-0109890 A	2014/09/16
		KR 10-2014-0111254 A	2014/09/18
		KR 10-2014-0112486 A	2014/09/23
		KR 10-2014-0117497 A	2014/10/07
		MX 2014005969 A	2015/05/15
		MX 2014006030 A	2015/01/16
		MX 2014006031 A	2015/01/16
		MX 2014006032 A	2015/01/16
		MX 2014006033 A	2014/10/17
		MX 336453 B	2016/01/20
		MX 336548 B	2016/01/22
		MX 340348 B	2016/07/06
		MX 362327 B	2019/01/11
		TW 201327695 A	2013/07/01
		TW 201327721 A	2013/07/01
		TW 201327910 A	2013/07/01
		TW 201327911 A	2013/07/01
		TW 201330320 A	2013/07/16
		TW 201330323 A	2013/07/16
		TW 201331110 A	2013/08/01
		TW 201332140 A	2013/08/01
		TW 201347085 A	2013/11/16
		TW 201347121 A	2013/11/16
		TW 201709559 A	2017/03/01
		TW I527267 B	2016/03/21
		TW I528494 B	2016/04/01
		TW I535052 B	2016/05/21
		TW I559572 B	2016/11/21
		TW I562307 B	2016/12/11
		TW I566433 B	2017/01/11
		TW I568021 B	2017/01/21
		TW I579221 B	2017/04/21
		TW I579958 B	2017/04/21

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		TW I602251 B	2017/10/11
		TW I636585 B	2018/09/21
		US 10121864 B2	2018/11/06
		US 10297712 B2	2019/05/21
		US 10607961 B2	2020/03/31
		US 11552046 B2	2023/01/10
		US 2013-0126081 A1	2013/05/23
		US 2013-0126098 A1	2013/05/23
		US 2013-0126589 A1	2013/05/23
		US 2013-0126827 A1	2013/05/23
		US 2013-0126891 A1	2013/05/23
		US 2013-0127020 A1	2013/05/23
		US 2013-0128585 A1	2013/05/23
		US 2013-0130416 A1	2013/05/23
		US 2013-0130440 A1	2013/05/23
		US 2013-0210194 A1	2013/08/15
		US 2014-0061687 A1	2014/03/06
		US 2014-0290867 A1	2014/10/02
		US 2014-0299837 A1	2014/10/09
		US 2017-0018613 A1	2017/01/19
		US 2019-0096846 A1	2019/03/28
		US 2019-0259907 A1	2019/08/22
		US 2020-0219840 A1	2020/07/09
		US 2023-0120136 A1	2023/04/20
		US 8333860 B1	2012/12/18
		US 8349116 B1	2013/01/08
		US 8426227 B1	2013/04/23
		US 8518204 B2	2013/08/27
		US 8552436 B2	2013/10/08
		US 8558243 B2	2013/10/15
		US 8573469 B2	2013/11/05
		US 8646505 B2	2014/02/11
		US 8789573 B2	2014/07/29
		US 8794501 B2	2014/08/05
		US 8809875 B2	2014/08/19
		US 9463613 B2	2016/10/11
		US 9620478 B2	2017/04/11
		US 9773750 B2	2017/09/26
		US 9831383 B2	2017/11/28
		WO 2013-074355 A1	2013/05/23
		WO 2013-074356 A1	2013/05/23
		WO 2013-074357 A1	2013/05/23
		WO 2013-074370 A1	2013/05/23
		WO 2013-074372 A1	2013/05/23
		WO 2013-074373 A1	2013/05/23
		WO 2013-074374 A1	2013/05/23
		WO 2013-074375 A1	2013/05/23
		WO 2013-074376 A1	2013/05/23
		WO 2013-119671 A1	2013/08/15
KR 10-2184538 B1	2020/11/30	KR 10-2017-0024905 A	2017/03/08

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2022-0111809 A	2022/08/10	CN 116391267 A	2023/07/04
		EP 4187608 A1	2023/05/31
		US 2022-0352435 A1	2022/11/03
		WO 2022-169108 A1	2022/08/11
KR 10-2020-0026676 A	2020/03/11	EP 3989283 A1	2022/04/27
		EP 3989283 B1	2024/03/27
		US 2022-0351992 A1	2022/11/03
		WO 2020-256203 A1	2020/12/24