

(此處由本局於收
文時黏貼條碼)

755038

發明專利說明書

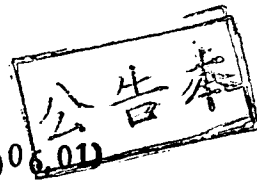
99年8月8日修正替換頁

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93135102

※申請日期：93年11月16日

※IPC分類：H01L21/56(2006.01)



一、發明名稱：

(中) 半導體裝置及其製造方法

(英)

二、申請人：(共 1 人)

1. 姓 名：(中) 瑞薩電子股份有限公司

(英) RENESAS ELECTRONICS CORPORATION

代表人：(中) 1. 赤尾 泰

(英) 1. AKAO, YASUSHI

地 址：(中) 日本國神奈川縣川崎市中原區下沼部一七五三番地

(英) 1753, Shimonumabe, Nakahara-ku, Kawasaki-shi, Kanagawa,
Japan

國籍：(中英) 日本

JAPAN

三、發明人：(共 2 人)

1. 姓 名：(中) 木下順弘

(英)

國 籍：(中) 日本

(英) JAPAN

2. 姓 名：(中) 紺野順平

(英)

國 籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2003/12/24 ; 2003-426943 ☒ 有主張優先權

五、中文發明摘要

發明之名稱：半導體裝置及其製造方法

[課題] 謀求進行覆晶式連接之半導體裝置的可靠性提升。

[解決手段] 研磨半導體晶圓之背面而薄薄形成，進行前述半導體晶圓之背面的平坦化加工，將前述半導體晶圓單片化為複數之半導體晶片，於前述複數之半導體晶片的電極形成金凸塊 1d，在封裝基板 5 之主面 5a 上配置 NCP7，進而，藉由 NCP7 而配置前述半導體晶片後，按壓晶片背面，將前述半導體晶片覆晶式連接於封裝基板 5，藉此，可以防止在所述覆晶式連接時，NCP7 攀上前述晶片背面，可以防止前述晶片背面與密封用樹脂之界面的剝離產生，因此，可以防止在之後之組裝或半導體裝置之構裝的高溫處理，在所述界面產生剝離或龜裂，可以謀求前述半導體裝置之可靠性的提升。

六、英文發明摘要

發明之名稱：

七、指定代表圖：

(一)、本案指定代表圖為：第(11)圖

(二)、本代表圖之元件代表符號簡單說明：

1：第 1 半導體晶片

1a：主面

1b：背面

1d：金凸塊（突起電極）

5：封裝基板（配線基板）

5a：主面

5b：背面

5c：導線（電極）

7：NCP(非導電性之樹脂接著劑)

13：加壓區塊

14：薄片狀構件

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(1)

九、發明說明

【發明所屬之技術領域】

本發明係關於半導體裝置及其製造方法，特別是關於有效使用於覆晶式連接之技術。

【先前技術】

在習知之使用接著劑的覆晶式連接中，使用側面做成多段形狀之半導體裝置，以連接此半導體裝置及電路基板。此時，在焊接工具與半導體裝置之間，藉由由留置構件或多層構造所成之介在構件，加熱連接半導體裝置及電路基板，在連接工程後，因應需要而破壞或剝離介在構件予以去除（例如，參照專利文獻 1）。

〔專利文獻 1〕 日本專利特開 2000-216193 號公報（第 1 圖）

【發明內容】

使用覆晶式連接之半導體裝置的一例子，以多段重疊複數之半導體晶片之晶片積層型半導體裝置為所周知，在此種晶片積層型半導體裝置中，主要為最下段之半導體晶片係覆晶式連接在配線基板。

另外，在晶片積層型半導體裝置中，今後，基於小型化或多接腳之鉑墊（電擊）的窄間距後更受到要求。因此，為了謀求半導體裝置的小型化（薄型化）之手段之一，乃研究設計半導體晶片之薄型化。即進行半導體晶片

(2)

之背面研磨以薄薄形成半導體晶片。

另一方面，基於鉚墊之窄間距化，對於覆晶式連接部之填膠密封，於樹脂之滲透等需要花時間故，逐漸變得非常困難，因此，在配置半導體晶片前，先在配線基板上塗佈接著劑，在此接著劑上配置半導體晶片後，加壓、加熱半導體晶片以進行覆晶式連接。

本發明人係針對在晶片積層型半導體裝置中，導入最下段之半導體晶片的背面研磨與接著劑之先行塗佈之技術而檢討的結果，發現以下之問題。

即在半導體晶片之熱壓接中，如按壓半導體晶片的背面時，藉由半導體晶片而被按壓之接著劑攀上半導體晶片的側面，進而，到達背面。此時，在半導體晶片的背面如殘留研磨痕跡（凹凸）時，接著劑會藉由晶片的邊緣部之研磨痕跡而攀上背面側，其結果為，接著劑附著在最下段的半導體晶片之背面。接著劑例如係環氧系之非導電性（絕緣性）的樹脂接著劑等，主要是熱硬化性樹脂。

另外，樹脂接著劑一附著在半導體晶片的背面，由於與其他樹脂的密接性不好故，在與密封用樹脂之界面或與第2段之半導體晶片的黏晶劑（樹脂接著劑）之界面產生剝離，水分留存在此剝離處所。如在此狀態下繼續組裝，在之後的高溫處理時（例如，焊錫迴鉚時或基板構裝時），水分由於熱而膨脹，會引起以前述剝離處為起點，在半導體裝置產生龜裂之問題。

本發明之目的在於提供：可謀求可靠性提升之半導體

(3)

裝置及其製造方法。

另外，本發明之其他目的在於提供：可謀求薄型化之半導體裝置及其製造方法。

由本說明書之記載及所附圖面，本發明之前述及其他目的與新的特徵理應會變得清楚。

〔解決課題用手段〕

如簡單說明在本申請案所揭示發明中的代表性者之概要，則如下述：

即本發明係具有：具有主面與背面之配線基板，及藉由突起電極而覆晶式連接於前述配線基板的主面上，具有主面與背面之第 1 半導體晶片，及具有主面與背面，前述背面係藉由接著劑而與前述第 1 半導體晶片的背面連接，而積層配置在前述第 1 半導體晶片上之第 2 半導體晶片，及配置在前述配線基板與前述第 1 半導體晶片之間之非導電性的樹脂接著劑，及形成在前述配線基板的主面上，樹脂密封前述第 1 及第 2 半導體晶片之密封體，前述第 1 半導體晶片係其背面被研磨加工而薄薄形成，前述背面係藉由前述研磨加工後之拋光加工而所形成之平坦面。

另外，本發明係具有：（a）研磨半導體晶圓的背面而薄薄形成之工程，及（b）在前述（a）工程後，進行前述半導體晶圓之背面的平坦化加工之工程，及（c）在前述（b）工程後，將前述半導體晶圓單片化為複數的半導體晶片之工程，及（d）在前述（c）工程後，在前述複數

(4)

之半導體晶片的電極形成突起電極之工程，及（e）在配線基板的主面上配置非導電性之樹脂接著劑之工程，及（f）在前述配線基板的主面上藉由前述樹脂接著劑而配置前述半導體晶片，之後，按壓前述半導體晶片的背面，將前述半導體晶片藉由前述突起電極而覆晶式連接於前述配線基板之工程，及（g）樹脂密封前述半導體晶片之工程。

進而，本發明係具有：另外，本發明係具有：（a）研磨半導體晶圓的背面而薄薄形成之工程，及（b）在前述（a）工程後，鏡面研磨前述半導體晶圓之背面之工程，及（c）在前述（b）工程後，將前述半導體晶圓單片化為複數的半導體晶片之工程，及（d）在前述（c）工程後，在前述複數之半導體晶片的電極形成突起電極之工程，及（e）在配線基板的主面上配置非導電性之樹脂接著劑之工程，及（f）在前述配線基板的主面上藉由前述樹脂接著劑而配置前述半導體晶片之工程，及（g）在前述（f）工程後，按壓前述半導體晶片之前述經過鏡面研磨之前述背面，將前述半導體晶片藉由前述突起電極覆晶式連接於前述配線基板之工程，及（h）樹脂密封前述半導體晶片之工程。

另外，本發明係具有：（a）準備具有主面與背面，前述背面受到而薄薄形成，前述背面藉由前述研磨後之平坦化加工而被平坦化之複數的半導體晶片之工程，及（b）在前述複數之半導體晶片的電極形成突起電極之工程，及

(5)

(c) 在配線基板的主面上配置非導電性之樹脂接著劑之工程，及 (d) 在前述配線基板的主面上藉由前述樹脂接著劑而配置前述半導體晶片之工程，及 (e) 在前述 (d) 工程後，按壓前述半導體晶片之前述被平坦化之背面，將前述半導體晶片藉由前述突起電極而覆晶式連接於前述配線基板之工程，及 (f) 樹脂密封前述半導體晶片之工程。

如簡單說明由本申請案所揭示之發明中的代表性者所獲得之效果，則如下述：

研磨半導體晶圓之背面，而使其薄薄形成，進而，藉由進行背面的平坦化加工，可使半導體晶圓的背面之凹凸不見。藉此，在覆晶式連接中，可以防止樹脂接著劑攀上晶片背面，可以防止晶片背面與密封用樹脂之界面或與第 2 段之半導體晶片的鍍晶材料之界面的剝離產生。其結果為，可以防止在後組裝或半導體裝置之構裝的高溫處理之前述界面的剝離或龜裂之發生，能夠謀求半導體裝置之可靠性的提升。

【實施方式】

在以下之實施形態中，除了特別必要以外，相同或同樣部份之說明，原則上不加以重複。

進而，在以下之實施形態中，方便上，在有其必要時，雖分割為複數之段落或實施形態而做說明，但是，除了特別明示之情形外，彼等並非沒有相互關係，有一方為

(6)

另一方的一部份或全部的變形例、詳細、補充說明等之關係。

另外，在以下之實施形態中，於談及要素之數目等（包含個數、數值、量、範圍等）之情形，除了特別明示之情形及原理上明白限定為特定數目之情形外，並非限定在其特定之數目，可設為特定數目以上或以下。

以下，依據圖面詳細說明本發明之實施形態。另外，在說明實施形態用之全部圖面中，對於具有相同功能之構件，賦予相同的符號，省略其之重複說明。

（實施形態）

第 1 圖係顯示本發明之實施形態的半導體裝置之構造的一例剖面圖，第 2 圖係顯示第 1 圖所示之半導體裝置的製造方法之一例的組裝流程圖，第 3 圖係顯示對應第 2 圖所示組裝流程之步驟 S1~S5 之組裝狀態的一例之剖面圖，第 4 圖係顯示對應第 2 圖所示之組裝流程圖之步驟 S6~S9 之組裝狀態的一例之剖面圖，第 5 圖係顯示對應第 2 圖所示之組裝流程圖之步驟 S10~11 之組裝狀態之一例的剖面圖，第 6 圖係顯示對應第 2 圖所示之組裝流程圖之步驟 S12~S13 之組裝狀態的一例之部份剖面圖，第 7 圖係顯示對應第 2 圖所示之組裝流程圖之步驟 S1~S4 之晶圓狀態的一例之斜視圖，第 8 圖係顯示第 2 圖所示之組裝流程圖之 NCP 塗佈工程之 NCP 塗佈方法的一例之剖面圖，第 9 圖係顯示第 2 圖所示之組裝流程圖之 FC 搭載工程的暫時搭

(7)

載方法之一例的剖面圖，第 10 圖係顯示第 2 圖所示之組裝流程圖之 FC 搭載工程之真正壓接方法之一例的剖面圖，第 11 圖係顯示第 10 圖所示之 A 部份的構造之放大部分剖面圖，第 12 圖係顯示本發明之實施形態的變形例之壓接方法之放大部分剖面圖，第 13 圖係顯示第 1 圖所示之半導體裝置對於構裝基板之構裝構造的一例之部份剖面圖，第 14 圖係顯示比較例對於第 10 圖所示之真正壓接方法之壓接方法的放大部分剖面圖，第 15 圖係顯示藉由第 14 圖所示之比較例的壓接方法之對於晶片背面的樹脂接著劑之附著狀態的平面圖。

第 1 圖所示之本實施形態的半導體裝置係半導體晶片對於配線基板具有覆晶式連接之構造者，在本實施形態中，作為前述半導體裝置之一例，舉搭載有 4 個半導體晶片之同時，藉由樹脂進行密封之 SIP(System In Package：系統封裝)16 為例做說明。

SIP16 係具有：控制用之第 1 半導體晶片 1，及分別具備記憶體墊路之第 2 半導體晶片 2，及第 3 半導體晶片 3 以及第 4 半導體晶片 4，前述 4 個半導體晶片中，第 1 半導體晶片 1 係對於配線基板之封裝基板 5，藉由突起電極而覆晶式連接，進而，在此第 1 半導體晶片 1 積層有第 2 半導體晶片 2。另外，第 3 半導體晶片 3 係面朝上構裝在封裝基板 5 上，進而，第 4 半導體晶片 4 係以面朝向構裝方式積層在第 3 半導體晶片 3 上。

另外，只有第 1 半導體晶片 1 係覆晶式連接於封裝基

(8)

板 5，第 2 半導體晶片 2、第 3 半導體晶片 3 及第 4 半導體晶片 4 分別以銲線與封裝基板 5 連接。

如說明關於第 1 圖所示之 SIP16 的詳細構造時，係由：具有主面 5a 與背面 5b 之配線基板的封裝基板 5，及藉由突起電極而覆晶式連接在封裝基板 5 之主面 5a 上，且具有主面 1a 與背面 1b 之第 1 半導體晶片 1，及具有主面 2a 與背面 2b，且背面 2b 藉由黏晶劑（接著劑）12 而與第 1 半導體晶片 1 之背面 1b 連接，積層配置在第 1 半導體晶片 1 上之第 2 半導體晶片 2，及以面朝上構裝而搭載在封裝基板 5 之主面 5a 上之第 3 半導體晶片 3，及以相同面朝上構裝而積層在第 3 半導體晶片 3 之主面 3a 上之第 4 半導體晶片 4，及配置在封裝基板 5 之主面 5a 與第 1 半導體晶片 1 之間之非導電性的樹脂接著劑之 NCP(Non-Conductive Paste：非導電糊)7，及分別電性連接第 2、第 3 及第 4 半導體晶片與封裝基板 5 之複數的銲線 6，及形成在封裝基板 5 之主面 5a 上，且樹脂密封 4 個之半導體晶片及複數的銲線 6 之密封體 10，及設置在封裝基板 5 之背面 5b 之複數的外部端子之焊錫球 11 所成。

進而，搭載在 SIP16 之第 1 半導體晶片 1 係其背面 1b 被研磨加工而薄薄形成，進而，背面 1b 係藉由前述研磨加工後之拋光加工而所形成之平坦面。即背面 1b 係經過鏡面加工。

另外，第 1 半導體晶片 1 之背面 1b 係藉由研磨加工（grinding）而經過研磨者，藉此，第 1 半導體晶片 1 其

(9)

厚度例如薄薄形成為 $140\ \mu\text{m}$ 程度。其他 3 個之半導體晶片也可以因應需要而薄薄形成。

另外，第 1 半導體晶片 1 係藉由金凸塊（突起電極）1d 而覆晶式連接在封裝基板 5，在藉由前述覆晶式連接之連接部中，金凸塊 1d 係對於封裝基板 5 為焊錫連接。此時，在封裝基板 5 與第 1 半導體晶片 1 之間配置有樹脂接著劑之 NCP7，藉由此 NCP7，藉由覆晶式連接之各連接部固定而受到保護。

另外，NCP7 例如係環氧系之非導電性（絕緣性），且熱硬化性之樹脂接著劑。

另外，第 2 半導體晶片 2、第 3 半導體晶片 3、及第 4 半導體晶片 4 分別藉由黏晶劑 12 而被固定。即第 2 半導體晶片 2 係積層在第 1 半導體晶片 1 上之故，第 1 半導體晶片 1 之背面 1b 與第 2 半導體晶片 2 之背面 2b 係藉由黏晶劑 12 而連接。進而，第 3 半導體晶片 3 其之背面 3b 係藉由黏晶劑 12 而連接在封裝基板 5，第 4 半導體晶片 4 係積層在第 3 半導體晶片 3 之主面 3a 上之故，第 3 半導體晶片 3 之主面 3a 與第 4 半導體晶片 4 之背面 4b 係藉由黏晶劑 12 而連接。

藉由這些配置，第 2 半導體晶片 2 之主面 2a、第 3 半導體晶片 3 之主面 3a 及第 4 半導體晶片 4 之主面 4a 係分別朝向上方而配置，因此，各別可做鐸線連接。

另外，黏晶劑 12 也例如係環氧系之非導電性（絕緣性），且熱硬化性之樹脂接著劑。

(10)

另外，密封密封體 10 之密封用樹脂也例如係環氧系之絕緣性的熱硬化性樹脂。

另外，鉚線 6 係導體細線，例如為金線。

另外，設置在封裝基板 5 之背面 5b 的複數之外部端子係焊錫球 11，例如以格子狀配置在封裝基板 5 的背面 5b。即本實施形態之 SIP16 也是 BGA(Ball Grid Array：球柵陣列)型之半導體裝置。

另外，如第 5 圖所示般，在封裝基板 5 之其主面 5a 形成有複數之導線（電極）5c 或鉚線連接用導線 5f，各別之露出部以外的區域係藉由絕緣膜之焊錫抗蝕劑膜 5i 而覆蓋。另一方面，在背面 5b 係設置有裝置了焊錫球 11 之凸塊焊點 5h。另外，主面 5a 側之導線 5c 或鉚線連接用導線 5f 係與背面 5b 側之凸塊焊點 5h 分別藉由內部配線 5e 及通孔配線 5g 而電性連接。

藉此，各別之半導體晶片之電極得以和設置在封裝基板 5 之背面 5b 的複數之外部端子之焊錫球 11 電性連接。另外，導線 5c 或鉚線連接用導線 5f 以及通孔配線 5g 等係藉由銅合金所形成。

在本實施形態之 SIP16 中，覆晶式連接於封裝基板 5 之第 1 半導體晶片 1 的背面 1b，為了晶片薄膜化故，在分割為個個晶片前之晶圓狀態下，被背面研磨（也稱為背面研磨），且在前述研磨後，以拋光或濕蝕刻等而被做平坦化加工故，背面 1b 變成平坦度高的平坦面。因此，在第 1 半導體晶片 1 的背面 1b 沒有形成第 14 圖之比較例所示之

(11)

凹凸 9c 故，如第 10 圖所示般，在覆晶式連接時，以加壓區塊 13 予以加壓時，可以防止 NCP7 之攀上而使 NCP7 進入背面 1b，能夠防止第 15 圖之比較例所示之 NCP7 附著在晶片 18 的背面 18a。

其結果為，第 1 半導體晶片 1 之背面 1b 與密封體 10 之界面或第 1 半導體晶片 1 的背面 1b 與第 2 半導體晶片 2 之黏晶劑 12 之界面的剝離發生得以防止，能夠防止焊錫球 11 之安裝或基板構裝之高溫處理時，在前述界面之剝離或龜裂之產生。

藉此，可以謀求 SIP16 等之半導體裝置的可靠性之提升。

另外，覆晶式連接之第 1 半導體晶片 1 在其背面研磨後，以拋光或濕蝕刻等而被平坦化加工，在背面 1b 沒有形成如第 14 圖所示之凹凸 9c 故，可以提高第 1 半導體晶片 1 之抗折強度。

因此，覆晶式連接時之藉由加壓區塊 13 之按壓時之晶片破壞也得以防止，可在薄膜化之第 1 半導體晶片 1 上積層第 2 半導體晶片 2。即在覆晶式連接中，可以採用薄膜化晶片故，即使在 SIP16 等之晶片積層型的半導體裝置中，也可謀求薄型化或小型化。

前述背面研磨工程中，與前述拋光工程或濕蝕刻工程比較，其特徵為，研磨速度快，工程結束後之表面粗度大。作為使晶圓變薄之工程，一般可只藉由背面研磨工程來進行。但是，在該情形，如發明所想要解決之課題中所

(12)

記載般，基於晶片背面加工為粗糙面，會變成接著材攀上之問題。另外，可只藉由高表面平坦度加工之拋光或濕蝕刻工程來進行使晶圓變薄之工程。但是，在該情形下，拋光或濕蝕刻其薄型化之速度比背面研磨工程慢之故，工程時間變長，會產生生產性降低之問題。因此，為了一面維持生產性，一面提升晶片背面之平坦度，在晶圓之薄型化工程中，首先，藉由可高速達成薄型化之工程，例如背面研磨工程，在某種程度將晶圓薄型化後，藉由工程後之背面平坦度高的工程，例如拋光或濕蝕刻工程，以將晶圓薄型化為有效。在此情形，為了維持生產性故，在最終所達成之晶圓的薄型化中，最好藉由以可高速達成薄型化之工程來達成其之一半以上。

接著，使用第 2 圖所示之組裝流程，來說明本實施形態之半導體裝置之製造方法。

首先，進行如第 2 圖之步驟 S1 所示之晶圓處理。即如第 3 圖及第 7 圖之步驟 S1 所示般，準備結束主面 9a 側之圖案形成之半導體晶圓 9。

之後，進行第 2 圖之步驟 S2 所示之 BG(背面研磨)，即研磨半導體晶圓 9 之背面 9b，進行半導體晶圓 9 之薄膜化。另外，如第 3 圖之步驟 S2 所示般，藉由前述研磨，在半導體晶圓 9 的背面 9b 形成有凹凸 9c。此凹凸 9c 例如雖可以為 $0.05 \sim 0.1 \mu\text{m}$ 之程度者，但是，並不限定於此數值。另外，如第 7 圖之步驟 S2 所示般，半導體晶圓 9 的背面 9b 係形成有呈放射狀之研磨痕跡 9d。

(13)

之後，進行第 2 圖之步驟 S3 所示之乾拋光，對半導體晶圓 9 之背面 9b 進行平坦化加工。此處，藉由乾拋光，如第 7 圖之步驟 S3 所示般，鏡面加工半導體晶圓 9 的背面 9b。另外，乾拋光例如係使用加壓含有二氧化矽之纖維而固定形成之研磨布，研磨表面 $2\mu\text{m}$ 程度之加工方法，乾拋光後之半導體晶圓 9 的背面 9b 之凹凸 9c 例如為 $0.0015\mu\text{m}$ 之程度。

藉此，半導體晶圓 9 係如第 3 圖之步驟 S3 所示般薄薄形成。經過薄膜化之半導體晶圓 9 的厚度，例如雖為 $140\mu\text{m}$ ，但是，因應需要，可形成為所必要之厚度（例如，藉由背面研磨與乾拋光，也可薄薄形成至厚度 $90\mu\text{m}$ 之程度）。

另外，半導體晶圓 9 的背面 9b 之背面研磨後之平坦化加工並不限定於乾拋光，也可以為濕蝕刻等。在此情形之濕蝕刻例如係以旋轉器使半導體晶圓 9 一面旋轉，一面供給氟硝酸以進行十棵之旋轉蝕刻，比起乾拋光，可以使凹凸 9c 加工為更小。

之後，進行第 2 圖之步驟 S4 所示之晶片切割。即切斷經過薄膜化之半導體晶圓 9，如第 3 圖之步驟 S4 所示般，單片化（分割）為複數的半導體晶片（此處，第 1 半導體晶片 1）。此時，如第 7 圖之步驟 S4 所示般，沿著半導體晶圓 9 之切割線 9e，進行切割而進行切斷。

另外，在第 1 半導體晶片 1 之背面 1b 並沒有形成如第 14 圖之比較例所示之凹凸 9c 故，可以提高此第 1 半導

(14)

體晶片 1 之抗折強度。

之後，進行如第 2 圖之步驟 S5 所示之螺樁凸塊形成。即在複數的半導體晶片之電極形成突起電極。例如，在第 1 半導體晶片 1 之各別的電極之鐳墊 1c 上形成金凸塊 1d 作為突起電極。此時，利用鐳線技術在第 1 半導體晶片 1 之鐳墊 1c 上形成金凸塊 1d（如此所形成之凸塊稱為螺樁凸塊）。另外，第 1 半導體晶片 1 之主面 1a 之形成有鐳墊 1c 之處所以外的周圍之領域係藉由表面保護膜 1e 所覆蓋。

另一方面，說明第 2 圖之步驟 S6 以後所示之配線基板側之處理。

首先，準備第 4 圖之步驟 S6 所示之配線基板之封裝基板 5。在封裝基板 5 之主面 5a 形成有複數之導線 5c，在其周圍形成絕緣膜之焊錫抗蝕劑膜 5i。

另外，關於第 2 圖之步驟 S6 以後之組裝，雖可使用具有複數之配線基板之取用多數個基板而進行組裝，但是，在本實施形態中，說明使用對應 1 個之 SIP16 之封裝基板 5 以進行組裝之情形。

之後，進行第 2 圖之步驟 S7 所示之焊錫預先塗佈。即如第 4 圖之步驟 S7 所示般，在進行封裝基板 5 之主面 5a 的覆晶式連接之各複數的導線 5c 上形成焊錫預先塗層 5d。此焊錫預先塗層 5d 係將覆晶式連接時之突起電極之金凸塊 1d 與導線 5c 之連接當成焊錫連接而更提高其連接強度用。

(15)

之後，進行第 2 圖之步驟 S8 所示之 NCP 塗佈。即如第 4 圖之步驟 S8 所示般，在封裝基板 5 之主面 5a 上配置非導電性之樹脂接著劑之 NCP7。NCP7 例如係由熱硬化性樹脂所成。

另外，在本實施形態之半導體裝置之製造方法中，在進行覆晶式連接前，預先在封裝基板 5 上之覆晶式連接處配置 NCP7。此係半導體晶片基於多接腳化等，如謀求其之窄鉚墊間距化，則金凸塊 1d 之大小也變小，其結果為，半導體晶片與封裝基板 5 之間隙（例如， $5 \sim 10 \mu m$ 之程度）變小，在覆晶式連接後，藉由填膠密封要注入樹脂會變得非常困難故，而預先在封裝基板 5 上配置 NCP7，另外，假如即使可以注入，樹脂要流入前述間隙狹窄之晶片－基板間，也非常花時間故，所以預先在封裝基板 5 上配置 NCP7。

藉此，即使在謀求窄鉚墊間距化，也可在半導體晶片和封裝基板 5 之間隙配置非導電性之樹脂接著劑之 NCP7。

在本實施形態中，如第 8 圖所示般，由噴嘴 8 將糊漿狀之 NCP7 滴下封裝基板 5 的主面 5a 上而加以塗佈，配置在主面 5a 上。另外，非導電性之樹脂接著劑並不限定於糊漿狀之樹脂接著劑，也可以採用薄膜狀之樹脂接著劑（例如，NCF(Non-Conductive Film)）。

另外，NCP7 以塗佈儘可能多的量，藉由 NCP7 以覆蓋保護半導體晶片之側面周圍。

(16)

之後，進行第 2 圖或第 4 圖之步驟 S9 所示之 FC(覆晶式)搭載，即覆晶式連接。此時，首先，如第 9 圖所示般，進行將藉由吸附區塊 13 所吸附搬運之第 1 半導體晶片 1 藉由 NCP7 而配置於封裝基板 5 的主面 5a 上之暫時搭載。

接著，如第 10 圖所示般，藉由加壓區塊 13 而按壓第 1 半導體晶片 1 之經過鏡面研磨之背面 1b 的同時，施加熱量，藉此，將第 1 半導體晶片 1 藉由金凸塊 1d 而覆晶式連接於封裝基板 5。例如，將加壓區塊 13 的溫度設定在 300℃，以 500g 之荷重按壓第 1 半導體晶片 1。由加壓區塊 13 所付與之熱傳給第 1 半導體晶片 1，使 NCP7 及焊錫預先塗層 5d 熔解。即藉由熱壓接之覆晶式連接。

藉此，焊錫預先塗層 5d 熔解，突起電極之金凸塊 1d 與導線 5c 係如第 4 圖之步驟 S9 所所示般，成為藉由焊錫 17 而連接之狀態。

另外，在本實施形態中，在藉由加壓區塊 13 而按壓第 1 半導體晶片 1 之背面 1b 時，如第 11 圖所示般，使薄片狀構件 14 介於第 1 半導體晶片 1 與加壓區塊 13 之間，藉由加壓區塊 13 而透過薄片狀構件 14 按壓第 1 半導體晶片 1 之背面 1b。薄片狀構件 14 厚度例如為 50 μ m 之成物，例如，由氟樹脂所成。氟樹脂其耐熱性高、且與樹脂之剝離性良好故，以使用由氟樹脂所成之薄片狀構件 14 為佳。

另外，在本實施形態中，覆晶式連接之第 1 半導體晶

(17)

片 1 的背面 1b 係經過研磨，且在前述研磨後，進行拋光或濕蝕刻等而被平坦化故，背面 1b 變成平坦度高之平坦面，因此，在第 1 半導體晶片 1 之背面 1b 並不形成如第 14 圖之比較例所示之大的凹凸 9c 故，如第 11 圖所示般，可以防止以加壓區塊 13 進行加壓時，由於 NCP7 之攀上而使 NCP7 進入背面 1b。

即第 1 半導體晶片 1 之背面 1b 係經過鏡面研磨之平坦面故，可以防止第 1 半導體晶片 1 在藉由加壓區塊 13 進行按壓時，攀上晶片側面之 NCP7 由第 1 半導體晶片 1 之背面 1b 與薄片狀構件 14 之間の間隙進入，NCP7 附著在如第 15 圖之比較例所示之晶片 18 的背面 18a 般，NCP7 附著在第 1 半導體晶片 1 的背面 1b。

進而，加壓區塊 13 的加壓面 13a 藉由薄片狀構件 14 所覆蓋故，在 NCP7 攀上時，也可防止 NCP7 附著在加壓區塊 13，得以防止加壓區塊 13 被 NCP7 所污染。

另外，第 1 半導體晶片 1 係薄膜化至厚度 $140\mu\text{m}$ 之程度的晶片，由於與其之抗折強度之均衡關係，無法使藉由加壓區塊 13 之加壓荷重大到不必要之程度。因此，作為更確實地不使 NCP7 附著在第 1 半導體晶片 1 之背面 1b 之手段，如第 12 圖之變形例所示般，也可使用厚度厚厚形成之薄片狀構件 14。

例如，採用厚度 $100\mu\text{m}$ 程度之厚的薄片狀構件 14，藉由按壓形成第 1 半導體晶片 1 之背面 1b 陷入薄片狀構件 14 之狀態，可形成使薄片狀構件 14 與第 1 半導體晶片

(18)

1 之背面 1b 密接之狀態故，可以確實防止 NCP7 附著在第 1 半導體晶片 1 之背面 1b。

另外，在以加壓區塊 13 按壓第 1 半導體晶片 1 時，並不一定要使薄片狀構件 14 介於其間。即第 1 半導體晶片 1 之背面 1b 係經過鏡面研磨之平坦面故，藉由加壓區塊 13 之加壓面 13a 與第 1 半導體晶片 1 之背面 1b 的密接，在即使不使薄片狀構件 14 介於其間，也可以防止 NCP7 附著在第 1 半導體晶片 1 之背面 1b 的情形下，不使薄片狀構件 14 介於其間，藉由加壓區塊 13 直接按壓第 1 半導體晶片 1 之背面 1b 亦可。

藉由以上，如第 4 圖之步驟 S9 所示般，結束第 1 半導體晶片 1 之覆晶式連接。

之後，進行 SIP16 之第 3 半導體晶片 3 的黏晶。此處，如第 1 圖所示般，在封裝基板 5 的主面 5a 上藉由黏晶劑 12 而使第 3 半導體晶片 3 在其主面 3a 朝上方下加以連接。另外，黏晶劑 12 例如係熱硬化性之樹脂接著劑。

之後，進行第 2 圖之步驟 S10 所示之 2nd 晶片加糊。此處，如第 1 圖及第 5 圖之步驟 S10 所示般，在第 1 半導體晶片 1 之上藉由接著劑之黏晶劑 12 固定第 2 半導體晶片 2，且在第 3 半導體晶片 3 上藉由接著劑之黏晶劑 12 而固定第 4 半導體晶片 4。

即在第 1 半導體晶片 1 之背面 1b 上藉由黏晶劑 12 而使第 2 半導體晶片 2 之主面 2a 朝上方下積層配置第 2 半導體晶片 2，藉由黏晶劑 12 連接第 1 半導體晶片 1 之背面

(19)

1b 與第 2 半導體晶片 2 之背面 2b。

進而，在第 3 半導體晶片 3 之主面 3a 上藉由黏晶劑 12 而使第 4 半導體晶片 4 之主面 4a 朝上方下積層配置第 4 半導體晶片 4，藉由黏晶劑 12 連接第 3 半導體晶片 3 之主面 3a 與第 4 半導體晶片 4 之背面 4b。

另外，各別之黏晶劑 12 例如係熱硬化性之樹脂接著劑。

之後，進行第 2 圖之步驟 S11 所示之鐸線（W/B）。此處，如第 1 圖及第 5 圖之步驟 S11 所示般，藉由金線等之鐸線 6 電性連接第 2 半導體晶片 2、第 3 半導體晶片 3 及第 4 半導體晶片 4 之各半導體晶片。

之後，進行第 2 圖之步驟 S12 所示之模鑄。此處，如第 1 圖及第 3 圖之步驟 S12 所示般，藉由樹脂模鑄以密封第 2 半導體晶片 2、第 3 半導體晶片 3、及第 4 半導體晶片 4 和複數之鐸線 6 而形成密封體 10。另外，樹脂密封時所使用之密封用樹脂例如係環氧系之熱硬化性樹脂。

之後，進行第 2 圖之步驟 S13 所示之焊錫球附加。此處，如第 1 圖及第 6 圖之步驟 S13 所示般，在封裝基板 5 之背面 5b 的凸塊焊點 5h 設置外部端子之複數的焊錫球 11。此時，以藉由迴鐸之高溫處理，熔解焊錫球 11 而安裝在各凸塊焊點 5h。

在本實施形態中，可以防止 NCP7 附著在第 1 半導體晶片 1 之背面 1b 故，能夠防止第 1 半導體晶片 1 的背面 1b 與密封體 10 之界面，或第 1 半導體晶片 1 之背面 1b 與

(20)

第 2 半導體晶片 2 之黏晶劑 12 之界面的剝離產生。

藉此，焊錫球 11 搭載時之迴鉚的高溫處理時，在前述界面之剝離或龜裂之產生得以防止，因此，可以謀求 SIP16（半導體裝置）之可靠性。

之後，在使用取用多數個基板以進行組裝時，進行如第 2 圖之步驟 S14 所示之基板單片切斷，單片化為個個之 SIP16。

另外，如第 13 圖所示般，在 SIP16 構裝於構裝基板 15 時，以藉由迴鉚之高溫處理來進行焊錫球 11 和構裝基板 15 之端子 15a 的連接故，那時之第 1 半導體晶片 1 的背面 1b 與密封體 10 的界面，或第 1 半導體晶片 1 之背面 1b 與第 2 半導體晶片 2 之黏晶劑 12 的界面之剝離或龜裂之產生得以防止，基於此，可以謀求 SIP16 之可靠性的提升。

在本實施形態之半導體裝置之製造方法中，雖舉由在半導體晶圓 9 的背面 9b 進行背面研磨進行薄膜化工程開始之情形為例做說明，但是，也可以準備預先研磨背面 1b 而使其薄薄形成，且背面 1b 藉由研磨後之平坦化加工而被平坦化之複數的半導體晶片，對這些半導體晶片進行第 2 圖之步驟 S5 所示之螺樁凸塊形成，將設置有金凸塊 1d 之半導體晶片予以覆晶式連接以進行半導體裝置的組裝。即取得預先進行第 2 圖之步驟 S1～S4 之處理之半導體晶片，對於此半導體晶片進行第 2 圖之步驟 S5～S14 之處理，以組裝半導體裝置亦可。

(21)

以上，雖依據發明之實施形態而具體說明由本發明人所完成之發明，但是，本發明並不限定於前述發明之實施形態，在不脫離其要旨之範圍，不用說可有種種變更之可能。

例如，在前述實施形態中，說明於覆晶式連接中，藉由焊錫連接而以熱壓接將金凸塊 1d 連接於封裝基板 5 之導線 5c 之情形，但是，前述覆晶式連接例如也可藉由在封裝基板 5 之導線 5c 的表面形成金電鍍，以藉由金－金之壓接連接來進行金凸塊 1d 與導線 5c 之前述金電鍍之連接。

另外，作為半導體裝置之一例，雖舉 SIP16 做說明，但是，前述半導體裝置只要是至少一個之半導體晶片為，將其背面藉由研磨加工與平坦化加工而被薄膜化者對於配線基板，使用非導電性之樹脂接著劑而覆晶式連接之裝置，也可以是 SIP16 以外之 BGA 或 LGA(Land Grid Array：焊點柵陣列)等之其他的半導體裝置。

〔產業上之利用可能性〕

本發明適合於電子裝置及半導體製造技術。

【圖式簡單說明】

第 1 圖係顯示本發明之實施形態之半導體裝置的構造之一例的剖面圖。

第 2 圖係顯示第 1 圖所示之半導體裝置之製造方法的

(22)

一例之組裝流程圖。

第 3 圖係顯示對應第 2 圖所示之組裝流程之步驟 S1 ~ S5 的組裝狀態之一例的剖面圖。

第 4 圖係顯示對應第 2 圖之組裝流程之步驟 S6~S9 的組裝狀態之一例的剖面圖。

第 5 圖係顯示對應第 2 圖之組裝流程之步驟 S10~S11 的組裝狀態之一例的剖面圖。

第 6 圖係顯示對應第 2 圖之組裝流程之步驟 S12~S13 的組裝狀態之一例的剖面圖。

第 7 圖係顯示對應第 2 圖之組裝流程之步驟 S1~S4 的晶圓狀態之一例的剖面圖。

第 8 圖之顯示第 2 圖所示之組裝流程之 NCP 塗佈工程之 NCP 塗佈方法之一例的剖面圖。

第 9 圖係顯示第 2 圖所示之組裝流程之 FC 搭載工程之暫時搭載方法之一例的剖面圖。

第 10 圖係顯示第 2 圖所示之組裝流程之 FC 搭載工程之真正壓接方法之一例的剖面圖。

第 11 圖係顯示第 10 圖所示之 A 布的構造之放大部分剖面圖。

第 12 圖係顯示本發明之實施形態之變形例之壓接方法之放大部分剖面圖。

第 13 圖係顯示第 1 圖所示之半導體裝置對於構裝基板之構裝構造的一例之部份剖面圖。

第 14 圖係顯示對於第 10 圖所示之真正壓接方法之比

(23)

較例的壓接方法之放大部分剖面圖。

第 15 圖係顯示藉由第 14 圖所示之比較例之壓接方法，樹脂接著劑附著在晶片背面之附著狀態的平面圖。

【主要元件符號說明】

1：第 1 半導體晶片，1a：主面，1b：背面，1c：鉚墊，1d：金凸塊（突起電極），1e：表面保護膜，2：第 2 半導體晶片，2a：主面，2b：背面，3：第 3 半導體晶片，3a：主面，3b：背面，4：第 4 半導體晶片，4a：主面，4b：背面，5：封裝基板（配線基板），5a：主面，5b：背面，5c：導線（電極），5d：焊錫預先塗層，5e：內部配線，5f：鉚線連接用導線，5g：通孔配線，5h：凸塊焊點，5i：焊錫抗蝕劑膜，6：鉚線，7：NCP(非導電性之樹脂接著劑)，8：噴嘴，9：半導體晶圓，9a：主面，9b：背面，9c：凹凸，9d：研磨痕跡，9e：切割線，10：密封體，11：焊錫球（外部端子），12：黏晶劑（接著劑），13：加壓區塊，13a：加壓面，13b：吸附區塊，14：薄片狀構件，15：構裝基板，15a：端子，16：SIP（半導體裝置），17：焊錫，18：晶片，18a：背面

第093135102號專利申請案中文申請專利範圍修正本

民國 100 年 10 月 28 日修正

十、申請專利範圍

1. 一種製造半導體裝置的方法，其特徵為，包含以下步驟：

(a)藉由研磨半導體晶圓的背面，以縮減前述半導體晶圓之厚度；

(b)在步驟(a)之後，將前述半導體晶圓之前述背面平坦化；

(c)在步驟(b)之後，將前述半導體晶圓分割為複數個半導體晶片；

(d)將樹脂接著劑塗敷至佈線板的前表面；

(e)在步驟(d)之後，藉由吸附區塊來將藉由前述步驟(c)所取得之前述複數個半導體晶片中的第一半導體晶片作保持，並以使前述第一半導體晶片之主面和前述佈線板的前述表面相對向的方式，來隔著被形成在前述第一半導體晶片的前述主面上之複數的突起電極而將前述第一半導體晶片配置在前述樹脂接著劑上；

(f)在步驟(e)之後，經由隔著薄片狀構件而被配置在前述第一半導體晶片之與前述主面相反側的背面處之加壓區塊，來推壓前述第一半導體晶片之背面，並將前述第一半導體晶片之前述複數的突起電極和被形成在前述佈線板之前述表面上之複數的電極分別作電性連接；

(g)在步驟(f)之後，透過黏晶劑將前述複數個半導體

晶片中之第二半導體晶片組裝在前述第一半導體晶片的背面上；

(h)藉由複數的佈線將前述第二半導體晶片電性連接至前述佈線板；及

(i)以樹脂來密封前述第一半導體晶片、前述第二半導體晶片、和前述複數的佈線，

其中，在前述步驟(g)之後，前述樹脂接著劑，係並未被配置在前述第一半導體晶片之前述背面和前述第二半導體晶片之間。

2.如申請專利範圍第 1 項所述之製造半導體裝置的方法，其中在步驟(b)實施拋光，以將前述半導體晶圓之背面平坦化。

3.如申請專利範圍第 1 項所述之製造半導體裝置的方法，其中在步驟(b)實施濕蝕刻，以將前述半導體晶圓之背面平坦化。

4.如申請專利範圍第 1 項所述之製造半導體裝置的方法，其中在步驟(f)中，係於施加有熱的狀態下來進行。

5.如申請專利範圍第 4 項所述之製造半導體裝置的方法，其中前述薄片狀構件係由氟樹脂所製成。

6.如申請專利範圍第 1 項所述之製造半導體裝置的方法，其中前述樹脂接著劑是非導電性樹脂和熱硬化性樹脂。

7.如申請專利範圍第 1 項所述之製造半導體裝置的方法，其中前述黏晶劑是熱硬化性樹脂。

8.如申請專利範圍第 1 項所述之製造半導體裝置的方法，其中使用於步驟(i)中之樹脂密封的前述密封樹脂是熱硬化性樹脂。

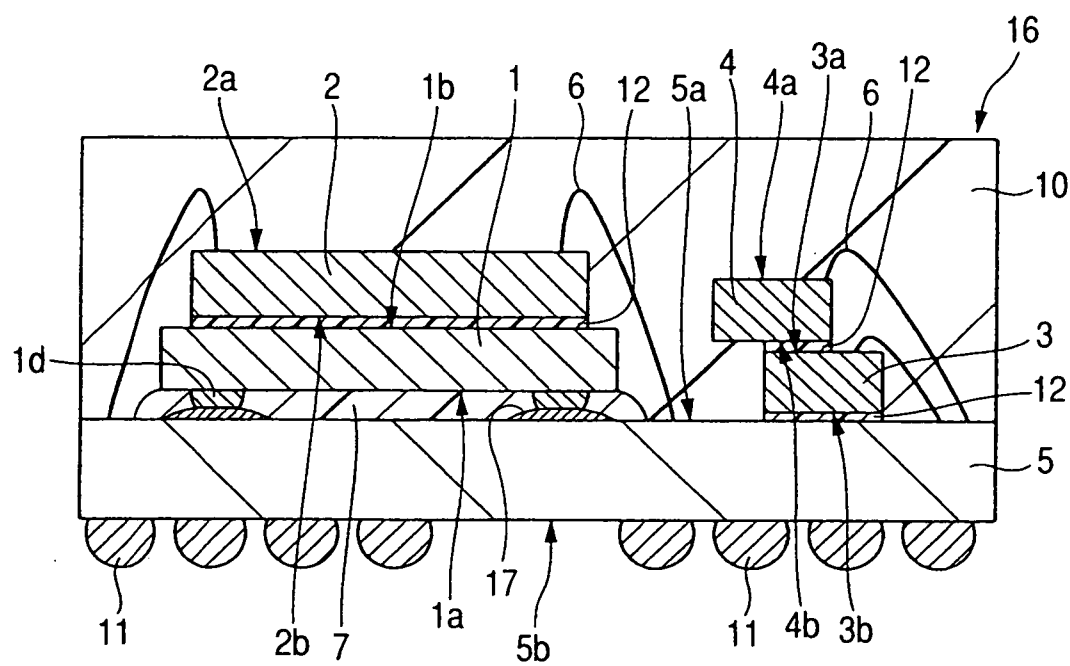
9.如申請專利範圍第 1 項所述之製造半導體裝置的方法，其中在步驟(i)之後，在前述佈線板的背面上形成複數個焊錫球，作為外部端子。

10.如申請專利範圍第 1 項所述之製造半導體裝置的方法，其中在步驟(e)之前，在待被覆晶接合在前述佈線板之前表面上方的複數個電極上，預先塗佈焊錫。

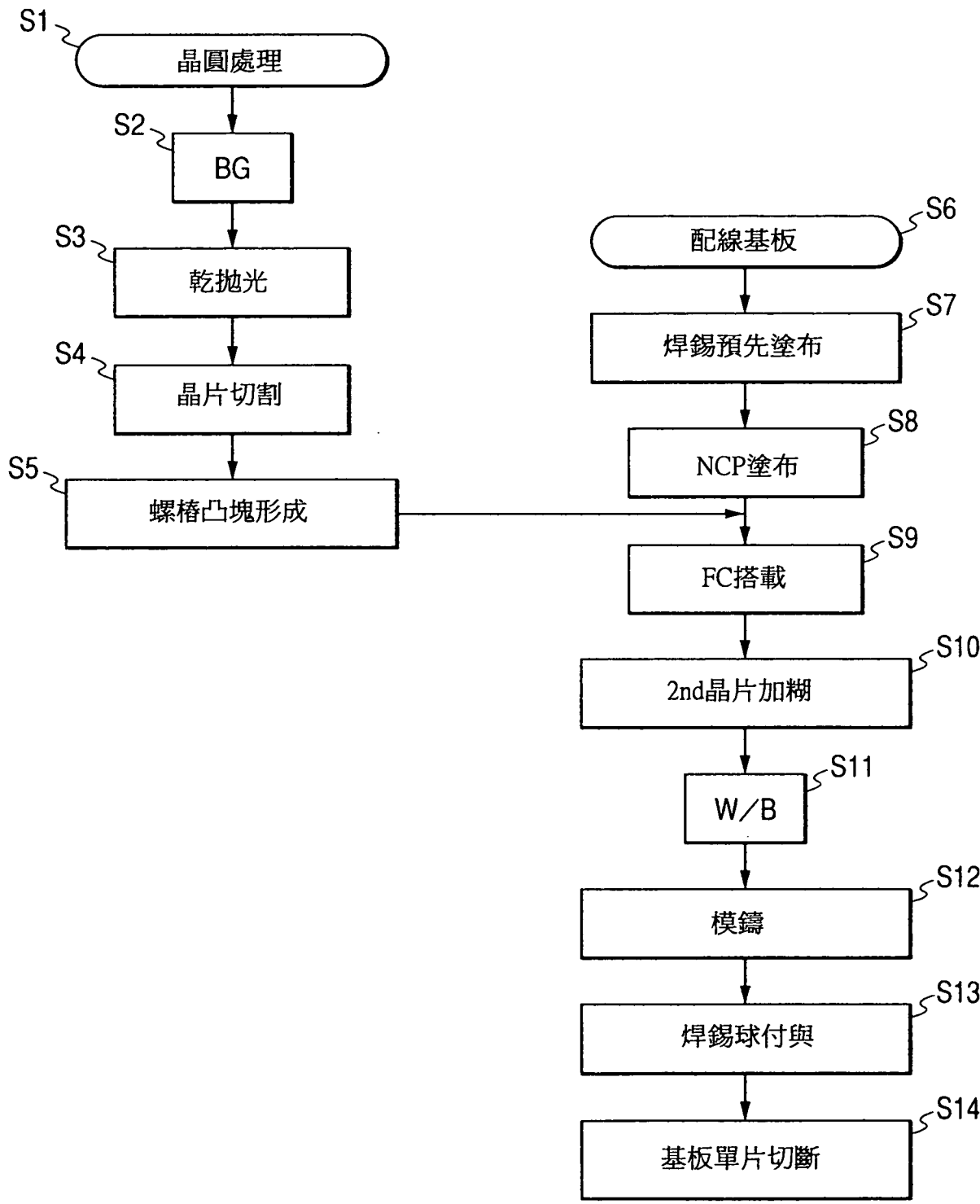
11.如申請專利範圍第 10 項所述之製造半導體裝置的方法，其中前述預先塗佈的焊錫用於連接金凸塊，作為用於覆晶接合的前述突起電極。

12.如申請專利範圍第 1 項所述之製造半導體裝置的方法，其中在步驟(e)中，將糊漿狀的非導電性樹脂接著劑塗敷至前述佈線板的前表面。

第1圖



第2圖



第3圖

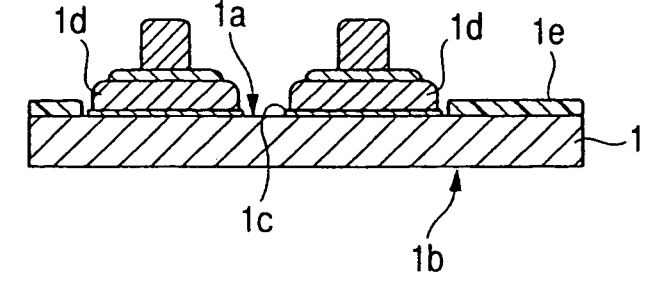
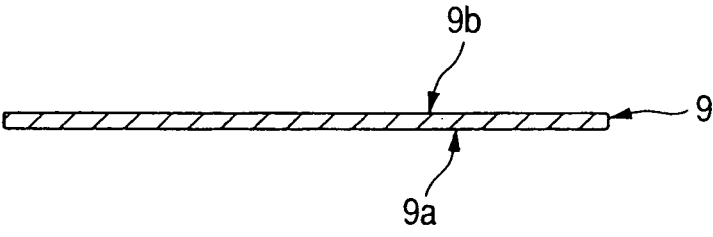
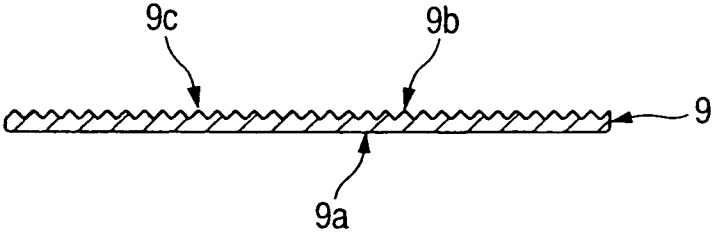
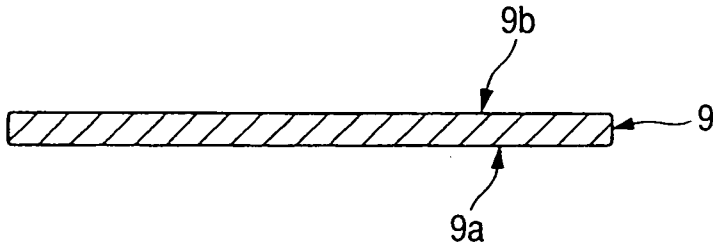
S1

S2

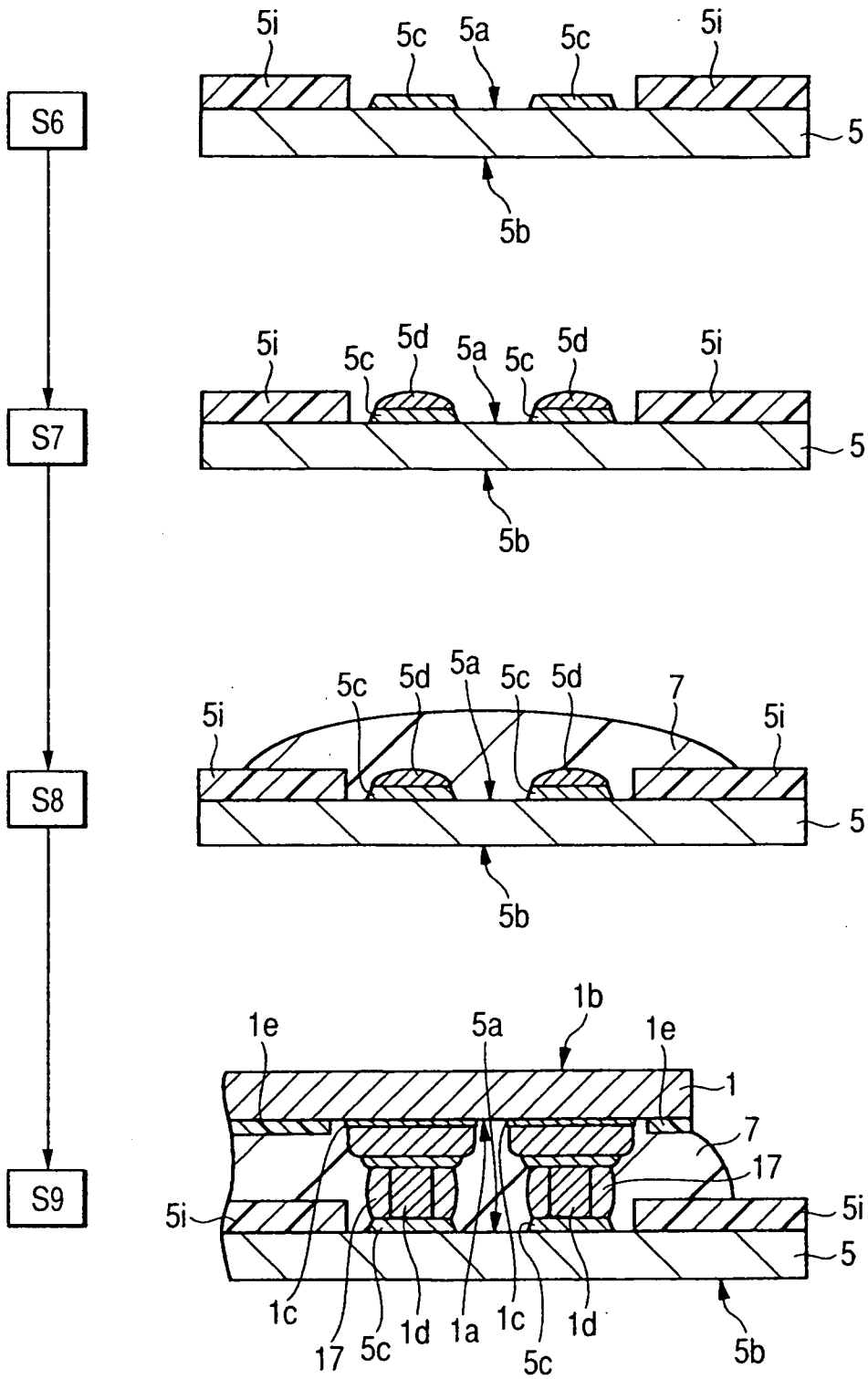
S3

S4

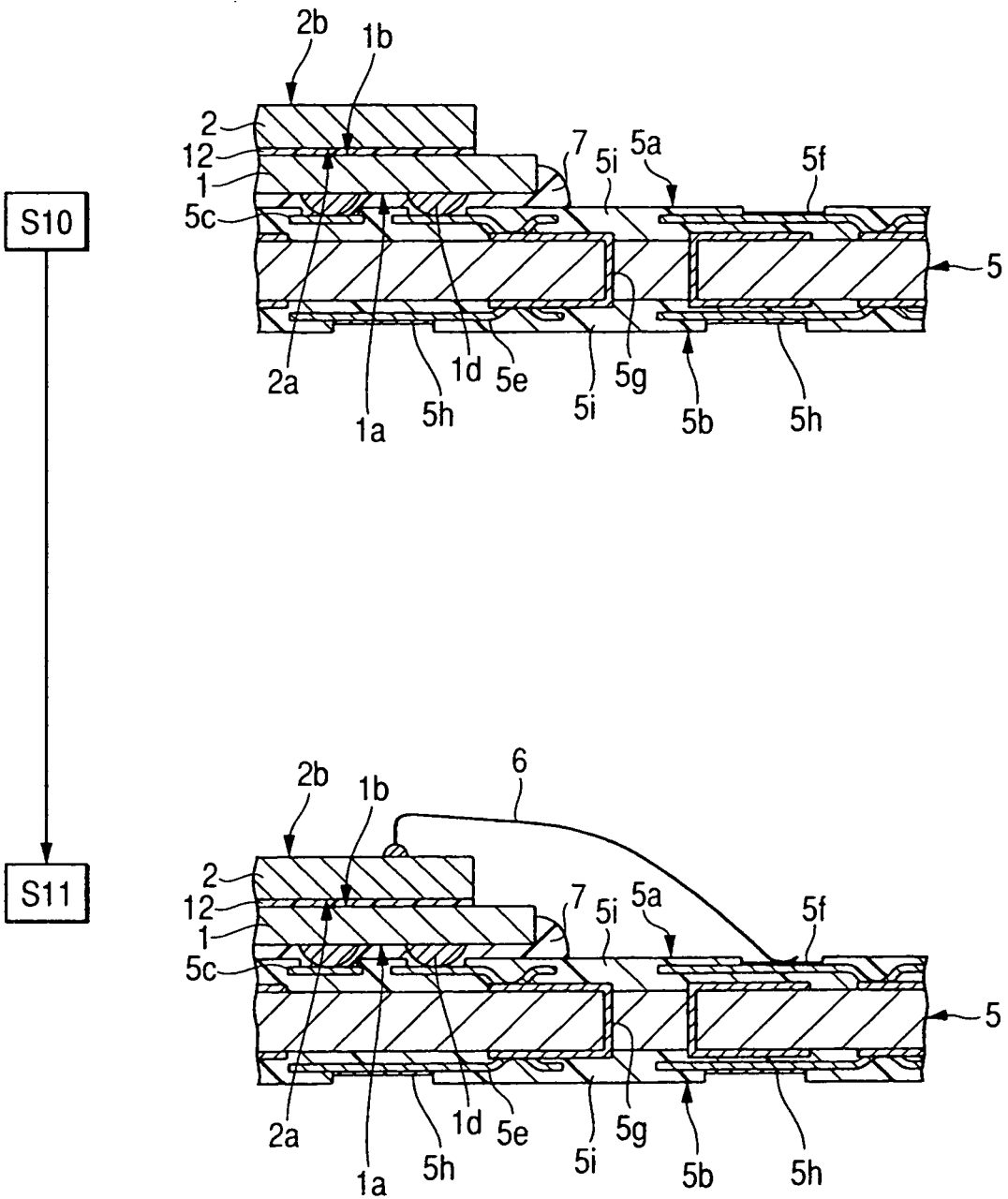
S5



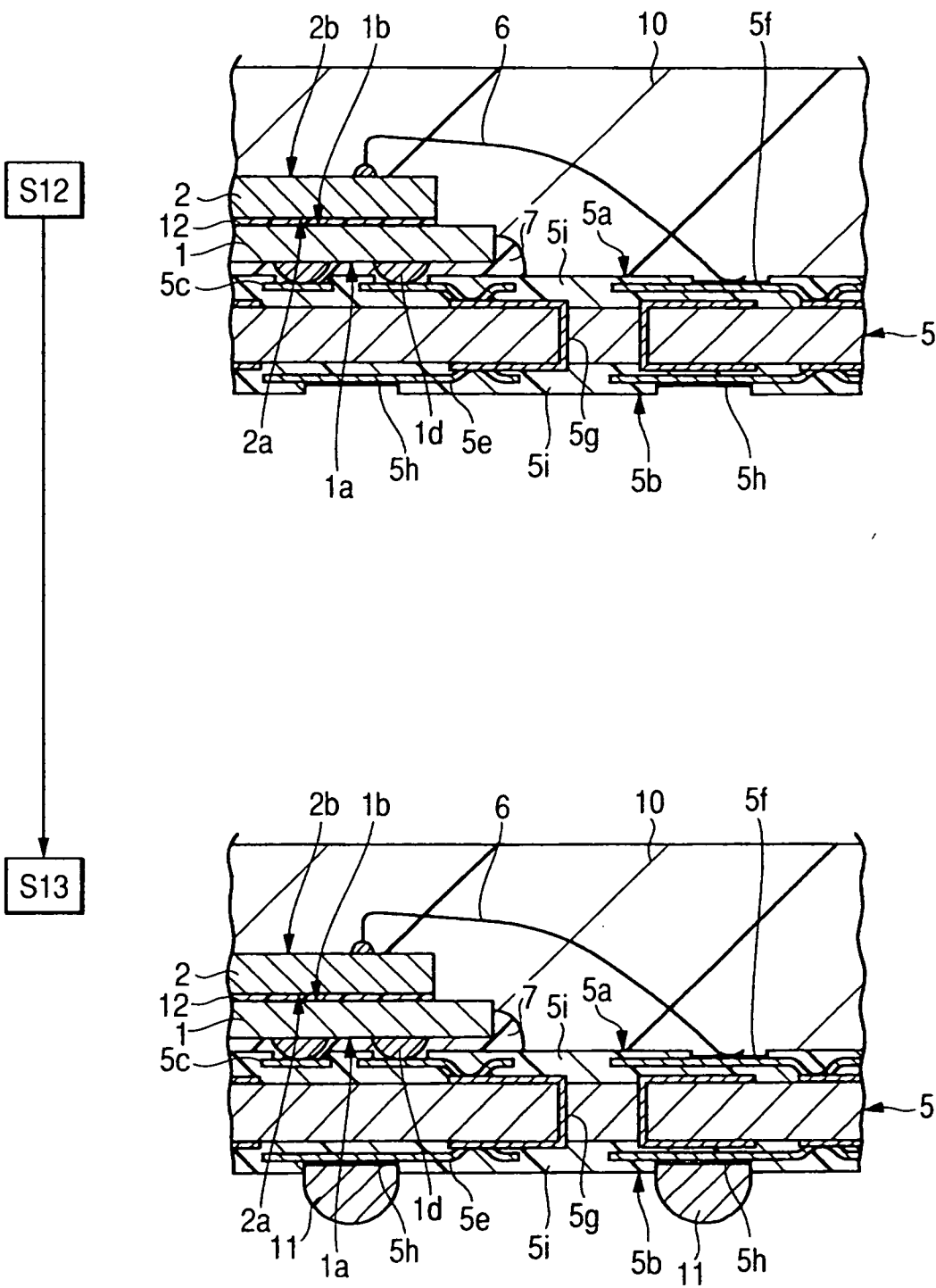
第4圖



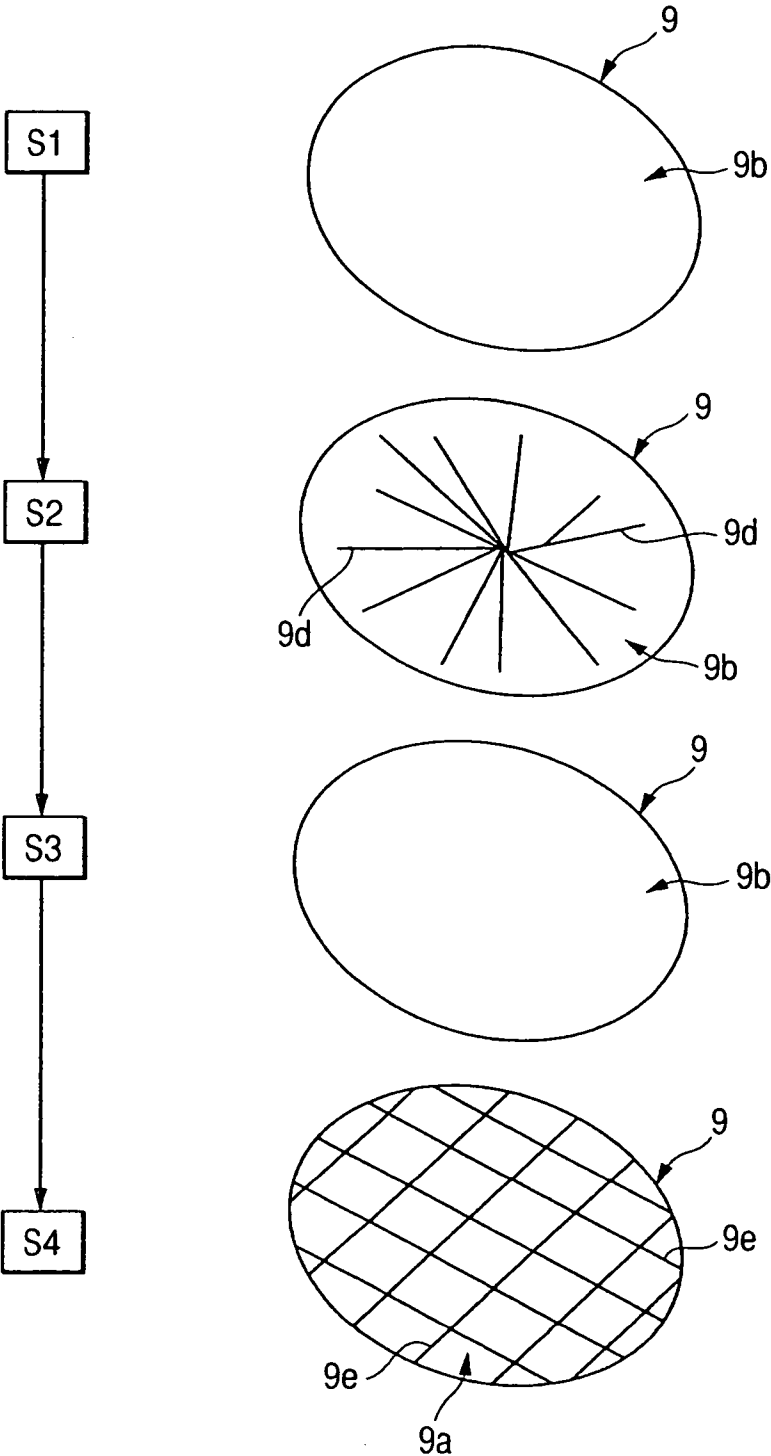
第5圖



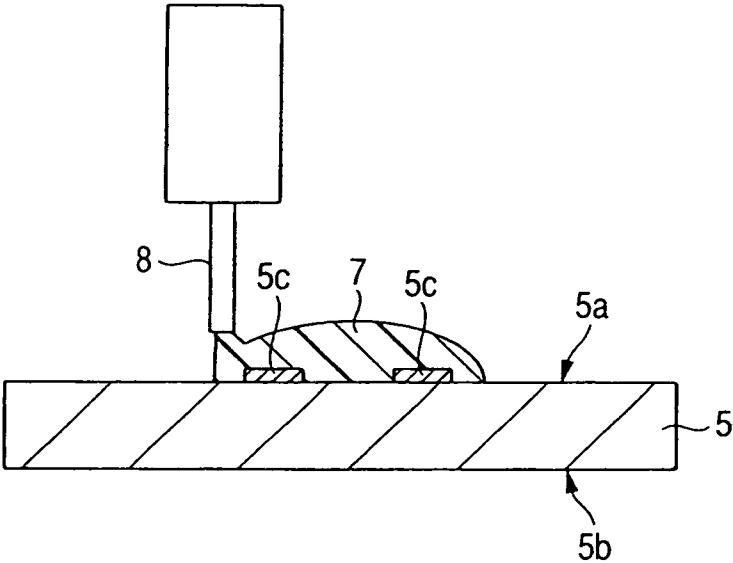
第6圖



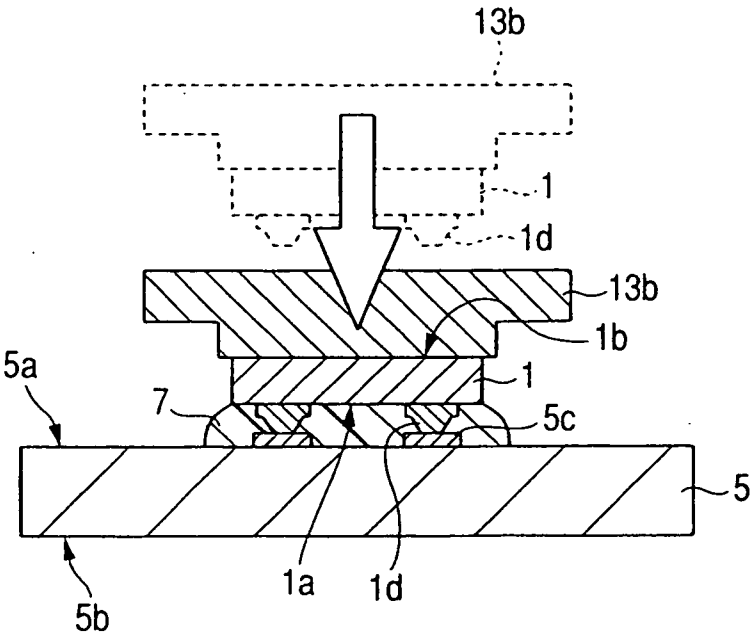
第7圖



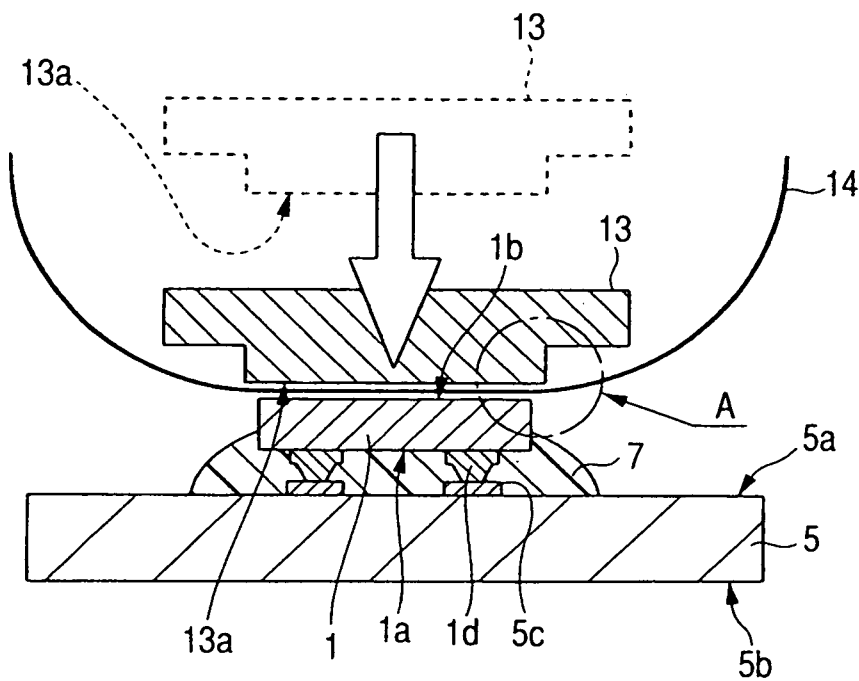
第8圖



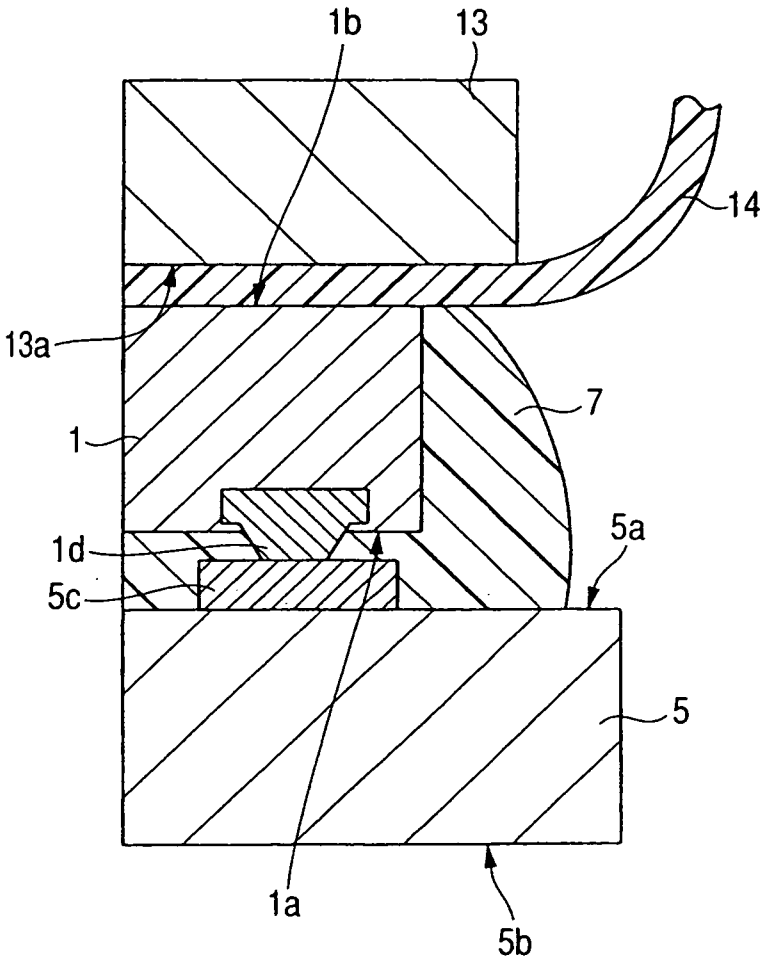
第9圖



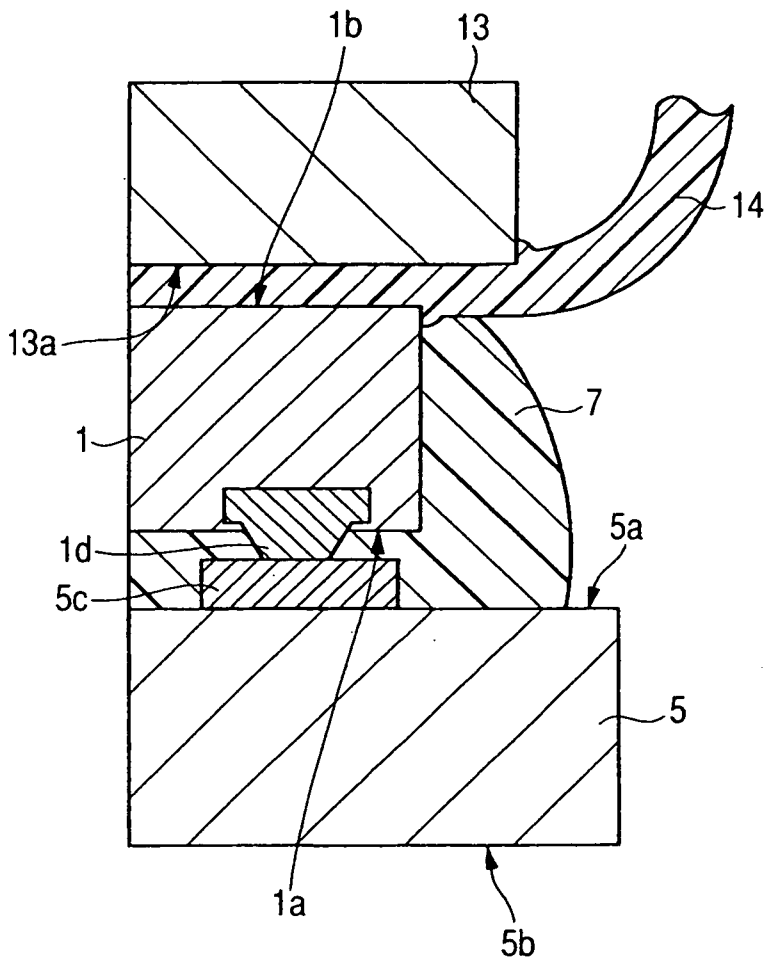
第10圖

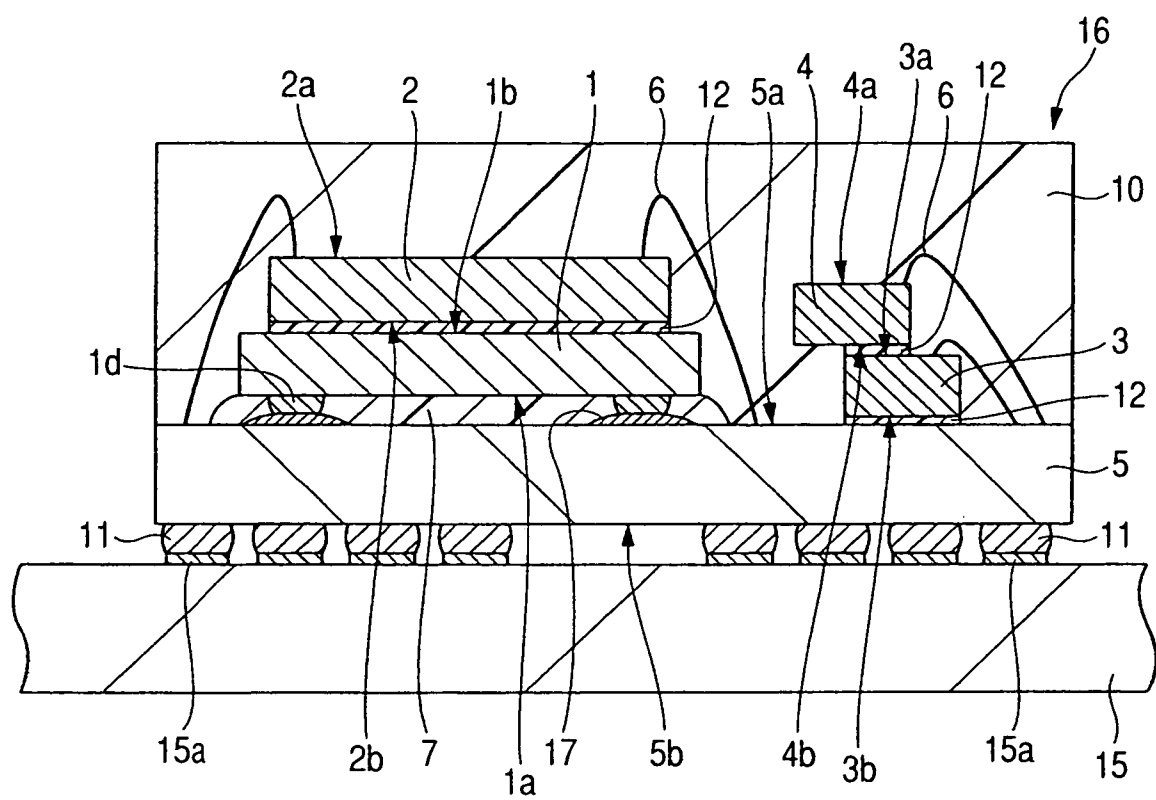


第11圖

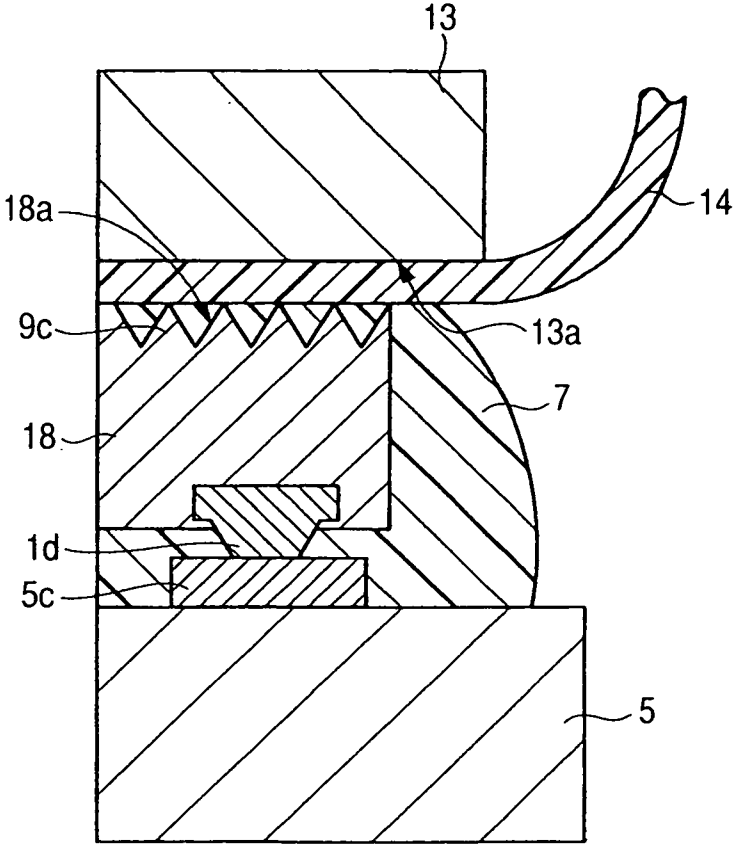


第12圖





第14圖



第15圖

