



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I529709 B

(45)公告日：中華民國 105 (2016) 年 04 月 11 日

(21)申請案號：101104075

(22)申請日：中華民國 101 (2012) 年 02 月 08 日

(51)Int. Cl. : G11C11/16 (2006.01)

G11C13/00 (2006.01)

G11C15/02 (2006.01)

(30)優先權：2011/02/08 美國

13/023,441

(71)申請人：夸克斯技術公司 (美國) CROCUS TECHNOLOGY INC. (US)

美國

(72)發明人：柏格 尼爾 BERGER, NEAL (US)；艾爾 巴拉濟 莫拉 EL BARAJI, MOURAD (MA)

(74)代理人：陳長文

(56)參考文獻：

US 6385082B1

US 2002/0006058A1

US 2006/0209600A1

US 2007/0091672A1

US 2010/0080049A1

US 2010/0328992A1

審查人員：賴炳成

申請專利範圍項數：22 項 圖式數：3 共 34 頁

(54)名稱

具有串聯互連之磁性隨機存取記憶體單元之記憶體裝置

MEMORY DEVICES WITH SERIES-INTERCONNECTED MAGNETIC RANDOM ACCESS
MEMORY CELLS

(57)摘要

本發明揭示一種記憶體裝置，該記憶體裝置包含串聯地電連接之磁性隨機存取記憶體 (「MRAM」) 單元，該等 MRAM 單元之各者具有一儲存磁化方向及一感測磁化方向。在一寫入操作期間，該等 MRAM 單元之多者係藉由切換該等 MRAM 單元之該等儲存磁化方向而平行地寫入。在一讀取操作期間，該等 MRAM 單元之一特定者係藉由相對於該等 MRAM 單元之該特定者之該儲存磁化方向改變該等 MRAM 單元之該特定者之該感測磁化方向而讀取。

A memory device includes magnetic random access memory ("MRAM") cells that are electrically connected in series, each one of the MRAM cells having a storage magnetization direction and a sense magnetization direction. During a write operation, multiple ones of the MRAM cells are written in parallel by switching the storage magnetization directions of the MRAM cells. During a read operation, a particular one of the MRAM cells is read by varying the sense magnetization direction of the particular one of the MRAM cells, relative to the storage magnetization direction of the particular one of the MRAM cells.

指定代表圖：

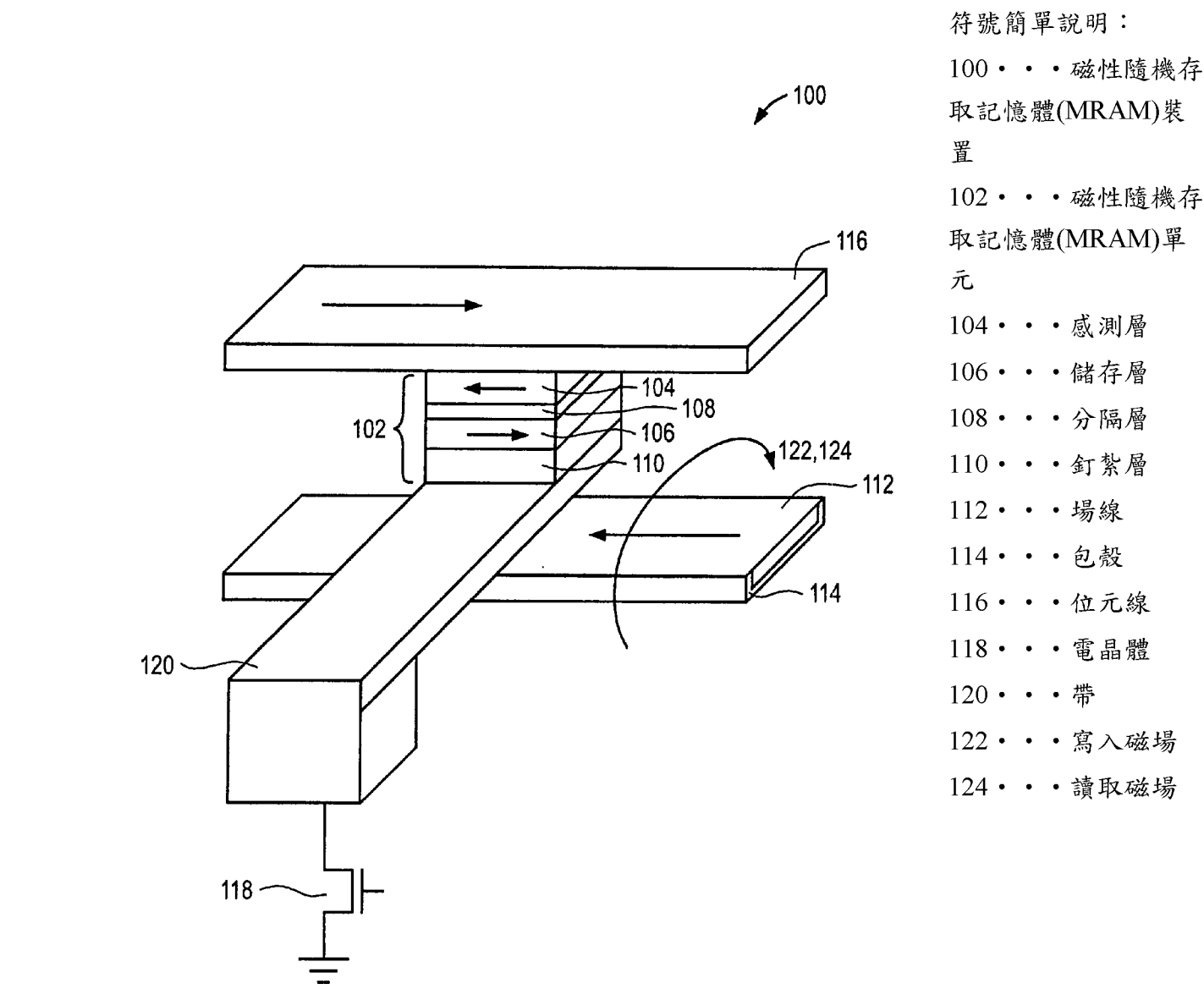


圖 1

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：101104075

※申請日：101.2.8

※IPC 分類：G11C 11/16 2006.01

G11C 13/00 2006.01

G11C 15/00 2006.01

一、發明名稱：(中文/英文)

具有串聯互連之磁性隨機存取記憶體單元之記憶體裝置

MEMORY DEVICES WITH SERIES-INTERCONNECTED
MAGNETIC RANDOM ACCESS MEMORY CELLS

二、中文發明摘要：

本發明揭示一種記憶體裝置，該記憶體裝置包含串聯地電連接之磁性隨機存取記憶體(「MRAM」)單元，該等MRAM單元之各者具有一儲存磁化方向及一感測磁化方向。在一寫入操作期間，該等MRAM單元之多者係藉由切換該等MRAM單元之該等儲存磁化方向而平行地寫入。在一讀取操作期間，該等MRAM單元之一特定者係藉由相對於該等MRAM單元之該特定者之該儲存磁化方向改變該等MRAM單元之該特定者之該感測磁化方向而讀取。

三、英文發明摘要：

A memory device includes magnetic random access memory ("MRAM") cells that are electrically connected in series, each one of the MRAM cells having a storage magnetization direction and a sense magnetization direction. During a write operation, multiple ones of the MRAM cells are written in parallel by switching the storage magnetization directions of the MRAM cells. During a read operation, a particular one of the MRAM cells is read by varying the sense magnetization direction of the particular one of the MRAM cells, relative to the storage magnetization direction of the particular one of the MRAM cells.

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

100	磁性隨機存取記憶體(MRAM)裝置
102	磁性隨機存取記憶體(MRAM)單元
104	感測層
106	儲存層
108	分隔層
110	釘紮層
112	場線
114	包殼
116	位元線
118	電晶體
120	帶
122	寫入磁場
124	讀取磁場

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明大體上係關於記憶體裝置。更特定言之，本發明係關於具串聯互連磁性隨機存取記憶體(「MRAM」)單元之記憶體裝置。

【先前技術】

鑑於發現在環境溫度下具有一強磁阻之磁性穿隧接面，MRAM裝置已成為越來越受關注的對象。MRAM裝置提供數種益處，諸如更快速寫入及讀取、非揮發性及對電離輻射不敏感。因此，MRAM裝置日益取代基於一電容器之一電荷狀態之記憶體裝置，諸如動態隨機存取記憶體裝置及快閃記憶體裝置。

在一習知實施方案中，一MRAM裝置包含一MRAM單元陣列，該等MRAM單元之各者包含一磁性穿隧接面，該磁性穿隧接面由被一薄絕緣層分開的一對鐵磁層形成。一鐵磁層(所謂的參考層)之特徵為在一固定方向上之一磁化，且其他鐵磁層(所謂的儲存層)之特徵為在寫入裝置時(諸如藉由施加一磁場)改變的一方向上之一磁化。當參考層及儲存層之各自磁化反平行時，磁性穿隧接面之一電阻係高的，即具有對應於一高邏輯狀態「1」之一電阻值 $R_{\max}$ 。另一方面，當各自磁化平行時，磁性穿隧接面之電阻係低的，即具有對應於一低邏輯狀態「0」之一電阻值 $R_{\min}$ 。一MRAM單元之一邏輯狀態係藉由比較其電阻值與一參考電阻值 R_{ref} 而讀取，該參考電阻值 R_{ref} 係自一參考單元或參考

單元之一群組導出且表示高邏輯狀態「1」與低邏輯狀態「0」之間的一中間電阻值。

在一習知MRAM單元中，通常由一相鄰反鐵磁層交換偏置一參考層，其特徵為該反鐵磁層之一臨限溫度 T_{BR} 。在低於該臨限溫度 T_{BR} 下，藉由該反鐵磁層之交換偏置而釘紮該參考層之一磁化，藉此保持該參考層之磁化在一固定方向上。在高於該臨限溫度 T_{BR} 下，該交換偏置實質上消失，藉此解除釘紮該參考層之磁化。因此且為了避免資料遺失，該習知MRAM單元之一操作溫度窗具有由該臨限溫度 T_{BR} 定義的一上界。

在經實施以熱協助切換(「TAS」)之一MRAM單元之情況下，通常亦由另一反鐵磁層交換偏置一儲存層，該另一反鐵磁層相鄰於該儲存層且特徵為小於臨限溫度 T_{BR} 之一臨限溫度 T_{BS} 。在低於該臨限溫度 T_{BS} 下，藉由該交換偏置而釘紮該儲存層之一磁化，藉此禁止該儲存層之寫入。藉由將該MRAM層加熱至高於該臨限溫度 T_{BS} (但低於 T_{BR})而實行寫入，藉此解除釘紮該儲存層之磁化以允許諸如藉由施加一磁場而寫入。該MRAM單元接著隨著施加該磁場而冷卻至低於該臨限溫度 T_{BS} ，使得該儲存層之磁化在該經寫入方向上「凍結」。

雖然提供多種益處，但一習知TAS型MRAM裝置經受特定缺點。具體言之，一寫入操作溫度窗係由 T_{BR} - T_{BS} 定義且因此受限於上端處之臨限溫度 T_{BR} 及下端處之臨限溫度 T_{BS} 。因為對用於交換偏置之反鐵磁材料之實踐限制，故

該寫入操作溫度窗可相當受限，諸如受限於小於 200°C 或小於 150°C 之一範圍。此外，在一TAS型MRAM單元陣列之情況下，個別單元之特性可歸因於製造可變性而跨該陣列改變。此可變性可導致該陣列之臨限溫度 T_{BR} 及 T_{BS} 之一分佈(例如其至多可達到 $\pm 30^{\circ}\text{C}$)，藉此進一步減小該寫入操作溫度窗。此外，此可變性可影響跨該陣列之磁性穿隧接面之一電阻且可導致該陣列之電阻值 R_{min} 及 R_{max} 之一分佈，藉此在讀取期間複雜化一個別單元之一量測電阻值與一參考電阻值 R_{ref} 之間的一比較。因此，在製造期間可需要一緊密容差控制，且此緊密容差控制可轉化成較低製造良率及較高製造成本。

在此背景下，需要開發本文描述的記憶體裝置及相關方法。

【發明內容】

本發明之一態樣係關於一種記憶體裝置。在一實施例中，該記憶體裝置包含串聯地電連接之MRAM單元，該等MRAM單元之各者具有一儲存磁化方向及一感測磁化方向。在一寫入操作期間，該等MRAM單元之多者係藉由切換該等MRAM單元之該等儲存磁化方向而平行地寫入。在一讀取操作期間，該等MRAM單元之一特定者係藉由相對於該等MRAM單元之該特定者之儲存磁化方向改變該等MRAM單元之該特定者之感測磁化方向而讀取。

本發明之另一態樣係關於一種操作一記憶體裝置之方法。在一實施例中，該方法包含在該記憶體裝置中提供複

數個串聯互連MRAM單元。該方法亦包含在一寫入操作期間，將該等MRAM單元之各者之一儲存磁化方向自一啟始邏輯狀態切換至另一邏輯狀態以儲存一多位元資料值之一各自部分。該方法進一步包含在一讀取操作期間，相對於該等MRAM單元之一選定者之儲存磁化方向而改變該等MRAM單元之該選定者之一感測磁化方向，以判定由該等MRAM單元之該選定者儲存的該多位元資料值之該部分。

亦考量本發明之其他態樣及實施例。先前摘要及下文詳細描述並不意味著將本發明限於任何特定實施例而是僅意味著描述本發明之一些實施例。

【實施方式】

為了更好地瞭解本發明之一些實施例之本質及目的，應結合隨附圖式參考下文詳細描述。

下文定義應用於關於本發明之一些實施例描述的一些態樣。本文同樣可擴展此等定義。

如本文使用，單數術語「一」、「一個」及「該」包含複數參考物，除非上下文另有清楚指示。因此，例如，一物件之引用可包含多個物件，除非上下文另有清楚指示。

如本文使用，術語「集」係指一或多個物件之一集合。因此，例如，一物件集可包含一單一物件或多個物件。一集之物件亦可稱為該集之成員。一集之物件可相同或不同。在一些例項中，一集之物件可共用一或多個共同特性。

如本文使用，術語「實質上」及「實質」係指一相當可

觀程度或範圍。當結合一事件或境況使用時，術語可係指精確地發生該事件或境況之例項以及近似發生該事件或境況之例項，諸如考量本文描述的實施例之典型製造容差或可變性。

如本文使用，術語「相鄰」係指接近或鄰接。相鄰物件可彼此隔開或可實際上彼此接觸或彼此直接接觸。在一些例項中，相鄰物件可彼此一體形成。

如本文使用，術語「連接」(「connect」、「connected」及「connection」)係指一可操作耦合或連結。經連接物件可彼此直接耦合或可諸如經由另一物件集而彼此間接耦合。

如本文使用，術語「主族元素」係指族IA(或族1)、族IIA(或族2)、族IIIA(或族13)、族IVA(或族14)、族VA(或族15)、族VIA(或族16)、族VIIA(或族17)及族VIIIA(或族18)之任何者中之化學元素。主族元素有時亦稱為s塊元素或p塊元素。

如本文使用，術語「過渡金屬」係指族IVB(或族4)、族VB(或族5)、族VIB(或族6)、族VIIB(或族7)、族VIIIB(或族8、9及10)、族IB(或族11)及族IIB(或族12)之任何者中之化學元素。過渡金屬有時亦稱為d塊元素。

如本文使用，術語「稀土元素」係指Sc、Y、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb及Lu之任何者。

MRAM裝置

首先關注圖1，其圖解說明根據本發明之一實施例實施的一記憶體裝置。在圖解說明的實施例中，該記憶體裝置係一MRAM裝置100，其包含一MRAM單元102。為了便於表示且為了激發該MRAM裝置100及其他MRAM裝置之特定益處及功能，在圖1中圖解說明該單一MRAM單元102，然考量諸如可依一互連方式包含多個MRAM單元。

在圖解說明的實施例中，MRAM單元102經實施以進行自我參考操作，其中可基於該MRAM單元102內之磁化之一相對對準且在無需比較一參考單元或參考單元之一群組之一外部電阻值之情況下實行一讀取操作。如下文進一步說明，該MRAM單元102之自我參考實施方案允許忽略具一固定磁化之一參考層，且因此允許在無一臨限溫度 T_{BR} 之情況下或無關於一臨限溫度 T_{BR} 而操作該MRAM單元102。以此方式，可極大地擴展該MRAM裝置100之一操作溫度窗，以允許在高環境溫度下操作或允許更快速寫入。此外，該MRAM裝置100可承受對製造可變性之一更大不敏感性，藉此增大製造良率且降低製造成本。此外，該MRAM單元102之自我參考實施方案允許該MRAM單元102與相似地實施成一垂直堆疊或一水平陣列的其他MRAM單元互連，如下文進一步說明。

MRAM單元102實施為一磁性穿隧接面，且包含一感測層104、一儲存層106及一分隔層108，該分隔層108安置在該感測層104與該儲存層106之間。考量該MRAM單元102之其他實施方案。例如，該感測層104及該儲存層106之相

對位置可反轉，該儲存層 106 安置在該感測層 104 上方。

感測層 104 及儲存層 106 之各者包含一磁性材料及特定言之鐵磁類型之一磁性材料或由該磁性材料形成。一鐵磁材料之特徵可為具一特定矯頑磁性之一實質上呈平面的磁化，此指示一磁場之一量值以繼其經驅動在一方向上飽和之後反轉該磁化。大體而言，該感測層 104 及該儲存層 106 可包含相同鐵磁材料或不同鐵磁材料。如在圖 1 中圖解說明，該感測層 104 包含一軟鐵磁材料，即具有一相對低矯頑磁性(諸如不大於約 0.01 奧斯特)之一鐵磁材料，而該儲存層 106 包含一硬鐵磁材料，即具有一相對高矯頑磁性(諸如大於約 0.01 奧斯特)之一鐵磁材料。以此方式，該感測層 104 之一磁化可容易在低強度磁場下在讀取操作期間改變，同時該儲存層 106 之一磁化保持穩定。合適鐵磁材料包含具有或不具有主族元素之過渡金屬、稀土元素及其等合金。例如，適合鐵磁材料包含鐵(「Fe」)、鈷(「Co」)、鎳(「Ni」)及其等合金(諸如坡莫合金(或 $\text{Ni}_{80}\text{Fe}_{20}$)；基於 Ni、Fe 及硼(「B」)之合金； $\text{Co}_{90}\text{Fe}_{10}$ ；及基於 Co、Fe 及 B 之合金)。在一些例項中，基於 Ni 及 Fe(及視需要 B)之合金可具有比基於 Co 及 Fe(及視需要 B)之合金更小的一矯頑磁性。該感測層 104 及該儲存層 106 之各者之一厚度可在奈米(「nm」)範圍中，諸如自約 1 nm 至約 20 nm 或自約 1 nm 至約 10 nm。考量該感測層 104 及該儲存層 106 之其他實施方案。例如，該感測層 104 及該儲存層 106 之任一者或兩者可依相似於所謂的合成反鐵磁層之一方式

包含多個子層。

分隔層 108 用作一穿隧接面，且包含一絕緣材料或由一絕緣材料形成。合適絕緣材料包含氧化物，諸如氧化鋁（例如， Al_2O_3 ）及氧化鎂（例如， MgO ）。該分隔層 108 之一厚度可在奈米範圍中，諸如自約 1 nm 至約 10 nm。

在圖解說明的實施例中，MRAM 單元 102 經實施以儲存對應於一對邏輯狀態之一者之資料。換言之，該 MRAM 單元 102 係一單位元單元，其儲存一單位元資料值，然亦考量用於儲存多位元資料值之多位元實施方案。根據該 MRAM 單元 102 之單位元實施方案，該儲存層 106 具有可在對應於該對邏輯狀態之一對方向之間切換之一儲存磁化。參考圖 1，該 MRAM 單元 102 亦包含一釘紮層 110，該釘紮層 110 相鄰於該儲存層 106 而安置，且當該釘紮層 110 內或該釘紮層 110 附近之一溫度低於一臨限溫度 T_{BS} （諸如阻擋溫度、一尼爾溫度或另一臨限溫度）時透過交換偏置而穩定化沿著該對方向之一特定者之儲存磁化。當該溫度處於或高於該臨限溫度 T_{BS} 時，該釘紮層 110 解除釘紮或去耦合該儲存磁化方向，藉此允許儲存磁化方向切換至該對方向之另一者。相比之下，省略相鄰於感測層 104 之此一釘紮層，且因此該感測層 104 具有在實質上無交換偏置之情況下解除釘紮及容易改變之一感測磁化方向。該釘紮層 110 包含一磁性材料及特定言之反鐵磁類型之一磁性材料或由該磁性材料形成。合適反鐵磁材料包含過渡金屬及其等合金。例如，適合反鐵磁材料包含基於錳（「Mn」）之合金，

諸如基於銱(「Ir」)及Mn之合金(例如，IrMn)；基於Fe及Mn之合金(例如，FeMn)；基於鉑(「Pt」)及Mn之合金(例如，PtMn)；及基於Ni及Mn之合金(例如，NiMn)。在一些例項中，基於Ir及Mn(或基於Fe及Mn)之合金之臨限溫度 T_{BS} 可在約 120°C 至約 220°C 或約 150°C 至約 200°C 之範圍中，且可小於基於Pt及Mn(或基於Ni及Mn)之合金之臨限溫度 T_{BS} ，其可在約 300°C 至約 350°C 之範圍中。因為解除釘紮感測磁化方向，故該臨限溫度 T_{BS} 可經選擇以在無一臨限溫度 T_{BR} 之情況下或無關於一臨限溫度 T_{BR} 而適應一所要應用，該臨限溫度 T_{BR} 將另外設定一操作溫度窗之一上界。

仍參考圖1，MRAM裝置100亦包含一跡線集(或帶狀導體)以提供寫入及讀取功能。具體言之，一位元線116係在感測層104側上電連接至MRAM單元102，且實質上平行於一場線112，該場線112安置在MRAM單元102下方且在儲存層106側上磁性地連接至MRAM單元102。在圖解說明的實施例中，該場線112包含一包殼114，該包殼114形成相鄰於該場線112之側面及底部之場線112之一外部且用於將一磁場集中朝向該MRAM單元102。該包殼114包含一磁性材料及特定言之鐵磁類型之一磁性材料或由該磁性材料形成。該MRAM裝置100進一步包含一電晶體118，該電晶體118係透過一帶120而在該儲存層106側上電連接至MRAM單元102。該電晶體118可在一阻擋模式(OFF)與一飽和模式(ON)之間切換，藉此允許一電流流動通過該MRAM單元

102。

在一TAS型寫入操作期間，藉由經由位元線116而施加一加熱電流使之通過MRAM單元102而加熱該MRAM單元102，電晶體118處於一飽和模式。該MRAM單元102加熱至高於釘紮層110之臨限溫度 T_{BS} 之一溫度，使得解除釘紮儲存層106之一磁化。同時或繼一短時間延遲之後，場線112經啟動以引發一寫入磁場122自一啟始方向切換至另一方向。具體言之，一寫入電流經施加通過該場線112以引發該寫入磁場122以據此切換儲存磁化方向。因為可根據該寫入磁場122對準該儲存磁化方向，故該儲存磁化方向可根據一寫入編碼方案在多個方向之間切換。一可能寫入編碼方案係用移位達約 180° 之一對方向實施，使得邏輯狀態「0」指派至該對方向之一者，且邏輯狀態「1」指派至該對方向之另一者。

一旦儲存磁化切換至一經寫入方向，則電晶體118切換至一阻擋模式以禁止電流流動通過MRAM單元102，藉此冷卻該MRAM單元102。可在冷卻該MRAM單元102期間維持寫入磁場122，且一旦該MRAM單元102已冷卻至低於釘紮層110之臨限溫度 T_{BS} ，則可撤銷啟動該寫入磁場122。因為藉由該釘紮層110之交換偏置而釘紮儲存磁化方向，故其定向保持穩定以保留經寫入資料。

考量寫入操作之其他實施方案。例如，MRAM單元102可經實施具有具一相對高縱橫比(諸如約1.5或1.5以上)之一各向異性形狀。在該MRAM單元102之此一各向異性形

狀實施方案中，儲存磁化方向可在無需釘紮層110之情況下切換且可保持穩定。作為另一實例，可藉由使用所謂的自旋轉移力矩(「STT」)效果經由位元線116而施加一寫入電流使之通過該MRAM單元102而實行一寫入操作。在此一STT型寫入操作中，該寫入電流可藉由穿過一極化磁性層(未圖解說明)或穿過感測層104而變為自旋極化，且可根據該寫入電流之一自旋極化定向而切換儲存層106之一磁化。用自旋極化寫入電流切換儲存層磁化亦可組合一TAS型寫入操作，諸如藉由將該MRAM單元102加熱至高於臨限溫度 T_{BS} 且接著施加該自旋極化寫入電流使之通過該MRAM單元102。

在MRAM單元102之一讀取操作期間，場線112經啟動以引發一讀取磁場124以改變感測層104之一磁化。具體言之，一讀取電流經施加通過該場線112以引發該讀取磁場124以據此改變感測磁化方向。因為該感測層104經受較少交換偏置或不經受交換偏置，故該感測磁化方向可容易地在低強度磁場下及低於臨限值溫度 T_{BS} 之一溫度下改變，同時儲存磁化保持穩定在一經寫入方向上。

對於特定實施方案，在多個讀取循環中實行MRAM單元102之讀取操作，其中場線112經啟動以引發與一寫入編碼方案相容之讀取磁場124。因為可根據該讀取磁場124而對準感測磁化方向，故該感測磁化方向可根據該寫入編碼方案(諸如一對方向移位達約 180° 之一寫入編碼方案)在多個方向之間接連地切換。以此方式，感測磁化可自對應於該

寫入編碼方案之該對方向之一者之一啟始方向切換至對應於該寫入編碼方案之該對方向之另一者之另一方向。

作為各讀取循環之部分，藉由經由位元線116而施加一感測電流使之通過MRAM單元102而判定感測磁化方向與儲存磁化方向之間的一對準程度，電晶體118處於一飽和模式。對於一特定讀取循環及感測磁化之一特定方向，當施加感測電流時跨該MRAM單元102量測一所得電壓產生該MRAM單元102之一電阻值。替代地，藉由跨該MRAM單元102施加一電壓且量測一所得電流而判定一電阻值。當感測層104及儲存層106之各自磁化反平行時，該MRAM單元102之一電阻值通常對應於一最大值，即 $R_{\max}$ ，當各自磁化平行時，該MRAM單元102之一電阻值通常對應於一最小值，即 $R_{\min}$ 。當各自磁化在反平行與平行之間時，該MRAM單元102之一電阻值通常在 $R_{\max}$ 與 $R_{\min}$ 之間。多個讀取循環之電阻值經處理以判定哪個感測磁化方向產生一最小電阻值，藉此產生該儲存層106之一經寫入方向且基於哪個邏輯狀態指派至該經寫入方向而產生其經儲存資料值。可使用(例如)結合一取樣/保持電路之一合適控制器來實行電阻值之處理。

上文說明的MRAM單元102之讀取操作係自我參考的，此係因為可在無需比較一參考單元或參考單元之一群組之情況下基於該MRAM單元102內之磁化之相對對準而實行該讀取操作。因此，該讀取操作較不易複雜化及發生鑑於製造可變性之錯誤。該MRAM單元102之自我參考實施方

案亦允許省略具一固定磁化之一參考層，且因此允許在無一臨限溫度 T_{BS} 之情況下或無關於一臨限溫度 T_{BS} 而操作該 MRAM 單元 102。以此方式，該 MRAM 單元 102 之一操作溫度窗可極大地擴展(諸如)至至多約 400°C 或 400°C 以上之溫度。此外且鑑於該經擴展操作溫度窗，可在寫入期間(諸如)依具有小於約 10 奈秒之一持續時間之一脈衝之形式施加一高強度加熱電流，藉此允許更快速寫入。

考量讀取操作之其他實施方案。例如，可以一單一讀取循環達成更快速讀取，儘管涉及比較一參考電阻值。在該單一讀取循環期間，可沿著一預定讀取方向(諸如沿著一寫入讀取方案之一對方向之一者)對準感測磁化，且可比較 MRAM 單元 102 之一所得電阻值與一參考電阻值 R_{ref} ，該參考電阻值 R_{ref} 表示 R_{max} 與 R_{min} 之間的一中間電阻值。可基於該 MRAM 單元 102 之電阻值是大於 R_{ref} (此指示相對於該預定讀取方向之一反平行對準)還是小於 R_{ref} (此指示相對於該預定讀取方向之一平行對準)而判定儲存層 106 之一經寫入方向及其經儲存資料值。作為另一實例，可相對於一預定讀取方向且在不完全反轉其方向之情況下藉由施加一交替感測電流而「擺動」感測磁化。在此，該交替感測電流可引發一變化讀取磁場，且該 MRAM 單元 102 之一電阻值可隨著感測磁化藉由該變化讀取磁場而「擺動」而交替地改變。可基於該 MRAM 單元 102 之該變化電阻值相對於該交替感測電流是同相還是異相而判定儲存層 106 之一經寫入方向及其經儲存資料值。

接著關注圖2，其圖解說明根據本發明之另一實施例實施的一MRAM裝置200。在圖解說明的實施例中，該MRAM裝置200包含配置成一垂直堆疊204a的多個MRAM單元202a、202b及202c。相鄰於該垂直堆疊204a的是另一垂直堆疊204b，該另一垂直堆疊204b可包含依相似於該等MRAM單元202a、202b及202c之一方式配置的多個MRAM單元。該MRAM裝置200之垂直堆疊實施方案允許多個MRAM單元配置在彼此之上，藉此達成該等MRAM單元對一給定佔據面積之一更高密度。雖然在圖2中圖解說明兩個垂直堆疊204a及204b，但考量更多或更少垂直堆疊可包含在該MRAM裝置200中。為了便於展示，下文說明主要關於該垂直堆疊204a，儘管說明亦適用於包含在該MRAM裝置200中之其他垂直堆疊。同樣，依相似於參考圖1說明的MRAM裝置100之一方式實施該MRAM裝置200及包含在該MRAM裝置200中之MRAM單元之特定態樣，且下文不重複該等態樣。

參考圖2，MRAM單元202a、202b及202c安置在垂直堆疊204a之各自層處，該MRAM單元202a安置在一頂層(或一第三層)處，該MRAM單元202b安置在一中間層(或一第二層)處，且該MRAM單元202c安置在一底層(或一第一層)處。在該垂直堆疊204a內，該等MRAM單元202a、202b及202c串聯地電連接，藉此允許在寫入及讀取操作期間一共同加熱電流流動通過該等MRAM單元202a、202b及202c。在一TAS型寫入操作期間，一共同加熱電流可經施加通過

該等 MRAM 單元 202a、202b 及 202c 以平行地寫入該等 MRAM 單元 202a、202b 及 202c 之多者，從而導致較低功率消耗同時保持一想要之寫入速度。此外，該等 MRAM 單元 202a、202b 及 202c 之自我參考實施方案及可變感測磁化之提供允許選擇及探測該等 MRAM 單元 202a、202b 及 202c 之一個別者，藉此促進該等串聯互連 MRAM 單元 202a、202b 及 202c 之讀取操作同時保留降低功率消耗之益處。

在圖解說明的實施例中，MRAM 裝置 200 亦包含一跡線集(或帶狀導體)及一電晶體 216 以提供寫入及讀取功能。具體言之，一位元線 214 係在 MRAM 單元 202a 側上串聯地電連接至 MRAM 單元 202a、202b 及 202c，且該電晶體 216 係在 MRAM 單元 202c 側上串聯地電連接至 MRAM 單元 202a、202b 及 202c。該位元線 214 用作由該等 MRAM 單元 202a、202b 及 202c 共用的一共同位元線，且該電晶體 216 用作由該等 MRAM 單元 202a、202b 及 202c 共用的一共同電晶體。此共用位元線 214 及此共用電晶體 216 之實施方案保留有價值的佔據面積且降低製造成本。參考圖 2，該 MRAM 裝置 200 進一步包含一場線集，即：一場線 218a，其安置在該 MRAM 單元 202a 下方且磁性地連接至該 MRAM 單元 202a；一場線 218b，其安置在該 MRAM 單元 202b 下方且磁性地連接至該 MRAM 單元 202b；及一場線 218c，其安置在該 MRAM 單元 202c 下方且磁性地連接至該 MRAM 單元 202c。雖然在圖 2 中未圖解說明，但該等場線 218a、218b 及 218c 之各者可包含一包殼，該包殼用以將一磁場集中朝向該等

MRAM單元202a、202b及202c之一各自者。

仍參考圖2，透過一跡線集(或帶狀導體)及一通孔集而電連接安置在垂直堆疊204a之不同層處之組件。具體言之，位元線214係透過一通孔220而電連接至MRAM單元202a。又，MRAM單元202a係透過一帶206a、一對通孔208a及210a以及一跡線212a而電連接至MRAM單元202b，且該MRAM單元202b係透過一帶206b、一對通孔208b及210b以及一跡線212b而電連接至MRAM單元202c。同樣地，該MRAM單元202c係透過一帶206c、一對通孔208c及210c以及一跡線212c而電連接至電晶體216。該等通孔208a、208b、208c、210a、210b及210c以及跡線212a、212b及212c提供電連接功能以及間隔以容納該等場線218a、218b及218c。

考量垂直堆疊之其他實施方案。例如，雖然在圖2中圖解說明MRAM單元202a、202b及202c之三層及相關組件，但考量更多或更少層可包含在該垂直堆疊204a中。作為另一實例，可省略通孔210a、210b及210c之一或多者，同時保持間隔以容納場線218a、218b及218c。作為一進一步實例，該等場線218a、218b及218c之一或多者可用作為跨多個垂直堆疊(諸如垂直堆疊204a及204b)共用的一共同場線。

在一TAS型寫入操作期間，可藉由經由位元線214施加一共同加熱電流使之通過MRAM單元202a、202b及202c而加熱垂直堆疊204a，電晶體216處於一飽和模式。該等

MRAM單元202a、202b及202c加熱至高於一臨限溫度 T_{BS} 之一溫度，使得解除釘紮該等MRAM單元202a、202b及202c之儲存磁化。同時或繼一短時間延遲之後，場線218a、218b及218c經啟動以引發寫入磁場以根據一寫入編碼方案切換儲存磁化方向，諸如一對方向對應於邏輯狀態「0」及邏輯狀態「1」之寫入編碼方案。例如，該MRAM單元202a之儲存磁化方向可自邏輯狀態「0」切換至邏輯狀態「1」，該MRAM單元202b之儲存磁化方向可自邏輯狀態「1」切換至邏輯狀態「0」，且該MRAM單元202c之儲存磁化方向可自邏輯狀態「0」切換至邏輯狀態「1」。一旦儲存磁化方向切換至其等經寫入方向，則該電晶體216切換至一阻擋模式以禁止電流流動通過該垂直堆疊204a，藉此將該等MRAM單元202a、202b及202c冷卻至低於該臨限溫度 T_{BS} 且保持儲存磁化沿著其等經寫入方向。以此方式，一多位元資料值(諸如「101」)可以一單一寫入循環寫入至該等MRAM單元202a、202b及202c中，該等MRAM單元202a、202b及202c之各者儲存該多位元資料值之一各自部分。

在一讀取操作期間，MRAM單元202a、202b及202c之一個別者經選擇性地處理以判定由該MRAM單元儲存的一多位元資料值之一各自部分。倘若(例如)該MRAM單元202a被讀取，則場線218a經啟動以引發一讀取磁場以改變該MRAM單元202a之一感測磁化方向。在該MRAM單元202a之讀取操作期間，場線218b及218c可保持撤銷啟動以降低

功率消耗，且該等MRAM單元202b及202c之感測磁化方向可保持實質上不變更，除起因於熱攪動之可能變動及與由該場線218a引發的讀取磁場之可能互動之外。

在圖解說明的實施例中，在多個讀取循環中實行MRAM單元202a之讀取操作，其中該MRAM單元202a之感測磁化方向係根據一寫入編碼方案而(諸如)在對應於邏輯狀態「0」與邏輯狀態「1」之一對方向之間接連地切換。作為各讀取循環之部分，藉由經由位元線214施加一感測電流使之通過垂直堆疊204a而判定該MRAM單元202a之感測磁化方向與儲存磁化方向之間的一對準程度，電晶體216處於一飽和模式。對於一特定讀取循環及該MRAM單元202a之一特定感測磁化方向，跨該垂直堆疊204a量測一所得電壓(或一所得電流)產生該垂直堆疊204a之一電阻值。該垂直堆疊204a之電阻值包含MRAM單元202a、202b及202c之一串聯電阻貢獻，其中切換該MRAM單元202a之感測磁化方向，同時該等MRAM單元202b及202c之感測磁化方向保持實質上不變更。當該MRAM單元202a之感測磁化與儲存磁化反平行時，該等MRAM單元202a、202b及202c之串聯電阻貢獻通常具有一最大值，諸如一局部最大值，且當該MRAM單元202a之磁化平行時，該等MRAM單元202a、202b及202c之串聯電阻貢獻通常具有一最小值，諸如一局部最小值。多個讀取循環之電阻值經處理以判定哪個感測磁化方向產生一最小電阻值，藉此產生該MRAM單元202a之一經寫入方向及一多位元資料值之其經儲存部分。藉由

依一相似方式操作，該等MRAM單元202b及202c經處理以判定由該等MRAM單元202b及202c儲存的多位元資料值之各自部分，藉此允許在一逐層基礎上或一逐單元基礎上自該垂直堆疊204a讀取該多位元資料值。

考量讀取操作之其他實施方案。例如，在MRAM單元202a之一讀取操作期間，該MRAM單元202a之感測磁化方向可改變，場線218b及218c經啟動以沿著一預定讀取方向(諸如一寫入編碼方案之一對方向之一者)對準MRAM單元202b及202c之感測磁化方向。以此方式，可讀取MRAM單元202a，同時減小其餘MRAM單元202b及202c之感測磁化方向的變動的影響。作為另一實例，一多位元資料值可平行地寫入至多個垂直堆疊中，該等垂直堆疊之各者儲存多位元資料值之一各自部分。在一讀取操作期間，該多位元資料值可自該等垂直堆疊平行地讀取，從而導致更快速寫入。

圖3圖解說明根據本發明之一進一步實施例實施的一MRAM裝置300。依相似於參考圖1及圖2說明的MRAM裝置100及200之一方式實施該MRAM裝置300之特定態樣，且下文不重複該等態樣。參考圖3，該MRAM裝置300包含依一並排方式配置成一水平陣列304的多個MRAM單元302a、302b、302c及302d。在該水平陣列304內，該等MRAM單元302a、302b、302c及302d串聯地電連接，藉此允許在寫入及讀取操作期間一共同電流流動通過該等MRAM單元302a、302b、302c及302d。儘管佔有比一垂直

堆疊實施方案更大的一佔據面積，但該MRAM裝置300保留降低功率消耗之益處，同時允許以較低製造成本實施且促進整合其他類型的MRAM單元。

在圖解說明的實施例中，MRAM裝置300亦包含：一位元線314，其由MRAM單元302a、302b、302c及302d共用且在MRAM單元302a側上串聯地電連接至MRAM單元302a、302b、302c及302d；及一電晶體316，其由MRAM單元302a、302b、302c及302d共用且在MRAM單元302d側上串聯地電連接至MRAM單元302a、302b、302c及302d。參考圖3，該位元線314係透過一通孔308a及一帶306a而電連接至該MRAM單元302a。又，該MRAM單元302a係透過一對通孔310a及310b以及一跡線312a而電連接至該MRAM單元302b，該MRAM單元302b係透過一公用帶306b而電連接至該MRAM單元302c，且該MRAM單元302c係透過一對通孔310c及310d以及一跡線312b而電連接至該MRAM單元302d。且，該MRAM單元302d係透過一帶306c、一對通孔308b及310e以及一跡線312c而電連接至該電晶體316。該等通孔308a、308b及310e及跡線312c提供電連接功能以及間隔以容納一場線集，即場線318a、318b及318c及318d，其等安置在該等MRAM單元302a、302b、302c及302d之各自者下方且磁性地連接至該等MRAM單元302a、302b、302c及302d之各自者。

考量水平陣列304之其他實施方案。例如，雖然在圖3中圖解說明四個MRAM單元302a、302b、302c及302d，但考

量更多或更少 MRAM 單元可包含在該水平陣列 304 中。作為另一實例，位元線 314 可安置在帶 306a 上方，而非該帶 306a 下方。作為額外實例，可省略通孔 310a、310b、310c、310d 及 310e 之一或多者，且場線 318a、318b 及 318c 及 318d 之一或多者可用作跨多個水平陣列共用的一共同場線。作為一進一步實例，可結合 MRAM 單元之一垂直堆疊（諸如參考圖 2 說明的垂直堆疊 204a）而實施該水平陣列 304。

雖然已參考本發明之特定實施例描述本發明，但熟習此項技術者應瞭解可在不背離如由隨附申請專利範圍定義的本發明之真實精神及範疇之情況下作出多種變更且替換等效物。此外，可作出許多修改以使物質、方法或程序之一特定情況、材料、組分適應於本發明之目的、精神及範疇。所有此等修改意欲於在本文所附之申請專利範圍之範疇內。特定言之，雖然已參考依一特定次序執行的特定操作描述本文揭示的方法，但將瞭解此等操作可在不背離本發明之教示之情況下組合、細分或重新排序以形成一等效方法。據此，除非本文另有指示，否則操作之排序及分組非本發明之限制。

【圖式簡單說明】

圖 1 圖解說明根據本發明之一實施例之包含一 MRAM 單元之一記憶體裝置。

圖 2 圖解說明根據本發明之另一實施例之包含配置成一垂直堆疊的多個串聯互連 MRAM 單元之一記憶體裝置。

圖3圖解說明根據本發明之一進一步實施例之包含配置成一水平陣列的多個串聯互連MRAM單元之一記憶體裝置。

【主要元件符號說明】

100	磁性隨機存取記憶體(MRAM)裝置
102	磁性隨機存取記憶體(MRAM)單元
104	感測層
106	儲存層
108	分隔層
110	釘紮層
112	場線
114	包殼
116	位元線
118	電晶體
120	帶
122	寫入磁場
124	讀取磁場
200	磁性隨機存取記憶體(MRAM)裝置
202a	磁性隨機存取記憶體(MRAM)單元
202b	磁性隨機存取記憶體(MRAM)單元
202c	磁性隨機存取記憶體(MRAM)單元
204a	垂直堆疊
204b	垂直堆疊
206a	帶

206b	帶
206c	帶
208a	通孔
208b	通孔
208c	通孔
210a	通孔
210b	通孔
210c	通孔
212a	跡線
212b	跡線
212c	跡線
214	位元線
216	電晶體
218a	場線
218b	場線
218c	場線
220	通孔
300	磁性隨機存取記憶體(MRAM)裝置
302a	磁性隨機存取記憶體(MRAM)單元
302b	磁性隨機存取記憶體(MRAM)單元
302c	磁性隨機存取記憶體(MRAM)單元
302d	磁性隨機存取記憶體(MRAM)單元
304	水平陣列
306a	帶

306b	帶
306c	帶
308a	通孔
308b	通孔
310a	通孔
310b	通孔
310c	通孔
310d	通孔
310e	通孔
312a	跡線
312b	跡線
312c	跡線
314	位元線
316	電晶體
318a	場線
318b	場線
318c	場線
318d	場線

七、申請專利範圍：

103年11月12日修正原(本)
對照

1. 一種記憶體裝置，其包括：

複數個磁性隨機存取記憶體(MRAM)單元，其等串聯地電連接以允許一共同電流流動通過各該MRAM單元，該等MRAM單元之各者具有一儲存磁化方向及一感測磁化方向；

其中在一寫入操作期間，該等MRAM單元之多者經組態以藉由切換該等MRAM單元之該等儲存磁化方向而平行地寫入，且

其中在一讀取操作期間，該等MRAM單元之一特定者經組態以藉由相對於該等MRAM單元之該特定者之該儲存磁化方向改變該等MRAM單元之該特定者之該感測磁化方向而讀取，且

其中該等MRAM單元之多者經組態以被該共同電流加熱以準備該寫入操作。

2. 如請求項1之記憶體裝置，其中該等MRAM單元配置成一垂直堆疊。
3. 如請求項1之記憶體裝置，其中該等MRAM單元配置成一水平陣列。
4. 如請求項1之記憶體裝置，其中該等MRAM單元之各者之該儲存磁化方向可在複數個方向之間切換以儲存一多位元資料值之至少一部分。
5. 如請求項4之記憶體裝置，其中在該寫入操作期間，該多位元資料值寫入至該等MRAM單元中，該等MRAM單

元之各者儲存該多位元資料值之一各自部分。

6. 如請求項5之記憶體裝置，其中在該讀取操作期間，正在被讀取之該等MRAM單元之該特定者之該感測磁化方向經改變以判定由該等MRAM單元之該特定者儲存的該多位元資料值之該部分。
7. 如請求項1之記憶體裝置，其中該等MRAM單元之至少一者包含：
 - 一感測層，其具有一感測磁化方向；
 - 一儲存層，其具有一儲存磁化方向；
 - 一分隔層，其安置在該感測層與該儲存層之間；及
 - 一釘紮層，其相鄰於該儲存層而安置且經組態以相對於一臨限溫度而穩定化該儲存磁化方向。
8. 如請求項7之記憶體裝置，其中該感測層包含一第一鐵磁材料，該儲存層包含一第二鐵磁材料，且該第一鐵磁材料之一矯頑磁性小於該第二鐵磁材料之一矯頑磁性。
9. 如請求項1之記憶體裝置，其進一步包括一電晶體，該電晶體串聯地電連接至該等MRAM單元，且其中該電晶體可切換以允許一電流流動通過該等MRAM單元。
10. 如請求項9之記憶體裝置，其中在該讀取操作期間，正在被讀取之該等MRAM單元之該特定者之該感測磁化方向經改變以判定該電阻之一最小值。
11. 如請求項1之記憶體裝置，其進一步包括複數個場線，該複數個場線磁性地連接至該等MRAM單元之各自者，且其中在該寫入操作期間，該等場線之各者經組態以施

加一寫入電流以引發一寫入磁場。

12. 如請求項11之記憶體裝置，其中在該讀取操作期間，該等場線之一特定者經選擇性地啟動以施加一讀取電流以引發一讀取磁場，且正在被讀取之該等MRAM單元之該特定者之該感測磁化方向根據該讀取磁場而改變。

13. 如請求項1之記憶體裝置，其中該等MRAM單元配置成一第一垂直堆疊，且該記憶體裝置進一步包括相鄰於該第一垂直堆疊而安置之一第二垂直堆疊。

14. 一種操作一記憶體裝置之方法，該方法包括：

在該記憶體裝置中提供複數個串聯互連MRAM單元以允許一共同電流流動通過各該MRAM單元；

在一寫入操作期間，藉由施加一共同加熱電流使之通過該等MRAM單元之多者，以將該等MRAM單元之各者之一儲存磁化方向自一啟始邏輯狀態切換至另一邏輯狀態以儲存一多位元資料值之一各自部分；及

在一讀取操作期間，相對於該等MRAM單元之一選定者之該儲存磁化方向而改變該等MRAM單元之該選定者之一感測磁化方向，以判定由該等MRAM單元之該選定者儲存的該多位元資料值之該部分。

15. 如請求項14之方法，其進一步包括在該寫入操作期間，施加一加熱電流使之通過該等MRAM單元以促進切換該等MRAM單元之該等儲存磁化方向。

16. 如請求項14之方法，其進一步包括在該讀取操作期間，相鄰於該等MRAM單元之該選定者引發一讀取磁場以改

變該等MRAM單元之該選定者之該感測磁化方向。

17. 如請求項16之方法，其進一步包括在該讀取操作期間，施加一感測電流使之通過該等MRAM單元以判定該等MRAM單元之一電阻值，該電阻值取決於該等MRAM單元之該選定者之該感測磁化方向與該儲存磁化方向之間的一對準程度。
18. 如請求項17之方法，其中在該讀取操作期間，該等MRAM單元之該選定者之該感測磁化方向經改變以判定一最小電阻值。
19. 如請求項1之記憶體裝置，其中該等MRAM單元之多者經組態以允許一共同感測電流流動通過該等MRAM單元之多者。
20. 如請求項14之方法，其進一步包括藉由施加一共同感測電流使之通過該等MRAM單元之多者以判定該等MRAM單元之一電阻，以在一讀取操作期間，相對於該等MRAM單元之一選定者之該儲存磁化方向而改變該等MRAM單元之該選定者之一感測磁化方向，以判定由該等MRAM單元之該選定者儲存的該多位元資料值之該部分。
21. 如請求項1之記憶體裝置，其中該等MRAM單元之多者經組態以允許一共同電流完全流動通過該等MRAM單元之多者之每一個。
22. 如請求項14之方法，其中在該記憶體裝置中提供複數個串聯互連MRAM單元係允許該共同電流完全流動通過各該MRAM單元。

八、圖式：

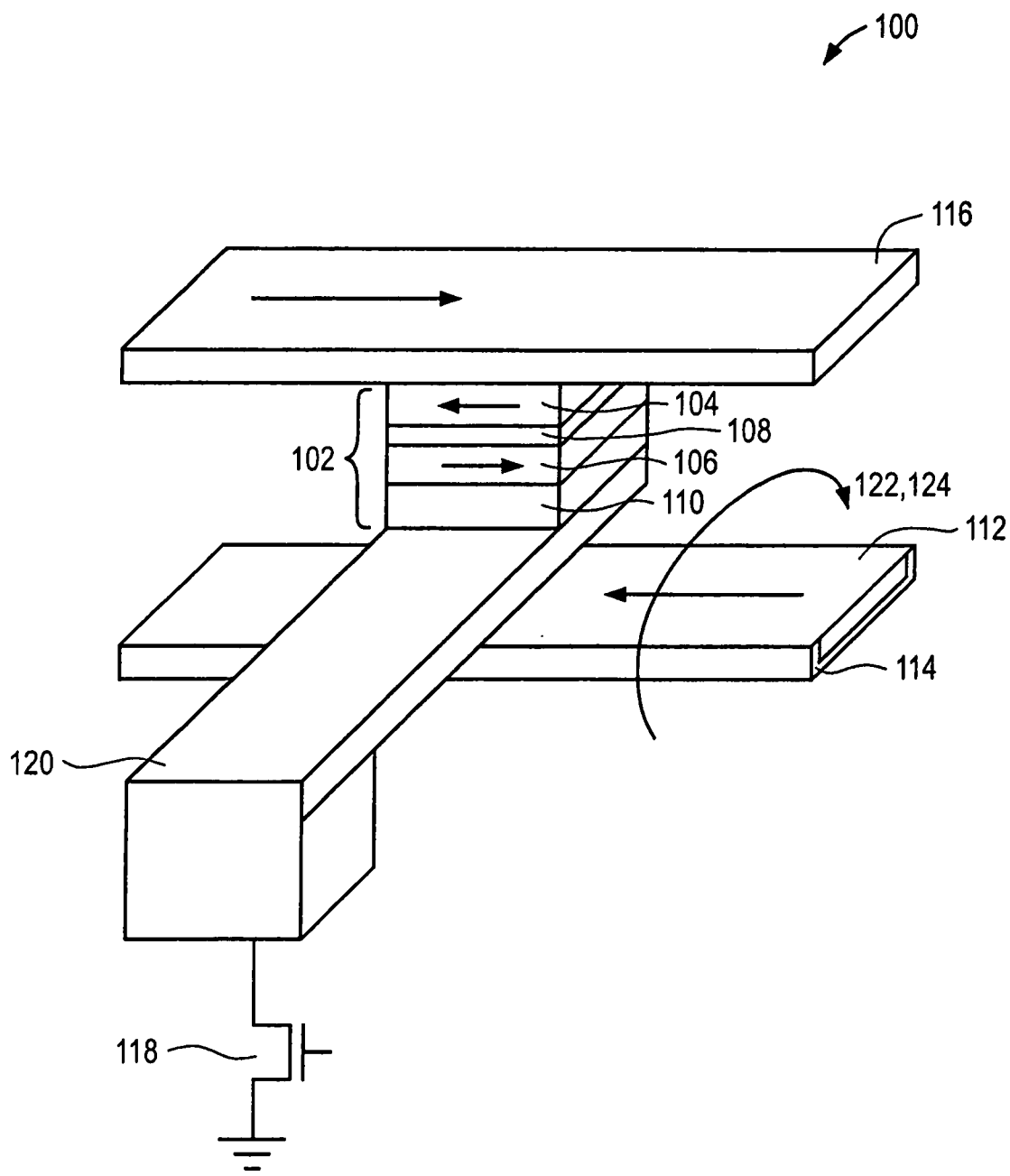


圖 1

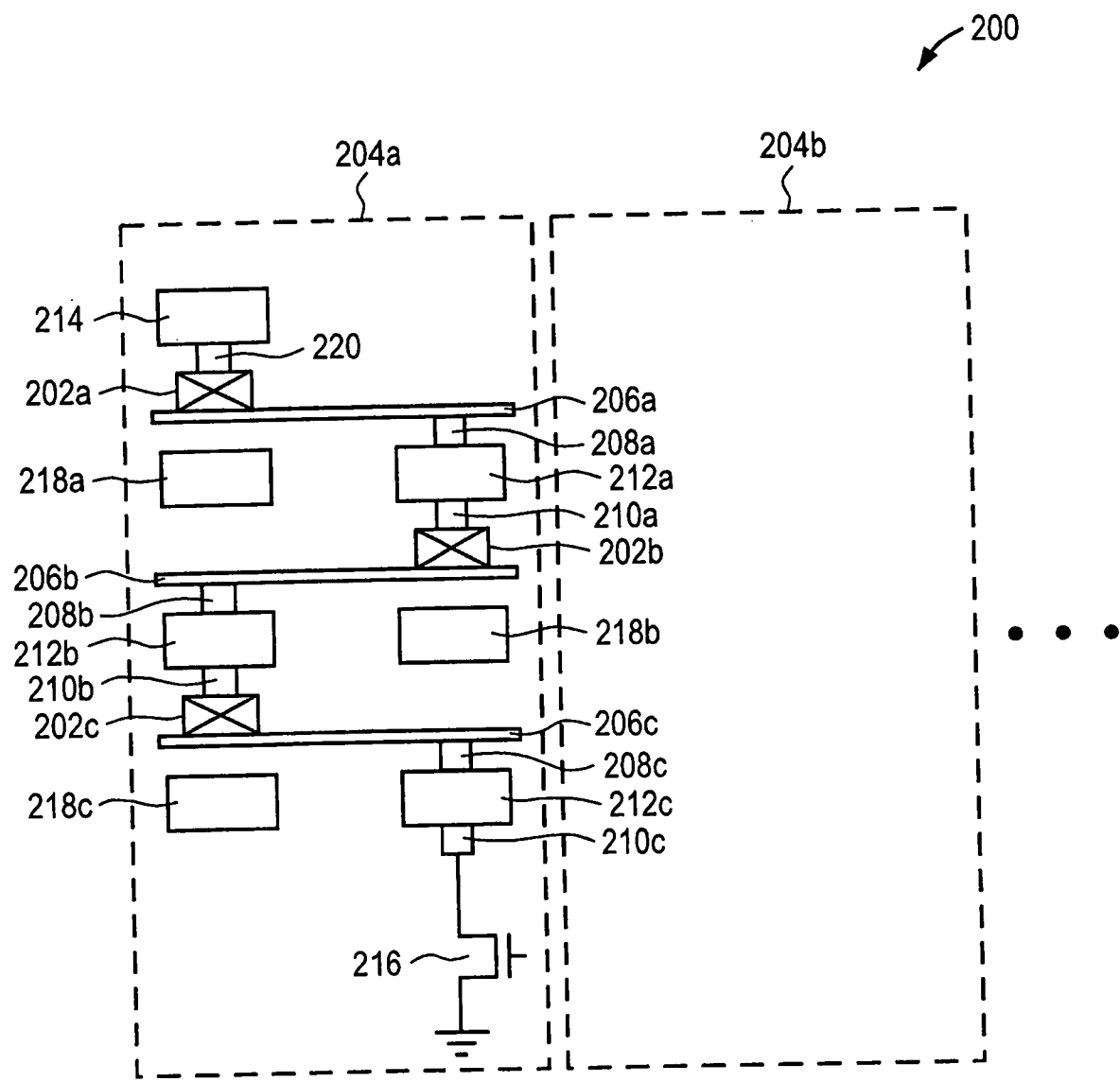


圖 2

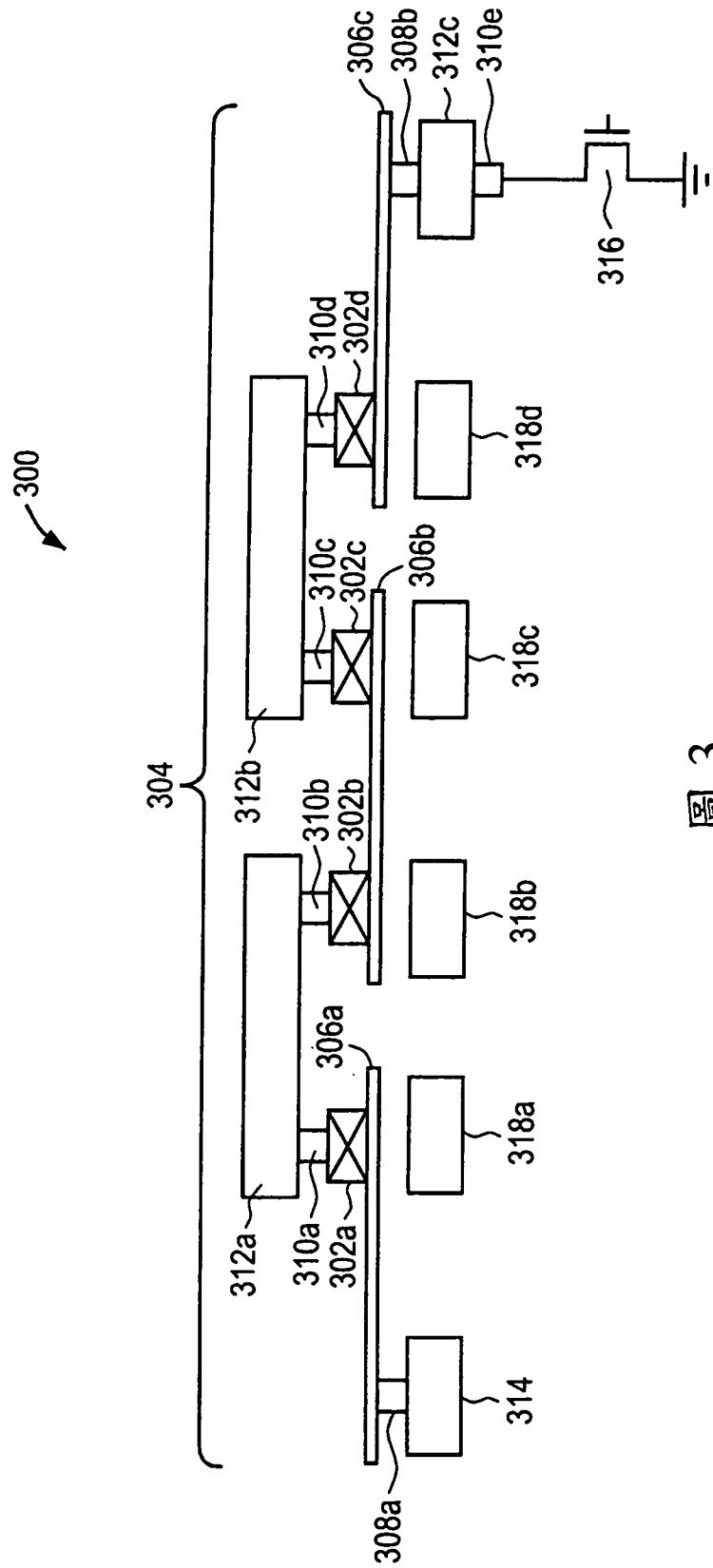


圖 3