

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5231926号
(P5231926)

(45) 発行日 平成25年7月10日 (2013. 7. 10)

(24) 登録日 平成25年3月29日 (2013. 3. 29)

(51) Int. Cl.

F I

G 0 6 F 9/50 (2006. 01)
H 0 4 N 7/01 (2006. 01)G 0 6 F 9/46 4 6 5 E
H 0 4 N 7/01 G

請求項の数 9 (全 13 頁)

(21) 出願番号 特願2008-259996 (P2008-259996)
 (22) 出願日 平成20年10月6日 (2008. 10. 6)
 (65) 公開番号 特開2010-92175 (P2010-92175A)
 (43) 公開日 平成22年4月22日 (2010. 4. 22)
 審査請求日 平成23年10月3日 (2011. 10. 3)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100076428
 弁理士 大塚 康德
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二
 (74) 代理人 100130409
 弁理士 下山 治
 (74) 代理人 100134175
 弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 情報処理装置、その制御方法、及びコンピュータプログラム

(57) 【特許請求の範囲】

【請求項 1】

入力データを複数の分割データに分割する分割手段と、
 前記分割データのそれぞれに対して所定の処理を施して処理済分割データを生成する処理手段と、

各々が一つ以上の前記処理済分割データを含む複数の分割データ群をそれぞれ参照して複数の中間データを生成し、該複数の中間データを結合して出力データを生成する生成手段とを備える情報処理装置において、

前記処理済分割データを記憶する一時記憶手段と、

前記複数の分割データ群のうち、前記一時記憶手段に記憶された処理済分割データを含む分割データ群を選択して、該選択された分割データ群に含まれるすべての処理済分割データが前記一時記憶手段に記憶されているか否かを判定する検知手段とをさらに備え、

前記検知手段が前記判定を行った結果、

前記すべての処理済分割データが記憶されていると判定された場合に、前記生成手段は、前記選択された分割データ群を参照して中間データを作成した後に、該選択された分割データ群に含まれるすべての処理済分割データを前記一時記憶手段から削除し、

一部の処理済分割データが記憶されていないと判定された場合に、前記処理手段は、該一部の処理済分割データを優先的に生成することを特徴とする情報処理装置。

【請求項 2】

前記処理済分割データのそれぞれに、該処理済分割データと同じ分割データ群に含まれ

10

20

る他の処理済分割データを特定する参照データ特定情報を付加する付加手段をさらに備え、

前記検知手段は、前記参照データ特定情報に基づいて前記判定を行うことを特徴とする請求項 1 に記載の情報処理装置。

【請求項 3】

前記検知手段は、前記一時記憶手段に新たな処理済分割データが記憶されるごとに、該新たな処理済分割データを含む分割データ群を選択して前記判定を行うことを特徴とする請求項 1 又は 2 に記載の情報処理装置。

【請求項 4】

前記処理手段は、複数の分割データに対して時分割に前記所定の処理を施し、

前記一部の処理済分割データを優先して生成する場合、該一部の処理済分割データに対してより多くの処理時間を割り当てることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の情報処理装置。

【請求項 5】

前記処理手段は、複数の分割データを一つずつ選択して前記所定の処理を施し、

前記一部の処理済分割データを優先して生成する場合、該一部の処理済分割データを生成するための分割データを優先して選択することを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の情報処理装置。

【請求項 6】

前記入力データはインタレース映像データであり、前記出力データは該インタレース映像データをプログレッシブ変換したプログレッシブ映像データであり、前記分割データは該インタレース映像データのフレームであることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の情報処理装置。

【請求項 7】

前記入力データは複数の画像データであり、前記出力データは該複数の画像データを合成した合成画像データであり、前記分割データは該複数の画像データのタイルであることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の情報処理装置。

【請求項 8】

入力データを複数の分割データに分割する分割手段と、

前記分割データのそれぞれに対して所定の処理を施して処理済分割データを生成する処理手段と、

各々が一つ以上の前記処理済分割データを含む複数の分割データ群をそれぞれ参照して複数の中間データを生成し、該複数の中間データを結合して出力データを生成する生成手段と、

前記処理済分割データを記憶する一時記憶手段とを備える情報処理装置の制御方法において、

前記複数の分割データ群のうち、前記一時記憶手段に記憶された処理済分割データを含む分割データ群を選択して、該選択された分割データ群に含まれるすべての処理済分割データが前記一時記憶手段に記憶されているか否かを検知手段が判定する検知工程を有し、

前記検知工程において前記判定を行った結果、

前記すべての処理済分割データが記憶されていると判定された場合に、前記生成手段は、前記選択された分割データ群を参照して中間データを作成した後に、該選択された分割データ群に含まれるすべての処理済分割データを前記一時記憶手段から削除し、

一部の処理済分割データが記憶されていないと判定された場合に、前記処理手段は、該一部の処理済分割データを優先的に生成することを特徴とする制御方法。

【請求項 9】

コンピュータを請求項 1 乃至 7 のいずれか 1 項に記載の情報処理装置の各手段として機能させるためのコンピュータプログラム。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【 0 0 0 1 】

本発明は、情報処理装置、その制御方法、及びコンピュータプログラムに関する。

【 背景技術 】

【 0 0 0 2 】

近年、画像処理または映像処理に係る情報処理装置において、処理すべきデータ・サイズの大規模化が進み、情報処理装置で扱うデータ量は増大している。それに伴い、情報処理装置における処理時間および回路規模が増大している。

【 0 0 0 3 】

これに対して、処理を並列化することにより上記課題の解決が図られる。例えば、処理対象データを分割して処理に必要なパラメータを付加し、独立で処理可能な処理単位としてパラメータに基づき処理する技術が知られている（例えば、特許文献 1 参照）。

10

【 0 0 0 4 】

この技術による情報処理装置は第 1 の処理ブロックと第 2 の処理ブロックがデータ通信路を介して接続されて構成される。第 1 の処理ブロックは矩形に分割した画像データをデータ部、処理パラメータをヘッダ部とするパケットを生成し、このパケットを更に分割してサブパケットとして第 2 の処理ブロックに送出する。第 2 の処理ブロックは異なる画像処理を施す複数のサブブロックを有し、受信したサブパケットをサブブロックで実行する。これにより、サイズの大きな画像データを分割してパケット化することで並列的に処理可能であり、処理時間を高速化可能である。しかしながら、処理に必要なデータが複数のパケットに含まれる場合には、処理が可能になるまでパケットを一時的に保存する必要がある、パケット記憶部のサイズが増大するという問題がある。

20

【 0 0 0 5 】

また、並列処理の最終段で複数の実行結果を統合して出力する画像処理においては一般的にバッファを用いて待ち合わせを行う。このような用途に用いられる技術として、記憶領域とタスク起動部を備え、記憶領域は前段処理の実行結果を保持し、タスク起動部は記憶領域にデータが揃ったことを確認した時点で次段処理を起動するものがある（例えば、特許文献 2 参照）。この技術による装置は、複数のタスクそれぞれが起動可能か否かを判断するタスク起動部と、タスク起動部の判断結果に基づいて起動すべきタスクを決定する実行タスク決定部と、実行タスク決定部で決定されたタスクを実行するプロセッサコアとを備えている。タスク起動部には複数の F I F O 型記憶部が接続され、タスク起動部はタスクに入力されるべきデータを F I F O が保持し、かつタスク実行結果を格納すべき他の F I F O 型記憶部に空き容量が存在するか否かを判定する。この判定結果に基づいて実行タスク決定部が起動すべきタスクを決定する。これにより、F I F O のデータ格納状態により実行タスクを起動できるため、タスク起動準備が整ってからタスクが起動されるまでの間にオペレーティングシステムによるスケジューリングのオーバーヘッド無しに複数のタスクを処理可能である。しかしながら、この方法においても処理に必要なデータが複数のデータに含まれる場合には、必要データが揃うまでに受信するデータを保持しつづければならず、データ記憶手段のサイズが増大するという問題がある。

30

【 0 0 0 6 】

上述のように、処理データを分割して処理する並列情報処理装置において、データ処理手段が複数のデータを参照して処理を行う場合には、データ処理部においては参照するすべてのデータが揃わないとデータ処理を開始できない。そのため、必要とするすべての参照データが揃うまでに受信するすべてのデータも保持しつつ、必要としている参照データが揃うのを待たなければならない。必要とされる全てのデータが揃うタイミングはデータ発行タイミング、通信路の混雑度、各データ処理手段における処理時間の違い等の要因により大きく異なる。このため処理装置内に保持すべき記憶手段のサイズが増大するという問題がある。

40

【 0 0 0 7 】

このような問題は、例えば複数の画像を合成する画像処理において起こりえる。合成処理において、合成すべき複数の画像データの同一部分が揃わないと処理が開始できない

50

め、同一部分の画像データが揃うまでに受信する全ての画像データを保持可能なサイズのバッファを持つ必要がある。合成処理以外にも、一つの映像の時間的に異なるフレームを参照して処理を行う、プログレッシブ変換（IP変換）の場合にも同様の問題が発生する。

【特許文献１】特開２００２－３２８８８３号公報

【特許文献２】特開２００４－２２００９３号公報

【発明の開示】

【発明が解決しようとする課題】

【０００８】

本発明は、入力データを分割し、並列に処理を行う情報処理装置において、後段の処理で参照される分割データを記憶する記憶領域の大きさを削減することを目的とする。

10

【課題を解決するための手段】

【０００９】

上記課題に鑑みて、本発明にかかる情報処理装置は、
入力データを複数の分割データに分割する分割手段と、
前記分割データのそれぞれに対して所定の処理を施して処理済分割データを生成する処理手段と、

各々が一つ以上の前記処理済分割データを含む複数の分割データ群をそれぞれ参照して複数の中間データを生成し、該複数の中間データを結合して出力データを生成する生成手段とを備える情報処理装置において、

20

前記処理済分割データを記憶する一時記憶手段と、

前記複数の分割データ群のうち、前記一時記憶手段に記憶された処理済分割データを含む分割データ群を選択して、該選択された分割データ群に含まれるすべての処理済分割データが前記一時記憶手段に記憶されているか否かを判定する検知手段とをさらに備え、

前記検知手段が前記判定を行った結果、

前記すべての処理済分割データが記憶されていると判定された場合に、前記生成手段は、前記選択された分割データ群を参照して中間データを作成した後に、該選択された分割データ群に含まれるすべての処理済分割データを前記一時記憶手段から削除し、

一部の処理済分割データが記憶されていないと判定された場合に、前記処理手段は、該一部の処理済分割データを優先的に生成することを特徴とする。

30

【発明の効果】

【００１０】

本発明により、入力データを分割し、並列に処理を行う情報処理装置において、後段の処理で参照される分割データを記憶する記憶領域の大きさを削減できる。

【発明を実施するための最良の形態】

【００１１】

本発明は、図７に示すような分割部７０１と、処理部７０２と、生成部７０３とを備える情報処理装置７００に適用される。図７は本発明が適用される情報処理装置７００の一例を説明する図である。分割部７０１は、入力データを複数の分割データに分割する。処理部７０２は、分割データのそれぞれに対して所定の処理を施して処理済分割データを生成する。情報処理装置７００は複数の処理部７０２を備えていてもかまわない。生成部７０３は、各々が一つ以上の処理済分割データを含む複数の分割データ群をそれぞれ参照して複数の中間データを生成する。生成部７０３はさらに、複数の中間データを結合して出力データを生成する。本発明は、このような構成を備える任意の情報処理装置７００について適用可能である。

40

【００１２】

上記のような情報処理装置は、例えば、図８に示すような画像データの合成処理を行う。図８は本発明を適用できる情報処理装置７００による処理の一例を説明する図である。情報処理装置７００は、画像データＡ８１０と画像データＢ８２０とを合成して画像データＣ８３０を生成する。画像合成処理においては、画像データＡ８１０と画像データＢ８

50

20 とが入力データ、合成画像データである画像データ C 8 3 0 が出力データに相当する。

【0013】

分割部 701 は画像データ A 8 1 0 と画像データ B 8 2 0 とをタイルに分割して、パケットを生成する。ここで、タイルとは、タイル A 8 1 1 のような、画像データの一部の領域を表すデータである。また、パケットとは、ヘッダ部とデータ部とを有するデータであり、データ部にはタイルを備え、ヘッダ部には該パケットを識別するパケット ID、該パケットの処理経路を示す経路情報、及び処理の際に必要な処理パラメータを備える。画像合成処理においては、タイルが分割データに相当する。または、パケットを分割データに相当するとみなしてもよい。

10

【0014】

処理部 702 は、分割部 701 より出力されたパケットをヘッダ部の経路情報に基づいて取得し、該パケットのデータ部に対し、ヘッダ部の処理パラメータに基づき処理を行う。例えば、パケットに含まれるタイルの色値の補正や、透過率の設定などを行う。画像合成処理においては、このような処理が所定の処理に相当し、処理されたタイルが処理済分割データに相当する。

【0015】

生成部 703 は、処理されたタイルを参照して、中間タイルを生成する。中間タイルを生成するためには、入力データである、それぞれの画像データにおける同一の位置のタイルを参照する必要がある。例えば、タイル C 8 3 1 を生成するためには、タイル A 8 1 1 とタイル B 8 2 1 とを参照する。画像合成処理においては、中間タイルが中間データに相当する。また、タイル A 8 1 1 とタイル B 8 2 1 とのように、同一の位置のタイル群が、分割データ群に相当する。生成部 703 は最後に、中間タイルを結合して、画像データ C 8 3 0 を生成する。

20

【0016】

上記において画像合成処理について説明してきたが、本発明を適用できる情報処理装置 700 による処理はこれに限られるものではない。例えば、本発明は映像データのプログレッシブ変換（IP 変換）にも適用できる。この場合には、変換前のインタレース映像データが入力データに相当し、変換後のプログレッシブ映像データが出力データに相当する。また、インタレース映像データのフレームが分割データに相当し、誤り訂正などが所定の処理に相当する。さらに、中間データであるプログレッシブ変換後の映像データのフレームを生成するための、複数の時刻における変換前のインタレース映像データのフレーム群が、分割データ群に相当する。

30

【0017】

以上のように、本発明は、画像合成処理のように分割データ群が空間的に分散していても、プログレッシブ変換のように分割データ群が時間的に分散していてもかまわない。

【0018】

以下、添付の図面を参照しつつ、上記に記載した情報処理装置 700 に対して本発明を適用した実施形態について説明する。

【0019】

40

< 第 1 の実施形態 >

図 1 および図 2 を参照して、本実施形態における情報処理装置 100 の構成について説明する。

【0020】

図 1 は本実施形態における情報処理装置 100 の機能ブロック図の一例である。情報処理装置 100 は、分割部 101、付加部 103、処理部 102、一時記憶部 104、生成部 105、および検知部 106 を備える。分割部 101、処理部 102、および生成部 105 については、図 7 を用いて説明した分割部 701、処理部 702、および生成部 703 のそれぞれと重複する動作の説明は省略し、上述以外の動作を以下に説明する。

【0021】

50

分割部 101 は、記憶部（不図示）や外部装置（不図示）から入力データを取得する。分割部 101 は、分割データを識別するために、それぞれの分割データに対して分割データ ID を付加してもよい。

【0022】

処理部 102 は、処理済分割データを一時記憶部 104 に記憶する。

【0023】

付加部 103 は、それぞれの処理済分割データに、当該処理済分割データと同じ分割データ群に含まれる他の処理済分割データを特定するための情報を付加する。この情報を参照データ特定情報と呼ぶ。例えば、分割データが上述のパケットである場合には、パケットのヘッダ部に参照データ特定情報を付加してもよい。また、参照データ特定情報に分割データ ID を用いてもよい。分割データと処理済分割データとが 1 対 1 に対応する場合には、処理済分割データに参照データ特定情報を付加する代わりに、分割データの段階で参照データ特定情報を付加してもかまわない。

10

【0024】

一時記憶部 104 は、処理部 102 から出力される処理済分割データを記憶する。一時記憶部 104 は高速に読み書きすることが可能な S R A M 等で実現されることが好ましい。

【0025】

生成部 105 は、中間データを生成した後に、一時記憶部 104 に記憶されている、当該中間分割データを生成するために参照した処理済分割データをすべて削除する。これにより、一時記憶部 104 の使用容量が逼迫されるのを防止する。

20

【0026】

検知部 106 は、一時記憶部 104 に記憶された処理済分割データを含む分割データ群を選択して、選択された分割データ群に含まれるすべての処理済分割データが一時記憶部 104 に記憶されているか否かを判定する。判定の結果、選択された分割データ群に含まれるすべての処理済分割データが記憶されていると判定された場合には、検知部 106 は、生成部 105 に対して、中間データを作成できる状況であることを通知する。一方、選択された分割データ群に含まれる一部の処理済分割データが記憶されていないと判定された場合には、検知部 106 は、処理部 102 に対して、この一部の処理済分割データを通知する。この一部の処理済分割データを不足分割データと呼ぶ。不足分割データが一時記憶部 104 に記憶されれば、生成部 105 が中間データを生成することが可能となる。通知を受けた処理部 102 は、不足分割データを優先的に生成するが、詳細は後述する。

30

【0027】

上記の判定には、参照データ特定情報を利用することができる。また、参照データ特定情報を用いずに、分割データ群を管理するテーブルを利用してもよい。

【0028】

図 2 は情報処理装置 100 のハードウェア・ブロック図の一例である。なお、図 2 は、本発明の実施形態に対応する情報処理装置 100 の構成を実現するための最小限の構成を示しており、情報処理装置 100 に係わるその他の機構については説明の簡単のために省略している。

40

【0029】

マイクロプロセッサである CPU 201 は、ROM 203、ハードディスク（HD）212、外部メモリドライブ 211 にセットされた記憶メディアに記憶されたプログラムやデータなどに基づき、情報処理装置 100 を制御する。

【0030】

R A M 202 は、CPU 201 のワークエリアとして機能し、ROM 203 や HD 212 等に格納されたプログラムを保持する。R A M 202 は、一時記憶部 104 として機能する。また、HD 212 は入力データや出力データを保持してもよい。

【0031】

R O M 203、外部メモリドライブ 211 にセットされた記憶メディア或いは、HD 2

50

12には、後述するフローチャートに示されるような、CPU201により実行されるプログラムなどが記憶されている。

【0032】

205はキーボードコントローラ(KBC)で、キーボード(KB)209や図示しないマウスなどのポインティングデバイスからの入力を制御する。206はディスプレイコントローラ(DPC)で、ディスプレイ210の表示を制御する。207はディスクコントローラ(DKC)で、HD212および外部メモリドライブ211のアクセスを制御し、それらの記憶メディアに対して各種プログラム、並びに、フォントデータ、ユーザファイルおよび編集ファイルなどの各種データを読み書きする。208はネットワークコントローラ(NC)で、ネットワーク220との間の通信を行う。

10

【0033】

なお、CPU201は、例えばRAM202上に割り当てられた表示情報領域あるいは専用のビデオメモリ(VRAM)へのアウトラインフォントの展開(ラスターライズ)処理を実行し、ディスプレイ210上での表示を可能にする。また、CPU201は、ディスプレイ210上のマウスカーソルなどにより指示されるコマンドに基づいて、登録された種々のウィンドウを開き、種々のデータ処理を実行する。

【0034】

図3を用いて本実施形態における情報処理装置100の動作を説明する。図3は本実施形態における情報処理装置100の動作の一例を説明するフローチャートである。このフローチャートの処理は、CPU201がRAM202に読み込まれたコンピュータプログラムを実行することで処理される。

20

【0035】

ステップS301で、分割部101は入力データを分割して、分割データを生成する。分割部101は生成した分割データを処理部102に出力する。

【0036】

ステップS302で、処理部102は、入力された分割データに対して所定の処理を施す。さらに、付加部103は処理済分割データに参照データ特定情報を付加する。処理部102は、この処理済分割データを一時記憶部104に記憶する。処理部102は、一時記憶部104に一つも処理済分割データが記憶されていないか、記憶しようとしている処理済分割データと同じ分割データ群に含まれる処理済分割データが記憶されている場合にのみ、一時記憶部104に処理済分割データを記憶してもよい。

30

【0037】

ステップS303で、検知部106は、分割データ群を一つ選択して、選択された分割データ群に含まれる処理済分割データがすべて一時記憶部104に記憶されているか否かを判定する。

【0038】

一時記憶部104は、一時記憶部104に新たに記憶された処理済分割データを含む分割データ群を選択して上記判定を行ってもよい。また、一定の又はランダムな時間間隔で一時記憶部104に記憶されている処理済分割データを含む分割データ群を一つ選択して上記判定を行ってもよい。

40

【0039】

分割データ群に含まれるすべての処理済分割データが揃っていない場合(ステップS303において「NO」)には、ステップS304に移行する。ステップS304で、検知部106は、不足分割データを特定するための情報(以下、不足分割データ情報と呼ぶ)を処理部102に通知する。通知を受けた処理部102は、不足分割データを優先して生成するように動作を変更し、ステップS302に戻る。

【0040】

不足分割データを優先して生成する方法について図4A、図4B、および図5を用いて詳細に説明する。図4A、図4Bはスケジューラを用いて生成を優先する構成の一例である。処理部102はスケジューラ401とタイムスロット402とを備える。処理部10

50

2 は、入力された複数の分割データにタイムスロット 4 0 2 を割り当てて、時分割に処理を施す。スケジューラ 4 0 1 は、複数の分割データに対して割り当てるタイムスロット 4 0 2 の比率を調整する。不足分割データ情報を入力されるまでの間は、スケジューラ 4 0 1 はそれぞれの分割データに均等にタイムスロット 4 0 2 を割り当てる。不足分割データ情報を入力されたスケジューラ 4 0 1 は、該不足分割データを生成する分割データに対して多くのタイムスロット 4 0 2 を割り当てる。これにより、不足分割データが優先して生成される。

【 0 0 4 1 】

例えば、図 4 A に示すように、不足分割データ情報が入力されるまでは、分割データ A 4 0 3 と分割データ B 4 0 4 とに対して均等にタイムスロット 4 0 2 を割り当てる。そして、不足分割データが分割データ A 4 0 3 であるとの不足分割データ情報が入力された場合には、図 4 B に示すように、分割データ A 4 0 3 に優先的にタイムスロット 4 0 2 を割り当てる。これにより、分割データ A 4 0 3 に対して多くの処理時間が割り当てられる。

【 0 0 4 2 】

図 5 はセクタを用いて生成を優先する構成の一例である。処理部 1 0 2 はセクタ 5 0 1 を備える。処理部 1 0 2 は、入力された複数の分割データから一つを選択して処理を施す。例えば、分割データ A 5 0 2 と分割データ B 5 0 3 とが入力された場合には、何れか一方を先に処理し、他方を後から処理する。不足分割データ情報を入力されるまでの間は、セクタ 5 0 1 は任意の分割データを選択して処理を施す。不足分割データ情報を入力されたセクタ 5 0 1 は、該不足分割データを生成する分割データを選択して処理を施す。これにより、不足分割データが優先して生成される。例えば、不足分割データが分割データ A 5 0 2 であるとの不足分割データ情報が入力された場合には、図 5 に示すように、分割データ A 5 0 2 を選択して処理を施す。

【 0 0 4 3 】

分割データ群に含まれる処理済分割データがすべて揃っている場合（ステップ S 3 0 3 において「 Y E S 」）には、ステップ S 3 0 5 に移行する。ステップ S 3 0 5 で、検知部 1 0 6 は、生成部 1 0 5 に対して、中間データを作成できる状況であることを通知する。通知を受けた生成部 1 0 5 は中間データを生成して、その後一時記憶部 1 0 4 から参照した処理済分割データを削除する。

【 0 0 4 4 】

ステップ S 3 0 6 で、生成部 1 0 5 は、すべての中間データが揃っているか否かを判定する。揃っていない場合（ステップ S 3 0 6 において「 N O 」）には、ステップ S 3 0 2 に戻る。揃っている場合（ステップ S 3 0 6 において「 Y E S 」）には、ステップ S 3 0 7 に移行して、生成部 1 0 5 は中間データを結合して出力データを生成し、処理を終了する。出力データは例えば記憶部（不図示）に記憶されるが、これに限られない。

【 0 0 4 5 】

以上のほうに、一時記憶部 1 0 4 に分割データ群が揃っていない場合には、不足分割データを優先して生成する。よって、一時記憶部 1 0 4 に必要となる容量を、分割データ群の一つ分程度に抑えることができる。これにより、一時記憶部 1 0 4 の容量を大幅に削減でき、チップコストを削減できる。また、一時記憶部 1 0 4 の容量を削減できることにより、高速な記憶媒体を一時記憶部 1 0 4 に採用することが可能となる。これにより、全体の処理速度を向上することも可能となる。

【 0 0 4 6 】

なお、生成部 1 0 5 や検知部 1 0 6 は複数あってもかまわない。図 1 で示した情報処理装置 1 0 0 とは異なる構成例について図 6 を用いて説明する。図 6 は、情報処理装置 1 0 0 の別の構成例を説明する図である。図 1 で説明した構成要素については参照番号と説明とを省略する。

【 0 0 4 7 】

情報処理装置 6 0 0 は分割部 1 0 1 と二つの情報処理部である情報処理部 A 6 0 1 および情報処理部 B 6 0 2 とを備える。情報処理部 A 6 0 1 は、処理部 1 0 2、付加部 1 0 3

10

20

30

40

50

、一時記憶部 104、生成部 105、および検知部 106 を備える。情報処理部 B601 も同様である。情報処理部 A601 の生成部 105 は、中間データを情報処理部 B601 の処理部 102 に出力する。情報処理部 B601 の処理部 102 は、中間データに対して所定の処理を行う。情報処理部 B601 の検知部 106 は、不足分割データ情報を、情報処理部 A601 の処理部 102 と情報処理部 B601 の処理部 102 との両方に通知する。このように、本発明は、様々な構成の情報処理装置に適用可能である。

【0048】

<その他の実施形態>

なお、本発明は、複数の機器（例えばホストコンピュータ、インタフェイス機器、リーダ、プリンタなど）から構成されるシステムに適用しても、一つの機器からなる装置（例えば、複写機、ファクシミリ装置など）に適用してもよい。

【0049】

また、本発明の目的は、前述した機能を実現するコンピュータプログラムのコードを記録した記憶媒体を、システムに供給し、そのシステムがコンピュータプログラムのコードを読み出し実行することによっても達成される。この場合、記憶媒体から読み出されたコンピュータプログラムのコード自体が前述した実施形態の機能を実現し、そのコンピュータプログラムのコードを記憶した記憶媒体は本発明を構成する。また、そのプログラムのコードの指示に基づき、コンピュータ上で稼働しているオペレーティングシステム（OS）などが実際の処理の一部または全部を行い、その処理によって前述した機能が実現される場合も含まれる。

【0050】

さらに、以下の形態で実現しても構わない。すなわち、記憶媒体から読み出されたコンピュータプログラムコードを、コンピュータに挿入された機能拡張カードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込む。そして、そのコンピュータプログラムのコードの指示に基づき、その機能拡張カードや機能拡張ユニットに備わるCPUなどが実際の処理の一部または全部を行って、前述した機能が実現される場合も含まれる。

【0051】

本発明を上記記憶媒体に適用する場合、その記憶媒体には、先に説明したフローチャートに対応するコンピュータプログラムのコードが格納されることになる。

【図面の簡単な説明】

【0052】

【図1】本発明の実施形態における情報処理装置 100 の機能ブロック図の一例である。

【図2】本発明の実施形態における情報処理装置 100 のハードウェア・ブロック図の一例である。

【図3】本発明の実施形態における情報処理装置 100 の動作の一例を説明するフローチャートである。

【図4A】本発明の実施形態において、スケジューラを用いて生成を優先する構成の一例である。

【図4B】本発明の実施形態において、スケジューラを用いて生成を優先する構成の一例である。

【図5】本発明の実施形態において、セレクトアを用いて生成を優先する構成の一例である。

【図6】本発明の実施形態における情報処理装置 600 の別の構成例を説明する図である。

【図7】本発明が適用される情報処理装置 700 の一例を説明する図である。

【図8】本発明を適用できる情報処理装置 700 による処理の一例を説明する図である。

【符号の説明】

【0053】

100 情報処理装置

10

20

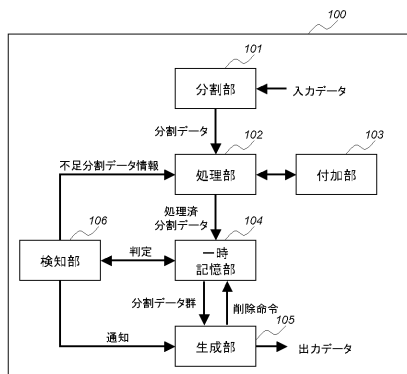
30

40

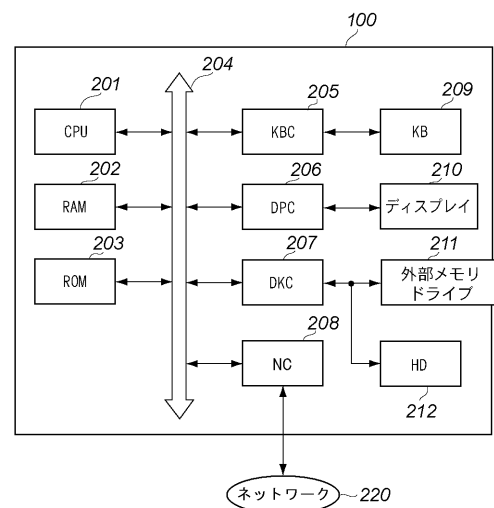
50

- 1 0 1 分割部
- 1 0 2 処理部
- 1 0 3 付加部
- 1 0 4 一時記憶部
- 1 0 5 生成部
- 1 0 6 検知部

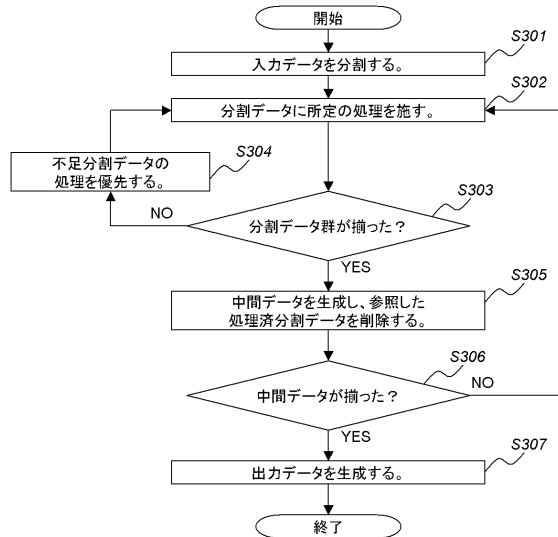
【図 1】



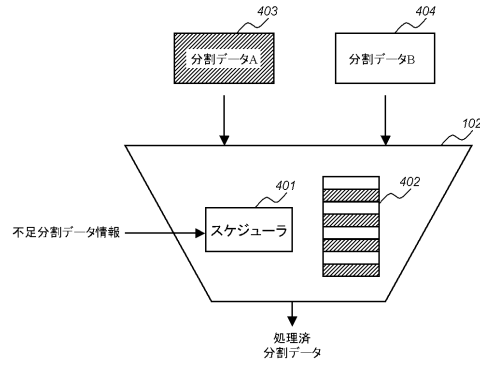
【図 2】



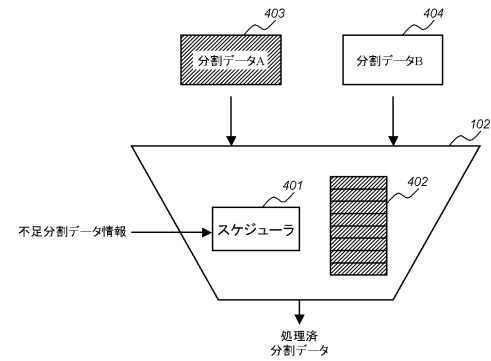
【図 3】



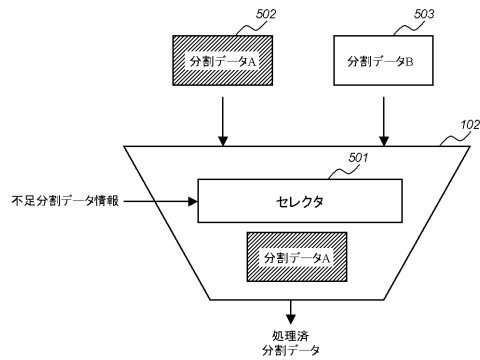
【図 4 A】



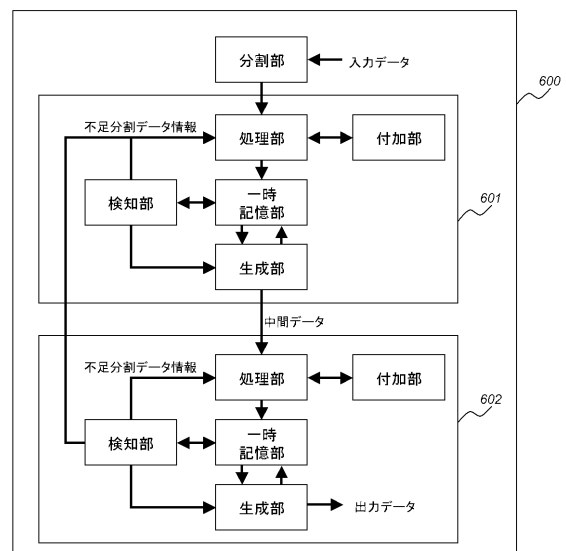
【図 4 B】



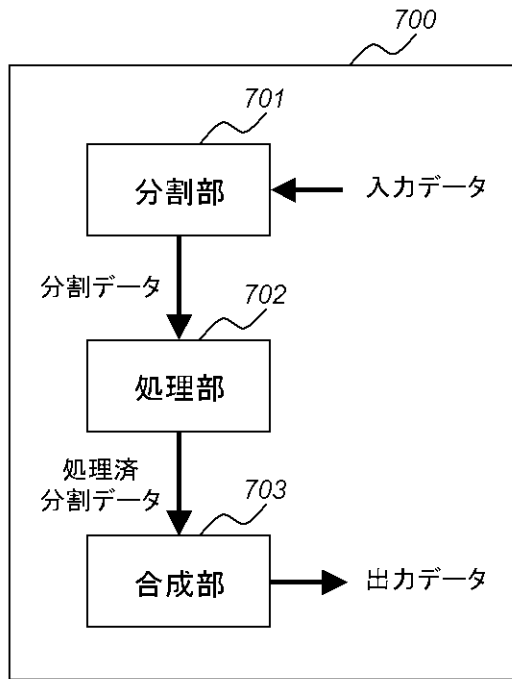
【図 5】



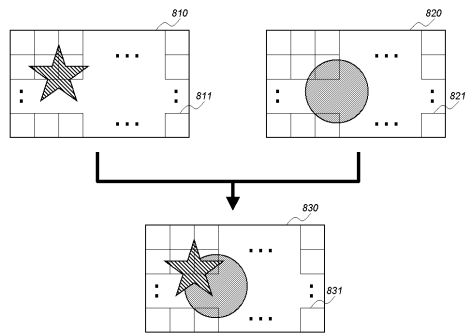
【図 6】



【図 7】



【図 8】



フロントページの続き

(72)発明者 北莊 哲郎
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 田中 幸雄

(56)参考文献 特開2008-167032(JP,A)
特開2001-34320(JP,A)
特開2005-108114(JP,A)
特開平08-287221(JP,A)

(58)調査した分野(Int.Cl., DB名)
G06F 9/50
H04N 7/01