

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

OPIS PATENTOWY

65301

Patent dodatkowy
do patentu _____

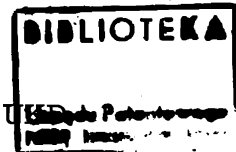
Zgłoszono: 24.II.1970 (P 138 974)

Pierwszeństwo: _____

Opublikowano: 20.IV.1972

Kl. 42 t², 29/00

MKP G 11 c 29/00



Współtwórcy wynalazku: Jerzy Dańda, Henryk Furman

Właściciel patentu: Instytut Maszyn Matematycznych, Warszawa (Polska)

Urządzenie do badania pamięci operacyjnej maszyny cyfrowej

1

Przedmiotem wynalazku jest urządzenie do badania pamięci operacyjnej maszyny cyfrowej, które umożliwia zautomatyzowanie badania pamięci operacyjnej maszyny cyfrowej.

Pamięć operacyjna maszyny cyfrowej jest poddawana po wykonaniu, sprawdzeniu poprawności wykonanych połączeń, odporności na zmiany napięć zasilających oraz odporności na zmiany kształtu, momentu występowania i czasu trwania elektrycznych impulsów wejściowych, zarówno w normalnych warunkach jak i przy zmianach tych warunków, jak na przykład zmiany temperatury otoczenia, wilgotności lub narażenia na wstrząsy.

Badanie pamięci operacyjnej maszyny cyfrowej wykonuje się zwykle za pomocą urządzenia doprowadzającego do badanej pamięci kolejno wybierane sekwencje impulsów elektrycznych, które równocześnie umożliwia porównanie odpowiedzi badanej pamięci operacyjnej na te impulsy i impulsami wzorcowymi wytworzonymi w tym samym urządzeniu.

Zwykle bada się pamięć operacyjną w granicznych warunkach napięć, temperatury, czasu trwania impulsów i innych parametrów, które ustala się w urządzeniu do badania pamięci przez ręczne nastawienie przełączników przyciskowych lub pokrętnych.

Znane urządzenia do badania pamięci operacyjnej składają się w zasadzie z generatora zegarowego wytwarzającego impulsy elektryczne o regu-

2

lowanej częstotliwości, do którego dołączony jest licznik binarny i zespół wytwarzający impulsy sterujące operacjami wykonywanymi przez badaną pamięć, przy czym licznik binarny zwykle jest sterowany z oddzielnego zespołu sterującego dołączonego do detektora błędów. Poza tym urządzenie do badania pamięci operacyjnej zawiera zespół sterowany z licznika binarnego, wytwarzający informacje dla badanej pamięci i informacje wzorcowe. Zespół ten jest zaopatrzony w dwa wyjścia, z których jedno dostarczające informacje wzorcowe jest połączone z detektorem błędów a drugie połączone z badaną pamięcią umożliwia doprowadzenie kolejnych sekwencji impulsów informacji do badanej pamięci.

Kolejne informacje uzyskiwane z pamięci powstałe wskutek doprowadzonych impulsów są porównywane w detektorze błędów z informacjami wzorcowymi a w przypadku niezgodności tych informacji, w detektorze błędów powstaje sygnał błędu, który wyłącza licznik binarny w następstwie czego cały układ do badania pamięci zostaje wyłączony.

Ponowne uruchomienie układu najczęściej wykonuje się ręcznie za pomocą przełącznika przeznaczonego do tego celu, przy czym ręczna obsługa wydłuża czas badania pamięci i odrywa uwagę obsługującego od badania pamięci.

Zwykle podczas badania pamięci operacyjnej maszyny cyfrowej zachodzi potrzeba zmiany pa-

rametrów układu takich jak na przykład częstotliwość lub sekwencja impulsów sterujących albo impulsów informacji co przy ręcznej obsłudze wymaga przełączenia kilku przełączników w urządzeniu a w konsekwencji zajmuje stosunkowo dużo czasu i wymaga uważnej i wykwalifikowanej obsługi.

Celem wynalazku jest uproszczenie i zautomatyzowanie obsługi urządzenia do badania pamięci operacyjnej maszyny cyfrowej oraz skrócenie czasu badania pamięci i zmniejszenie możliwości powstania błędu spowodowanego ręczną obsługą urządzenia.

Cel ten osiągnięto przez opracowanie elektronicznego urządzenia do badania pamięci operacyjnej maszyny cyfrowej, które obok znanego układu złożonego z zegarowego generatora, zespołu sterującego licznikiem, binarnego licznika, zespołu wytwarzającego impulsy sterujące, zespołu wytwarzającego informacje i detektora błędów zawiera zespół wyposażenia kluczy zaopatrzonego w cztery wejścia i cztery wyjścia przy czym do wejść zespołu wyposażenia kluczy są dołączone odpowiednio trzy klucze i binarny licznik, zespół wybierania częstotliwości połączony z zegarowym generatorem, zespołem sterowania licznika i z zespołem wytwarzającym impulsy sterujące oraz z jednym wyjściem zespołu wyposażenia kluczy; zespół samoczynnie włączający licznik włączony między detektor błędów i zespół sterujący licznikiem oraz dołączony do drugiego wyjścia zespołu wyposażenia kluczy; zespół nastawiania sekwencji impulsów informacji włączony między binarny licznik i zespół wytwarzający informacje oraz dołączony do trzeciego wyjścia zespołu wyposażenia kluczy; i zespół nastawiania sekwencji impulsów sterujących włączony między binarny licznik i zespół wytwarzający impulsy sterujące oraz dołączony do czwartego wyjścia zespołu wyposażenia kluczy, przy czym zespoły te są w zasadzie zbudowane z tranzystorowych elementów logicznych, takich jak na przykład układy przerzutników, układy sumujące, iloczynu i inne, i umożliwiają automatyczną obsługę urządzenia do badania pamięci operacyjnej maszyny cyfrowej.

Budowę urządzenia według wynalazku wyjaśniono za pomocą elektrycznego układu blokowego uwidocznionego na załączonym rysunku.

Zegarowy generator 1 składa się z dwóch elektronicznych układów, z których każdy wytwarza impulsy elektryczne o innej częstotliwości, doprowadzane do dwóch wejść elektronicznego zespołu 8 wybierania częstotliwości, który jest zaopatrzony w trzy wejścia. Trzecie wejście zespołu 8 wybierania częstotliwości jest dołączone do wyjścia zespołu 7 wyposażenia kluczy natomiast jedno wyjście zespołu 8 wybierania częstotliwości jest dołączone do zespołu 2 sterowania licznika, a drugie do zespołu 4 wytwarzającego impulsy sterujące.

Urządzenie jest sterowane z zespołu 7 wyposażenia kluczy zaopatrzonego w trzy klucze 12, 13 i 14 włączane ręcznie, za pomocą których obsługujący wybiera jeden z trzech możliwych rodzajów pracy urządzenia.

Zespół 7 wyposażenia kluczy jest zaopatrzony w jedno wejście, do którego jest dołączone wyjście binarnego licznika 3 oraz w cztery wyjścia; jedno z nich jest dołączone do zespołu 9 samoczynnie włączającego licznik, drugie wyjście zespołu 7 jest dołączone do zespołu 11 nastawiania sekwencji impulsów sterujących, trzecie do zespołu 10 nastawiania sekwencji impulsów informacji, a czwarte do zespołu 8 wybierania częstotliwości.

Włączenie jednego z kluczy 12, 13 lub 14 zespołu 7 wyposażenia kluczy powoduje pojawienie się impulsów elektrycznych lub określonych napięć na jego czterech wyjściach. Na wyjściu prowadzącym do zespołu 8 wybierania częstotliwości pojawia się wówczas napięcie umożliwiające wybranie jednej z dwóch częstotliwości wytwarzanych w zegarowym generatorze 1 a na wyjściu prowadzącym do zespołu 9 samoczynnego włączania licznika powstaje impuls, który uruchamia licznik a poza tym impulsy na wyjściu prowadzącym do zespołu 11 nastawiania sekwencji impulsów sterujących wywołują w tym zespole 11 takie napięcia, które zapewniają wytworzenie sekwencji impulsów sterujących właściwej dla wybranego rodzaju pracy.

Podobnie impulsy i napięcia na wyjściu zespołu 7 wyposażenia kluczy prowadzącym do zespołu 10 nastawiania sekwencji impulsów informacji wywołują w zespole 10 pojawienie się napięć umożliwiających wytworzenie w tym zespole sekwencji impulsów informacji przewidzianych dla wybranego rodzaju pracy.

Każdy z zespołów 10 nastawiania sekwencji impulsów informacji i 11 nastawiania sekwencji impulsów sterujących jest zaopatrzony w dwa wejścia, jedno z nich jest sterowane z zespołu 7 wyposażenia kluczy, a drugie z binarnego licznika 3. Wyjście zespołu 10 nastawiania impulsów informacji jest dołączone do jednego wejścia zespołu 5 wytwarzającego informacje przy czym drugie wejście zespołu 5 jest sterowane z binarnego licznika 3.

Podobnie wyjście zespołu 11 wytwarzającego sekwencje impulsów sterujących jest dołączone do zespołu 4 wytwarzającego impulsy sterujące, którego drugie wejście jest sterowane z binarnego licznika 3.

Zespół 5 wytwarzania informacji jest zaopatrzony w dwa wyjścia za pomocą których określone informacje wytworzone w tym zespole zostają doprowadzone do badanej pamięci i do detektora 6 błędów, w którym spełniają rolę informacji wzorcowych.

Sygnał na wyjściu binarnego licznika 3 prowadzącym do badanej pamięci kieruje informację wysłaną przez zespół 5 do badanej pamięci pod właściwy adres, a sygnał na wyjściu zespołu 4 wytwarzającego impulsy sterujące, prowadzącym do badanej pamięci steruje wykonaniem zapisu lub odczytu wysyłanej informacji.

Detektor 6 błędów jest zaopatrzony w dwa wejścia i w dwa wyjścia, przez jedno z wejść jest doprowadzona informacja wzorcowa z zespołu 5 wytwarzającego informacje a przez drugie wejście dołączone do badanej pamięci jest doprowadzona do detektora 6 błędów informacja odczytana z ba-

danej pamięci. Jedno z wyjść detektora 6 jest dołączone do wejścia zespołu 2 sterującego licznikiem a drugie do wejścia zespołu 9 samoczynnie włączającego licznik.

Przewidziano trzy rodzaje pracy urządzenia, umożliwiające sprawdzenie prawidłowości zapisu, odczytu i regeneracji informacji przesyłanych do badanej pamięci.

Właściwy rodzaj pracy jest wybierany za pomocą jednego z trzech kluczy w zespole 7 kluczy. W ramach pierwszego rodzaju pracy w urządzeniu wykonywane są następujące operacje: kasowanie w pamięci poprzedniego zapisu i zapis nowej informacji doprowadzanej kolejno pod wszystkie adresy badanej pamięci, odczyt zapisanej informacji i doprowadzenie jej do detektora błędów oraz regeneracja po odczycie tej informacji w badanej pamięci, odczyt zapisanej zregenerowanej informacji i doprowadzenie jej do detektora błędów. Informacje są ustalane w zespole 5 wytwarzającym informacje pod wpływem impulsów z binarnego licznika 3. Po ostatnim odczycie informacji z badanej pamięci, informacja zostaje zmieniona w zespole 10 nastawiania impulsów informacji na jej dopełnienie i urządzenie wykonuje te same operacje na informacji, która jest dopełnieniem informacji poprzedniej. W ten sposób urządzenie samoczynnie powtarza badanie na przemian na informacji i na jej dopełnieniu.

Drugi rodzaj pracy urządzenia obejmuje wykonanie operacji kasowania poprzedniego zapisu i zapis nowej informacji we wszystkich adresach pamięci, po czym impulsy sterujące tą operacją zostają wyłączone przez zespół 11 nastawiania impulsów sterujących i zostaje wykonany odczyt zapisanej informacji i doprowadzenie jej do detektora błędów oraz regeneracja po odczycie informacji, które są cyklicznie powtarzane dla kolejno wybieranych wszystkich adresów pamięci.

W trzecim rodzaju pracy wykonywane są te same operacje co w drugim rodzaju ale na informacji stanowiącej dopełnienie informacji zapisywanej w drugim rodzaju pracy. Pracą urządzenia steruje binarny licznik 3 uruchamiany za pomocą jednego z trzech kluczy w zespole 7. Włączenie klucza wywołuje na wyjściu zespołu 7 prowadzącym do zespołu 9 samoczynnie włączającego licznik, pojawienie się impulsu elektrycznego, który przez zespół 9 zostaje doprowadzony do zespołu 2 sterującego licznikiem gdzie powoduje przerzucenie przerzutnika i otwarcie drogi do binarnego licznika 3 dla impulsów z zegarowego generatora 1, których częstotliwość zostaje wybrana w zespole 8 za pomocą bramki umieszczonej na wejściu tego zespołu otwieranej za pomocą impulsu doprowadzanego z zespołu 7 kluczy. Trzecie wyjście zespołu 7 kluczy połączone z zespołem 10 nastawiania impulsów informacji, na wejściu którego umieszczone są dwie bramki przerzutnika, dostarcza impulsy powodujące otwarcie obydwóch bramek, co umożliwia zamianę informacji na jej dopełnienie pod wpływem impulsów z binarnego licznika 3.

W drugim i trzecim rodzaju pracy urządzenia, pod wpływem impulsów z zespołu 7 kluczy w zespole 10 nastawiania impulsów informacji zostaje

otwarta tylko jedna z bramek, co umożliwia doprowadzenie do badanej pamięci informacji lub jej odwrotności, które nie ulegają zamianie pod wpływem impulsów z binarnego licznika 3.

Czwarte wyjście zespołu 7 kluczy jest dołączone do zespołu 11 nastawiania impulsów sterujących. Impuls z zespołu 7 przez zespół 11 nastawiania informacji zostaje doprowadzony do wejścia zespołu 4 wytwarzającego impulsy sterujące na którego wyjściu wytwarzane są impulsy właściwe dla wybranego rodzaju pracy, sterujące poszczególnymi operacjami urządzenia. Przy wybranym pierwszym rodzaju pracy na wyjściu zespołu 4 pojawiają się cztery rodzaje impulsów, sterujące kolejno poszczególnymi operacjami, a przy wybranym drugim lub trzecim rodzaju pracy na wyjściu zespołu 4 pojawiają się dwa rodzaje impulsów sterujących operacjami kasowania i zapisu informacji oraz odczytu i regeneracji po odczycie. Po pierwszym wybraniu wszystkich adresów pamięci impuls z licznika 3 określający zakończenie wybierania adresów pamięci przerzuca przerzutnik w zespole 11 nastawiania impulsów sterujących, który wyłącza impulsy sterujące operacją kasowania i zapis i przy dalszej pracy pamięci powtarzana jest tylko operacja odczyt — regeneracja.

W przypadku stwierdzenia błędu w badanej pamięci, na wyjściu detektora 6 powstaje sygnał błędu, który przerzuca przerzutnik w zespole 2 sterującym licznikiem 3, co powoduje zamknięcie drogi dla impulsów prowadzącej z zegarowego generatora 1 do binarnego licznika 3 i licznik zostaje zatrzymany.

Sygnał błędu który zatrzymuje licznik 3 jest jednocześnie doprowadzony z detektora 6 do układu opóźnienia w zespole 9 samoczynnie włączającym licznik 3. Po upływie czasu określonego przez parametry układu opóźnienia mieszczącego się w zespole 9, na wyjściu tego zespołu pojawia się impuls, który przerzuca przerzutnik w zespole 2 sterującym licznikiem 3, co umożliwia doprowadzenie impulsów z zegarowego generatora 1 do binarnego licznika 3, a tym samym uruchomienie binarnego licznika 3 i całego urządzenia. Pod wpływem impulsów doprowadzonych z zegarowego generatora 1, binarny licznik pracuje cyklicznie aż do momentu pojawienia się następnego błędu.

Parametry układu opóźnienia mieszczącego się w zespole 9 są tak dobrane, że zespół ten umożliwia włączenie licznika po upływie czasu wystarczającego do zanotowania powstałego błędu.

Zastrzeżenie patentowe

Urządzenie do badania pamięci operacyjnej maszyny cyfrowej, złożone z zegarowego generatora, binarnego licznika i zespołu sterowania licznika oraz z zespołu wytwarzającego impulsy sterujące, zespołu wytwarzającego informacje i detektora błędów, **znamienny tym**, że zawiera zespół (7) wyposażenia kluczy zaopatrzony w cztery wejścia i cztery wyjścia, przy czym do wejść zespołu (7) wyposażenia kluczy są dołączone trzy klucze (12),

(13), (14) i binarny licznik (3); zespół (8) wybierania częstotliwości połączony z zegarowym generatorem (1), z zespołem (2) sterowania licznika i z zespołem (4) wytwarzającym impulsy sterujące oraz z jednym wyjściem zespołu (7) wyposażenia kluczy; zespół (9) samoczynnie włączający licznik, włączony między detektor (6) błędów i zespół (2) sterowania licznika oraz dołączony do drugiego wyjścia zespołu (7) wyposażenia kluczy; zespół (10) nastawienia sekwencji impulsów informacji, włączony między binarny licznik (3)

i zespół (5) wytwarzający informacje oraz dołączony do trzeciego wyjścia zespołu (7) wyposażenia kluczy; zespół (11) nastawiania sekwencji impulsów sterujących włączony między binarny licznik (3) i zespół (4) wytwarzający impulsy sterujące oraz dołączony do czwartego wyjścia zespołu (7) wyposażenia kluczy, przy czym zespoły te są zbudowane z tranzystorowych elementów logicznych i umożliwiają automatyczną obsługę urządzenia do badania pamięci operacyjnej maszyny cyfrowej.

