

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 6 月 13 日 (13.06.2019)



(10) 国际公布号
WO 2019/109441 A1

(51) 国际专利分类号:
H01L 21/265 (2006.01) H01L 29/786 (2006.01)

(21) 国际申请号: PCT/CN2018/070060

(22) 国际申请日: 2018 年 1 月 2 日 (02.01.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
20171125888.9 2017 年 12 月 4 日 (04.12.2017) CN

(71) 申请人: 武汉华星光电半导体显示技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技

术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430000 (CN)。

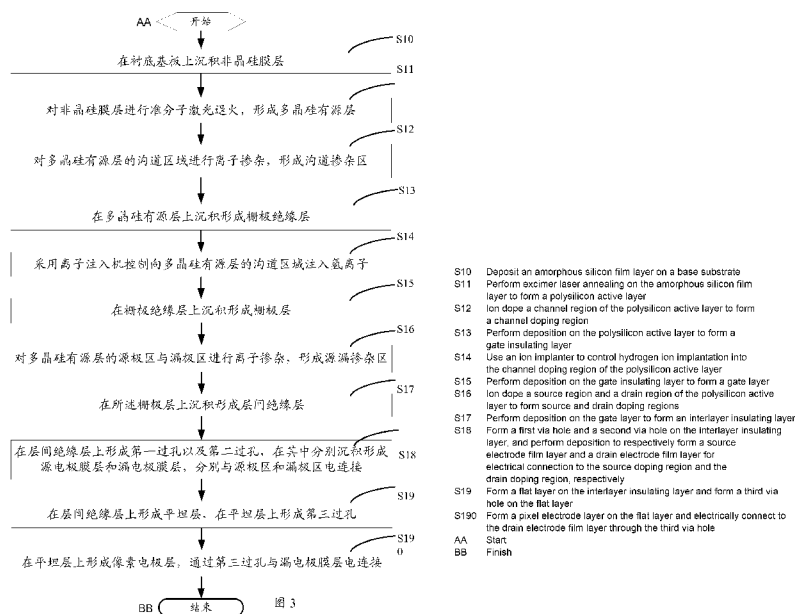
(72) 发明人: 刘丹 (LIU, Dan); 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430000 (CN)。

(74) 代理人: 深圳汇智容达专利商标事务所 (普通合伙) (SHENZHEN RONDA PATENT AND TRADEMARK LAW OFFICE); 中国广东省深圳市福田区深南中路求是大厦东座 2709-2711, Guangdong 518040 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,

(54) Title: METHOD FOR FABRICATING POLYSILICON TFT SUBSTRATE AND POLYSILICON TFT SUBSTRATE

(54) 发明名称: 一种多晶硅 TFT 基板的制作方法 & 多晶硅 TFT 基板



(57) Abstract: A method for fabricating a polysilicon TFT substrate comprises: step S10, depositing an amorphous silicon film layer on a base substrate (10); step S11, performing excimer laser annealing on the amorphous silicon film layer to form a polysilicon active layer (13); step S12, ion doping a channel region of the polysilicon active layer (13) to form a channel doping region (130); step S13, performing deposition on the polysilicon active layer (13) to form a gate insulating layer (14); step S14, performing hydrogen ion implantation into the channel doping region (130) of the polysilicon active layer; step S15, performing deposition on the gate insulating

JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

layer (14) to form a gate layer (15); step S16, ion doping a source region and a drain region of the polysilicon active layer (13) to form a source doping region (131) and a drain doping region (132); step S17, performing deposition on the gate layer (15) to form an interlayer insulating layer (16); step S18, forming a first via hole (160) and a second via hole (161) on the interlayer insulating layer (16), and performing deposition to respectively form a source electrode film layer (162) and a drain electrode film layer (163) for electrical connection to the source doping region (131) and the drain doping region (132), respectively. A corresponding polysilicon TFT substrate is also disclosed. The invention can accurately control the concentration and depth of the added hydrogen atoms and improve TFT yield.

(57) 摘要: 一种多晶硅TFT基板的制作方法, 包括: 步骤S10, 在衬底基板(10)上沉积非晶硅膜层; 步骤S11, 对非晶硅膜层进行准分子激光退火, 形成多晶硅有源层(13); 步骤S12, 对多晶硅有源层(13)的沟道区域进行离子掺杂, 形成沟道掺杂区(130); 步骤S13, 在多晶硅有源层(13)上沉积形成栅极绝缘层(14); 步骤S14, 向有源层多晶硅的沟道区域(130)注入氢离子; 步骤S15, 在栅极绝缘层(14)上沉积形成栅极层(15); 步骤S16, 对多晶硅有源层(13)的源极区与漏极区进行离子掺杂, 形成源极掺杂区(131)和漏极掺杂区(132); 步骤S17, 在栅极层(15)上沉积形成层间绝缘层(16); 步骤S18, 在层间绝缘层(16)上形成第一过孔(160)以及第二过孔(161), 并分别沉积形成源电极膜层(162)和漏电极膜层(163), 分别与源极掺杂区(131)和漏极掺杂区(132)电连接。还公开了相应的多晶硅TFT基板。可以精确控制氢原子补入的浓度和深度, 并提高TFT的良率。

一种多晶硅 TFT 基板的制作方法 & 多晶硅 TFT 基板

本申请要求于 2017 年 12 月 4 日提交中国专利局、申请号为 201711258888.9、发明名称为“一种多晶硅 TFT 基板的制作方法 & 多晶硅 TFT 基板”的中国专利申请的优先权，上述专利的全部内容通过引用结合在本申请中。

技术领域

本发明涉及显示领域，特别涉及一种多晶硅 TFT（Thin Film Transistor，薄膜晶体管）基板的制作方法 & 多晶硅 TFT 基板。

背景技术

在目前主流的多晶硅 TFT 制程中，一般采用离子注入的方式制作 MOS（金属氧化物半导体）管，由于晶体本身会存在一些缺陷及杂质，并且注入的离子引入了新的能级，导致掺杂多晶硅（如掺硼）电学性能不能达到要求。现有技术中，通常解决方法是通过补氢来填补多晶硅晶体缺陷，钝化注入的硼离子，增加电子迁移率。常见的氢原子的补入都是以热扩散的方式进行，利用层间绝缘层（ILD）膜层中的氢元素，通过高温让其扩散到有源层多晶硅的表层。这种方式难以估算氢元素补入的深度及浓度（经常都是以经验值按照补氢的时间去衡量氢原子补入的量），且补氢只能在 ILD 成膜后进行，受成膜前的有机物残留等影响，极易在高温后形成破洞。

另外，有实验表明，掺硼硅在氢化后载流子浓度降低、迁移率升高，电阻率升高、电容减小。二次离子质谱的深度分布分析表明，氢与硼的分布存在对应关系，且只要没有形成更稳定的氢分子，无论晶格符合哪种模型，硼-氢（B-H）复合体中的氢总是对硼存在钝化作用。由此推断，在最影响 TFT 电性的沟道（Chanel）区，硼（B）与氢（H）的浓度分布如果完全重合（形成 B-H 复合体），可以得到最佳电性。但事实上，热扩散过程依赖浓度梯度进行，其浓度由表层至多晶硅内部递减，呈高斯分布，如图 1 所示，示出了

现有技术中热扩散补氢的浓度-深度对应关系示意图；而离子注入在靶向深度上具有最高浓度，例如在一个例子中，模拟 $1E4$ 个 B^+ 离子以 8Kev（千电子伏特）能量注入 500Å 的多晶硅中，获得的离子浓度与深度的关系图如图 2 所示，从图 2 中可以看出，硼离子在靶向深度上具有最高浓度。故在多晶硅中，通过高温扩展进行补氢，无法使氢浓度和硼浓度实现很好的重合。

发明内容

本发明所要解决的技术问题在于，提供一种多晶硅 TFT 基板的制作方法，及相应的多晶硅 TFT 基板，可以改善多晶硅 TFT 基板制造中补氢效果，可以精确控制氢原子补入的浓度和深度，并提高多晶硅 TFT 基板的良率和改善其性能。

为了解决上述技术问题，本发明的实施例的一方面提供一种多晶硅 TFT 基板的制作方法，包括下述步骤：

步骤 S10，在衬底基板上沉积非晶硅膜层；

步骤 S11，对所述非晶硅膜层进行准分子激光退火，形成多晶硅有源层；

步骤 S12，对所述多晶硅有源层的沟道区域进行离子掺杂，形成沟道掺杂区；

步骤 S13，在所述多晶硅有源层上沉积形成栅极绝缘层；

步骤 S14，采用离子注入机控制向所述有源层多晶硅的沟道区域注入氢离子；

步骤 S15，在所述栅极绝缘层上沉积形成栅极层；

步骤 S16，对所述多晶硅有源层的源极区与漏极区进行离子掺杂，形成源极掺杂区和漏极掺杂区；

步骤 S17，在所述栅极层上沉积形成层间绝缘层；

步骤 S18，在所述层间绝缘层上正对所述源极掺杂区以及漏极掺杂区的位置形成第一过孔以及第二过孔，在所述第一过孔和第二过孔中分别沉积形成源电极膜层和漏电极膜层，使所述源电极膜层通过所述第一过孔与所述多晶硅有源层的源极掺杂区电连接，使所述漏电极膜层通过所述第二过孔与所述多晶硅有源层的漏极掺杂区电连接。

其中, 所述步骤 S12 进一步包括:

采用离子注入机控制向所述多晶硅有源层的沟道区域中注入含硼离子材料, 形成沟道掺杂区, 所述含硼离子材料为 B₂H₆ 或 BF₃。

其中, 所述步骤 S12 具体包括:

在离子注入机中设置第一注入能量值以及硼离子浓度值, 以所述第一注入能量值控制将所述含硼离子材料以所述第一注入角度注入至所述多晶硅有源层。

其中, 所述步骤 S13 具体为:

在离子注入机中设置第二注入能量值以及氢离子浓度, 以所述第一注入能量值控制将氢离子以所述第二注入角度注入至所述多晶硅有源层, 使所述氢离子与所述硼离子形成硼-氢复合体。

其中, 进一步包括:

步骤 S19, 在所述层间绝缘层上形成平坦层, 在所述平坦层上正对所述漏电极膜层的位置形成第三过孔;

步骤 S190, 在所述平坦层上形成像素电极层, 使所述像素电极层延伸至所述第三过孔中, 并与所述漏电极膜层电连接。

其中, 在所述步骤 S16 中进一步包括:

对所述多晶硅有源层的源极区、漏极区与所述沟道区之间进行离子掺杂, 分别形成一个掺杂缓冲区。

相应地, 本发明实施例的又一方面, 还提供一种多晶硅 TFT 基板的制作方法, 其中, 包括下述步骤:

步骤 S10, 在衬底基板上沉积非晶硅膜层;

步骤 S11, 对所述非晶硅膜层进行准分子激光退火, 形成多晶硅有源层;

步骤 S12, 对所述多晶硅有源层的沟道区域进行离子掺杂, 形成沟道掺杂区;

步骤 S13, 在所述多晶硅有源层上沉积形成栅极绝缘层

步骤 S14, 采用离子注入机控制向所述有源层多晶硅的沟道区域注入氢离子;

步骤 S15, 在所述栅极绝缘层上沉积形成栅极层;

步骤 S16, 对所述多晶硅有源层的源极区与漏极区进行离子掺杂, 形成源极掺杂区和漏极掺杂区;

步骤 S17, 在所述栅极层上沉积形成层间绝缘层;

步骤 S18, 在所述层间绝缘层上正对所述源极掺杂区以及漏极掺杂区的位置形成第一过孔以及第二过孔, 在所述第一过孔和第二过孔中分别沉积形成源电极膜层和漏电极膜层, 使所述源电极膜层通过所述第一过孔与所述多晶硅有源层的源极掺杂区电连接, 使所述漏电极膜层通过所述第二过孔与所述多晶硅有源层的漏极掺杂区电连接;

步骤 S19, 在所述层间绝缘层上形成平坦层, 在所述平坦层上正对所述漏电极膜层的位置形成第三过孔;

步骤 S190, 在所述平坦层上形成像素电极层, 使所述像素电极层延伸至所述第三过孔中, 并与所述漏电极膜层电连接。

其中, 所述步骤 S12 进一步包括:

采用离子注入机控制向所述多晶硅有源层中注入硼离子, 形成沟道掺杂区, 所述硼离子材料为 B₂H₆ 或 BF₃。

其中, 所述步骤 S12 具体包括:

在离子注入机中设置第一注入能量值、第一注入角度以及硼离子浓度值, 以所述第一注入能量值控制将所述含硼离子材料以所述第一注入角度注入至所述多晶硅有源层的沟道区域。

其中, 所述步骤 S13 具体为:

在离子注入机中设置第二注入能量值以及氢离子浓度, 以所述第一注入能量值控制将氢离子注入至所述多晶硅有源层, 使所述氢离子与所述硼离子形成硼-氢复合体。

其中, 在所述步骤 S16 中进一步包括:

对所述多晶硅有源层的源极掺杂区、漏极掺杂区与所述沟道区之间进行离子掺杂, 分别形成一个掺杂缓冲区。

相应地, 本发明实施例的另一方面还提供一种多晶硅 TFT 基板, 其通过前述方法制成, 所述多晶硅 TFT 基板包括:

衬底基板;

多晶硅有源层，其通过在所衬底基板上沉积非晶硅膜层，并进行准分子激光退火所形成；所述多晶硅有源层包括位于中间的沟道掺杂区、位于沟道掺杂区两侧的源漏掺杂区，其中，在沟道掺杂区中采用离子注入机注入有氢离子；

栅极绝缘层，沉积形成于所述多晶硅有源层上；

栅极层，沉积形成于所述栅极绝缘层上；

层间绝缘层，沉积形成于所述栅极层上，在所述层间绝缘层上正对所述源极掺杂区以及漏极掺杂区的位置形成有第一过孔以及第二过孔，在所述第一过孔和第二过孔中分别沉积形成有源电极膜层和漏电极膜层，所述源电极膜层通过所述第一过孔与所述多晶硅有源层的源极掺杂区电连接，所述漏电极膜层通过所述第二过孔与所述多晶硅有源层的漏极掺杂区电连接。

其中，进一步包括：

平坦层，设置于所述层间绝缘层上，在所述平坦层上正对所述漏电极膜层的位置形成有第三过孔；

像素电极层，设置于所述平坦层上，所述像素电极层延伸至所述第三过孔中，并与所述漏电极膜层电连接。

其中，在所述多晶硅有源层的源极掺杂区、漏极掺杂区与所述沟道区之间通过离子掺杂分别形成有一个掺杂缓冲区。

实施本发明实施例，具有如下有益效果：

在本发明的实施例中，由于将补氢的过程设置于栅极层（M1）制程之前，从而在栅极层（M1）制程之前即完成了补氢操作，可以实现对沟道补充足够的氢离子，同时，通过控制注入能量值的大小，可以使氢离子的靶向深度和浓度与硼离子的靶向深度和浓度分布相重合，以形成硼-氢复合体，从而提高沟道中的电子的迁移率；

另外，由于本发明中氢离子的来源不再依赖于层间绝缘层（ILD），故无需在ILD成膜后进行高温退火，可避免ILD破洞，改善薄膜晶体管性能，并提高产品良率；

再者，本发明实施例中，以离子注入的方式进行补氢操作，可精确控制氢原子补入的深度及浓度，工艺非常简单可行。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其它的附图。

图 1 是现有技术中热扩散补氢的浓度与深度对应关系示意图；

图 2 是现有技术的一个例子中通过离子注入方式在硅中注入硼离子获得的离子浓度与深度的关系示意图；

图 3 是本发明提供的一种多晶硅 TFT 基板的制作方法的一个实施例的主流程示意图；

图 4 示出了一个实施例中模拟将硼离子注入晶体硅中的能量与靶向深度的关系示意图；

图 5 示出了一个实施例中模拟将氢离子注入晶体硅中的能量与靶向深度的关系示意图；

图 6 示出了一个实施例中模拟将氢离子注入氧化硅 (SiO_x) 中的能量与靶向深度的关系示意图；

图 7 示出了一个实施例中模拟以 8Kev 能量将 $1\text{E}4$ 个氢离子注入 $1300\text{\AA}$ $\text{SiO} + 500\text{\AA}$ Si 中获得的离子浓度与深度关系示意图；

图 8 是本发明提供的一种多晶硅 TFT 基板的一个实施例的结构示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚完整地描述，显然，所描述的实施例仅仅是本发明的一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动的前提下所获得的所有其它实施例，都属于本发明保护的范围。

在此，还需要说明的是，为了避免因不必要的细节而模糊了本发明，在附图中仅仅示出了与根据本发明的方案密切相关的结构和/或处理步骤，而省

略了与本发明关系不大的其他细节。

如图 3 所示,示出了图 2 是本发明提供的一种多晶硅 TFT 基板的制作方法的一个实施例的主流程示意图;在该实施例中,该方法至少包括下述步骤:

步骤 S10,在衬底基板上采用增强化学气相沉积方法制作非晶硅膜层,可以理解的是,所述衬底基板可以是玻璃基板或柔性 PI(聚酰亚胺树脂)基板。

步骤 S11,对所述非晶硅膜层进行准分子激光退火,形成多晶硅有源层。

步骤 S12,进行所述多晶硅有源层的沟道区域离子掺杂,形成沟道掺杂区;具体地,在沟道区域通过离子注入技术把少量的施主或受主杂质离子(如硼离子)注入进去,以用来调整器件阈值电压的大小;具体地,在一些例子中,该步骤 S12 可包括采用离子注入机控制向所述多晶硅有源层的沟道区域中注入硼离子(即硼离子材料),形成沟道掺杂区,所述硼离子材料为 B_2H_6 或 BF_3 等;

具体地,所述步骤 S12 在离子注入机中设置第一注入能量值(如 8Kev)以及硼离子浓度值,以所述第一注入能量值控制将所述含硼离子材料以以靶向角度(90 度)注入至所述多晶硅有源层的沟道区域。

步骤 S13,在所述多晶硅有源层上沉积形成栅极绝缘层(GI)。

步骤 S14,采用离子注入机控制向所述有源层多晶硅的沟道区域注入氢离子;具体地,在一个例子中,所述步骤 S13 具体为:

在离子注入机中设置第二注入能量值(如 8Kev)以及氢离子浓度,以所述第一注入能量值控制将氢离子以靶向角度(90 度)注入至所述多晶硅有源层的沟道区域,使所述氢离子与游离的硼离子形成硼-氢复合体。可以理解的是,通过在所述离子注入机中设置注入能量以及氢浓度,来控制向所述有源层多晶硅注入氢离子的靶向深度和浓度。所述氢离子材料可以是诸如 B_2H_6 、 PH_3 等等。

可以理解的是,本发明的实施例中,将氢离子(H^+)的注入设置在沉积形成栅极绝缘层之后,其原理说明如下:因为 Si 对 H^+ 的阻止能力要比 Si 对硼离子(B^+)弱的多,理论推算若在沟道区域使用 8Kev 注入 B^+ ,而对 H^+ 的注入只需 2Kev 即可达到同样靶向深度;可以参照图 4 和图 5 所示,其

中分别示出了一个例子中模拟将硼离子注入晶体硅中的能量与靶向深度的关系示意图，以及模拟将氢离子注入晶体硅中的能量与靶向深度的关系示意图，从中可以看出，在类似的条件下，在达到相同的靶向深度，氢离子注入能量要小一些。其中，“Ion Energy”表示注入能量值，“Projected Range”表示投影射程（靶向深度），“Longitudinal Straggling”表示纵向离散，“lateral Straggling”表示横向离散；“-dE/dx”表示入射离子受原子核和电子的阻止作用，在单位距离上的能量损失；“Target Density”表示目标密度，“Ion Range”表示离子射程。

但是目前面板业主流的注入机为 Nissin 的 iG6，2Kev 对设备的 Acc 电源来说是一个容易造成电极板放电（Arcing）的工作范围。故在本发明的实施例中，将 H⁺注入制程放在栅绝缘层沉积制程之后，此时，对有源层进行 H⁺注入时，需要透过栅绝缘层，故在一个实施例中，可将 H⁺的注入能量控制在和 B⁺的注入能量相近似，例如，在注入 H⁺时，也可以采用 8Kev 的注入能量，可使 B⁺与 H⁺的浓度分布达到最佳重合。

步骤 S15，在所述栅极绝缘层上沉积形成栅极层（M1）。

步骤 S16，对所述多晶硅有源层的源极区与漏极区进行离子掺杂，形成源漏掺杂区，可以理解的是，在该步骤中的离子掺杂的材料可以采用 PHx 材料。可以理解的是，在所述步骤 S16 中，进一步包括：对所述多晶硅有源层的源极区、漏极区与所述沟道区之间进行离子掺杂，分别形成一个掺杂缓冲区，可以理解的是，形成掺杂缓冲区的材料也可以采用 PHx 材料，只不过形成掺杂缓冲区所采用的材料剂量要比形成源漏掺杂区所采用的剂量小，且该掺杂缓冲区主要集中在靠近沟道区的一侧。

步骤 S17，在所述栅极层上沉积形成层间绝缘层（ILD）。

步骤 S18，在所述层间绝缘层上正对所述源极区以及漏极掺杂区的位置形成第一过孔以及第二过孔，在所述第一过孔和第二过孔中分别沉积形成源电极膜层和漏电极膜层（M2），使所述源电极膜层通过所述第一过孔与所述多晶硅有源层的源极区电连接，使所述漏电极膜层通过所述第二过孔与所述多晶硅有源层的漏极掺杂区电连接。

步骤 S19，在所述层间绝缘层上形成平坦层，在所述平坦层上正对所述

漏电极膜层的位置形成第三过孔；

步骤 S190，在所述平坦层上形成像素电极层，使所述像素电极层延伸至所述第三过孔中，并与所述漏电极膜层电连接。

如图 6 所示，示出了一个实施例中模拟将氢离子注入氧化硅（ SiO_x ）中的能量与靶向深度的关系示意图，从中可以看出，其中的关系与图 5 示出的关系图非常近似。

如图 7 所示，示出了一个实施例中模拟以 8Kev 能量将 $1\text{E}4$ 个氢离子注入 $1300\text{\AA SiO}_2 + 500\text{\AA Si}$ 中得到的离子浓度与深度关系示意图；从中可以看出，通过该离子注入在离子射程（Ion Range）上氢离子具有最高浓度。且由于氢离子注入后的浓度分布与沟道中硼离子的分布情况类似（可以与图 2 进行对比），故通过该注入方法可以使氢原子补入浓度及剂量实现可监控化，并做到补氢作用最大化。其中，“Ion Range”表示离子射程，“Straggle”表示离散，“Skewness”表示偏度，“Kurtosis”表示峰度，横坐标表示注入深度（Target Depth），纵坐标表示氢离子浓度。

如图 8 所示，示出了本发明提供的一种多晶硅 TFT 基板的一个实施例的结构示意图。在该实施例中，该多晶硅 TFT 基板是通过前面描述的方法所制成，具体地，所述多晶硅 TFT 基板 10 包括：

衬底基板 10，其可以是玻璃基板或柔性 PI（聚酰亚胺树脂）基板；

多晶硅有源层 13，其通过在所衬底基板 10 上沉积非晶硅膜层，并进行准分子激光退火所形成；所述多晶硅有源层 13 包括位于中间的沟道掺杂区 130、位于沟道掺杂区 130 两侧的源极掺杂区 131 和漏极掺杂区 132，其中，在沟道掺杂区中采用离子注入机注入有氢离子；在所述多晶硅有源层的源极掺杂区 131、漏极掺杂区 132 与所述沟道掺杂区 130 之间通过离子掺杂分别形成有一个掺杂缓冲区 133；

栅极绝缘层 14，沉积形成于所述多晶硅有源层 13 上；

栅极层 15，沉积形成于所述栅极绝缘层 14 上；

层间绝缘层 16，沉积形成于所述栅极层 15 上，在所述层间绝缘层 16 上正对所述源极掺杂区 131 以及漏极掺杂区 132 的位置形成有第一过孔 160 以及第二过孔 161，在所述第一过孔 160 和第二过孔 161 中分别沉积形成有

源电极膜层 162 和漏电极膜层 163，所述源电极膜层 162 通过所述第一过孔 160 与所述多晶硅有源层的源极掺杂区 131 电连接，所述漏电极膜层 163 通过所述第二过孔 161 与所述多晶硅有源层的漏极掺杂区 132 电连接；

平坦层 17，设置于所述层间绝缘层 16 上，在所述平坦层 17 上正对所述漏电极膜层 163 的位置形成有第三过孔 171；

像素电极层 18，设置于所述平坦层 17 上，所述像素电极层 18 延伸至所述第三过孔 171 中，并与所述漏电极膜层 163 电连接。

进一步地，在所述衬底基板 10 与所述多晶硅有源层 13 之间还可以设置缓冲层 12。可以理解的是，在一个例子中，其中，缓冲层 12、栅极绝缘层 14、层间绝缘层 16 均可以采用 $\text{SiN}_x/\text{SiO}_2$ 材料，而平坦层 17 可以采用 SiN_x 或有机膜材料，像素电极层 18 可以采用金属氧化物材料（如 ITO），而源电极膜层 162 和漏电极膜层 163 均可以采用金属材料，如金属钛，或铝钛合金等。

实施本发明实施例，具有如下有益效果：

在本发明的实施例中，由于将补氢的过程设置于栅极层（M1）制程之前，从而在栅极层（M1）制程之前即完成了补氢操作，可以实现对沟道补充足够的氢离子，同时，通过控制注入能量值的大小，可以使氢离子的靶向深度和浓度与硼离子的靶向深度和浓度分布相重合，以形成硼-氢复合体，从而提高沟道中的电子的迁移率；

同时，本发明中，将补氢操作设置于在准分子激光退火（ELA）制程之后，可以避免现有技术中由于氢爆带来的晶化不良等现象；

再者，本发明实施例中，以离子注入的方式进行补氢操作，可精确控制氢原子补入的深度及浓度，工艺非常简单可行。

需要说明的是，在本文中，诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来，而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且，术语“包括”、“包含”或者其任何其他变体意在涵盖 非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者设备 所固

有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

以上所述仅是本申请的具体实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本申请原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。

权利要求

1、一种多晶硅 TFT 基板的制作方法，其中，包括下述步骤：

步骤 S10，在衬底基板上沉积非晶硅膜层；

步骤 S11，对所述非晶硅膜层进行准分子激光退火，形成多晶硅有源层；

步骤 S12，对所述多晶硅有源层的沟道区域进行离子掺杂，形成沟道掺杂区；

步骤 S13，在所述多晶硅有源层上沉积形成栅极绝缘层；

步骤 S14，采用离子注入机控制向所述有源层多晶硅的沟道区域注入氢离子；

步骤 S15，在所述栅极绝缘层上沉积形成栅极层；

步骤 S16，对所述多晶硅有源层的源极区与漏极区进行离子掺杂，形成源极掺杂区和漏极掺杂区；

步骤 S17，在所述栅极层上沉积形成层间绝缘层；

步骤 S18，在所述层间绝缘层上正对所述源极掺杂区以及漏极掺杂区的位置形成第一过孔以及第二过孔，在所述第一过孔和第二过孔中分别沉积形成源电极膜层和漏电极膜层，使所述源电极膜层通过所述第一过孔与所述多晶硅有源层的源极掺杂区电连接，使所述漏电极膜层通过所述第二过孔与所述多晶硅有源层的漏极掺杂区电连接。

2、如权利要求 1 所述的方法，其中，所述步骤 S12 进一步包括：

采用离子注入机控制向所述多晶硅有源层中注入硼离子，形成沟道掺杂区，所述硼离子材料为 B₂H₆ 或 BF₃。

3、如权利要求 2 所述的方法，其中，所述步骤 S12 具体包括：

在离子注入机中设置第一注入能量值、第一注入角度以及硼离子浓度值，以所述第一注入能量值控制将所述含硼离子材料以所述第一注入角度注入至所述多晶硅有源层的沟道区域。

4、如权利要求 3 所述的方法，其中，所述步骤 S13 具体为：

在离子注入机中设置第二注入能量值以及氢离子浓度，以所述第一注入能量值控制将氢离子注入至所述多晶硅有源层，使所述氢离子与所述硼离子形成硼-氢复合体。

5、如权利要求4所述的方法，其中，进一步包括：

步骤 S19，在所述层间绝缘层上形成平坦层，在所述平坦层上正对所述漏电极膜层的位置形成第三过孔；

步骤 S190，在所述平坦层上形成像素电极层，使所述像素电极层延伸至所述第三过孔中，并与所述漏电极膜层电连接。

6、如权利要求5所述的方法，其中，在所述步骤 S16 中进一步包括：

对所述多晶硅有源层的源极掺杂区、漏极掺杂区与所述沟道区之间进行离子掺杂，分别形成一个掺杂缓冲区。

7、一种多晶硅 TFT 基板的制作方法，其中，包括下述步骤：

步骤 S10，在衬底基板上沉积非晶硅膜层；

步骤 S11，对所述非晶硅膜层进行准分子激光退火，形成多晶硅有源层；

步骤 S12，对所述多晶硅有源层的沟道区域进行离子掺杂，形成沟道掺杂区；

步骤 S13，在所述多晶硅有源层上沉积形成栅极绝缘层；

步骤 S14，采用离子注入机控制向所述有源层多晶硅的沟道区域注入氢离子；

步骤 S15，在所述栅极绝缘层上沉积形成栅极层；

步骤 S16，对所述多晶硅有源层的源极区与漏极区进行离子掺杂，形成源极掺杂区和漏极掺杂区；

步骤 S17，在所述栅极层上沉积形成层间绝缘层；

步骤 S18，在所述层间绝缘层上正对所述源极掺杂区以及漏极掺杂区的位置形成第一过孔以及第二过孔，在所述第一过孔和第二过孔中分别沉积形成源电极膜层和漏电极膜层，使所述源电极膜层通过所述第一过孔与所述多

晶硅有源层的源极掺杂区电连接,使所述漏电极膜层通过所述第二过孔与所述多晶硅有源层的漏极掺杂区电连接;

步骤 S19, 在所述层间绝缘层上形成平坦层, 在所述平坦层上正对所述漏电极膜层的位置形成第三过孔;

步骤 S190, 在所述平坦层上形成像素电极层, 使所述像素电极层延伸至所述第三过孔中, 并与所述漏电极膜层电连接。

8、如权利要求 7 所述的方法, 其中, 所述步骤 S12 进一步包括:

采用离子注入机控制向所述多晶硅有源层中注入硼离子, 形成沟道掺杂区, 所述硼离子材料为 B₂H₆ 或 BF₃。

9、如权利要求 8 所述的方法, 其中, 所述步骤 S12 具体包括:

在离子注入机中设置第一注入能量值、第一注入角度以及硼离子浓度值, 以所述第一注入能量值控制将所述含硼离子材料以所述第一注入角度注入至所述多晶硅有源层的沟道区域。

10、如权利要求 7 所述的方法, 其中, 所述步骤 S13 具体为:

在离子注入机中设置第二注入能量值以及氢离子浓度, 以所述第一注入能量值控制将氢离子注入至所述多晶硅有源层, 使所述氢离子与所述硼离子形成硼-氢复合体。

11、如权利要求 9 所述的方法, 其中, 在所述步骤 S16 中进一步包括:

对所述多晶硅有源层的源极掺杂区、漏极掺杂区与所述沟道区之间进行离子掺杂, 分别形成一个掺杂缓冲区。

12、一种多晶硅 TFT 基板, 其中, 所述多晶硅 TFT 基板包括:

衬底基板;

多晶硅有源层, 其通过在所衬底基板上沉积非晶硅膜层, 并进行准分子激光退火所形成; 所述多晶硅有源层包括位于中间的沟道掺杂区、位于沟道

掺杂区两侧的源漏掺杂区，其中，在沟道掺杂区中采用离子注入机注入有氢离子；

栅极绝缘层，沉积形成于所述多晶硅有源层上；

栅极层，沉积形成于所述栅极绝缘层上；

层间绝缘层，沉积形成于所述栅极层上，在所述层间绝缘层上正对所述源极掺杂区以及漏极掺杂区的位置形成有第一过孔以及第二过孔，在所述第一过孔和第二过孔中分别沉积形成有源电极膜层和漏电极膜层，所述源电极膜层通过所述第一过孔与所述多晶硅有源层的源极掺杂区电连接，所述漏电极膜层通过所述第二过孔与所述多晶硅有源层的漏极掺杂区电连接。

13、如权利要求 12 所述的多晶硅 TFT 基板，其中，进一步包括：

平坦层，设置于所述层间绝缘层上，在所述平坦层上正对所述漏电极膜层的位置形成有第三过孔；

像素电极层，设置于所述平坦层上，所述像素电极层延伸至所述第三过孔中，并与所述漏电极膜层电连接。

14、如权利要求 13 所述的多晶硅 TFT 基板，其中，在所述多晶硅有源层的源极掺杂区、漏极掺杂区与所述沟道区之间通过离子掺杂分别形成一个掺杂缓冲区。

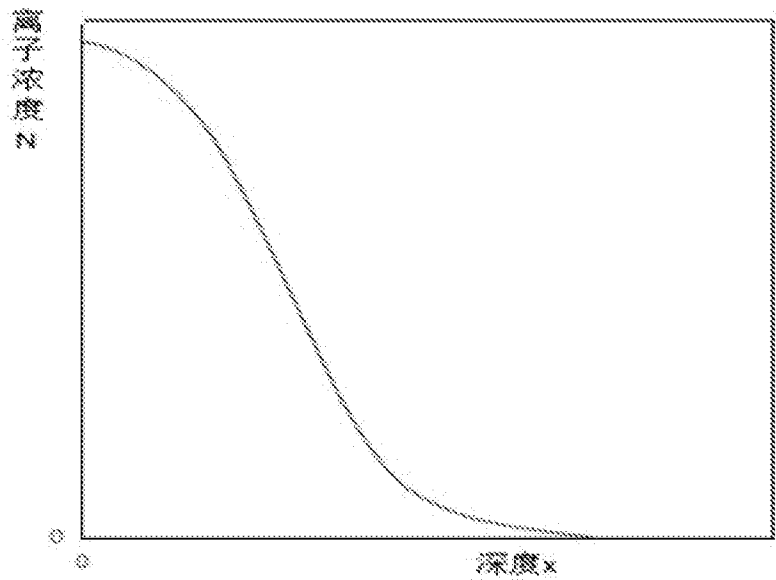


图 1

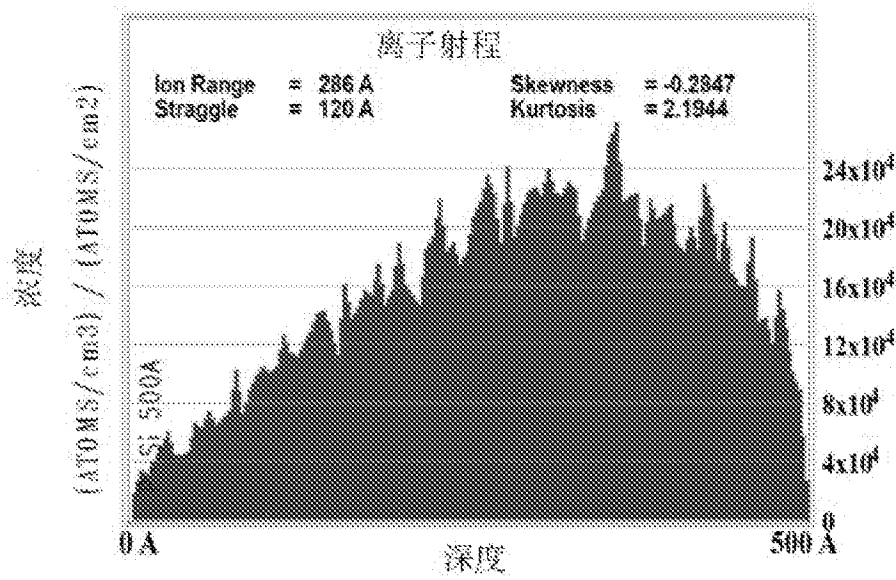


图 2

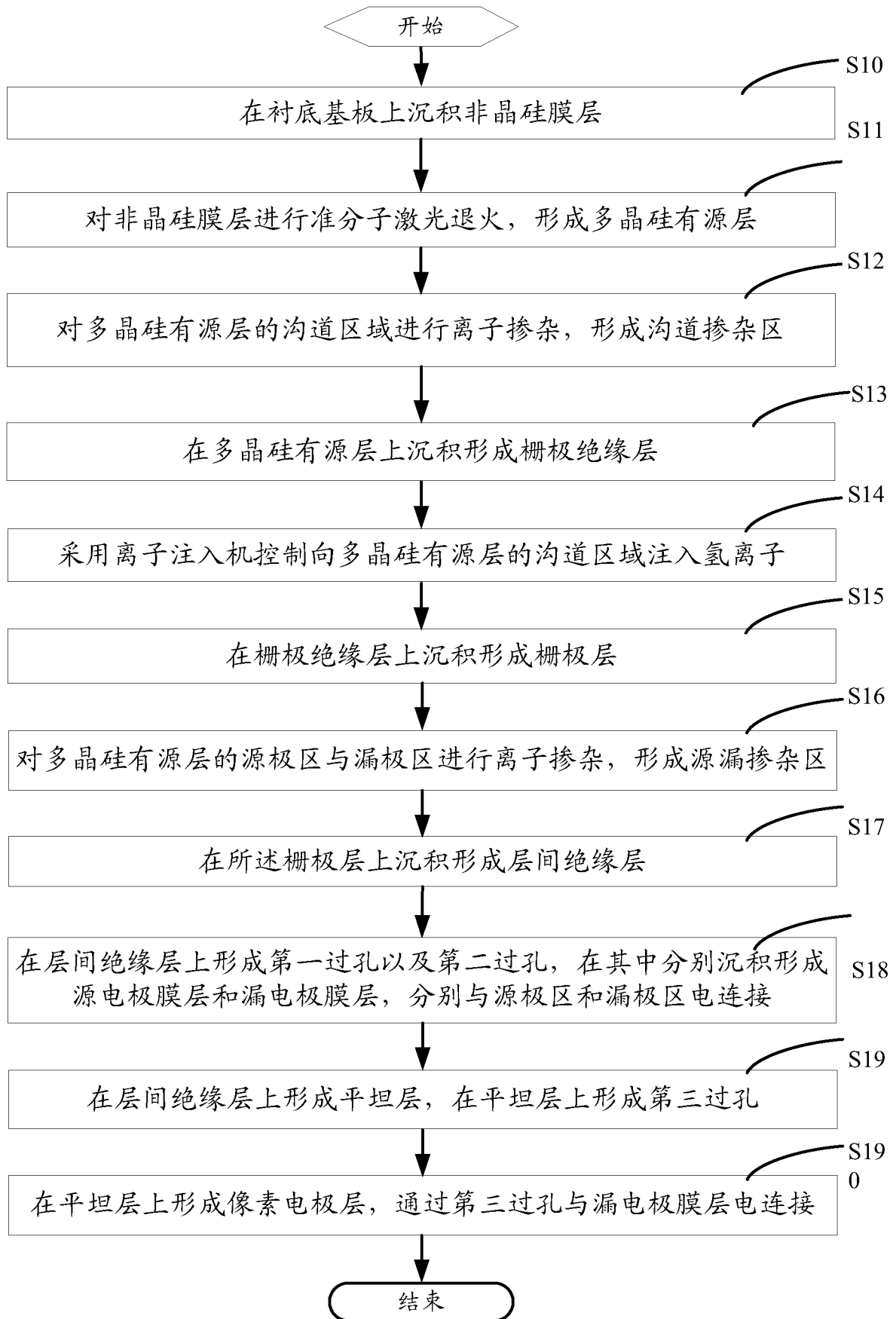


图 3

Ion = Boron [5] , Mass = 11.009 amu

Target Density = 2.3212E+00 g/cm3 = 4.9770E+22 atoms/cm3

===== Target Composition =====

Atom Name	Atom Numb	Atomic Percent	Mass Percent
-----------	-----------	----------------	--------------

Si	14	100.00	100.00
----	----	--------	--------

=====

Ion Energy	dE/dx Elec.	dE/dx Nuclear	Projected Range	Longitudinal Straggling	Lateral Straggling
5.00 keV	2.766E-01	3.779E-01	212 A	139 A	103 A
5.50 keV	2.901E-01	3.747E-01	231 A	149 A	110 A
6.00 keV	3.030E-01	3.714E-01	250 A	159 A	118 A
6.50 keV	3.154E-01	3.678E-01	268 A	168 A	125 A
7.00 keV	3.273E-01	3.642E-01	287 A	178 A	132 A
8.00 keV	3.499E-01	3.567E-01	325 A	196 A	146 A
9.00 keV	3.711E-01	3.492E-01	362 A	214 A	160 A
10.00 keV	3.912E-01	3.418E-01	400 A	231 A	173 A
11.00 keV	4.103E-01	3.346E-01	437 A	248 A	187 A
12.00 keV	4.285E-01	3.277E-01	475 A	264 A	200 A
13.00 keV	4.460E-01	3.210E-01	512 A	280 A	212 A
14.00 keV	4.628E-01	3.145E-01	549 A	295 A	225 A
15.00 keV	4.791E-01	3.083E-01	587 A	310 A	237 A
16.00 keV	4.948E-01	3.024E-01	624 A	324 A	249 A
17.00 keV	5.100E-01	2.967E-01	661 A	338 A	261 A
18.00 keV	5.248E-01	2.912E-01	698 A	352 A	272 A
20.00 keV	5.532E-01	2.809E-01	771 A	379 A	295 A

图 4

Ion = Hydrogen [1] , Mass = 1.008 amu

Target Density = 2.3212E+00 g/cm3 = 4.9770E+22 atoms/cm3

===== Target Composition =====

Atom Name	Atom Numb	Atomic Percent	Mass Percent
-----------	-----------	----------------	--------------

Si	14	100.00	100.00
----	----	--------	--------

=====

Ion Energy	dE/dx Elec.	dE/dx Nuclear	Projected Range	Longitudinal Straggling	Lateral Straggling
1.00 keV	1.060E-01	1.021E-02	177 A	167 A	130 A
1.10 keV	1.111E-01	1.005E-02	193 A	177 A	138 A
1.20 keV	1.161E-01	9.880E-03	208 A	186 A	145 A
1.30 keV	1.208E-01	9.717E-03	224 A	195 A	153 A
1.40 keV	1.254E-01	9.558E-03	239 A	203 A	160 A
1.50 keV	1.298E-01	9.402E-03	255 A	212 A	167 A
1.60 keV	1.340E-01	9.251E-03	270 A	219 A	174 A
1.70 keV	1.382E-01	9.104E-03	285 A	227 A	181 A
1.80 keV	1.422E-01	8.962E-03	300 A	234 A	187 A
2.00 keV	1.499E-01	8.690E-03	330 A	248 A	199 A
2.25 keV	1.582E-01	8.374E-03	366 A	264 A	214 A
2.50 keV	1.662E-01	8.083E-03	403 A	280 A	228 A
2.75 keV	1.741E-01	7.813E-03	439 A	294 A	242 A
3.00 keV	1.816E-01	7.563E-03	474 A	307 A	254 A
3.25 keV	1.889E-01	7.331E-03	509 A	320 A	266 A
3.50 keV	1.958E-01	7.115E-03	544 A	332 A	278 A

图 5

Ion = Hydrogen [1] , Mass = 1.008 amu

Target Density = 1.7244E+00 g/cm3 = 5.1850E+22 atoms/cm3

===== Target Composition =====

Atom Name	Atom Numb	Atomic Percent	Mass Percent
-----------	-----------	----------------	--------------

Si	14	033.33	046.74
O	8	066.67	053.26

=====

Ion Energy	dE/dx Elec.	dE/dx Nuclear	Projected Range	Longitudinal Straggling	Lateral Straggling
1.00 keV	9.554E-02	1.359E-02	246 A	226 A	176 A
1.50 keV	1.170E-01	1.212E-02	360 A	290 A	230 A
2.00 keV	1.351E-01	1.096E-02	472 A	343 A	278 A
2.25 keV	1.420E-01	1.047E-02	527 A	367 A	300 A
2.50 keV	1.486E-01	1.003E-02	582 A	389 A	321 A
2.75 keV	1.549E-01	9.629E-03	637 A	410 A	341 A
3.00 keV	1.611E-01	9.266E-03	691 A	429 A	360 A
3.25 keV	1.670E-01	8.935E-03	744 A	448 A	378 A
3.50 keV	1.728E-01	8.631E-03	797 A	466 A	396 A
3.75 keV	1.783E-01	8.350E-03	850 A	482 A	413 A
4.00 keV	1.836E-01	8.090E-03	902 A	498 A	429 A
4.50 keV	1.937E-01	7.624E-03	1004 A	528 A	461 A
5.00 keV	2.031E-01	7.217E-03	1104 A	555 A	490 A
5.50 keV	2.119E-01	6.858E-03	1203 A	581 A	518 A
6.00 keV	2.202E-01	6.539E-03	1300 A	604 A	544 A
6.50 keV	2.282E-01	6.253E-03	1395 A	626 A	569 A
7.00 keV	2.359E-01	5.994E-03	1489 A	646 A	592 A
8.00 keV	2.506E-01	5.546E-03	1672 A	683 A	637 A
9.00 keV	2.648E-01	5.169E-03	1849 A	716 A	677 A
10.00 keV	2.785E-01	4.846E-03	2021 A	745 A	714 A

图 6

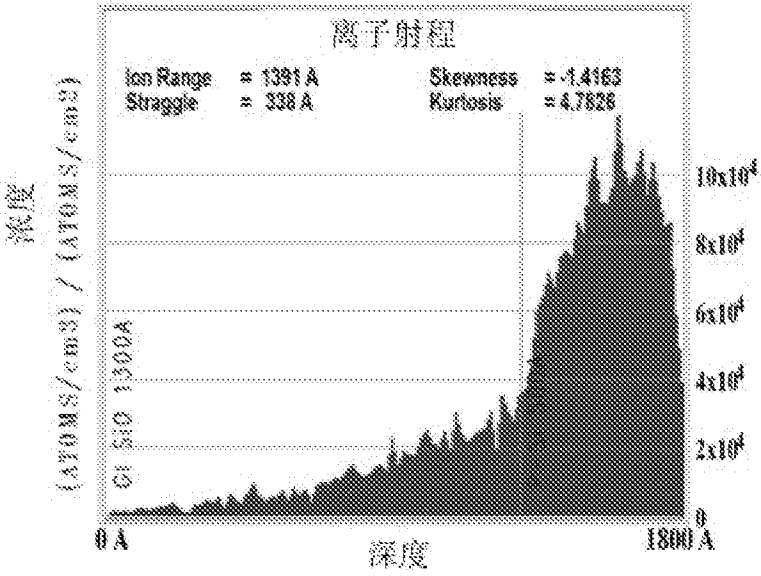


图 7

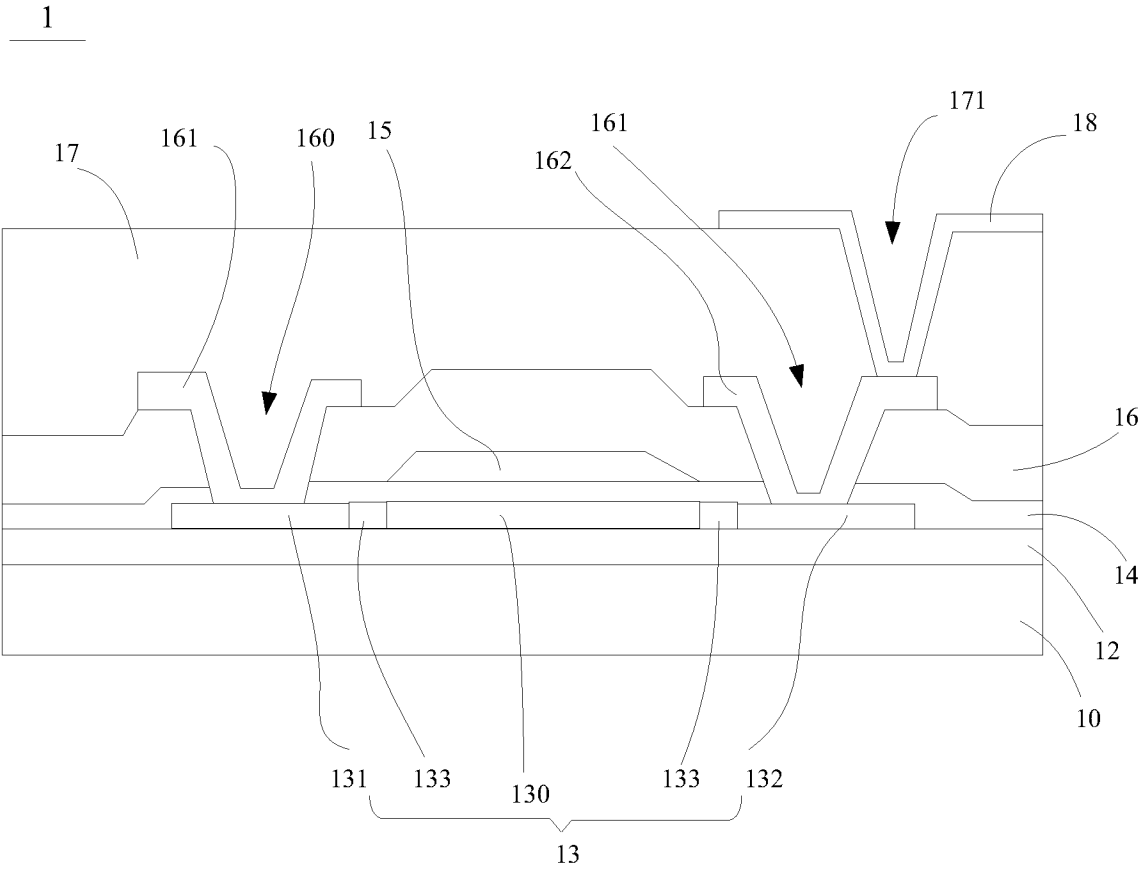


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/070060

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/265(2006.01)i; H01L 29/786(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, CNPAT, IEEE, CNKI: 薄膜晶体管, 通道, 沟道, 氢离子, 钝化, 氢, 杂质, 植入, 有源层, 注入, implant, dop+, channel, hydrogen, ion

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 103199116 A (BOE TECHNOLOGY GROUP CO., LTD.) 10 July 2013 (2013-07-10) description, paragraphs [0116]-[0132], and figures 4-19	1-14
Y	CN 1196573 A (NEC CORP.) 21 October 1998 (1998-10-21) abstract, description, page 6, line 21 and page 7, lines 20-21, and figure 3	1-14
A	CN 103151388 A (BOE TECHNOLOGY GROUP CO., LTD.; ORDOS YUANSHEG OPTOELECTRONICS CO., LTD.) 12 June 2013 (2013-06-12) entire document	1-14
A	CN 105070686 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 18 November 2015 (2015-11-18) entire document	1-14
A	CN 103985637 A (BOE TECHNOLOGY GROUP CO., LTD.) 13 August 2014 (2014-08-13) entire document	1-14
A	WO 2016175086 A1 (SHARP K.K.) 03 November 2016 (2016-11-03) entire document	1-14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

14 August 2018

Date of mailing of the international search report

05 September 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/070060

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103199116	A	10 July 2013	WO	2014153810	A1	02 October 2014
				US	2016111454	A1	21 April 2016
				US	9620532	B2	11 April 2017
				CN	103199116	B	27 April 2016
CN	1196573	A	21 October 1998	US	6274439	B1	14 August 2001
				JP	H10223884	A	21 August 1998
				CN	1103117	C	12 March 2003
				JP	2967745	B2	25 October 1999
CN	103151388	A	12 June 2013	US	2017047352	A1	16 February 2017
				US	9530799	B2	27 December 2016
				CN	103151388	B	11 November 2015
				WO	2014134925	A1	12 September 2014
				US	2015206905	A1	23 July 2015
CN	105070686	A	18 November 2015	CN	105070686	B	30 March 2018
CN	103985637	A	13 August 2014	US	2016133755	A1	12 May 2016
				WO	2015165164	A1	05 November 2015
				CN	103985637	B	01 February 2017
				US	9882057	B2	30 January 2018
WO	2016175086	A1	03 November 2016	JP	WO2016175086	A1	01 February 2018
				US	2018122955	A1	03 May 2018
				CN	107533981	A	02 January 2018

国际检索报告

国际申请号

PCT/CN2018/070060

A. 主题的分类

H01L 21/265(2006.01)i; H01L 29/786(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, CNPAT, IEEE, CNKI: 薄膜晶体管, 通道, 沟道, 氢离子, 钝化, 氢, 杂质, 植入, 有源层, 注入, implant, dop+, channel, hydrogen, ion

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN 103199116 A (京东方科技集团股份有限公司) 2013年 7月 10日 (2013 - 07 - 10) 说明书第[0116]-[0132]段、图4-19	1-14
Y	CN 1196573 A (日本电气株式会社) 1998年 10月 21日 (1998 - 10 - 21) 说明书摘要、说明书第6页第21行, 第7页第20-21行、图3	1-14
A	CN 103151388 A (京东方科技集团股份有限公司 鄂尔多斯市源盛光电有限责任公司) 2013年 6月 12日 (2013 - 06 - 12) 全文	1-14
A	CN 105070686 A (深圳市华星光电技术有限公司) 2015年 11月 18日 (2015 - 11 - 18) 全文	1-14
A	CN 103985637 A (京东方科技集团股份有限公司) 2014年 8月 13日 (2014 - 08 - 13) 全文	1-14
A	WO 2016175086 A1 (SHARP K. K.) 2016年 11月 3日 (2016 - 11 - 03) 全文	1-14

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 8月 14日

国际检索报告邮寄日期

2018年 9月 5日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

武建刚

电话号码 86-(10)-53961218

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/070060

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103199116	A	2013年 7月 10日	WO	2014153810	A1	2014年 10月 2日
				US	2016111454	A1	2016年 4月 21日
				US	9620532	B2	2017年 4月 11日
				CN	103199116	B	2016年 4月 27日
CN	1196573	A	1998年 10月 21日	US	6274439	B1	2001年 8月 14日
				JP	H10223884	A	1998年 8月 21日
				CN	1103117	C	2003年 3月 12日
				JP	2967745	B2	1999年 10月 25日
CN	103151388	A	2013年 6月 12日	US	2017047352	A1	2017年 2月 16日
				US	9530799	B2	2016年 12月 27日
				CN	103151388	B	2015年 11月 11日
				WO	2014134925	A1	2014年 9月 12日
				US	2015206905	A1	2015年 7月 23日
CN	105070686	A	2015年 11月 18日	CN	105070686	B	2018年 3月 30日
CN	103985637	A	2014年 8月 13日	US	2016133755	A1	2016年 5月 12日
				WO	2015165164	A1	2015年 11月 5日
				CN	103985637	B	2017年 2月 1日
				US	9882057	B2	2018年 1月 30日
WO	2016175086	A1	2016年 11月 3日	JP	W02016175086	A1	2018年 2月 1日
				US	2018122955	A1	2018年 5月 3日
				CN	107533981	A	2018年 1月 2日

表 PCT/ISA/210 (同族专利附件) (2015年1月)