

公告本

修正
補充
90年5月8日

| | |
|------|------------|
| 申請日期 | 88.10.29 |
| 案號 | 88118796 |
| 類別 | H01L 23/50 |

A4

C4

(90年5月修正本)

(以上各欄由本局填註)

發明專利說明書 457676

| | | |
|-----------------|---------------|--|
| 一、發明 名稱 | 中文 | 清潔下層及上層鈦對鋁互連線可靠性及功能性之影響 |
| | 英文 | "THE EFFECTS OF CLEANLINESS OF THE TITANIUM UNDER AND OVERLAYERS ON THE RELIABILITY AND FUNCTIONALITY OF ALUMINUM INTERCONNECTS" |
| 二、發明 人 創作 | 姓名 | 1.赫瑪 U. 奇奇 2.樓倫斯 A. 克林文葛 3.羅諾德 G. 菲利匹 4.羅伊 C. 伊吉爾丹 5.達瑞爾 D. 瑞斯泰諾 6.肯尼斯 P. 羅德貝爾 7.史帝芬 J. 維貝 8.彼得 威甘德 |
| | 國籍 | 1.7. 均 德國 2.3.4.5.6. 均 美國 8. 奧地利 |
| 三、申請人 | 住、居所 | 1. 德國白金漢市羅奇葛爾史戴奇街9號 2. 美國紐約州拉葛蘭吉維爾市安德魯路377號 3. 美國紐約州瓦屏葛斯福斯市白門大道6D棟 4. 美國紐約州新堡市溫諾拉大道43A號 5. 美國紐約州蒙迪納市蘇西奧瓦街14號 6. 美國紐約州波芙夸市李歐巷11號 7. 美國紐約州菲雪奇爾市塔瑪拉奇圓園26號 8. 德國猶他哈琴市羅斯奧帕茲街2號 |
| | 姓名 (名稱) | 1. 美商萬國商業機器公司 2. 德商西門子公司 |
| 代表 姓名 | 國籍 | 1. 美國 2. 德國 |
| | 住、居所 (事務所) | 1. 美國紐約州阿蒙市新果園路 2. 德國慕尼黑市 |
| | | 1. 傑拉德 羅森賽 2. (1) 納特布希 (2) 歐克 |

裝

訂

線

經濟部智慧財產局員工消費合作社印製

457676

(由本局填寫)

| |
|-----------|
| 承辦人代碼： |
| 大 類： |
| I P C 分類： |

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權

美國 1998年11月10日 09/189,428 有 無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

技術領域

概略而言本發明係關於半導體裝置，特別係關於具有改良可靠性性能及功能性之半導體積體電路用之互連線。本發明亦係關於形成此種互連線之方法。

發明背景

積體電路(IC)典型係結合且仰賴基於鋁(Al)之互連線攜帶電流來回於主動裝置(亦即雙極性電晶體及金氧半導體場效電晶體(MOSFETS))。也曾使用且仍持續使用銅(Cu)及金(Au)之互連線用於有限用途。此等互連線之可靠性通常受到一種稱作電遷移現象所限。

電遷移為導體因電流通過造成的金屬原子運動。基本上是一種擴散現象，其中金屬離子及空位乃逆於電場方向擴散，且外加電場為驅動力。

基於鋁之薄膜金屬化廣用於形成導體圖樣及矽酸鹽積體電路，此種基於鋁之薄膜金屬化係對電遷移引起的故障特別敏感。電遷移造成此等裝置故障之主要係由於兩種故障機制之一。兩種機制中，互連線金屬擴散係沿晶粒邊界發生，而造成淨鋁量於電流方向遷移。

於第一故障機制，鋁由互連線之某一區以比其它原子之能填入此區更快之速率而擴散遠離。如此擴散形成空位。鋁的擴散典型係由某些區域出現，且經常為三晶粒

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

五、發明說明(2)

接觸點，形成空位融合於通量發散點。結果，於互連線負端留下空隙。隨著鋁物質的連續輸送，空隙增長至互連線發生故障為止。此種故障稱作空隙-開路故障。雖然於嚴重故障發生前，於多層金屬化常見電阻增高；但於嚴重故障發生前，單層金屬化極少或未顯示電阻增高。

發生電遷移故障之第二機制，係由金屬原子電遷移至一區比該區的原子逃離該區更快速所引起。此種流量不一致形成電流下游金屬原子的堆疊而形成小丘或小山於互連線正端。於受侷限金屬互連線中，例如沉積於氧化矽基材且由介電鈍化層被覆的互連線，因連續物質輸送造成金屬原子堆積，對於互連線連接的周圍絕緣體層施加壓力。隨著壓力的增高，絕緣體形成裂縫，鋁可能擠出。當擠出材料伸展且接觸毗鄰互連線時，出現短路故障，稱作擠壓短路引起電短路。隨著微電子電路變得更為緻密俾便改良性能，於鋁互連線之電場增高(以及所得電流密度增高)。如此隨著電流密度的增高，電遷移速率也加快。

對指定時間、溫度及電流，習知致力於降低電遷移故障機率，典型包括製造導電互連線，其嘗試藉消除結構非均勻度，降低通量散度。頒予 Sheng 等人之美國專利第 4,438,450 號，頒予 Maeda 之第 5,101,261 號及頒予 Atakov 等人之第 5,382,831 號，全部嘗試降低單層金

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

屬互連線結構的擴散通量，降低方式係經由對積體電路形成多條較窄的互連線導體替代單一較寬的導體。藉此方式，金屬晶粒可定向作為封阻晶粒，防止沿圖樣化導體長度方向形成晶粒邊界之連續路徑。

多階互連線結構的電遷移的問題增加，原因為線寬度較窄，結果導致電流密度增高。Gangulee 等人之美國專利第 4,166,279 號及 Rodbell 等人之第 5,071,714 號說明一種辦法，其中冗餘下層、上層或二者之結合製作於互連線中，以提供另一連接電路徑，以防萬一於金屬互連線中發生空隙-開路現象。

美國專利申請案第 08/846,382 號，申請日 1997 年 4 月 30 日(併述於此以供參考)說明一種於基材上沉積第一鈦層，然後沉積一層鋁、鋁合金、或鋁及鋁合金二者之層之方法。所得金屬化結構具有提升的電遷移特性，且具有高度結構化而不含小丘。藉該方法製造的金屬化結構具相當低電阻率，且相當容易製造。

雖言如此，仍有改良電遷移特性之空間。如此，本發明之目的係提供一種具有較高電遷移性能，同時維持其它有利的性能特性之結構。

發明綜述

為了達成此種及其它目的，以及鑑於其使用目的，本發

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

明提供一種具有改良可靠性及功能性之積體電路之互連線結構。互連線結構包括一鈦下層及一鈦上層，其中二鈦層之清潔度彼此不同。鈦下層具相對較低污染，用以改良電遷移以及支持高度結構化的中間層。含鋁中間層係設置於鈦下層與上層間。鈦上層比下層具相對較高污染，而輔助保持低片電阻。

於一具體實施例中，較低污染的下層含有低於約 5 重量 % 污染物。污染物可選自氮、碳及氧。較佳下層厚度為約 1 毫微米至約 100 毫微米，或更佳下層厚度為約 10 毫微米至約 20 毫微米。

較高污染的上層較佳含有大於或等於約 10 重量 % 污染物。上層厚度較佳為約 10 毫微米至約 100 毫微米；更佳約 20 毫微米至約 50 毫微米。

氮化鈦層可設置於下層與中層間，俾便減少過量鋁化鈦的形成。此種氮化鈦層較佳具有高達約 50 毫微米厚度。

中間層(如鋁銅)之厚度由約 20 毫微米至約 2,000 毫微米，或更佳由約 230 毫微米至約 370 毫微米厚度。中間層可由使用溶質(例如銅、矽或鈮)合金化的鋁形成。

本發明也提供一種形成互連線結構之方法。包括下列步驟：(a)除氣一基材；(b)於基材上沉積一含鈦下層，其中該下層具有較低污染，用以支持高度結構化的隨後該層，以及用以改良電遷移阻力；(c)於下層上方沉積一層

五、發明說明(5)

含鋁中間層；以及(d)於中間層上方沉積一層含鈦上層，其中該上層具有較高污染，其係用以提供低片電阻。

改良下層清潔度可使用長擲技術、準直、UHV沉積條件、糊刷或氬清潔，或高沉積速率達成。減低上層之清潔度可使用正常投射技術，紫外光沉積條件，較低沉積速率或低純度標靶達成。

須了解前文概略說明及後文詳細說明僅供舉例說明之用，而絕非限制本發明。

圖式之簡單說明

由後文詳細說明連同附圖一起研讀將最為了解本發明。須強調根據常見實務，附圖之多種結構特徵並未照比例繪製。相反地，多種結構維度被任意縮放以求清晰。

附圖含括下列各圖：

圖1顯示根據本發明之具體實施例之積體電路金屬化之剖面示意圖；

圖2顯示對施用於專用腔室之未經準直鈦之累進故障機率對經過應力時間之線圖；

圖3顯示對施用於專用腔室之準直鈦之累進故障機率對經過應力時間之線圖；及

圖4顯示線圖說明頂鈦層之片電阻與清潔度間之關係。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

發明之詳細說明

發現當矽晶圓被沉積以相當乾淨的鈦下層時，電遷移改良。它方面，乾淨的鈦例如會增高片電阻，原因在於形成鋁化鈦。也發現當晶圓沉積於相當污穢的鈦上層時，片電阻改良。進一步發現乾淨的鈦顯著促成隨後沉積的鋁膜具高度(111)之結構化。最後發現上層及下層之可靠性與沉積條件間的交互關係。

如此，鋁銅合金之可靠性及功能性顯著受鈦/氮化鈦下層及上層之沉積條件影響：(1)以相當乾淨的鈦下層膜沉積的晶圓比帶有污染鈦下層之樣本顯示顯著改良的電遷移性能；以及(2)沉積相當污穢的鈦上層膜晶圓於可靠性試驗中，比帶有乾淨鈦上層之樣本顯示顯著改良的片電阻及時間零電阻。

參照圖 1 供舉例說明，數目「10」概略標示根據本發明之具體實施例之積體電路之金屬化 30 之剖面示意圖。積體電路 10 包括一本體或基材 12，例如半導體本體或矽單晶基材。

於本體 12 上形成鈦(Ti)下層 14。下層 14 厚度於約 1 毫微米至約 100 毫微米之範圍，及更佳由約 10 毫微米至約 20 毫微米。若下層厚度小於約 1 毫微米，則難以確保沉積適當層。它方面，若下層厚度超過約 100 毫微米，則其它各層須減薄，俾便維持層疊表面之預定總厚度，

五、發明說明(7)

且其它各層故障機率升高。

如後文進一步說明，下層 14 須相當清潔，污染程度受控制。最佳下層 14 之污染程度須維持於或低於約 5 重量%。污染物可選自氮、碳及氧及其它可替代此種用途之已知污染物。此等污染物可單獨或以任一種組合使用。容後詳述，下層 14 例如可使用準直儀沉積來使沉積材料更具方向性，但可無需使用準直儀。

施用於下層 14 為氮化鈦層 16，其較佳維持於或低於約 50 毫微米厚度。介於鈦層及鋁層(容後詳述)間需有極薄的氮化鈦層以防形成過量鋁化鈦。雖然並非必要，但若有所需此種氮化鈦層 16 也可藉準直沉積。

圖 1 所示氮化鈦層 16 頂上有鋁銅沉積層 18。較佳鋁銅層 18 厚度係於約 20 毫微米至約 2,000 毫微米範圍。更佳鋁銅層 18 厚度係維持於約 230 毫微米至約 370 毫微米之範圍。層 18 之鋁另外可以多種溶質例如銅、矽及鈹合金化，也可使用多種具有各種成分的溶質(例如 AlCuSi)。

於鋁銅層 18 上沉積鈦上層 20。上層 20 提供一冗餘層，俾便獲得可靠性，作為 ARC 層，以及作為蝕刻擋止層。上層 20 比鈦下層 14 相對污穢，俾便保有適當片電阻。上層 20 之污染程度較佳大於約 10 重量%雜質或污染物，例如氮、氧、碳、或其它污染物或此等污染物的

五、發明說明(8)

組合。上層 20 厚度較佳於約 10 毫微米至約 100 毫微米之範圍，更佳厚度係於約 20 毫微米至約 50 毫微米之範圍。

雖然雜質的確實含量對本發明而言並無特殊限制，但雜質須足夠減少於鈦上層 20 與鋁銅層 18 間接面的鋁化鈦的形成。同時污染程度不可過高而造成過大接觸電阻。

於互補金屬氧化物半導體(CMOS)布線堆之下層及上層品質影響鋁銅結構、及片電阻、以及可靠性性能。鈦膜品質可使用下列任一種或全部方式予以改良(換言之，對下層 14)：長投射技術(介於標靶材料與沉積面間之距離加大)，準直，超高真空(UHV)沉積條件，糊刷或氫清潔來於同一腔室內當鈦/氮化鈦沉積時去除表面污染，及高沉積速率。鈦膜品質可藉下列方式減低(亦即對，鈦上層 20)：經由使用正常投射，僅使用紫外光沉積條件，於鈦/氮化鈦組合腔室無糊刷或氫清潔(其中氮氣被關閉用於鈦沉積，及被打開用於氮或鈦沉積，二者皆於同一腔室進行)，較低沉積速率，或經由使用低純度標靶進行。多種沉積技術述於美國專利申請案第 08/846,382 號，併述於此以供參考。

經由改良背景真空之清潔度，經由於金屬沉積期間限制雜質氣體的導入，以及經由沉積各金屬層於專屬腔室來限制由一金屬膜至另一金屬膜的交叉污染，以及改良各

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

詠

五、發明說明(9)

金屬膜的純度可控制污染程度。有若干偵測金屬膜污染之方法。某些常用技術為奧格(Auger)電子光譜術，SIMS(二次離子質譜術)及RBS(路塞弗(Rutherford)反向散射)。

發現乾淨鈦作為下層高度有利，俾便使隨後沉積的鋁薄膜層高度(111)結構化。於全面鋪蓋之膜或經反應性離子蝕刻(RIE)而形成之膜之晶粒方向性與大為改良的電遷移特性有交互關係。通常下層鈦須相當乾淨，俾便具有良好(002)結構。此種(002)結構可提供具有(111)方向性之鋁晶粒，原因在於鈦的(002)平面之平面間d間隔與密集堆疊之鋁(111)之平面間間隔差不多。

美國專利第5,523,259號(併述於此以供參考)中，Merchant等人敘述一種結構經控制的鈦層，其係於隨後沉積基於鋁層獲得預定方向性之條件下沉積。然後沉積多層鋁次層。開始時，具有大致(111)方向性之細粒第一鋁次層係於相當冷的溫度沉積於鈦層上。其次，第二鋁次層沉積於第一鋁次層上，同時溫度以斜坡方式，由低溫升高至尖峰沉積溫度，因此於溫度升高期間，鋁化鈦成形於鈦層與第一鋁次層間的界面，故基於鋁之材料晶粒大小加大。最後於尖峰溫度沉積第三鋁次層。根據Merchant等人較少晶粒則表示晶粒邊界減少，而其又表示缺陷減少，因而獲得較佳電遷移特性及較少應力誘發

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

的空隙。

雖言如此，發現鈦下層之清潔度對電遷移阻力的改良有用。相當乾淨的鈦層可顯著增加片電阻，同時降低電遷移阻力，原因在於鋁化鈦之形成增加。發現相當污穢的鈦層用來輔助對抗鋁化鈦形成，以及達成較低金屬片電阻，同時仍然提供良好接觸電阻及良好黏著性。

為了達成良好電遷移結果可使用下列順序：

1. 除氣

基材首先經除氣。可使用業界已知之習知方法完成。

2. 10 毫微米準直(1.5:1.0)鈦

準直鈦施用至除氣基材。鈦層厚度 d_{Ti} 較佳係於約 1 毫微米 $\leq d_{Ti} \leq 100$ 毫微米之範圍，但最佳係於約 10 毫微米 $\leq d_{Ti} \leq 20$ 毫微米之範圍。受污染物例如氮、碳或氧污染，較佳低於約 5 重量%。此鈦層無需使用準直器沉積，但須相當乾淨。相當乾淨的鈦層可使用前述方法(或類似計畫)完成。

3. 10 毫微米非準直氮化鈦

非準直氮化鈦施用至鈦下層。氮化鈦層 d_{Ti} 厚度較佳係於約 $0 \leq d_{Ti} \leq 50$ 毫微米之範圍。至少極薄的氮化鈦層須設置於鈦層與鋁層間來對抗不當的鋁化鈦形成。此種沉積也可經準直或可使用其它已知沉積方法施用。

4. 230 毫微米非準直鋁銅(約 0.5 重量%銅)

五、發明說明(11)

然後非準直鋁銅施用至氮化鈦層。鋁銅(約 0.5 重量% 銅)層厚度 d_{AlCu} 較佳於約 20 毫微米 $\leq d_{AlCu} \leq 2,000$ 毫微米之範圍。理想厚度為約 230 毫微米至約 370 毫微米。鋁層可使用多種溶質如銅、矽、鈮等合金化，也可使用多種由各種成分組成之溶質(例如 AlCuSi)。

5.5 毫微米非準直鈦/40 毫微米非準直氮化鈦

鈦上層施用至鋁銅層。鈦上層比較鈦下層可相當受污染(\geq 約 10 重量%)而保有較低片電阻。此種污染包括氮、氧、碳等。確切雜質並不重要，只要可減少鋁化鈦的形成即可。於其它極端條件下，污染程度(雜質濃度)不可過高，否則將出現高接觸電阻。氮化鈦層厚度 d_{TiN} 較佳於約 10 毫微米 $\leq d_{TiN} \leq 100$ 毫微米之範圍。更佳厚度為約 20 毫微米至 50 毫微米。

現在參照圖 2 及 3，說明可靠性試驗結果。圖 2 及 3 以圖解方式說明藉準直技術(圖 3)及非準直技術(圖 2)沉積的含鈦層樣本之故障時間。進行電遷移試驗來比較對乾淨鈦層準直沉積與非準直沉積，而決定結構及清潔度對電遷移性能的相對影響。全部樣本皆係於專屬鈦腔室形成，而非非專屬的鈦/氮化鈦腔室，獲得污染物含量低於約 5 重量%鈦層之清潔度。

圖 2 舉例說明之樣本係於非準直腔室製備。然後於 0.81 毫安及 250°C 測試電遷移。圖 3 舉例說明之樣本係

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

冰

五、發明說明(12)

於準直腔室製備。也於 0.81 毫安及 25°C 測試電遷移。

由先前研究(例如美國專利申請案第 08/846,382 號所述)，預期圖 3 舉例說明之準直樣本之電遷移試驗結果比較圖 2 之非準直樣本顯著改良，原因在於使用準直技術可達成改良的結構特性，以及可察覺的下層結構與電遷移特性間之關係。

雖言如此，出乎意外地，圖 2 及 3 大致顯示準直樣本(圖 3)與非準直樣本(圖 2)間之相同可靠性試驗結果。此結果指出鈦下層之清潔度(於本實例經由使用專屬鈦腔室促成該種清潔度)乃達成改良電遷移特性及可靠度之重要因素，而不是準直技術所帶來的表面結構改良乃可靠性改良的主要促成因素。

含括下列實例用於更明白驗證本發明之整體性質。此等實例僅供舉例說明本發明而非限制性。

實例 1

Ti/TiN/AlCu/Ti/TiN(底至頂)薄膜堆疊經形成用來決定頂鈦層之片電阻與清潔度間之交互關係。各膜堆結構摘述於下表：

| 層 | 厚度 |
|------|--------|
| 頂氮化鈦 | 40 毫微米 |
| 頂鈦 | 5 毫微米 |

五、發明說明(13)

| | |
|------|---------|
| 鋁銅 | 230 毫微米 |
| 底氮化鈦 | 10 毫微米 |
| 底鈦 | 10 毫微米 |

圖 4 為下述案例片電阻之作圖，此處頂鈦層含有約 5 重量%或以下污染物(主要為氮)，顯示於圖 4「B」側，以及含有大於約 5 重量%污染物(主要為氮)，顯示於圖 4「A」側。由本圖可知，當頂鈦層之污染增高時，其片電阻較低約 5 至 10 重量%。至少部分原因在於防止介於相當污染的頂鈦層與鋁銅導電層由於鈦層所含污染形成鈦化鈦。特別，鈦化鈦係介於相當乾淨的鈦上層與鋁銅層間形成。它方面，介於相當污穢的頂鈦層與鋁銅層間未偵測得鈦化鈦形成。本例中，於同一腔室循序沉積鈦及氮化鈦，結果導致氮交叉污染於鈦層，引起鈦層的污染。本例舉例說明當頂鈦層之污染增高時，形成具較低片電阻之薄膜堆疊。

實例 2

形成 Ti/TiN/AlCu/Ti/TiN 薄膜堆疊而決定底鈦層之乾淨度與電遷移性能間之交互關係。下表顯示二薄膜堆疊之電遷移結果，該二薄膜堆疊類似，但底鈦層於一例含有約 5 重量%或以下污染物(於專屬腔室沉積)，及於另一例含有約 5 重量%污染物(於共用腔室沉積)。

五、發明說明(14)

| 底鈦層之 乾淨度 | 平均至故障 時間(小時) | 平均至故障時間 之偏差(小時) | 最大可能外加電流密 度(毫安/平方微米) |
|-------------|-----------------|--------------------|-------------------------|
| 相對乾淨 | 7.9 | 0.26 | 2.48 |
| 相對污穢 | 3.2 | 0.34 | 1.09 |

具有相對乾淨鈦之樣本其電遷移至故障的平均時間、至故障的時間偏差、以及最大可能電流密度比較含相當污穢鈦之樣本顯著改良。此乃對具較低污染之底鈦層樣本之較佳電遷移性能特徵。

雖然此處參照某些特定具體實施例舉例說明，但本發明絕非限於所示細節。反而，於申請專利範圍之範圍及相當範圍內，且未悖離本發明之精髓可就細節作出多種修改。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

冰

四、中文發明摘要(發明之名稱： 清潔下層及上層鈦對鋁互連線可靠性及功能性之影響)

一種積體電路之互連線，其包括一含鈦下層，其具有較低污染，用以改良電遷移及用以支持另一層；一含鋁中間層，其係沉積於下層上方；一含鈦上層，其具有相對於下層之較高污染俾提供較低片電阻，其係被施用於中層上，所得互連線具有改良的可靠性及功能性，同時也提供一種方法。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要(發明之名稱： “THE EFFECTS OF CLEANLINESS OF THE TITANIUM UNDER AND OVERLAYERS ON THE RELIABILITY AND FUNCTIONALITY OF ALUMINUM INTERCONNECTS”)

An interconnect for an integrated circuit includes an underlayer comprising titanium having reduced contamination for improved electromigration and for supporting another layer. An intermediate layer comprising aluminum is deposited over the underlayer. An overlayer comprising titanium having increased contamination relative to the underlayer to provide a reduced sheet resistance is applied over the intermediate layer. The resulting interconnect has improved reliability and functionality. A method is also provided.

訂

線

六、申請專利範圍

1. 一種積體電路之互連線，包含：
 - 一含鈦下層具有較低污染用於改良電遷移及用以支持另一層；
 - 一含鋁中間層；以及
 - 一含鈦上層具有相對於下層較高污染而提供較低片電阻。
2. 如申請專利範圍第 1 項之互連線，其中該下層之較低污染包含約 5 重量%或以下污染物。
3. 如申請專利範圍第 2 項之互連線，其中該污染物係選自下列組群包含：氮、碳及氧。
4. 如申請專利範圍第 1 項之互連線，其中該下層具有約 1 毫微米至約 100 毫微米厚度。
5. 如申請專利範圍第 4 項之互連線，其中該下層具有約 10 毫微米至約 20 毫微米厚度。
6. 如申請專利範圍第 1 項之互連線，其中該較高污染的上層包含大於約 5 重量%污染物。
7. 如申請專利範圍第 6 項之互連線，其中該較高污染的上層包含約 10 重量%或以上的污染物。
8. 如申請專利範圍第 1 項之互連線，其中該上層具有厚度由約 10 毫微米至約 100 毫微米。
9. 如申請專利範圍第 8 項之互連線，其中該上層具有厚度由約 20 毫微米至約 50 毫微米。

(請先閱讀背面之注意事項再填寫本頁)

張

訂

六、申請專利範圍

10. 如申請專利範圍第 1 項之互連線，其進一步包含一氮化鈦層設置於該下層與該中間層間，俾便對抗不當形成的鋁化鈦。
11. 如申請專利範圍第 10 項之互連線，其中該氮化鈦層具有厚度高達約 50 毫微米。
12. 如申請專利範圍第 1 項之互連線，其中該中間層包含鋁銅。
13. 如申請專利範圍第 1 項之互連線，其中該中間層具有厚度由約 20 毫微米至約 2,000 毫微米。
14. 如申請專利範圍第 13 項之互連線，其中該中間層具有厚度由約 230 毫微米至約 370 毫微米。
15. 如申請專利範圍第 1 項之互連線，其中該中間層係由以溶質合金化的鋁形成。
16. 如申請專利範圍第 15 項之互連線，其中該溶質係選自由銅、矽及鈮組成的組群。
17. 一種積體電路之互連線，包含：
 - 一含鈦下層含約 5 重量%或以下污染物用以改良電遷移及支持另一層，且具有厚度由約 1 毫微米至 100 毫微米；
 - 一氮化鈦層沉積於該下層上，俾便對抗鋁化鈦之不當形成，且具有厚度至多約 50 毫微米；
 - 一含鋁中間層，係沉積於氮化鈦層上，且具有約 20

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

毫微米至約 2,000 毫微米厚度；以及

一上層係沉積於該中間層上，包含大於約 5 重量% 污染物之鈦而提供較低片電阻，以及具有厚度由約 10 毫微米至約 100 毫微米。

18. 一種形成積體電路用之互連線之方法，包含下列步驟：

(a) 除氣一基材；

(b) 於基材上沉積一含鈦下層，其中該下層具有較低污染用以支持高度結構化的隨後該層，以及用以改良電遷移阻力；

(c) 於下層上方沉積一層含鋁中間層；以及

(d) 於中間層上方沉積一層含鈦上層，其中該上層具有較高污染而提供低片電阻。

19. 如申請專利範圍第 18 項之方法，其進一步包含介於下層與中間層間沉積一層含氮化鈦層來對抗鋁化鈦的不當形成。

20. 如申請專利範圍第 18 項之方法，其中該下層沉積步驟包含降低下層污染至約 5 重量% 或以下。

21. 如申請專利範圍第 18 項之方法，其中該下層沉積步驟包含使鈦準直化。

22. 如申請專利範圍第 18 項之方法，其中該下層沉積步驟包含使用選自長投射、準直、UHV 沉積、糊刷或氬清

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

六、申請專利範圍

- 潔及高沉積速率組成之組群中之一種技術。
23. 如申請專利範圍第 18 項之方法，其中該上層沉積步驟包含使用選自正常投射、紫外光沉積、低沉積速率及低雜質標靶組成之一組群中之任一種技術。
24. 如申請專利範圍第 18 項之方法，其中該中間層沉積步驟包含以溶質合金化該鋁。
25. 如申請專利範圍第 24 項之方法，其中該溶質係選自銅、矽及鈹組成的組群。
26. 如申請專利範圍第 18 項之方法，其中該上層沉積步驟包含提高上層之污染至大於約 5 重量%。
27. 如申請專利範圍第 18 項之方法，其中該上層沉積步驟包含提高上層之污染至約 10 重量%或以上。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

457676

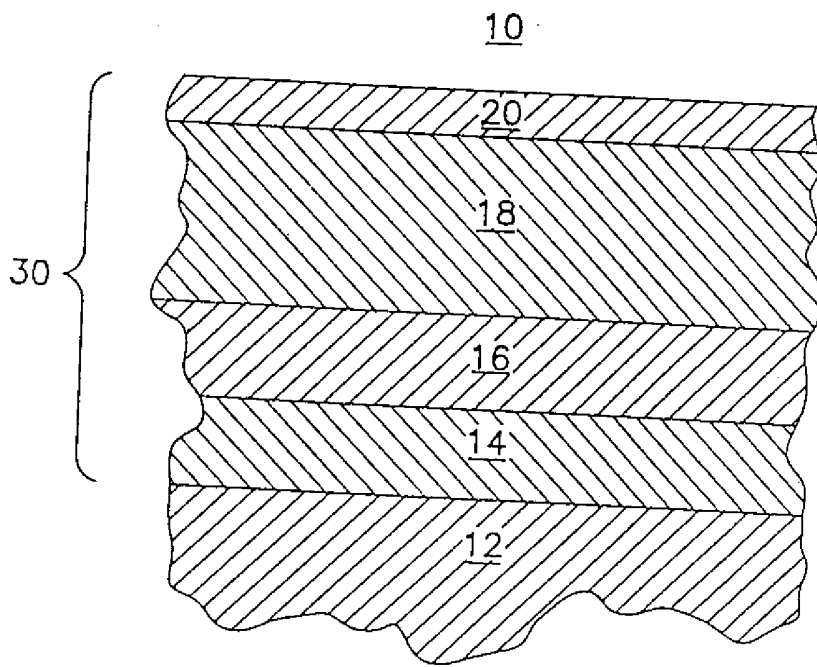


圖 1

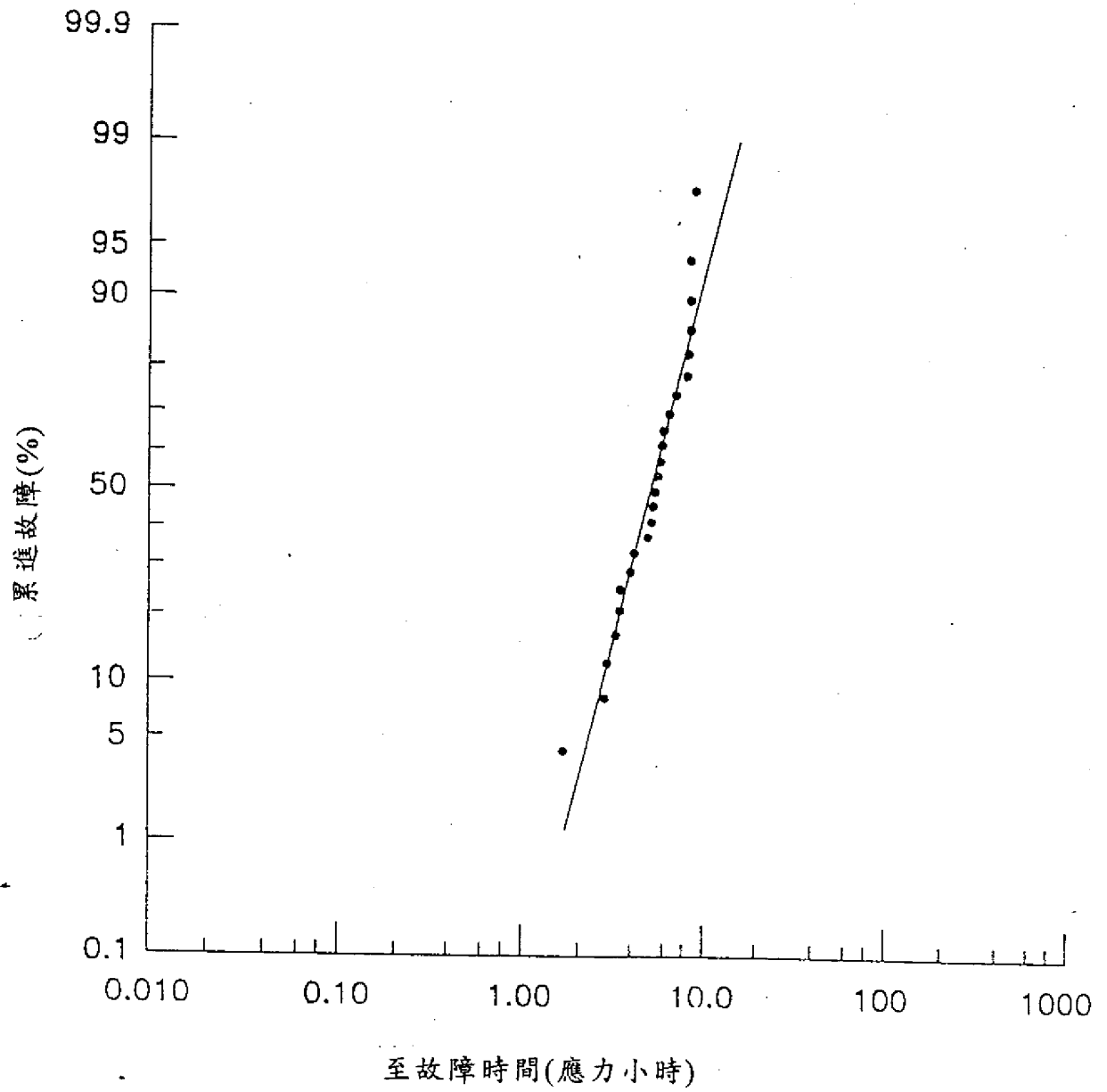


圖 2

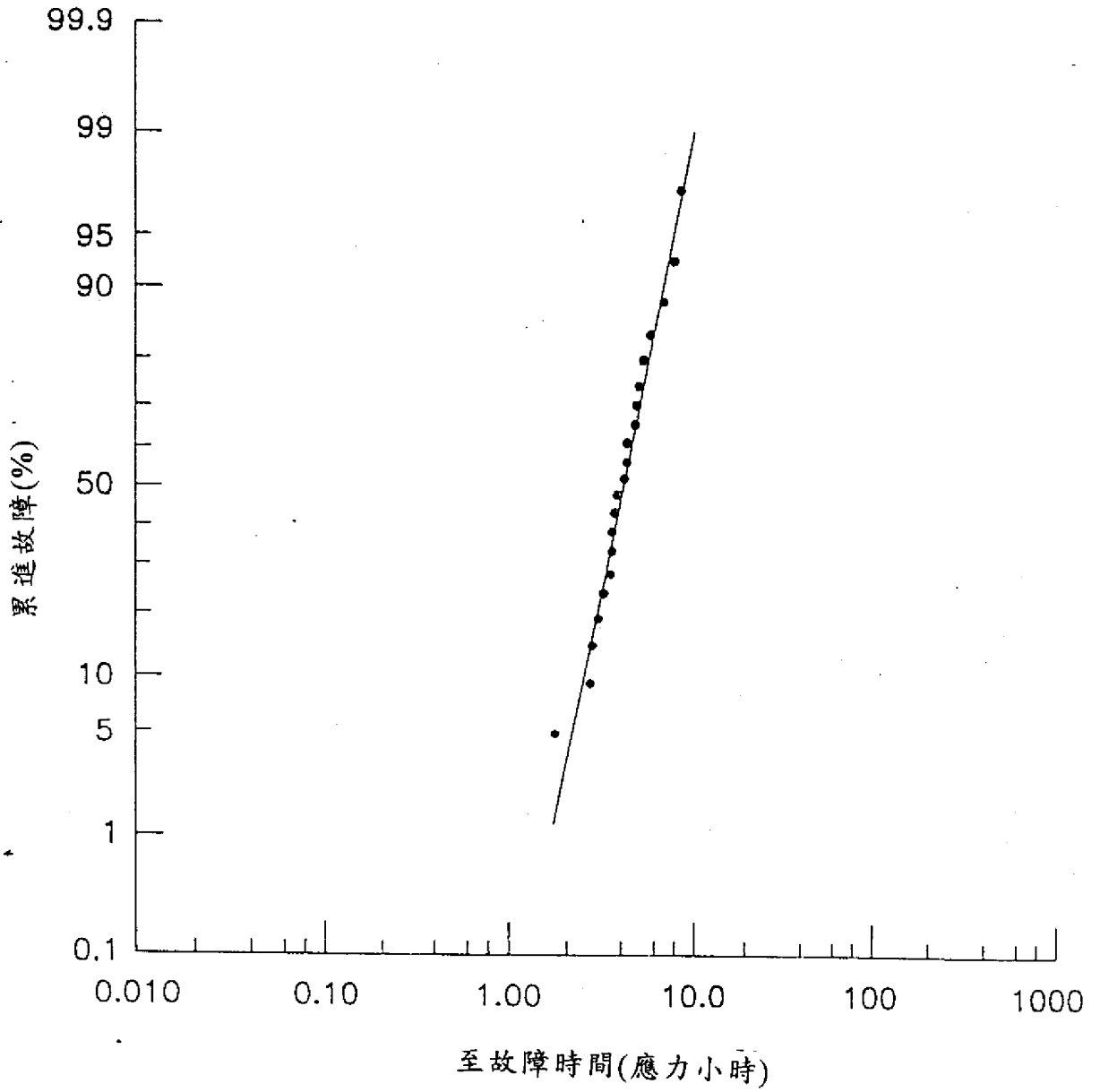


圖 3

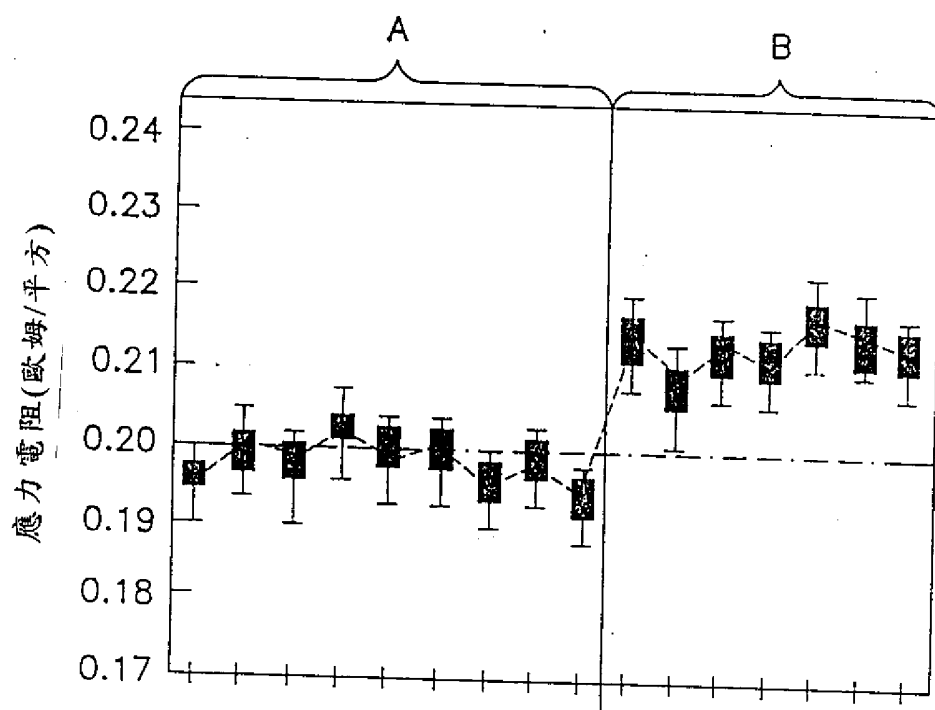


圖 4

公告本

修正
補充
90年5月8日

| | |
|------|------------|
| 申請日期 | 88.10.29 |
| 案號 | 88118796 |
| 類別 | H01L 23/50 |

A4

C4

(90年5月修正本)

(以上各欄由本局填註)

發明專利說明書 457676

| | | |
|-----------------|---------------|--|
| 一、發明 名稱 | 中文 | 清潔下層及上層鈦對鋁互連線可靠性及功能性之影響 |
| | 英文 | "THE EFFECTS OF CLEANLINESS OF THE TITANIUM UNDER AND OVERLAYERS ON THE RELIABILITY AND FUNCTIONALITY OF ALUMINUM INTERCONNECTS" |
| 二、發明 人 創作 | 姓名 | 1.赫瑪 U. 奇奇 2.樓倫斯 A. 克林文葛 3.羅諾德 G. 菲利匹 4.羅伊 C. 伊吉爾丹 5.達瑞爾 D. 瑞斯泰諾 6.肯尼斯 P. 羅德貝爾 7.史帝芬 J. 維貝 8.彼得 威甘德 |
| | 國籍 | 1.7. 均 德國 2.3.4.5.6. 均 美國 8. 奧地利 |
| 三、申請人 | 住、居所 | 1. 德國白金漢市羅奇葛爾史戴奇街9號 2. 美國紐約州拉葛蘭吉維爾市安德魯路377號 3. 美國紐約州瓦屏葛斯福斯市白門大道6D棟 4. 美國紐約州新堡市溫諾拉大道43A號 5. 美國紐約州蒙迪納市蘇西奧瓦街14號 6. 美國紐約州波芙夸市李歐巷11號 7. 美國紐約州菲雪奇爾市塔瑪拉奇圓園26號 8. 德國猶他哈琴市羅斯奧帕茲街2號 |
| | 姓名 (名稱) | 1. 美商萬國商業機器公司 2. 德商西門子公司 |
| 代表 姓名 | 國籍 | 1. 美國 2. 德國 |
| | 住、居所 (事務所) | 1. 美國紐約州阿蒙市新果園路 2. 德國慕尼黑市 |
| | | 1. 傑拉德 羅森賽 2. (1) 納特布希 (2) 歐克 |

裝

訂

線

經濟部智慧財產局員工消費合作社印製