

ク内 Tokyo (JP). 氏平 龍子(UJIHIRA, Ryuko);
〒1056409 東京都港区虎ノ門一丁目 1 7 番 1
号 株式会社日立ハイテク内 Tokyo (JP).

(74) 代理人: 弁理士法人筒井国際特許事務所
(TSUTSUI & ASSOCIATES); 〒1600022 東京都
新宿区新宿 2 丁目 3 番 1 0 号 新宿御
苑ビル3階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG,
ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU,
TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS,
IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE,
SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

The captured image includes a first partial region suitable for a VC method and a second partial region suitable for surface observation of the sample.

(57) 要約: 荷電粒子線装置 1 0 0 は、電子銃 1 0 2 と、偏向器 1 0 4 と、検出器 1 0 8 と、試料 1 0 6 が置かれる試料台 1 0 5 と、コントローラ 1 0 9 とを有する。ここで、コントローラ 1 0 9 は、撮像画像の作成指示を受信すると、(1) VC 法適用領域指定を受信し、(2) 所定走査軌道に基づいて生成される制御信号を偏向器に送りつつ、検出器から試料からの二次電子検出信号を受信し、(3) 二次電子検出信号に基づいて撮像画像を生成する。ここで、撮像画像は、VC 法に適した第 1 部分領域と、試料の表面観察に適した第 2 部分領域とを含んでいる。

明 細 書

発明の名称：装置およびその制御方法ならびにプログラム

技術分野

[0001] 本発明は、装置およびその制御方法ならびにプログラムに関し、例えば電子ビーム装置およびこれを使用する半導体検査装置のような装置およびその制御方法ならびにプログラムに関する。

背景技術

[0002] 電子ビーム装置として荷電粒子線装置に関する技術が、特許文献1に記載されている。特許文献1には、荷電粒子線で試料を複数回スキャンし、放出された電子を検出して出力画像を生成する走査型電子顕微鏡（Scanning Electron Microscope：以下、SEMとも称する）が示されている。また、特許文献1では、スキャン領域の各画素における輝度値を、荷電粒子線の照射時間で規格化することにより、視野全体において均一な輝度レベルの画像を生成することが示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2015-210903号公報

発明の概要

発明が解決しようとする課題

[0004] 走査型電子顕微鏡は、半導体デバイスやエレクトロニクス、先端材料、生物、製薬などの幅広い分野で使用されている。特に半導体デバイスの分野においては、半導体の微細化・複雑化にともない一般的なSEM観察に加えて、表面に電子ビームを照射し、帯電した表面に発生する電位差により生じる電位コントラストを観察し、故障や欠陥観察を行うVoltage Contrast（以下、VCとも称する）法も用いられている。しかし、半導体の微細化に伴いコントラスト感度が低下するため、最適な走査パラメータの探索に時間を要するとともに、観察時に厳密な位置決めが必要となり位置妥当

性の確認のための予備観察のような余分な工程が必要となっている。今後も半導体の微細化・複雑化は進むと予想されており、VC法のコントラスト改善と観察時間の短時間化、短TAT（Turnaround Time）化は必須である。

[0005] 特許文献1に記載の荷電粒子線装置は、1枚の撮像画像の内、試料上の走査速度が異なる領域や二次電子が発生しにくい領域が存在する場合、試料表面の単位面積あたりの累積輝度値をその面積に対する電子ビームの累積照射時間で規格化する。この技術は、走査速度や重複して走査されるなどの走査条件の違いにより、単位面積あたりに照射する電子量が異なる場合において、走査条件の異なる各領域の画像の輝度レベルを合わせる技術である。特許文献1は、輝度レベルの規格化を行うために、電子ビームの累積照射時間を使用することを示しているだけであり、特許文献1では、VC法のコントラスト改善、観察時間の短時間化、短TAT化は認識されていない。また、特許文献1では、VC観察において、観察対象の形状や面積、材質などを考慮して、撮像画像の取得を行うことも認識されていない。

[0006] 本発明の目的は、コントラストの改善、観察時間の短時間化、短TAT化を図ることが可能な装置およびその制御方法を提供することにある。

[0007] 本発明の他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

課題を解決するための手段

[0008] 本願において開示される実施の形態のうち代表的なものの概要を簡単に説明すれば下記の通りである。

[0009] すなわち、代表的な実施の形態では、電子銃と、偏向器と、検出器と、試料が置かれる試料台と、コントローラとを有する装置が開示される。ここで、コントローラは、撮像画像の作成指示を受信すると、：（１）VC法適用領域指定を受信し、（２）所定走査軌道に基づいて生成される制御信号を偏向器に送りつつ、検出器から試料からの二次電子検出信号を受信し、（３）二次電子検出信号に基づいて撮像画像を生成する。ここで、撮像画像は、V

C法に適した第1部分領域と、試料の表面観察に適した第2部分領域とを含んでいる。

発明の効果

[0010] 本願において開示される発明のうち、代表的な実施の形態によって得られる効果を簡単に説明すると、コントラストの改善、観察時間の短時間化、短TAT化を図ることが可能な装置およびその制御方法を提供することができる。

図面の簡単な説明

[0011] [図1]実施の形態に係る荷電粒子線装置の構成を示すブロック図である。

[図2]実施の形態に係る画像生成制御信号と画素データとの関係を示すタイミング図である。

[図3]実施の形態に係る画素係数格納ユニットの一例を示すブロック図である。

[図4]実施の形態に係る画素積算処理ユニットの一例を示すブロック図である。

[図5]実施の形態に係るコントローラの動作を示すフローチャートである。

[図6]実施の形態に係る荷電粒子線装置によって、試料をスキャンして取得した撮像画像の一例を示す平面図である。

[図7]図6の撮像画像を取得するために、試料をスキャンしたときの走査パターンの一例を示す模式的な平面図である。

発明を実施するための形態

[0012] 以下の実施の形態において、要素の数等に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に制限されるものではなく、特定の数以上でも以下でもよい。また、以下の実施の形態において、その構成要素は、特に明示した場合および原理的に明らかにそうではないと考えられる場合等を除き、必ずしも必須のものではない。さらに、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは特に明示した場合および原理的に明らかにそうではないと

考えられる場合を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。

[0013] また、実施の形態を説明するための全図において、原則として同一の部材には同一の符号を付し、その繰り返しの説明は省略する。

[0014] 以下、実施の形態を、図面を参照して説明する。以下の実施の形態においては、荷電粒子線装置として、走査型電子顕微鏡を例示して説明するが、本発明は、走査型電子顕微鏡に限定されず、他の荷電粒子線装置にも適用可能である。

[0015] <実施の形態の概要>

実施の形態では、走査型電子顕微鏡を備えた荷電粒子線装置を用いて、半導体デバイスの観察、特に半導体デバイスをV C観察する場合を例として説明する。荷電粒子線装置を用いて、V C法で観察する場合、V C法を適用する領域（以下、V C法適用領域とも称する）の撮像画像と、V C法を適用しない領域（以下、V C法適用領域外とも称する）の撮像画像との間のコントラスト（輝度レベル）比を高くすることが重要である。なお、V C法適用領域外の撮像画像は、V C法を適用しない領域を、通常の表面走査を行うことで取得した撮像画像に該当する。

[0016] 実施の形態に係る荷電粒子線装置においては、スキンの1ライン内で走査速度が任意に変更可能にされる。例えば試料上のV C法適用領域においては、第1走査速度で走査が行われ、試料上の同じラインにおけるV C法適用領域外においては、第1走査速度とは異なる第2走査速度で走査が行われる。荷電粒子線装置の所定の視野の撮像画像を1フレームとしたとき、1回のスキンの、1フレーム内に、V C法適用領域の部分画像とV C法適用領域外の部分画像を含む撮像画像を取得するようにする。

[0017] ここで、試料上のV C法適用領域に対応する部分画像の画素データに対しては、V C法適用領域におけるプラグの形状や材質、面積などの特性に基づいて決定された第1画素係数が積算される。これに対して、試料上のV C法適用領域外に対応する部分画像の画素データに対しては、第2走査速度に基

づいて決定された第2画素係数が積算される。

[0018] これにより、実施の形態に係る荷電粒子線装置によれば、V C法適用領域の部分画像とV C法適用領域外の部分画像とを含む観察視野（所定の視野）内の1フレームの撮像画像を1回のスキャンで取得することができ、V C法適用領域の位置の妥当性やV C法適用領域外に写る他の試料上の構造との関係を把握できるとともに、通常の走査で一度に撮像画像を取得することができる。そのため、位置を確認してからV C法による観察を行う予備観察の作業を省くことができ、観察時間の短縮化および短T A T化を図ることができる。

[0019] また、V C法適用領域の画像は、V C法適用領域におけるプラグの形状や材質、面積などによる帯電特性を考慮した第1画素係数を、画素データに積算することで生成しているため、V C法適用領域外の画像に対してコントラストを高くすることが可能である。

[0020] （実施の形態）

図1は、実施の形態に係る荷電粒子線装置の構成を示すブロック図である。図1において、100は、実施の形態1に係る荷電粒子線装置を示している。荷電粒子線装置100は、走査型電子顕微鏡101と走査型電子顕微鏡101を制御するコントローラ109とを備えている。

[0021] ＜走査型電子顕微鏡＞

走査型電子顕微鏡101は、電子銃102と、走査用偏向器（以下、単に偏向器とも称する）104と、試料台105と、検出器108とを備えている。

[0022] 電子銃102から照射された電子ビーム103は、偏向器104で偏向され、試料台105上に配置された試料106上に収束される。試料106は、電子ビーム103が照射されることで、二次電子107を放出する。この放出された二次電子107が、検出器108で検出され、検出信号としてコントローラ109に送信される。コントローラ109は、受信した検出信号に対して信号処理を行い、試料106の撮像画像120を生成する。

[0023] 図1では、図面が複雑になるのを避けるために、対向する一対の偏向器104が例示されているが、具体的には、ほぼ直交する二対の偏向器104が、走査型電子顕微鏡101に設けられている。二対の偏向器104は、試料106において、電子ビーム103をX方向に走査する一対の偏向器（X方向偏向器）と、電子ビーム103をY方向に走査する一対の偏向器（Y方向偏向器）とによって構成されている。X方向偏向器とY方向偏向器には、コントローラ109から制御信号が供給され、X方向偏向器およびY方向偏向器は、コントローラ109からの制御信号に従って、電子ビーム103を偏向する。コントローラ109からの制御信号は、電子ビーム103のX方向およびY方向への移動を指示するX/Y制御信号（図1では、X/Yと表示）と、電子ビーム103を試料106に照射している照射時間を指示する電子ビーム照射時間信号（図1では、照射時間と表示）とによって構成されている。このX/Y制御信号と電子ビーム照射時間信号に従って、偏向器104は、電子ビーム103を制御する。

[0024] <コントローラ>

次に、コントローラ109を説明する。コントローラ109は、ユーザ（図示せず）が設定した走査（スキャン）条件およびパラメータに基づいて、走査型電子顕微鏡101における電子ビームの走査を制御するとともに、走査型電子顕微鏡101からの検出信号に基づいた撮像画像の生成を行う。

[0025] 先ず、ユーザによる走査条件およびパラメータの設定について、説明する。ここでは、ユーザが、コントローラ109に接続された入力装置（図示せず）および表示装置（図示せず）を用いて、走査条件およびパラメータを、コントローラ109に設定（指示）する例を説明する。また、特に制限されないが、ここでは、ユーザが、グラフィックユーザインタフェース（GUI）を用いて、走査条件およびパラメータを設定する場合を説明する。勿論、走査条件およびパラメータの設定方法は、これに限定されるものではないが、GUIを用いることにより、ユーザは確認しながら設定を行うことが可能であり、設定が容易となる。

[0026] <<GUI画面>>

図1において、110は、コントローラ109によって、表示装置に表示されているGUI画面を示している。ユーザは、マウスおよびキーボード等の入力装置を操作して、GUI画面110に表示されている項目に対して、選択あるいは数値の入力等を行う。

[0027] 実施の形態において、1つのGUI画面110は、特に制限されないが、3つの領域111、112および113と、画像サイズ指定領域とによって構成されている。

[0028] <<<領域111：走査方法>>>

ユーザは、領域111において、電子ビーム103の走査方法を選択する。すなわち、図1に示した例では、走査方法は、ラスタ、フラットおよびスネークの3つの走査方法によって構成されている。ユーザは、領域111において、この3つの走査方法から1つの走査方法を選択する。電子ビーム103は、選択された走査方法によって決まる軌道(走査軌道)に合うように、偏向器による偏向によって、移動する。なお、図1に示されている例では、電子ビーム103の走査方法としては、ラスタが選択されており、走査軌道は、ラスタ軌道が選択されている。

[0029] <<<領域112：VC法適用領域>>>

ユーザは、領域112において、VC法適用領域の走査に関するパラメータを設定(数値の入力)する。試料106に設定するVC法適用領域の個数は、1つに限定されない。すなわち、試料106に対して、複数のVC法適用領域を設定してもよい。図1に示した領域112には、VC法適用領域の個数を指定する領域であるVC法適用領域数が存在し、数値“2”が設定されている。これにより、2つのVC法適用領域が設定可能となっている。勿論、VC法適用領域数に設定する数値は、“1”でも“3”以上でもよい。

[0030] 実施の形態では、VC法適用領域のパラメータとしては、試料106上における、VC法適用領域の位置に関する情報(図1では、位置と表示)と、VC法適用領域内の各画素に対応する試料106上の表面に電子ビーム10

3を照射する照射時間と、試料106上において電子ビーム103を照射した位置に対応する撮像画像の各画素の画素係数とがある。前記した照射時間に設定された数値後に、次の画素の走査が行われることになるため、照射時間は、走査速度と見なすことができ、図1では、走査速度と表示している。

[0031] VC法適用領域の画素毎の走査速度および画素係数の設定方法としては、入力装置によって、GUI画面110で、数値を直接入力してもよいが、例えば、あらかじめ画素毎に各パラメータを記載した設定ファイルを準備し、コントローラ109に読み込ませるようにしてもよい。ここで、VC法適用領域内の画素係数としては、対象の各画素に対応する試料106の部分におけるプラグ形状や面積、その材質などを考慮したパラメータを設定する。これにより、画素係数としては、走査速度に依存しない係数となる。すなわち、画素係数としては、走査速度に依存せずに、試料106のVC法適用領域内の特性を考慮した係数を使用することになり、照射時間と撮像画像のVCコントラストとの両方を最適化でき、観察の短TAT化と観察精度向上を実現することが可能となる。

[0032] 例えば、VC法適用領域内における走査速度を、遅くすることで、VC法適用領域内における電子ビームの照射時間を長くして、VC法適用領域外に対するVC法適用領域のコントラストを高くさせることが可能である。しかしながら、例えばVC法適用領域が小さく、照射時間が長いと、VC法適用領域にダメージが与えられることが考えられ、走査速度を遅くすることは望ましくない。これに対して、実施の形態においては、走査速度に依存せずに、形状、面積あるいは材質等を考慮して定めた画素係数を、VC法適用領域の画素に積算して、VC法適用領域の撮像画像を取得することが行われる。積算値が大きくなるような適切な画素係数を用いることにより、走査速度を早くして、照射時間を短くしながら、VC法適用領域外に対するVC法適用領域のコントラストを向上（高く）させることが可能となる。

[0033] ユーザが、VC法適用領域の位置を設定する方法としても、入力装置によって、GUI画面110で数値を直接入力してもよいが、例えば、試料10

6の設計データを読み込ませて、設計データにおける所定の位置を、VC法適用領域の位置に関する情報として設定しても良いし、試料106上の位置を既知であるマーカとし、マーカから所定の位置までの相対位置を、VC法適用領域の位置に関する情報として設定しても良い。

[0034] <<<領域113：VC法適用領域外>>>

ユーザは、領域113において、VC法適用領域外の領域の走査に関するパラメータを設定する。VC法適用領域外の領域は、通常の表面走査を行う領域に該当し、ユーザは、領域113において、通常の表面走査を行う領域の走査に関するパラメータを設定(数値を入力)する。この通常の表面走査を行う領域のパラメータとしては、例えば、走査速度や画素係数があり、ユーザは、領域113において、これらを設定する。勿論、走査速度と画素係数は、画素毎に変更してもよい。

[0035] <<<画像サイズ指定領域>>>

前記した3つの領域以外に、ユーザが設定する項目としては、例えば、取得する撮像画像の大きさ(画像サイズ)を指定する領域が、GUI画面110には存在する。なお、図1の例では、画像サイズ指定領域に、画像サイズとして、800×600の数値が、ユーザによって直接入力されている。

[0036] <<<コントローラの構成>>>

次に、コントローラ109の構成例を説明する。コントローラ109は、走査軌道生成ユニット114、制御信号生成ユニット115、画素係数格納ユニット116、画素積算処理ユニット117、A/D(アナログ/デジタル)変換ユニット118および画素メモリ119と、を備えている。コントローラ109は、プロセッサを備えており、プロセッサが、図示しない不揮発性メモリに格納されたプログラムを実行することで、走査軌道生成ユニット114、制御信号生成ユニット115、画素係数格納ユニット116および画素積算処理ユニット117等を実現する。プロセッサの一例としては、CPUやGPUが考えられるが、所定の処理を実行する主体であれば他の半導体デバイスでもよい。勿論、これらのユニットは、論理回路、順序回路等

を組み合わせ実現してもよい。

[0037] ユーザが、GUI画面110で設定した走査条件およびパラメータは、設定が完了すると、走査軌道生成ユニット114に読み込まれる。走査軌道生成ユニット114は、読み込んだ走査条件およびパラメータのうち、走査軌道（走査方法）、走査速度、走査領域の位置、画像サイズのパラメータを、制御信号生成ユニット115に供給し、走査領域の位置、画素係数のパラメータを、画素係数格納ユニット116に供給する。なお、ここで、走査領域の位置は、VC法適用領域の位置およびVC法適用領域外の位置を表している。以下、本明細書では、VC法適用領域とVC法適用領域外とを区別しない場合は、これらを走査領域とも称する。

[0038] 制御信号生成ユニット115は、偏向器104を制御するための制御信号（X/Y制御信号：X/Y）と、走査時間から算出した電子ビーム照射時間信号（照射時間）を走査型電子顕微鏡101に入力する。同時に、制御信号生成ユニット115は、試料106の撮像画像を生成するための画像生成制御信号を、画素係数格納ユニット116および画素積算処理ユニット117に供給し、撮像画像の生成を制御する。

[0039] 画素係数格納ユニット116は、ユーザが設定した画素係数を格納し、格納された画素係数を順番に画素積算処理ユニット117へ出力する。画素係数格納ユニット116には、走査軌道生成ユニット114で読み込まれた位置、画素係数および制御信号生成ユニット115で生成された画像生成制御信号が供給される。

[0040] 後で、図3を用いて詳しく説明するが、画素係数格納ユニット116は、ルックアップテーブル（Look Up Table：以下、LUTとも称する）を備えている。画素係数格納ユニット116に供給された画素係数は、LUTに格納、保持される。LUTは少なくとも撮像画像の1フレーム分の画素数と同じ数の要素を有し、撮像画像の画素座標に対応した座標のLUTの要素に、ユーザが設定（指定）したその画素における画素係数が格納される。また、画素係数格納ユニット116は、制御信号生成ユニット115

からの画像生成制御信号を監視し、現在の画素の積算処理が完了したと判定すると、現在のLUTの要素を示す座標アドレスを更新し、更新された座標アドレスが示すLUTの要素に格納された画素係数を入力する。

[0041] A/D変換ユニット118は、検出器108からの二次電子107に従った検出信号を、デジタル信号に変換し、入力信号として出力する。

[0042] 画素積算処理ユニット117は、A/D変換ユニット118でデジタル信号に変換された入力信号に対して、画像生成制御信号および画素係数に基づいて積算処理を行い、入力信号をユーザが指定した走査速度から算出された積算回数だけ積算して得られた画素データ202を、画素メモリ119に格納し、1フレームのスクランが完了すると、取得した撮像画像120を出力する。

[0043] 走査条件およびパラメータの設定の完了と、走査軌道生成ユニット114による読み込みが、コントローラ109に対する、撮像画像120の作成の指示と見なすことができる。また、VC法適用領域に関する設定の読み込みを、コントローラ109に対する、VC法適用領域指定の受信と見なすことができる。

[0044] <<<画像生成制御信号、画素データ>>>

次に、前記した画像生成制御信号および画素データ202のタイミングを、図面を用いて説明する。図2は、実施の形態に係る画像生成制御信号と画素データとの関係を示すタイミング図である。図2において、横軸は時間を示し、縦軸は電圧を示している。また、図2に示したクロック信号CLKは、基準となるクロック信号を示している。特に制限されないが、コントローラ109は、このクロック信号CLKに同期して動作する。

[0045] 図2に示されているように、画像生成制御信号201は、フレーム制御信号203、ライン制御信号204および画素切り替え信号205を含んでおり、これらの信号(203~205)のそれぞれは、クロック信号CLKの立ち上がりエッジ(以下、単に立ち上がりとも称する)を基準に変化する。

[0046] フレーム制御信号203、ライン制御信号204および画素切り替え信号

205のそれぞれは、図1に示した制御信号生成ユニット115によって生成される。

[0047] フレーム制御信号203は、走査（スキャン）の開始時に、アサート（ハイレベル）される。フレーム制御信号203が、連続してアサートされ続けている期間は、同一のフレーム内の領域を走査している事を示している。1フレーム全体の走査が完了すると、フレーム制御信号203はネゲートされる。

[0048] ライン制御信号204は、走査において、ラインの切り替わりを示す信号である。ライン制御信号204は、1ライン毎に、走査の開始時にアサートされ、その1ラインの走査が完了するとネゲートされる。走査方法（走査軌道）として、例えばラスター（軌道）が設定されている場合、1ラインの走査中は、ライン制御信号204はアサートされ、1ラインの走査が完了すると、ライン制御信号204はネゲートされる。その後、ライン制御信号204は、次のラインの走査開始位置に偏向器104の向きが制御され、走査が開始するまでの期間（帰線期間）、ネゲートされ続けている。

[0049] 画素切り替え信号205は、画素の切り替わりを示す制御信号である。画素切り替え信号205は、1画素に対応する試料106上の領域に対して、ユーザが設定（指定）した走査速度から算出した照射時間分の電子ビーム103の照射が完了すると、1パルスだけアサートされる。一つ前の画素切り替え信号205の立ち上がりエッジから、次の画素切り替え信号205の立ち上がりエッジまでの間のクロック信号CLKのサイクル数が、画素積算処理ユニット117における画素毎の積算回数となる。

[0050] すなわち、ユーザが指定したある領域（VC法適用領域）の走査速度が速く、試料106におけるその領域上の表面へのビーム照射時間が短い場合、画素切り替え信号205の間隔（立ち上がりエッジ間の間隔）は短くなり、画素積算処理ユニット117における画素積算回数も減少する。一方、ユーザが指定した走査速度が遅い場合、試料106におけるその領域上の表面へのビーム照射時間は長くなるため、画素切り替え信号205の間隔は長くな

り、画素積算処理ユニット 117 での画素積算回数も増加する。

[0051] 画素データ 202 は、検出部 108 からの検出信号を A/D 変換ユニット 118 でデジタル信号に変換した入力信号に対し、ユーザが指定した画素係数を用いて画素切り替え信号 205 が再びアサートされるまでの間のクロック信号 CLK のサイクル回数分だけ積算処理を行ったデータである。例えば、“D0”で示した画素データ 202 は、クロック信号 CLK の 2 サイクル分だけ、入力信号に対して画素係数が積算された値（2 画素積算）を示している。同様に、“D2”で示した画素データ 202 は、クロック信号 CLK の 4 サイクル分だけ、入力信号に対して画素係数が積算された値（4 画素積算）を示している。

[0052] <<<画素係数格納ユニット>>>

図 3 は、実施の形態に係る画素係数格納ユニットの一例を示すブロック図である。図 3 に示されているように、画素係数格納ユニット 116 は、少なくともアドレスカウンタ 301 と LUT 302 とを備えている。

[0053] LUT 302 は、図 3 の下側に示すように、複数の要素が、X 座標（X）および Y 座標（Y）によって特定される配列のアドレス（X 座標と Y 座標の交点）に格納される。X 座標および Y 座標により構成された配列は、1 フレームに対応する。すなわち、1 フレームにおける画素のそれぞれが、X 座標および Y 座標で特定されるアドレスに対応し、アドレスに格納されている要素が、画素に対応することになる。

[0054] LUT 302 の各アドレスには、要素として、ユーザが GUI 画面 110 で設定した画素毎の画素係数 303 が格納される。すなわち、LUT 302 には、走査軌道生成ユニット 114 からの画素係数 303 が格納される。このとき、格納する LUT 302 のアドレスは、走査軌道生成ユニット 114 からの走査領域の位置を示すパラメータで定められる。なお、図 3 において、画素係数 303 として示されている“a0”～“a3”は、図 2 に示した画素データ“D0”～“D3”に対応している。すなわち、“a0”が、画素データ“D0”に対応した画素係数であり、“a2”が、画素データ“D

2”に対応した画素係数である。

[0055] アドレスカウンタ301には、フレーム制御信号203、ライン制御信号204および画素切り替え信号205が供給される。アドレスカウンタ301は、これらの信号に基づいて、LUT302の要素を特定するアドレスを生成する。アドレスカウンタ301によって生成されたアドレスによって、LUT302に格納されている画素係数が選択され、選択された画素係数が、画素係数303として、画素係数格納ユニット116から出力される。

[0056] なお、アドレスカウンタ301が生成するアドレスは、図1に示した画像メモリ119の要素を示すアドレスとしても用いられる。すなわち、画像メモリ119において、アドレスカウンタ301により生成されたアドレスによって特定されるアドレスに、対応する画素データ202が格納されることになる。

[0057] <<<画素積算処理ユニット>>>

図4は、実施の形態に係る画素積算処理ユニットの一例を示すブロック図である。画素積算処理ユニット117は、図4に示すように、少なくとも、乗算器401、加算器402、積算処理中のデータを保持するフリップフロップ回路（以下、FF回路とも称する）403および積算処理が完了したデータを格納し、画素データとして画像メモリ119に出力するためのラッチ回路404を備えている。画素積算処理ユニット117には、少なくとも、検出器108（図1）で検出された二次電子信号をA/D変換ユニット118（図1）でデジタル信号に変換することで取得された入力信号405と、画素係数格納ユニット116（図3）から出力された画素係数303と、フレーム制御信号203と、画素切り替え信号205とが入力される。

[0058] 乗算器401は、入力信号405と画素係数303との間で乗算を行い、乗算結果を、加算器402へ出力する。加算器402は、FF回路403に保持された一つ前の乗算結果と、現在の乗算結果とを加算し、FF回路403に格納されている値を、加算結果で更新する。

[0059] フレーム制御信号203は、FF回路403とラッチ回路404のそれぞれ

れに入力され、FF回路403とラッチ回路404のそれぞれは、フレーム制御信号203の立ち上がりエッジによって、リセットされる。また、FF回路403は、画素切り替え信号205の立ち上がりエッジによってもリセットされる。これに対して、ラッチ回路404は、画素切り替え信号205の立ち上がりエッジによって、イネーブル状態となる。

[0060] フレーム制御信号203の立ち上がりによって、FF回路403はリセットされるため、1フレームの開始時に、FF回路403はリセットされることになる。また、FF回路403は、画素切り替え信号205の立ち上がりによってもリセットされる。言い換えるならば、画素切り替え信号205が立ち上がった後、次に立ち上がるまでの期間、加算器402の加算結果が、FF回路403に累積されることになる。

[0061] 例えば、画素データ202が、“D0”の場合には、図2に示したように、画素切り替え信号205は、立ち上がった後、クロック信号CLKが2サイクル経過したところで立ち上がることになる。これにより、1サイクル目のクロック信号CLKの際には、入力信号405と画素係数303の“a0”とが、乗算器401によって乗算され、その乗算結果と、リセットされたFF回路403の出力とが、加算器402によって加算され、FF回路403に格納されることになる。また、2サイクル目のクロック信号CLKの際には、入力信号405と画素係数303の“a0”とが、乗算器401によって乗算され、その乗算結果と、FF回路403に格納されている1サイクル目の乗算結果とが、加算器402によって加算され、FF回路403に格納されることになる。画素データ202が、“D0”の場合を例にして述べたが、他の場合（例えば、D1～D3）も同様に、累積される回数が、画素切り替え信号205の立ち上がり間隔（クロック信号CLKのサイクル数）に従って決定されることになる。

[0062] ラッチ回路404も、フレーム制御信号203の立ち上がりによってリセットされるため、1フレームの開始時に、ラッチ回路404はリセットされることになる。その後、画素切り替え信号205の立ち上がりにより、ラッ

チ回路404はイネーブル状態となる。イネーブル状態となることで、ラッチ回路404は、FF回路403の出力を取り込み、画素データ202として出力する。

[0063] 図3および図4において、“a0”～“a3”は、VC法適用領域の特性に基づいて設定された画素係数（第1画素係数）を示している。この場合、試料106におけるVC法適用領域の位置は、X座標およびY座標で表すと、(X0、Y0)～(X3、Y0)である。また、図3および図4では示していないが、VC法適用領域外に対して設定された画素係数（第2画素係数）も、LUTに格納され、図4に示した画素積算処理ユニット117において、入力信号と積算される。VC法適用領域外の領域に対しては、走査速度は、例えばクロック信号CLKの1サイクル分に設定され、この走査速度に基づいて、第2画素係数が設定される。

[0064] VC法適用領域外の領域は、例えば、1フレームにおいて、VC法適用領域を除いた全ての領域とする。これにより、図1に示したように、VC法適用領域外の領域の位置を設定しなくても済む。

[0065] <<<処理フロー>>>

図5は、実施の形態に係るコントローラの動作を示すフローチャートである。次に、実施の形態1に係る画素係数格納ユニットおよび画素積算処理ユニットの動作を、図1、図3～図5を用いて説明する。ここでは、ユーザが、走査軌道として、図1に示したようにラスタ軌道を設定した場合を例にして説明する。勿論、ラスタ軌道は一例であって、これに限定されるものではない。また、画素係数格納ユニット116のLUT302には、走査軌道生成ユニット114から、画素係数が供給され、LUT302の各要素には、既に画素係数が格納されているものとする。

[0066] 先ず、ステップ500において、コントローラ109がスキャンを開始する。

[0067] 次に、ステップ501において、コントローラ109は、フレーム制御信号203をアサートし、画像メモリ119の初期化を行う。また、コントロ

ーラ109は、画素係数格納ユニット116におけるアドレスカウンタ301のアドレス（X座標およびY座標を示すアドレス値）を初期化する。これにより、画像メモリ119の要素およびLUT302の要素を指定するアドレス値が初期化される。

[0068] ステップ502において、コントローラ109は、アドレスカウンタ301を用いて、画素係数格納ユニット116におけるLUT302の要素から、ステップ501において初期化されたアドレス値によって指定された要素を選択し、選択された要素に格納されている画素係数303を読み出す（更新）とともに、フレーム制御信号203の立ち上がりに応答して、画素積分処理ユニット117において、FF回路403の初期化と、ラッチ回路404にラッチされている画素データ（画素値）202の初期化を行う。

[0069] その後、ステップ503において、コントローラ109は、読み出した画素係数303と入力信号とを用いて、画素積算処理ユニット117において、積算処理を実行する。すなわち、図4に示した乗算器401、加算器402およびFF回路403を用いて、積算処理が実行される。この積算処理が完了する毎に、コントローラ109は、ステップ504において、画素切り替え信号205がアサートされているか否かを判定する。言い換えるならば、図2に示したクロック信号CLKの立ち上がり毎に、画素切り替え信号205が立ち上がっているか否かが判定される。

[0070] ステップ504において、画素切り替え信号205がアサートされていないと判定すると（No）、画素切り替え信号205がアサートされるまで、コントローラ109は、ステップ503の積算処理を繰り返し、積算値が取得される。言い換えるならば、画素切り替え信号205がアサートされ、ネゲート後に再びアサートされるまでのクロック信号CLKのサイクル数だけ、同じ画素係数と同じ入力信号との間で乗算が行われ、以前の乗算結果に加算されて、積算値が求められる。

[0071] ステップ504において、画素切り替え信号205がアサートされていた場合（Yes）、コントローラ109は、ステップ505において、ラッチ

回路404をイネーブル状態にし、ラッチ回路404を更新して、画素データ202を更新し、画素メモリ119に格納する。すなわち、更新された画素データ202を画素メモリ119へ格納し、現在のアドレス値（X座標）を更新する。この時、画素メモリ119に格納される画素データ202は、画素積算処理ユニット117において、画素切り替え信号205の立ち上がりエッジの間隔におけるクロック信号CLKのサイクル数分、画素係数と入力信号との間で積算処理を施すことで取得された画素データである。

[0072] 次に、ステップ506において、コントローラ109は、ライン制御信号204に基づいてライン切り替えの有無を判定する。ライン制御信号204がネゲートされていなければ、コントローラ109は、ライン切り替えは発生していないと判定し、ステップ502に戻って、処理を実行する。すなわち、コントローラ109は、ステップ502において、画素値の初期化および画素係数の更新を行い、ステップ503および504で、更新された画素係数と更新された入力信号とを用いた積算処理を実行し、積算処理により取得された画素データをステップ505で更新されたアドレス値に格納する。

[0073] ステップ505におけるアドレス値の更新は、画素係数格納ユニット116内のアドレスカウンタ301が生成するアドレスを、画素切り替え信号205の立ち上がりエッジに応答して更新することで行われる。例えば、アドレスカウンタ301が生成している現在のアドレス（X座標、Y座標）が、アドレス値（X0、Y0）であった場合、画素切り替え信号205の立ち上がるエッジに応答して、アドレスカウンタ301は、アドレスを、アドレス値（X1、Y0）に更新する。偏向器104を制御するために、制御信号生成ユニット115が出力する制御信号（X/Y制御信号）は、アドレスカウンタ301が生成するアドレスに対応している。そのため、アドレスカウンタ301が生成するアドレス値が更新すると、これに合わせて、試料106上において電子ビーム103の照射される位置も変わり、A/D変換ユニット118からは、電子ビーム103が照射されている位置からの二次電子に従った入力信号が出力されることになる。従って、アドレスカウンタ301

が生成するアドレス値が更新されると、乗算器401に入力される入力信号も更新されることになる。すなわち、乗算器401には、更新された画素係数と、更新されたアドレス値に対応する試料106上の位置における二次電子に対応した入力信号とが供給され、これらの間で乗算が行われることになる。

[0074] 一方、ステップ506において、ライン制御信号204がネゲートして、ライン切り替えが発生したと、コントローラ109が判定した場合、コントローラ109は、次にステップ507を実行する。ステップ507において、コントローラ109は、フレーム制御信号203に基づいて、1フレームが終了したか否かを判定する。

[0075] ステップ507において、コントローラ109は、フレーム制御信号203がネゲートしていなければ、1フレームは終了していないと判定し、次にステップ508を実行する。

[0076] ステップ508において、コントローラ109は、アドレスカウンタ301が生成するアドレスの初期化と更新とを行う。すなわち、アドレスカウンタ301は、ライン制御信号204のアサートに応答して、Y座標のアドレス値を更新するとともに、X座標のアドレス値を初期化する。すなわち、アドレスカウンタ301は、画素の位置を示すX座標の値を初期化し、ラインの位置を示すY座標の値を更新する、具体的には、アドレスカウンタ301は、ラインの位置および画素の位置が変更されたアドレス値（例えば、X0、Y1）を出力する。

[0077] ステップ508の後は、前記したステップ502～507が実行される。このとき、ステップ502では、LUT302において、アドレス値（X0、Y1）で指定された画素係数が読み出され、乗算器401に入力される入力信号は、アドレス値（X0、Y1）に対応するX/Y制御信号によって指定される試料106上の位置における二次電子に基づいた信号である。

[0078] 1フレーム分のスキャンが完了すると、フレーム制御信号203がネゲートすることになる。1フレーム分のスキャンが完了すると、コントローラ1

09は、ステップ509において、画素積算処理を終了する。画像積算処理によって生成された1フレーム分の画素データ202は、画像メモリ119に格納され、スキャンによる撮像画像として例えば表示装置に出力される。

[0079] <<<撮像画像>>>

実施の形態に係る荷電粒子線装置100によって撮像された撮像画像の例を、次に説明する。図6は、実施の形態に係る荷電粒子線装置によって、試料を1回スキャンして取得した撮像画像の一例を示す平面図である。また、図7は、図6の撮像画像を取得するために、試料をスキャンしたときの走査パターンの一例を示す模式的な平面図である。図6および図7は、ユーザが、図1に示したGUI画面110のように走査条件を設定した場合が示されている。すなわち、走査軌道は、図1に示しているようにラスタ軌道に設定されているものとする。

[0080] 試料106において、1フレームとして1回でスキャンされる領域内に、複数の異なる面積、形状を備える複数のVC法適用領域と、VC法適用領域外とを設定した場合が、図6および図7に示されている。

[0081] すなわち、図6において、120は、1回のスキャンで取得された1フレームの撮像画像を示し、602__A、602__Bは異なる面積、形状のVC法適用領域の部分画像を示し、603はVC法適用領域外の通常の表面走査部分画像を示している。

[0082] 図6に示すような撮像画像を取得するために、実施の形態1に係る荷電粒子線装置100では、図7に示されているような走査パターンで、試料106の表面上が走査される。すなわち、部分画像602__Aおよび602__Bに対応する試料106におけるVC法適用領域702__Aおよび702__Bでは、電子ビーム103による走査が第1走査速度で行われるようにし、通常の表面走査部分画像603に対応する試料106におけるVC法適用領域外703では、第1走査速度とは異なる第2走査速度で電子ビーム103による走査が行われる。ここでは、第2走査速度は、第1走査速度よりも早い値に設定されているものとする。なお、図7において、二重の矢印線RLは、

帰線を示しており、帰線RLは、ラスタ軌道の切り替えし部分であり、撮像画像の取得には影響しない軌道である。

[0083] 実施の形態に係る荷電粒子線装置においては、試料106にVC法適用領域702__A、702__Bを設定する場合、ユーザが、VC法適用領域702__A、702__B毎に、その領域の位置と、その領域を走査する際の画素毎の走査速度と、その領域を走査した際の画素係数を任意に設定することができる。また、試料106において、VC法適用領域外703に対しても、ユーザが、その領域を走査する際の画素毎の走査速度と、その領域を走査した際の画素係数を任意に設定することができる。ユーザが、VC法適用領域に対する走査速度と画素係数とVC法適用領域外に対する走査速度と画素係数とを、適切な値に設定することで、VC法適用領域とVC法適用領域外との間の比であるVCコントラストが改善された撮像画像を取得することが可能となる。

[0084] 図7では、複数のVC法適用領域702__A、702__Bに対して、同じ値の第1走査速度を設定する例を示したが、これに限定されるものではない。すなわち、VC法適用領域が、図7のように、試料106に複数(701__A、701__B)存在する場合には、VC法適用領域毎に異なる値の第1走査速度を設定してもよい。

[0085] また、図7では、同一の走査軌道(ライン)上に、複数のVC法適用領域とVC法適用領域外とを設定している。このように設定すると、同一の走査軌道上において、電子ビームによる走査の速度が、第1走査速度、第2走査速度と変化することになる。

[0086] また、図7に示すように1回のスキャンで、図6に示すように、VC法適用領域の部分画像602__A、602__Bと、VC法適用領域外の通常の表面走査部分画像603とを取得し、1フレームの撮像画像120を生成することが可能である。これにより、従来VC観察を行う際に要していた予備観察の工程を省くことができるため、半導体観察の短TAT化を実現するとともに、VC法適用領域内の部分画像に写る構造の位置の妥当性やVC法適用領

域外の通常の表面走査を行う領域の部分画像に写る構造との位置の関係が把握できるためスキャン利便性の向上に貢献できる。

[0087] 実施の形態によれば、撮像画像の1画素に対応する試料上の微小領域毎にユーザが、任意に画素係数を設定可能となり、当該領域へのビーム照射時間を短くしながらもV Cコントラストが良い撮像画像を取得できる。さらに、V C法適用領域の部分画像とV C法適用領域外の通常の表面走査を行った部分画像を一回のスキャンで1フレームの撮像画像として取得できるため、予備観察や位置妥当の確認などの工程を省略し、スキャン利便性を向上し観察の短時間化が可能である。

[0088] 図7において、V C法適用領域702__Aおよび702__Bは、第1表面と見なし、V C法適用領域外の領域703は、第2表面と見なすことができる。この場合、第1表面では、第1走査速度で走査が行われ、第2表面では、第2走査速度で走査が行われることになる。また、図7において、第1走査速度で走査が行われる実線の軌道部分は、第1走査軌道（第1速度軌道）と見なすことができ、第2速度で走査が行われる破線の軌道部分は、第2走査軌道（第2速度軌道）と見なすことができる。

[0089] 前記したように、ユーザによって、V C法適用領域およびV C法適用領域外のそれぞれに対して、適した走査速度と画素係数（第1画素係数、第2画素係数）が、例えばGUI画面110で設定される。なお、V C法適用領域外に設定される走査速度および画素係数は、例えば通常の表面走査（表面観察）に適した走査速度および画素係数であり、V C法適用領域外の画素係数は、V C法適用領域外の走査速度に基づいて設定されている。

[0090] 第1速度軌道においては、V C法に適した走査速度で走査が行われ、第1表面からの二次電子に基づいた入力信号と、V C法に適した画素係数とによって、第1表面に対応する第1部分領域の画像（部分画像602__A、602__B）が生成される。また、第2速度軌道においては、通常の表面走査に適した走査速度で走査が行われ、第2表面からの二次電子に基づいた入力信号と、通常の表面走査に適した画素係数とによって、第2表面に対応する第

2部分領域の画像（部分画像603）が生成される。

[0091] 以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

符号の説明

- [0092] 100 荷電粒子線装置
101 走査型電子顕微鏡
102 電子銃
104 偏向器
108 検出器
106 試料
109 コントローラ
110 GUI画面
114 走査軌道生成ユニット
115 制御信号生成ユニット
116 画素係数格納ユニット
117 画素積算処理ユニット
118 A/D変換ユニット
119 画素メモリ

請求の範囲

[請求項1] 電子銃と、偏向器と、検出器と、試料が置かれる試料台と、コントローラとを有する装置であって、

撮像画像の作成指示を受信した前記コントローラは：

- ・ V C 法適用領域指定を受信し、
 - ・ 所定走査軌道に基づいて生成される制御信号を前記偏向器に送りつつ、前記検出器から前記試料からの二次電子検出信号を受信し、
 - ・ 前記二次電子検出信号に基づいて前記撮像画像を生成し、
- ここで、前記撮像画像は、以下の部分領域を含む：

V C 法に適した第 1 部分領域と、
前記試料の表面観察に適した第 2 部分領域と、
装置。

[請求項2] 請求項 1 記載の装置において、
前記所定走査軌道は：

前記 V C 法適用領域指定に対応した前記試料上の第 1 表面を、前記 V C 法に適した第 1 走査速度で走査する、第 1 速度軌道と、

前記 V C 法適用領域指定に対応しない前記試料上の第 2 表面を、前記第 1 走査速度より高速な第 2 走査速度で走査する、第 2 速度軌道と、
を含み、

前記第 1 部分領域の画像の前記生成は、第 1 係数を用いて行われ、
前記第 2 部分領域の画像の前記生成は、前記第 2 走査速度に基づいて決められる第 2 係数を用いて行われ、

前記第 1 走査速度と前記第 1 係数は、前記第 1 表面の特性に基づいて決定された値である、

装置。

[請求項3] 請求項 2 に記載の装置において、

前記第 1 走査速度および前記第 2 走査速度は、前記電子銃からの電子ビームが前記第 1 表面および前記第 2 表面に照射されている時間に

相当する、

装置。

[請求項4]

請求項3に記載の装置において、

前記所定走査軌道は、前記電子ビームによる1スキャンの1ラインを含み、

同一の前記1ラインにおいて、前記第1表面は前記第1走査速度で走査され、前記第2表面は前記第2走査速度で走査される、

装置。

[請求項5]

請求項4に記載の装置において、

前記第1部分領域の画像は、前記二次電子検出信号に基づいた前記第1表面に係る画素データと前記第1係数との演算によって生成され、

前記第2部分領域の画像は、前記二次電子検出信号に基づいた前記第2表面に係る画素データと前記第2係数との演算によって生成される、

装置。

[請求項6]

請求項5に記載の装置において、

前記第1部分領域の画像と、前記第2部分領域の画像は、前記電子ビームによる1スキャンによって取得される1フレームに含まれている、

装置。

[請求項7]

請求項1に記載の装置において、

前記撮像画像の前記作成指示は、GUIにおいて行われる、

装置。

[請求項8]

電子銃と、偏向器と、検出器と、試料が置かれる試料台と、コントローラとを備える装置の制御方法であって、

前記コントローラは、所定走査軌道に基づいて生成される制御信号を前記偏向器に送りつつ、前記検出器から前記試料からの二次電子検

出信号を受信し、前記二次電子検出信号に基づいて撮像画像を生成し、

ここで、前記コントローラは、

前記試料において、V C法適用領域として指定された第1部分領域に係る第1画像を生成し、

前記第1部分領域とは異なる第2部分領域に対して、前記試料の表面観察に適した第2画像を生成する、

制御方法。

[請求項9]

請求項8記載の制御方法において、

前記コントローラは、

前記V C法適用領域として指定された前記第1部分領域に対応する前記試料上の第1表面を、前記制御信号によって、V C法に適した第1走査速度で走査し、走査により取得された画素データと第1係数とに基づいて、前記第1画像を生成し、

前記第2部分領域に対応する前記試料上の第2表面を、前記制御信号によって、前記第1走査速度より高速な第2走査速度で走査し、走査により取得された画素データと第2係数とに基づいて、前記第2画像を生成し、

ここで、前記第1走査速度と前記第1係数は、前記第1表面の特性に基づいて決定された値である、

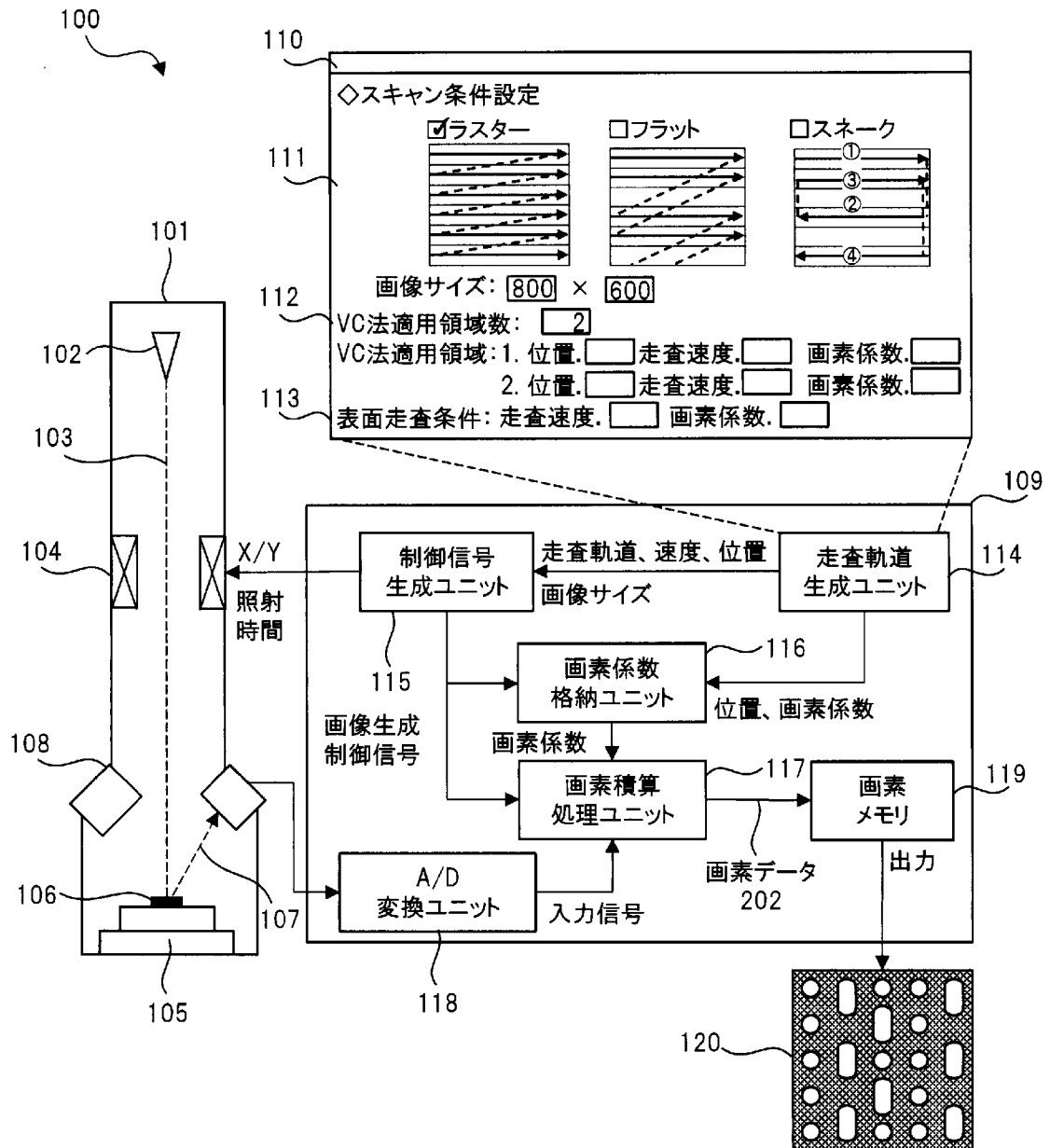
制御方法。

[請求項10]

請求項8または9に記載の制御方法を、前記コントローラに実行させるプログラム。

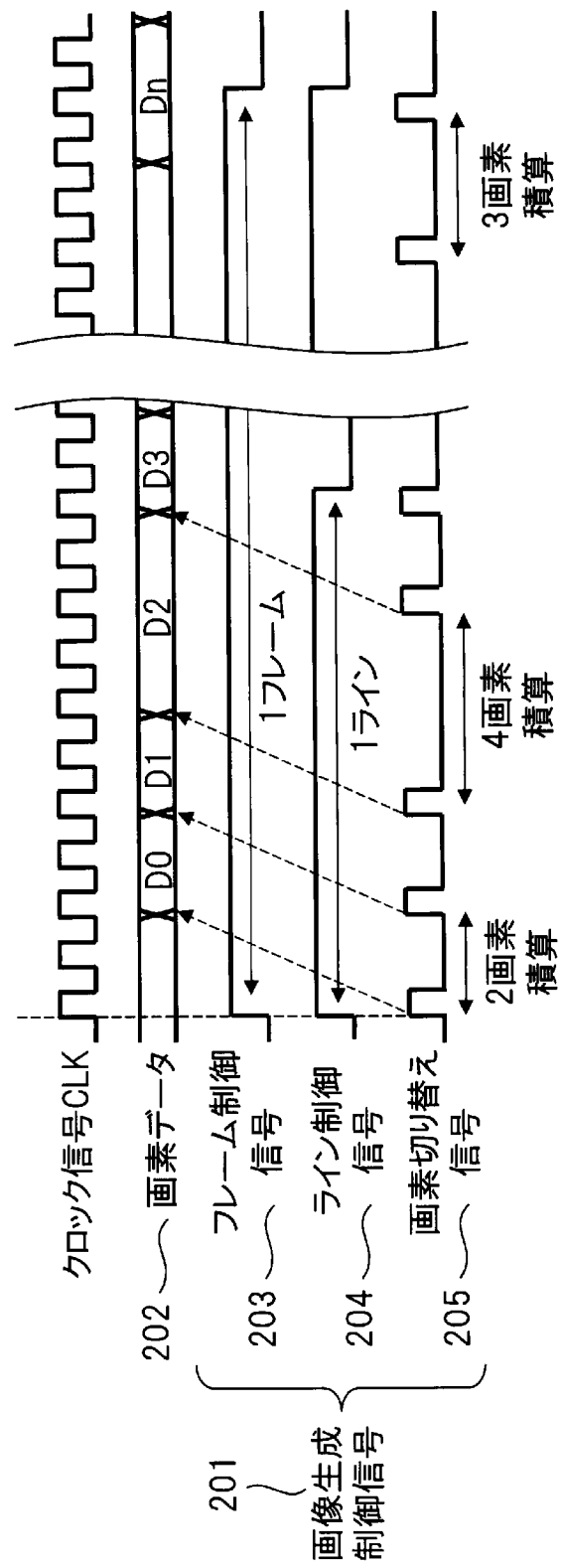
[図1]

図 1



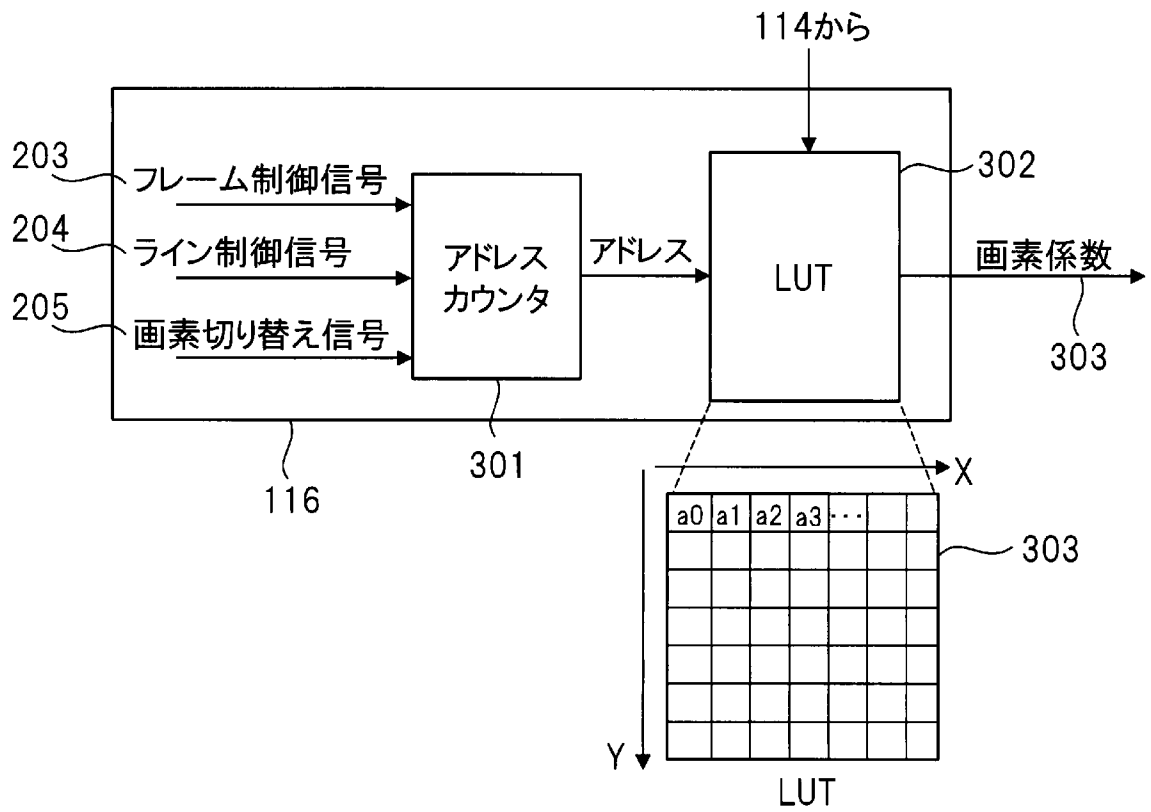
[図2]

図 2



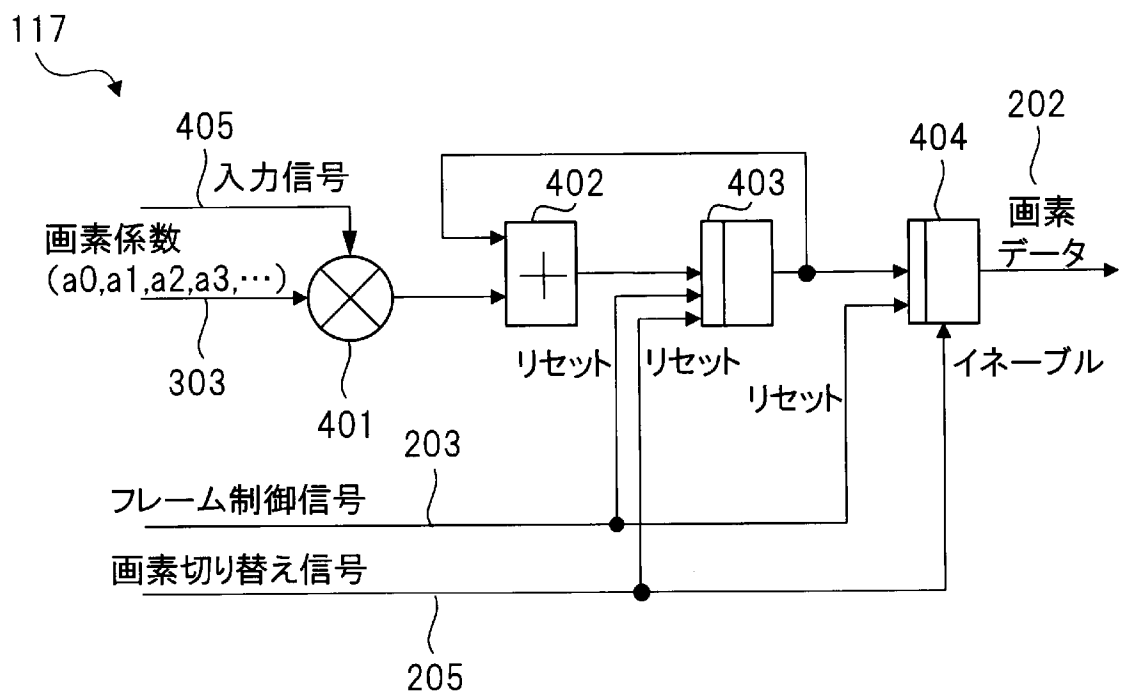
[図3]

図 3



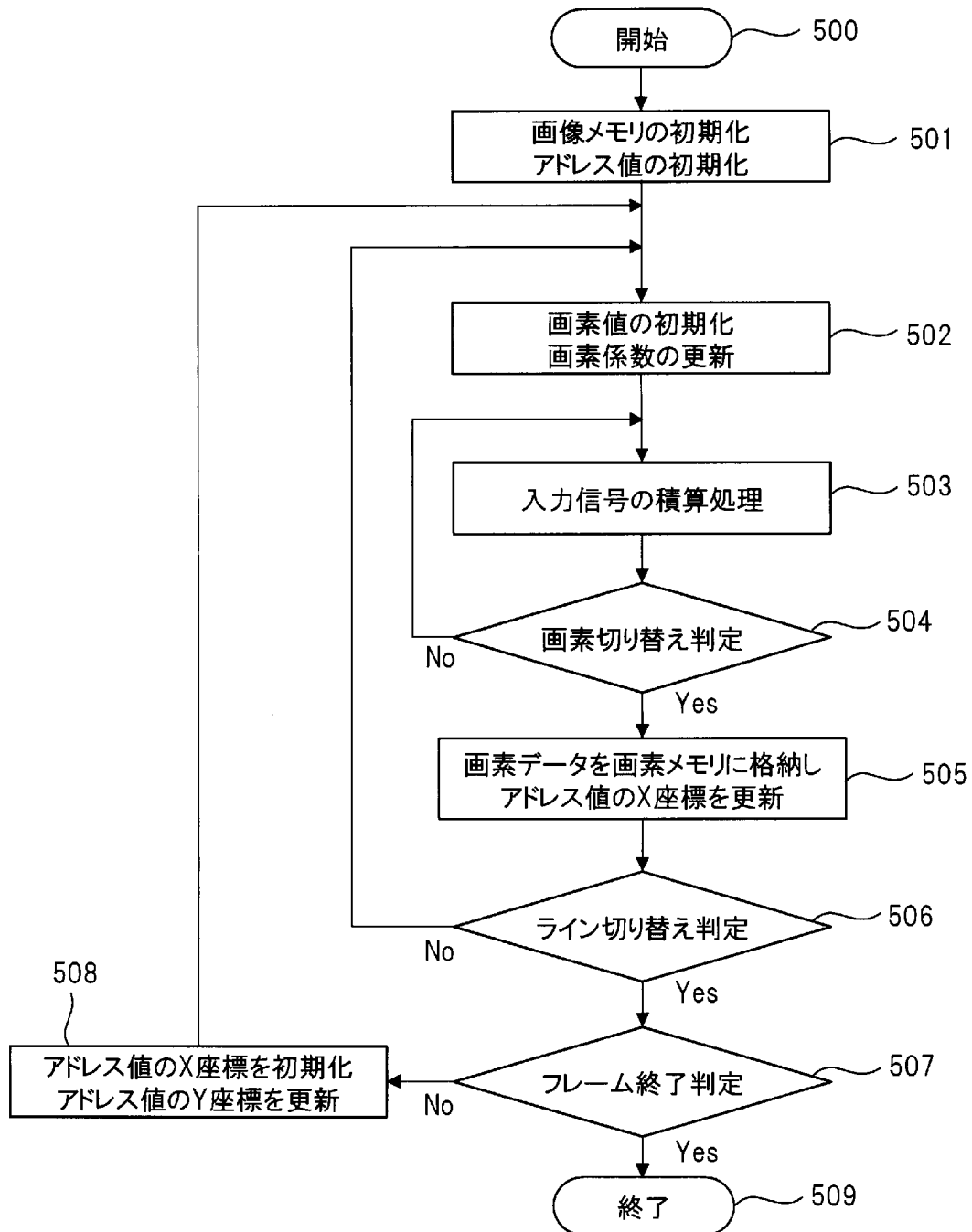
[図4]

図 4



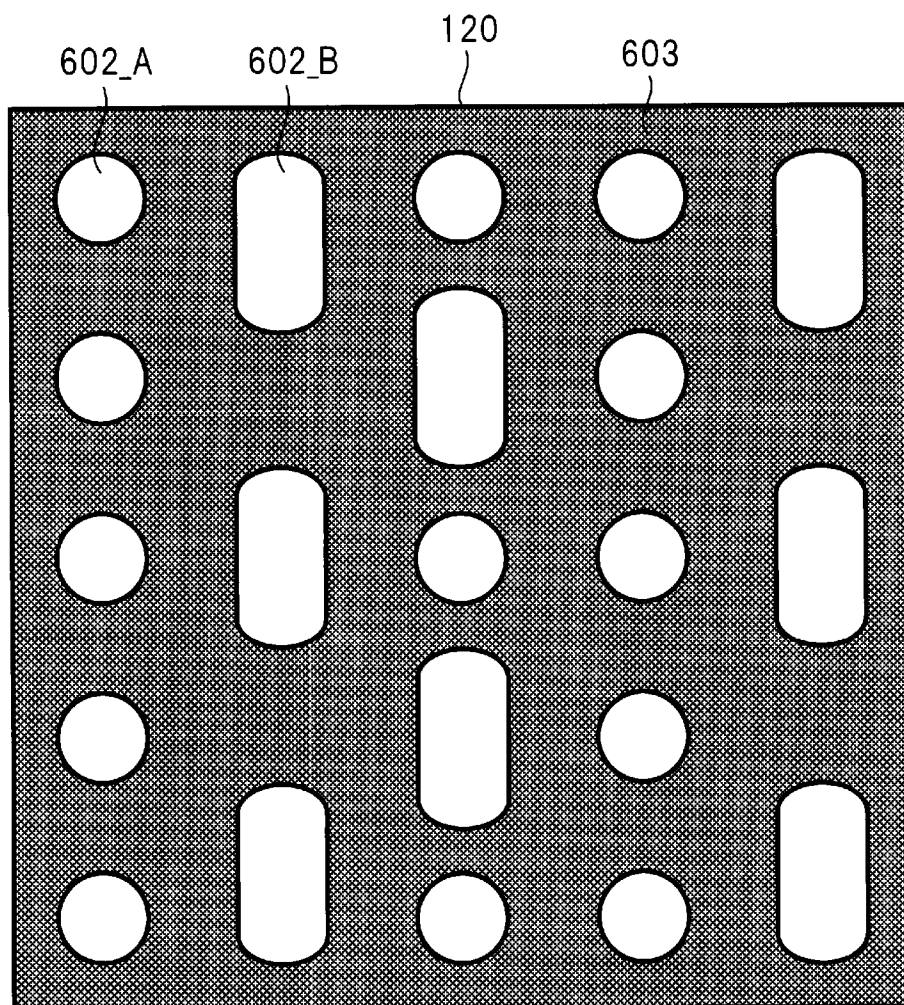
[図5]

図 5



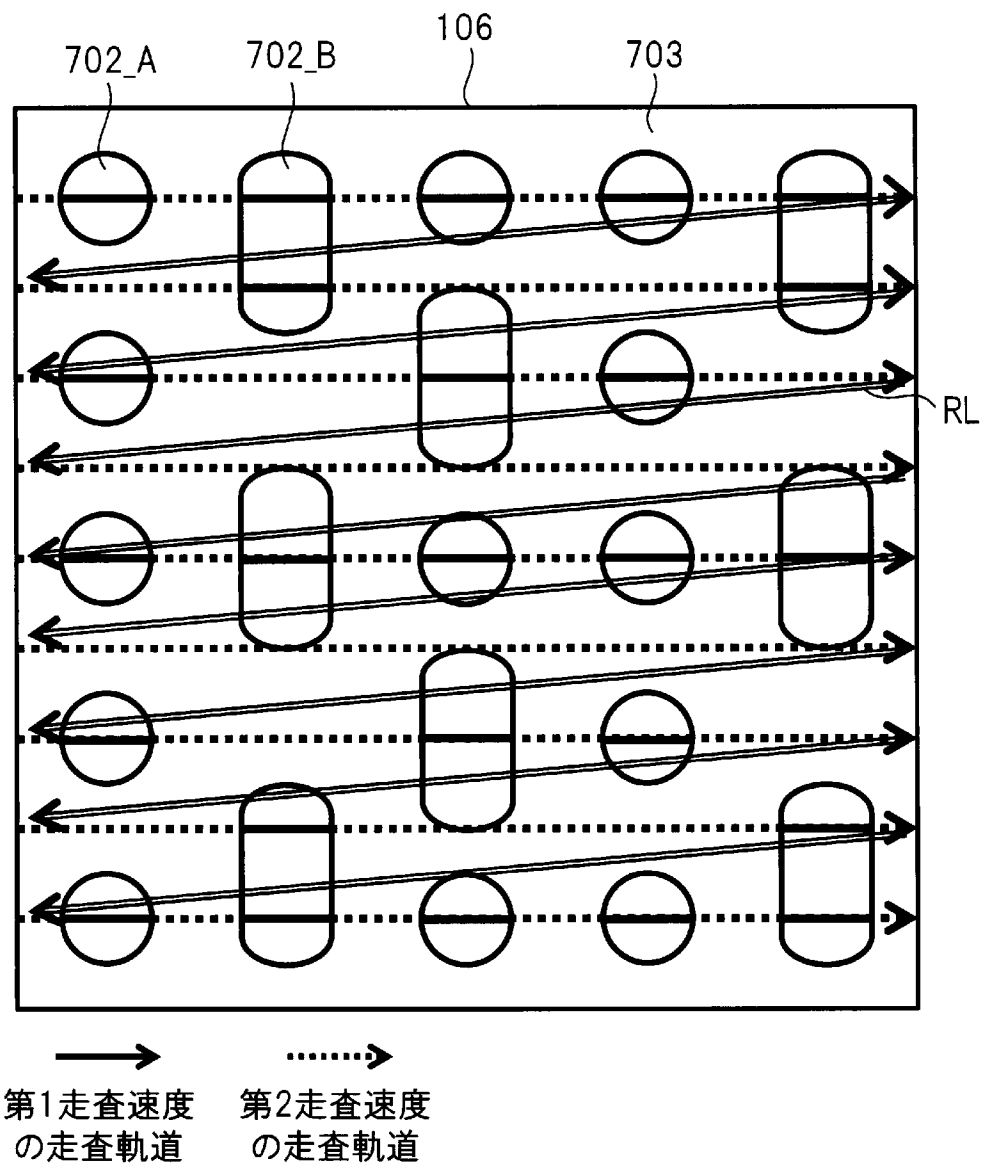
[図6]

図 6



[図7]

図 7



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/023295

A. CLASSIFICATION OF SUBJECT MATTER

H01J 37/22(2006.01)i; **G01N 23/225**(2018.01)i; **H01L 21/66**(2006.01)i; **H01L 21/822**(2006.01)i; **H01L 27/04**(2006.01)i
FI: H01J37/22 502B; H01L21/66 S; H01L27/04 T; G01N23/225

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01J37/22; G01N23/225; H01L21/66; H01L21/822; H01L27/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2011/102511 A1 (HITACHI HIGH-TECHNOLOGIES CORPORATION) 25 August 2011 (2011-08-25) paragraphs [0002]-[0004], [0013]-[0014], [0024]-[0043], fig. 1-3	1, 7-8, 10
Y	paragraphs [0002]-[0004], [0013]-[0014], [0024]-[0043], fig. 1-3	1, 7-8, 10
A	entire text, all drawings	2-6, 9
Y	JP 2007-95822 A (FUJITSU LIMITED) 12 April 2007 (2007-04-12) paragraphs [0008]-[0017], fig. 4	1, 7-8, 10
A	entire text, all drawings	2-6, 9
A	JP 2009-92673 A (HITACHI, LTD.) 30 April 2009 (2009-04-30) entire text, all drawings	1-10
A	JP 2008-177282 A (RENESAS TECHNOLOGY CORP.) 31 July 2008 (2008-07-31) entire text, all drawings	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
“E” earlier application or patent but published on or after the international filing date
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
“O” document referring to an oral disclosure, use, exhibition or other means
“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“&” document member of the same patent family

Date of the actual completion of the international search

20 July 2023

Date of mailing of the international search report

01 August 2023

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/023295

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2011/102511	A1	25 August 2011	US 2012/0305768 A1 paragraphs [0002]-[0004], [0015]-[0016], [0044]-[0063], fig. 1-3	
JP	2007-95822	A	12 April 2007	US 2007/0069757 A1 paragraphs [0036]-[0046], fig. 4	
JP	2009-92673	A	30 April 2009	(Family: none)	
JP	2008-177282	A	31 July 2008	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01J 37/22(2006.01)i; G01N 23/225(2018.01)i; H01L 21/66(2006.01)i; H01L 21/822(2006.01)i; H01L 27/04(2006.01)i FI: H01J37/22 502B; H01L21/66 S; H01L27/04 T; G01N23/225		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01J37/22; G01N23/225; H01L21/66; H01L21/822; H01L27/04		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	W0 2011/102511 A1 (株式会社日立ハイテクノロジーズ) 25.08.2011 (2011-08-25) 段落[0002]-[0004], [0013]-[0014], [0024]-[0043], 図1-3	1, 7-8, 10
Y	段落[0002]-[0004], [0013]-[0014], [0024]-[0043], 図1-3	1, 7-8, 10
A	全文全図	2-6, 9
Y	JP 2007-95822 A (富士通株式会社) 12.04.2007 (2007-04-12) 段落[0008]-[0017], 図4	1, 7-8, 10
A	全文全図	2-6, 9
A	JP 2009-92673 A (株式会社日立製作所) 30.04.2009 (2009-04-30) 全文全図	1-10
A	JP 2008-177282 A (株式会社ルネサステクノロジ) 31.07.2008 (2008-07-31) 全文全図	1-10
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 20.07.2023		国際調査報告の発送日 01.08.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 松平 佳巳 2G 7864 電話番号 03-3581-1101 内線 3226

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/023295

引用文献			公表日	パテントファミリー文献	公表日
WO	2011/102511	A1	25.08.2011	US 2012/0305768 A1 段落[0002]-[0004], [0015]- [0016], [0044]-[0063], 図 1-3	
JP	2007-95822	A	12.04.2007	US 2007/0069757 A1 段落[0036]-[0046], 図4	
JP	2009-92673	A	30.04.2009	(ファミリーなし)	
JP	2008-177282	A	31.07.2008	(ファミリーなし)	